

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

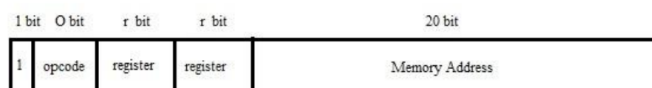
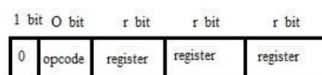
سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

سوال اول

در یک ماشین سه آدرس از شیوه های نشانی دهی مستقیم حافظه ای و ثباتی استفاده شده است. حجم حافظه اصلی 2^{20} واحد آدرس پذیر ۸ بیتی و طول کلمه برابر چهار واحد آدرس پذیر است. اگر تعداد دستورات یک کلمه ای برابر تعداد دستورات نیم کلمه ای باشد، در آن صورت ماشین دارای چند ثبات همه منظوره است؟

راهنمایی: ماشین سه آدرس در دستورات رجیستری آدرس سه رجیستر را دارد و در دستورات حافظه ای دو آدرس را رجیستر و یک آدرس را حافظه در نظر میگیریم و همچنین یک بیت برای تشخیص اینکه دستور یک کلمه ای است یا نیم کلمه ای وجود دارد.

در این ماشین سه آدرس با توجه به مدهای آدرس دهی باید در دستورات نیم کلمه ای هر سه آدرس را آدرس رجیسترها و در دستورات یک کلمه ای دو آدرس را رجیستری و یک آدرس را حافظه در نظر گرفت و همچنین یک بیت برای تشخیص اینکه دستور یک کلمه ای است یا نیم کلمه ای وجود دارد، در این صورت میدان ها به صورت زیر خواهند بود:



حال با توجه به اینکه تعداد دستورات یک کلمه ای و نیم کلمه ای برابر است میتوان رابطه های زیر را نوشت و مقدار r را بدست آورد:

$$1 + 0 \text{ bit} + 3 \times r \text{ bit} = 16 \text{ bits}$$

$$1 + 0 + 2 \times r + 20 = 32 \text{ bits}$$

$$\rightarrow r = 4$$

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

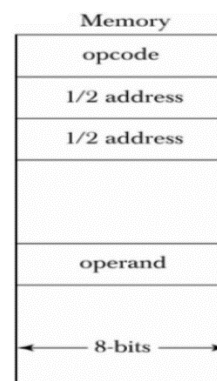
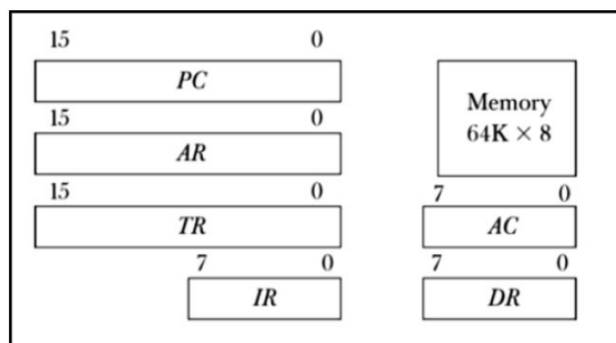
سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

سوال دوم

کامپیوتری از حافظه ای با ظرفیت 65536 کلمه به ازای هر کلمه هشت بیت استفاده می کند. این کامپیوتر رجیستر های 16 بیتی PC, AR, TR و 8 بیتی AC, DR, AR دارد. یک دستور با نشان دهی حافظه ای از ۳ کلمه تشکیل شده است : ۸ بیت برای operation code و ۱۶ بیت برای آدرس. همه ی عملوند ها یک کلمه ای هستند و بیت بلادرنگ (indirect) نداریم.

- بلاک دیاگرام حافظه و رجیستر ها را رسم کنید. (مشخص کردن اندازه ها کافی است)
- دیاگرام حافظه و قرارگیری دستورات ۳ کلمه ای و عملوند را رسم کنید.
- ترتیب microoperation های لازم برای fetch کردن دستور ۳ کلمه ای و در ادامه ی آن قرار دادن عملوند در DR را بنویسید. از T0 شروع کنید. چند کلاک نیاز است؟

دیاگرام قسمت اول و دوم:



تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

قسمت سوم:

$T_0 : AR \leftarrow PC$

$T_1 : IR \leftarrow M[AR], PC \leftarrow PC + 1$

$T_2 : AR \leftarrow PC$

$T_3 : TR(0 - 7) \leftarrow M[AR], PC \leftarrow PC + 1$

$T_4 : AR \leftarrow PC$

$T_5 : R(8 - 15) \leftarrow M[AR], PC \leftarrow PC + 1$

$T_6 : AR \leftarrow TR$

$T_7 : DR \leftarrow M[AR]$

سوال سوم

بخش مسیر داده یک پردازنده به شکل زیر داده شده است. به فرض اینکه نشانی دستور بعدی در ثبات PC باشد، چند سیکل ساعت لازم است تا دستور add word زیر واکشی شده و اجرا شود؟ حافظه 10 بیتی است و هر دستورالعمل پردازنده حداقل دو کلمه است. همه ی ثبات ها 10 بیتی و دارای خط کنترل INC برای increment کردن، CLR برای پاک کردن و LD برای load هستند. علامت addr نشان دهنده ی آدرس دهی مستقیم است. دستور روی کلمه 10 بیتی عمل میکند.

Wadd (src1), (src2), (dst)

فرمت دستور:



دانشکده مهندسی
کامپیوتر و فناوری اطلاعات

معماری کامپیوتر نیمسال دوم ۱۳۹۶ تمرین هفتم



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

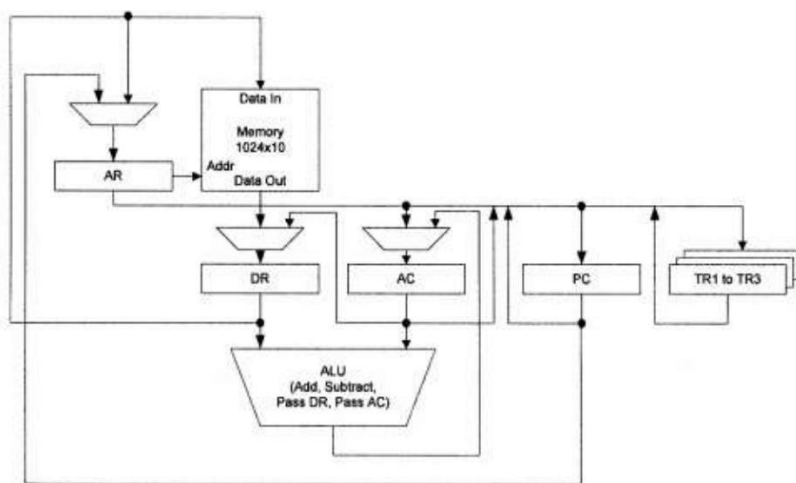
تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

30	20	10	0
Destination address	Operand2 address	Operand 1 address	Opcode



1 : $AR \leftarrow PC, PC \leftarrow PC + 1$

2 : Fetch opcode

3 : $AR \leftarrow PC, PC \leftarrow PC + 1$

4 : Fetch reg1

5 : $AR \leftarrow PC, PC \leftarrow PC + 1$

6 : Fetch reg2

7 : $AC \leftarrow AC + DR, PC \leftarrow PC + 1$

8 : $AR \leftarrow PC$

9 : $DR \leftarrow M[AR]$

10 : $AR \leftarrow DR$

11 : $DR \leftarrow AC$

12 : $M[AR] \leftarrow DR$

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

سوال چهارم

کامپیوتر پایه ی زیر با محتوای حافظه ی زیر را در نظر بگیرید: (اعداد هگزادسیمال هستند)

Address	020	021	022	023	024	025
Content	7400	7100	7020	7004	4021	xxxx

اگر مقدار اولیه ی PC برابر با 0x20 باشد و AC هم مقدار 0xFFFF را داشته باشد، تا زمانی که مقدار PC به 0x25 می رسد مقدار E چگونه تغییر می کند؟

راهنمایی: به جدول صفحه ی ۱۳۳ کتاب مانو مراجعه کنید.

address	Instruction	1 st iteration	2 nd iteration	3 rd iteration
020	CLE	E=0		
021	CME	E=1	E=0	E=1
022	INC AC	AC=FFFE	AC=FFFF	AC=0000
023	SZA	PC=024	PC=024	PC=025
024	BUN, 021	PC=021	PC=021	
025	xxxx			Fetchd

در نتیجه E برابر با ۱ می ماند.

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۴

تمرینات خود را با فرمت studentID_studentName_HW7 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل computerarchitecture2018@gmail.com بفرستید.

سوال پنجم

کامپیوتری ۱۶ رجیستر دارد، واحد محاسبه و منطق با ۳۲ عملیات و یک شیفت دهنده با ۸ عملیات که همگی روی یک bus به یکدیگر متصل شدند.

- یک کلمه ی کنترلی برای این کامپیوتر طراحی کنید.

۱۶ رجیستر ۴ بیت، عملگر های واحد محاسبه و منطق ۵ بیت، شیفت دهنده ۳ بیت، برای

تمام حالت ها حداقل ۲۰ بیت می خواهیم. (۳ آدرس است)

$$4 \times 3 + 5 + 3 = 20 \text{ bits}$$

- تعداد بیت ها را در هر قسمت از کلمه ی کنترلی طراحی شده مشخص کنید.

SRC1 (4 bits)	SRC2 (4 bits)	DEST (4 bits)	ALU (5 bits)	SHIFT (3 bits)
---------------	---------------	---------------	--------------	----------------

- بیت هایی که microoperation زیر را نشان می دهد را مقدار دهی کنید.

$$R_4 \leftarrow R_5 + R_6$$

0101 (R5)	0110 (R6)	0100 (R4)	00100 (ADD)	000 (SHIFT)
-----------	-----------	-----------	-------------	-------------