

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال اول

اگر فرض کنیم تاخیر هر گیت and به ازای هر تغییر سیگنال ۱۰ps باشد و تاخیر هر جمع کننده 20ps باشد تاخیر مدار یک ضرب کننده ۴ بیتی به روش add & shift به ازای هر کدام از عمل های ضرب زیر را حساب کنید.

$$12 * 3$$

$$12_{10} = 1100_2$$

$$3_{10} = 0011_2$$

اگر فرض کنیم سیگنال تمام گیت های AND در اولین جمع تغییر کرده اند (برای مثال قبل از این جمع مقدار 'Z' داشته اند) پس برای تمام آن ها زمان 10ps را می توان در نظر گرفت چون نتایج آن ها مستقل از هم است و به صورت موازی بدست می آید. بعد از آن زمان تاخیر جمع کننده ها باید محاسبه شود. اما از آنجایی که نتیجه هر جمع کننده به جمع کننده های قبلی خود وابسته است، تاخیرها به صورت مرحله به مرحله محاسبه می شود.

					1	1	0	0
					0	0	1	1
					1	1	0	0
			1	0	0	0	0	
		0	0	0	0	0		
	0	0	0	0	0			
0	0	0	1	0	0	1	0	0

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

پس تاخیر در مرحله جمع کننده ها نیز به تعداد آن ها می شود که در نتیجه داریم:

$$T = 10^{ps} + 3 * 20^{ps} = 70^{ps}$$

$$9 * 5$$

$$9_{10} = 1001_2$$

$$5_{10} = 0101_2$$

					1	0	0	1
					0	1	0	1
					1	0	0	1
				0	0	0	0	
			1	0	0	1		
		0	0	0	0			
0	0	0	1	0	1	1	0	1

همانطور که در اینجا مشاهده می شود، بیتی که حاصل اولین AND است نسبت به ضرب قبل تغییر کرده پس باز هم باید به صورت ترتیبی زمان تاخیر را حساب کنیم و حاصل مانند قسمت قبل بدست می آید.

$$T = 10^{ps} + 3 * 20^{ps} = 70^{ps}$$



دانشکده مهندسی  
کامپیوتر و فناوری اطلاعات

معماری کامپیوتر  
نیمسال دوم ۱۳۹۶  
تمرین پنجم



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

$$15 * 15$$

$$15_{10} = 1111_2$$

					1	1	1	1
					1	1	1	1
				1	1	1	1	
		1	1	1	1	1		
1	1	1	0	0	0	0	0	1

$$T = 10^{ps} + 3 * 20^{ps} = 70^{ps}$$

## سوال دوم

اعداد زیر را به روش booth ضرب کنید.

$$18 * -12$$

$$18_{10} = 00010010_2$$

$$-12_{10} = 11110100_2 \rightarrow 12 = 00001100$$



دانشکده مهندسی  
کامپیوتر و فناوری اطلاعات

معماری کامپیوتر  
نیمسال دوم ۱۳۹۶  
تمرین پنجم



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

که مراحل آن به صورت زیر است:

ACTION	RESULT
Starting Out	0000000000010010
Shift	0000000000001001
Subtract	0000110000001001
Shift	0000011000000100
Add	1111101000000100
Shift	1111110100000010
Shift	1111111010000001
Subtract	0000101010000001
Shift	0000010101000000
Add	1111100101000000
Shift	1111110010100000
Shift	1111111001010000
Shift	1111111100101000
Final Product (Binary)	1111111100101000
Final Product (Decimal)	-216

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال سوم

فرض کنید رجیستری ۱۶ بیتی در اختیار داریم که پورت های ورودی و خروجی آن به صورت زیر است:



سیگنال Write EN در صورتی که ۱ باشد، اجازه نوشتن در رجیستر را صادر میکند. ۱۶ بیت برای ورود و ۱۶ بیت برای خروج آن وجود دارد. همچنین یک سیگنال ۴ بیتی به نام SHIFT TIME وجود دارد که اگر بیت های آن غیرصفر باشند، با آمدن لبه بالارونده کلاک بیت های درون رجیستر را به همان اندازه شیفت داده و در خروجی قرار میدهد. (داده های درون رجیستر تغییر نمیکند و این تغییر صرفاً در خروجی ظاهر می شود).

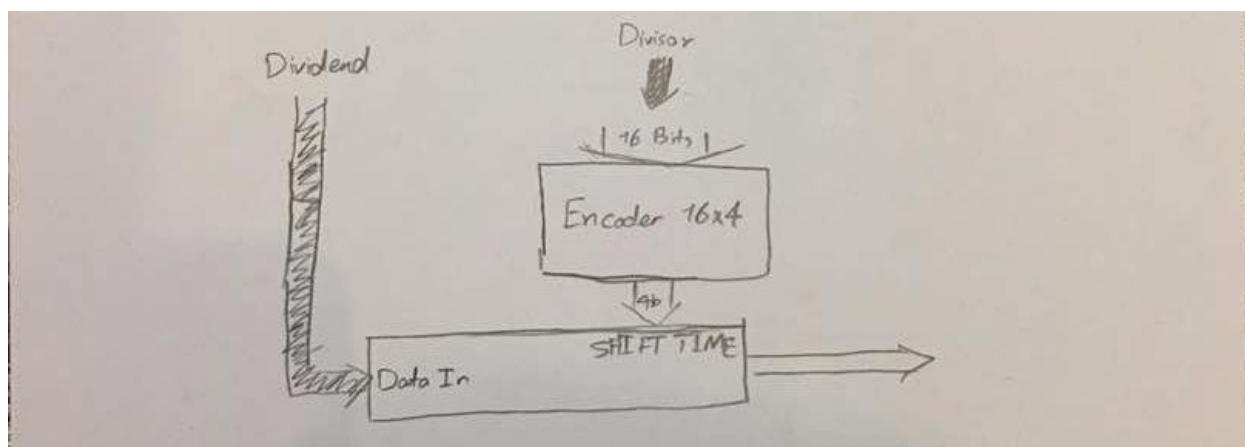
با کمک این رجیستر یک مدار طراحی کنید که دو عدد بدون علامت ۱۶ بیتی را برهم تقسیم کند.  
در این سوال فرض بر این است که اعداد ورودی مقسوم علیه توانی از ۲ هستند. با توجه به این فرض مدار به صورت زیر خواهد بود:

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.



## سوال چهارم

به کمک یک جمع کننده ۴ بیتی مدار یک تقسیم کننده ۱۶ بیتی را طراحی کنید.

ابتدا ماژولی طراحی می کنیم که یک عدد ۱۶ بیتی را گرفته و آن را تا جایی شیفت به چپ می دهد که MSB آن برابر ۱ شود. اینکار به کمک یک شیفت رجیستر و یک ماشین حالت امکان پذیر است. نام این وسیله را MSB Finder می نامیم.

همانطور که در مدار مشاهده می کنید، مقسوم توسط MUX وارد یک شیفت رجیستر شده و مقسوم علیه نیز بعد از عبور از MSB Finder وارد یک شیفت رجیستر دیگر می شود. وظیفه MSB Finder این است که به تعدادی صفر سمت راست مقسوم علیه بگذارد تا تعداد ارقام آن با مقسوم برابر شود. این تعداد در رجیستر ShiftCounter نگهداری می شود.



دانشکده مهندسی  
کامپیوتر و فناوری اطلاعات

معماری کامپیوتر  
نیمسال دوم ۱۳۹۶  
تمرین پنجم



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

تحويل در روز چهارشنبه مورخ ۱۳۹۷/۲/۱۴

تمرینات خود را با فرمت studentID\_studentName\_HW5 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

در هر مرحله مقسوم علیه از مقسوم کم شده و حاصل در رجیستر Remainder قرار میگیرد و هر بار از ShiftCounter کاسته می شود. این کار تا زمانی انجام می شود که ShiftCounter صفر شده باشد. هر بار که مقسوم از مقسوم علیه کم می شود، اگر مقدار ShiftCounter مثبت بود به متغیر Result یک بیت ۱ وارد میشود و در نهایت جواب تقسیم در متغیر Result خواهد بود و باقیمانده آن نیز در Remainder قابل دسترسی است.

