



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

بسمه تعالی

پاسخ تمرین سیزدهم

نیم سال اول ۰۰-۰۱



دانشکده مهندسی کامپیوتر

۱. اگر یک خط لوله^۱ را که دارای سه ایستگاه بوده، به خط لوله‌ای با چهار ایستگاه تبدیل کنیم، مدت زمان پالس ساعت از T به $0,9T$ کاهش می‌یابد. فرض کنید که در برنامه‌ای 30% دستورات، پرش هستند. می‌دانیم که دستور بعد از دستور پرش وارد خط لوله نمی‌شود تا اینکه دستور پرش به اتمام برسد. با توجه به این نکته محاسبه کنید که نسبت زمان اجرای n دستور در ساختار سه ایستگاهی به ساختار چهار ایستگاهی چقدر است؟

اگر در یک برنامه N دستور داشته باشیم که m تا از آنها دستور پرش باشد این n دستور به $m+1$ دسته تقسیم میشود(اگر آخرین دستور پرش باشد به M دسته تقسیم میشوند). در نتیجه زمان اجرا برای یک پایپلاین با K مرحله برابر خواهد بود.

$$T_{\text{pipeline}} = (m + 1)KT + (n - m - 1)T$$

در این مثال از n دستور ۳۰ درصد دستور پرش هستند. پس $m=0.3n$

$$T_{3\text{-stage}} = (0.3n + 1)3T + (n - 0.3n - 1)T = 1.6nT + 2T$$

$$T_{4\text{-stage}} = (0.3n + 1)4 * 0.9T + (n - 0.3n - 1) * 0.9 * T = 1.71nT + 2.6T$$

$$\frac{T_{3\text{-stage}}}{T_{4\text{-stage}}} = \frac{1.6nT + 2T}{1.71nT + 2.6T}$$

۲. معمولاً در برنامه‌های گرافیکی از تابع ریشه دوم اعشاری استفاده می‌شود. فرض کنید که زمان اجرای این تابع 20% زمان یک برنامه‌ی گرافیکی خاص باشد. کدام یک از دو پیشنهاد زیر را برای اجرای سریع‌تر این برنامه‌ی گرافیکی، مناسب می‌دانید؟

الف) تابع ریشه‌ی دوم را ده برابر سریع کنیم.

ب) همه‌ی دستورات شامل اعداد اعشاری را دو برابر سریع کنیم. (عملیات‌های دارای اعداد اعشاری 50% زمان کار گرافیکی را اشغال می‌کنند).

طبق قانون آمدال، اگر ریشه دوم را ۱۰ برابر سریع تر کنیم:

$$speedup_1 = \frac{1}{0,8 + \frac{0,2}{10}} = \frac{1}{0,82}$$

$$speedup_2 = \frac{1}{0,5 + \frac{0,5}{10}} = \frac{1}{0,75}$$

بنابراین پیشنهاد دوم موجب تسریع بیشتری خواهد شد.

۳. یک کامپیوتر متشکل از یک CPU و یک دستگاه I/O (با D آن را نمایش می‌دهیم) وجود دارد که از طریق یک گذرگاه مشترک ۱۶-بیتی به حافظه اصلی M متصل می‌شود. CPU می‌تواند حداکثر ۱۰۶ دستور در ثانیه را اجرا کند. به طور میانگین هر دستورالعمل به پنج کلاک پردازنده نیاز دارد که در سه تای آن‌ها از گذرگاه حافظه استفاده می‌شود. عملیات خواندن یا نوشتن حافظه در یک کلاک پردازنده انجام می‌شود. فرض کنید که CPU به طور مداوم برنامه‌های پس‌زمینه را اجرا می‌کند که به ۹۵ درصد نرخ اجرای دستورات نیاز دارند، اما به هیچ دستورالعمل ورودی/خروجی نیاز ندارند. فرض

¹ Pipeline

کنید که یک کلاک پردازنده برابر با یک کلاک گذرگاه است. حال فرض کنید که بلوک‌های بسیار بزرگی از داده‌ها بین M و D منتقل می‌شوند.

در صورت استفاده DMA، نرخ انتقال داده ورودی/خروجی از طریق D را با کلمه در ثانیه محاسبه کنید (فرض کنید که ماژول DMA می‌تواند از همه این کلاک‌ها استفاده کند و زمان تنظیم یا بررسی وضعیت را نادیده بگیرد)؟

با توجه به اینکه به طور متوسط یک دستورالعمل به ۵ سیکل نیاز دارد و CPU در ۹۵٪ مواقع مشغول اجرای آن دستورالعمل‌ها است. از این ۵ چرخه، ۳ چرخه برای عملیات حافظه مورد نیاز است. در این مدت DMA نمی‌تواند به حافظه دسترسی پیدا کند.

بنابراین تنها ۲ سیکل برای استفاده از DMA در ۹۵٪ مواقع باقی مانده است.

۲۰۰.۹۵ سیکل

برای ۵٪ زمان استراحت، CPU دستورالعمل‌ها را اجرا نمی‌کند، بنابراین همه چرخه‌ها در دسترس هستند، بنابراین DMA از $5 * 0.05$ سیکل استفاده می‌کند.

کل چرخه‌های موجود برای DMA برابر است با:

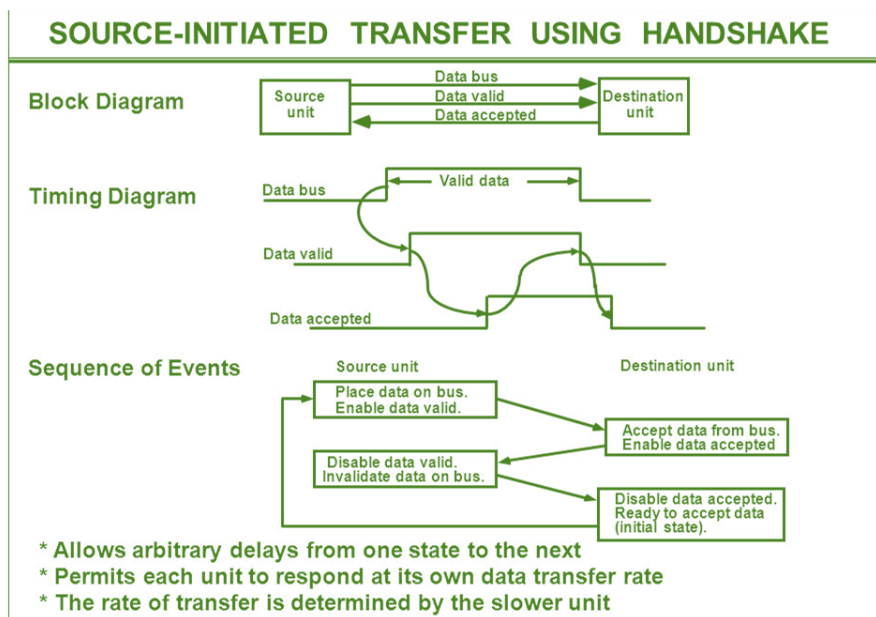
$$\text{Total cycles available for DM} = (0.05 * 5 + 0.95 * 2) \text{ cycles}$$

در ۱ ثانیه، CPU می‌تواند ۱۰۶ دستورالعمل را اجرا کند. بنابراین نرخ انتقال برابر است با:

$$106 * (0.05 * 5 + 0.95 * 2) = 227.9 \text{ I/O cyclepm}$$

۴. شکل زیر ارتباط بین یک سیستم کامپیوتری و بلندگو است. سیگنال‌های زمان‌بندی این ارتباط را با رسم شکل به طور کامل توضیح دهید.

ابتدا کامپیوتر سیگنال‌های صوتی را به بلندگو به همراه سیگنال valid به نشانه معتبر بودن سیگنال‌های روی خط ارسال می‌کند. و بلندگو پس از دریافت سیگنال‌ها برای کامپیوتر Data accepted را به نشانه تایید دریافت داده‌ها ارسال می‌کند.



لطفا نکات زیر را در نظر بگیرید.

اشکالات خود را می‌توانید از طریق ایمیل autcafall2021@gmail.com بپرسید.

لینک کانال تلگرام درس <https://t.me/cafall2021> است. برای اطلاع از اخبار درس دنبال کنید.