



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

بسمه تعالی

پاسخ تمرین یازدهم درس معماری کامپیوتر

نیم سال دوم ۹۹-۰۰



دانشکده مهندسی کامپیوتر

۱. فرض کنید یک کامپیوتر با ابعاد  $۸ * ۶۵۵۳۶$  وجود دارد. دستورالعمل‌های موجود در این کامپیوتر سه کلمه هستند و هر کدام از چهار بخش تشکیل شده‌اند. بیت غیر مستقیم، یک کد عملیاتی، یک کد ثبات برای تعیین یکی از ۱۶ ثبات عام‌منظوره و بخش آدرس. الف) مشخص کنید که چند بیت برای هر یک از بخش‌های فوق لازم خواهد بود. با توجه به جواب چند عملیات مختلف را می‌توانیم با این کامپیوتر انجام دهیم؟

*Indirect:*

۱ بیت غیر مستقیم

$$65536 = 2^{16} \rightarrow$$

۱۶ بیت برای آدرس حافظه

$$16 = 2^4 \rightarrow$$

۴ بیت برای آدرس‌دهی و مشخص کردن هر ثبات عام‌منظوره

$$3 * 8 - (1 + 4 + 16) = 3 \rightarrow$$

۳ بیت برای کد عملیاتی

از آنجا که ۳ بیت برای بخش opcode به دست آمده پس ما کلاً ۸ عملیات مختلف را می‌توانیم با این کامپیوتر انجام دهیم. البته بیت *indirect* هم در تعیین شیوهی آدرس‌دهی و کار با حافظه و ثبات‌ها مهم است و می‌تواند تغییراتی در عملیات‌ها ایجاد کند. در صورتی که چنین تغییراتی را عملیات‌های مختلفی در نظر بگیریم، باید بگوییم ۱۶ عملیات مختلف قابل انجام است.

ب) با توجه به ابعاد حافظه مشخص کنید هر یک از ثبات‌های *AR*، *IR*، *PC*، *DR* و *AC* باید چند بیتی باشند؟

*PC, AR* → contain address = 16bit

*AC, DR* → contain data = 8bit

*IR* → contain data =  $3 * 8 = 24$

برای ثبات *IR* هم می‌توان سه ثبات ۸ بیتی در نظر گرفت (*IR1, IR2, IR3*) هم می‌توان یک ثبات ۲۴ بیتی قرار داد.

۲. در یک پردازنده دو نوع دستور وجود دارد. دستور نوع ۱ دارای دو عملوند از نوع ثبات و دستور نوع ۲ دارای یک عملوند از نوع حافظه می‌باشد. قالب‌های دستورالعمل را به صورت زیر در نظر بگیرید (هر دستورالعمل یک کلمه از حافظه است).

12	11	8	7	4	3	0
M	opcode		Operand1		Operand2	
12	11	9	8	0		
M	opcode		Address			

الف) در چنین پردازنده‌ای برای هر کدام از قالب‌های دستورالعمل، حداکثر تعداد عملیات‌هایی که می‌توانیم داشته باشیم چند است (هر قالب چه تعداد رشته‌ی ۰ و ۱ مختلف می‌تواند داشته باشد)؟

در این پردازنده دو نوع دستور وجود دارد و از یک بیت M برای تمایز بین این دو دستور استفاده می‌شود. در غیر این صورت بین قالب‌ها هم‌پوشانی خواهیم داشت. فرض می‌کنیم اگر  $M = 0$  باشد، دستور از نوع ۱ و اگر  $M = 1$  باشد دستور از نوع ۲ است. در دستور نوع ۱ دو عملوند وجود دارد که هر دو از نوع ثبات هستند. طبق قالب طراحی شده برای این نوع دستور، ۴ بیت برای مشخص کردن ثبات‌های عام‌منظوره استفاده شده‌است. از آن‌جا که سوال از ما حداکثر تعداد رشته‌های ۰ و ۱ را خواسته پس باید از این فضا به طور بهینه استفاده کنیم و در نتیجه از ۴ بیت برای آدرس‌دهی ۱۶ ثبات عام‌منظوره استفاده نماییم. ۴ بیت هم به آپکد اختصاص داده شده پس برای قالب نوع ۱ ما تعداد

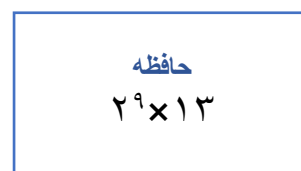
$$1 * (2^4) * (2^4) * (2^4)$$

دستور متفاوت خواهیم داشت.

در دستور نوع ۲ ما سه بیت برای آپکد داریم و حداکثر ۹ بیت برای مشخص کردن آدرس حافظه. پس برای این قالب تعداد رشته‌های متفاوت برابر خواهد بود با:

$$1 * (2^3) * (2^9)$$

ب) یک نمودار بلوکی از این پردازنده رسم کنید و نوع و تعداد ثبات‌ها و حافظه را در آن نشان دهید. می‌توانید برای پاسخ به این بخش، تصویر زیر را کامل کنید.



از آنجا که در شکل قالب دستورالعمل، ۹ بیت برای آدرس اختصاص پیدا کرده پس ما ۲ به توان ۹ سطر در حافظه خواهیم داشت. ۱۳ بیت هم برای هر کلمه که مطابق پهنای دستورالعمل است.

ثبات‌های عام‌منظوره

(13 bit)

۱۶ ثبات عام‌منظوره زیرا با ۴ بیت حداکثر می‌توان ۱۶ ثبات را آدرس‌دهی کرد که این موضوع ما را به استفاده‌ی

بهینه‌تر و حداکثری از قالب دستورالعمل می‌رساند.

### ثبات‌های خاص منظوره

AR (9 bit)

PC (9 bit)

این دو ثبات، در خود آدرس ذخیره می‌کنند. از آنجا که در قالب دستورالعمل ما ۹ بیت را به آدرس اختصاص داده بودیم پس این دو ثبات باید ۹ بیتی باشند.

IR (13 bit)

ثبات IR یک دستورالعمل را نگهداری می‌کند که با توجه به خود قالب‌ها ۱۳ بیتی‌ست.

RFAR (4 bit)

این ثبات برای مشخص کردن یکی از ثبات‌های عام‌منظوره استفاده می‌شود که طبق قالب‌ها ۴ بیت برای این موضوع نیازست پس ۴ بیتی خواهد بود.

\* برای حل این سوال پیشنهاد می‌شود فیلم‌های گام اول تا سوم طراحی کامپیوتر پایه را که در سامانه‌ی کورسز بارگذاری شده مشاهده کنید.

### ثبات‌های خاص منظوره

### ثبات‌های عام منظوره

### حافظه

PC (? bit)

(? bit)

حافظه

AR (? bit)

چه تعداد؟

اندازه‌ی کلمه  $\times$  تعداد سطر

$?\times?$

IR (? bit)

RFAR (? bit)

۳. فرض کنید بعد از گذراندن درس معماری کامپیوتر به عنوان مهندس یک شرکت طراحی پردازنده تاسیس کرده‌اید. سه شرکت درخواست معماری پردازنده‌هایشان را به شرکت شما فرستاده‌اند. هر یک از درخواست‌ها را بررسی کنید و پاسخ دهید.

(۱) در یک کاربرد خاص، شرکتی نیاز به طراحی پردازنده‌ای دارد که دستورات پیچیده‌ای را انجام دهد اما در عین حال تا حد ممکن هزینه‌ی کمی را برای ساخت تجهیزات مورد نیاز خرج کند. به عنوان یک مهندس چه معماری‌ای به این شرکت پیشنهاد می‌دهید؟ محدودیت‌ها، مزایا و دلیل انتخاب آن را توضیح دهید.

معماری RISC پیشنهاد می‌شود. دستورات در معماری RISC نسبتاً ساده‌اند بر خلاف آنکه در این کاربرد به دستورات پیچیده نیاز داریم. از طرفی چون تعداد ترانزیستورها در پردازنده ریسک کم‌تر است، هزینه‌ی کم‌تری برای ساخت تجهیزات مورد نیاز مصرف می‌شود. دستوراتی که با پردازنده CISC انجام می‌شود را با RISC هم میتوان انجام داد(کد نویسی دشوار تر) اما چون تا حد ممکن می‌خواهیم هزینه کم شود از معماری RISC

استفاده میکنیم.

از دیگر مزایای معماری RISC ...

۲) در کاربرد دیگری نیاز است تا در حین انجام دستورات متفاوت، مدام با حافظه‌ی اصلی کار کنیم (مثلا با دستور ADD به طور مستقیم از حافظه دو عدد را بخوانیم و حاصل را در حافظه بنویسیم). اگر بخواهیم کار برنامه‌نویسی این پردازنده تا حد ممکن ساده شود چه معماری‌ای پیشنهاد می‌دهید؟ محدودیت‌ها، مزایا و دلیل انتخاب آن را توضیح دهید.

معماری CISC پیشنهاد می‌شود. در RISC دسترسی به حافظه تنها از طریق دستورالعمل‌های خاصی قابل انجام است و به عنوان مثال نمی‌توان از بخشی از دستور add به حافظه دسترسی داشت. پردازنده‌های RISC مجموعه کوچکی از دستورات شامل دستورات پایه‌ای را در خود دارند که کار برنامه‌نویسان اسمبلی را در مقایسه با اسمبلی نویسی برای پردازنده‌های CISC سخت می‌کند. دیگر مزایا ...

۳) در درخواست آخر برای طراحی ریز پردازنده نیاز است بیش‌تر دستورات در یک پالس ساعت انجام پذیرند و فضای زیادی برای اختصاص به پشته وجود ندارد. معماری پیشنهادی شما چیست؟ چند گذرگاه برای این معماری باید قرارداد؟ محدودیت‌ها، مزایا و دلیل انتخاب آن را توضیح دهید.

معماری RISC پیشنهاد میشود. مهمترین مشخصه پردازنده‌های RISC (ریسک) برخلاف سیسک در این است که ۹۵٪ دستورات در یک سیکل ساعت اجرا می‌شوند. همه ریز پردازنده‌های RISC حداقل ۳۲ ثبات دارند که مزیت آن عدم احتیاج به یک پشته بزرگ برای دخیره پارامترهاست. پردازنده‌های RISC گذرگاه‌های جداگانه‌ای برای داده و کد دارند پس دو گذرگاه قرار می‌دهیم. از دیگر مزایا ...

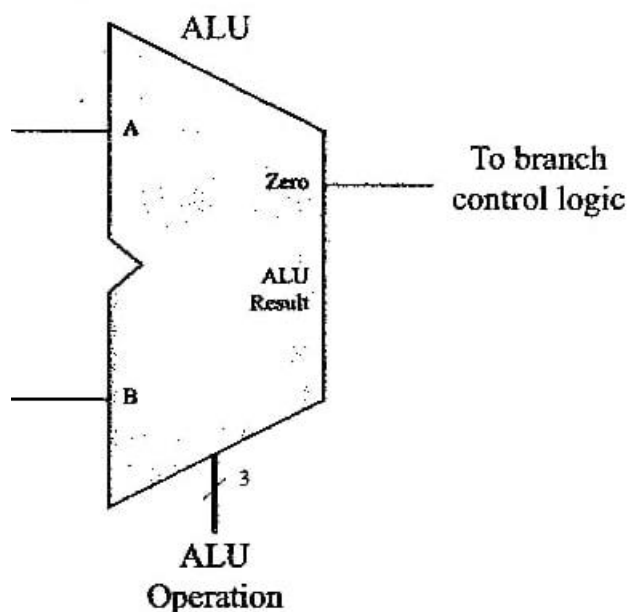
## امتیازی

۴. در مورد دستورات توقف<sup>۱</sup> و پرش منفی<sup>۲</sup> تحقیق کنید و لزوم وجود چنین دستوراتی را به عنوان دستورات پایه‌ای یک پردازنده توضیح دهید. همچنین مسیر داده‌ی مربوط به اجرای دستورات پرش شرطی را رسم کنید (تنها برای یک مورد خاص کافی‌ست. مثلا برای پرش منفی یا پرش در صورت تساوی<sup>۳</sup> و غیره). می‌توانید از این لینک کمک بگیرید.

<sup>1</sup> Halt

<sup>2</sup> Jump Negative

<sup>3</sup> Jump if Equal



در صورتی که این دستورات وجود نداشته باشند، ما نمی‌توانیم اجرای برنامه‌ها را متوقف کنیم. و یا ممکن است برای همیشه در یک حلقه گیر کنیم.

برای چک کردن شرط پرش باید دو operand خوانده شوند و با هم مقایسه شوند که این امر با تفریق این دو عملوند توسط ALU انجام می‌شود. برای طراحی مسیرداده، تنها نشان دادن ALU در حد شکلی مانند تصویر زیر کافی‌ست.

اشکالات خود را می‌توانید از طریق ایمیل [CAspring2021@gmail.com](mailto:CAspring2021@gmail.com) پرسید.

لینک کانال تلگرام درس <https://t.me/CA2021Spring> است. برای اطلاع از اخبار درس دنبال کنید.

موفق باشید