

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۱۱  
تمرینات خود را با فرمت studentID\_studentName\_HW8 در مودل آپلود کنید.  
لطفا پاسخ ها خوانا و تمیز نوشته شوند.  
سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال اول

برنامه ای به اسمبلی بنویسید که E و AC را چهار بار شیفت به راست بدهد.

اگر AC مقدار 0x079C و E مقدار 1 را داشته باشد، بعد از انجام برنامه مقدار این دو چقدر است؟

CR,    HEX 0  
CIR  
CIR  
CIR  
CIR  
CIR  
BUN CR I

	Before	After
AC (Hexadecimal)	079C	9079
AC (Binary)	0000 0111 1001 1100	1001 0000 0111 1001
E	1	1



دانشکده مهندسی  
کامپیوتر و فناوری اطلاعات

معماری کامپیوتر  
نیمسال دوم ۱۳۹۶  
تمرین هشتم



دانشگاه صنعتی امیرکبیر  
( پلی تکنیک تهران )

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۱۱

تمرینات خود را با فرمت studentID\_studentName\_HW8 در مدل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال دوم

برنامه ای به زبان اسمبلی بنویسید که معادل کد C داده شده باشد.

```
void main()
{
    int A = 90, B = 50, C = 20, D = 120;
    int SUM = 0, DIF = 100;
    SUM = A + B;
    DIF = DIF - C;
    SUM = SUM + DIF;
    SUM = SUM | D;
}
```

LDA A  
ADD B  
STA SUM  
LDA C  
CMA  
INC  
ADD DIF  
STA DIF  
ADD SUM  
STA SUM  
LDA D  
CMA  
STA TEMP  
LDA SUM

CMA  
AND TEMP  
CMA  
STA SUM  
HLT  
  
A, DEC 90  
B, DEC 50  
C, DEC 20  
D, DEC 120  
TEMP, DEC 0  
SUM, DEC 0  
DIF, DEC 100  
END

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۱۱

تمرینات خود را با فرمت studentID\_studentName\_HW8 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال سوم

فرض کنید که دستگاه ورودی کامپیوتر پایه در  $T_0$  در حین اجرای دستور در آدرس 1F1 آماده می شود. مقدار دستور در این آدرس 42F1 می باشد. هم چنین فرض کنید که وقفه ها فعال هستند. مقدار PC, AR, IR, FGI, FGO, IEN, R را حین اجرای دستورالعمل ها مشخص کنید.

Cycle	Timing	PC	AR	IR	FGI	FGO	IEN	R
Initial		1F1	-	-	0	0	1	0
Instruction execution cycle	$T_0$	1F1	1F1	-	1	0	1	0
	$T_1$	1F2	1F1	42F1	1	0	1	0
	$T_2$	1F2	2F1	42F1	1	0	1	0
	$T_3$	1F2	2F1	42F1	1	0	1	1
	$T_4$	2F1	2F1	42F1	1	0	1	1
Interrupt cycle	$T_0$	2F1	0	42F1	1	0	1	1
	$T_1$	0	0	42F1	1	0	1	1
	$T_2$	1	0	42F1	1	0	0	0

تحويل در روز جمعه مورخ ۱۳۹۷/۳/۱۱

تمرینات خود را با فرمت studentID\_studentName\_HW8 در مودل آپلود کنید.

لطفا پاسخ ها خوانا و تمیز نوشته شوند.

سوالات و مشکلات خود را به ایمیل [computerarchitecture2018@gmail.com](mailto:computerarchitecture2018@gmail.com) بفرستید.

## سوال چهارم

تاخیر اجرای هر کدام از مراحل در یک پردازنده به صورت جدول زیر می باشد:

Fetch	Decode	Execute	Memory	Write back
300ps	400ps	350ps	500ps	100ps

اگر هنگام pipelining هر رجیستر بین مراحل 20ps تاخیر داشته باشد و 5000 دستور را بخواهیم پشت سر هم اجرا کنیم، نسبت زمان اجرای این دو را به دست آورید و بهره ی pipelining را مشخص کنید.

$$\frac{T_{non-pipelining}}{T_{pipelining}} = \frac{(300 + 400 + 350 + 500 + 100) \times 5000}{(500 + 20) \times (5000 + 5 - 1)}$$
$$= \frac{8250000}{2602080} = 3.17 \text{ :})$$