

Практична робота №8

Тема: Моделювання логічних схем у середовищі Active-HDL.

Мета: Здобуття навичок з функціонального моделювання логічних схем у середовищі Active-HDL.

Завдання

1. Створити нове робоче середовище (Workspace) в Active-HDL.
2. Створити VHDL-проект.
3. Завантажити VHDL-специфікацію з попередньої роботи (Лаб.7)
4. Перевірити коректність функцій переходів і збудження тригерів у редакторі Waveform Editor.
5. Результати занотувати в протокол.