

Національний Технічний Університет України
«Київський Політехнічний Інститут»

Факультет інформатики та обчислювальної техніки

Кафедра обчислювальної техніки

Лабораторна робота

№ 2

Виконав: Церкус Андрій Ігорович

КИЇВ, 2001

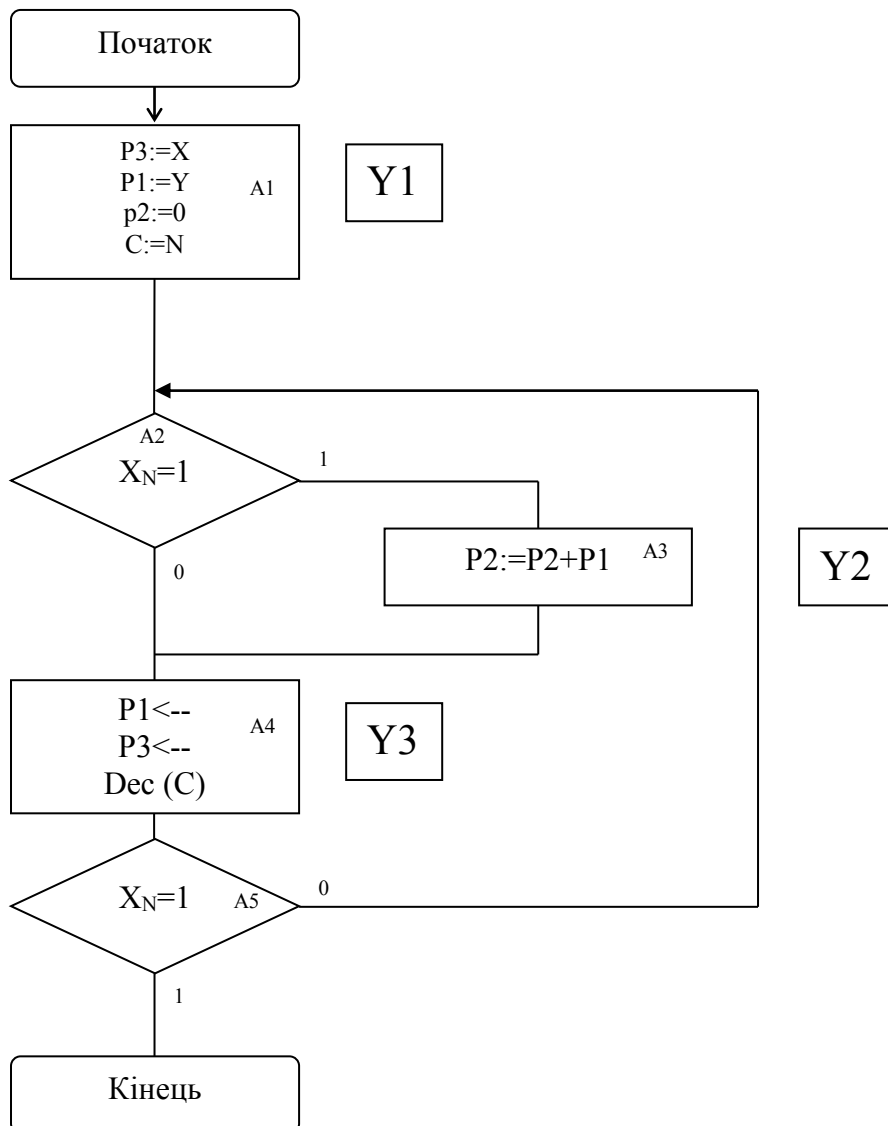
Синтез блоків мікропрограмного керування

Варіант: $9123_{10} = 10001110101101_2$

h6	h5	h4	h3	h2	h1	h0
0	1	0	1	1	0	1

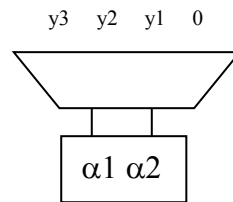
Побудувати схему БМК та карту ПМК для реалізації одного мікроалгоритма. Мікроалгоритм забезпечує виконання операції добутку. Спосіб адресації – відносна.

Складемо алгоритм добутку:



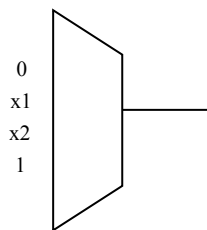
Розробка зон b

Спочатку закодуємо видачу сигналів Y через дешифратор:



$\alpha 1$	$\alpha 2$	Y
0	0	0
0	1	1
1	0	2
1	1	3

Сигнали умов – через мультиплексор:



Зона	Значення	Кількість біт
$\beta 1$	Адреса наступної команди	6
$\beta 2$	Вихідний сигнал	2
$\beta 3$	Лічильник	3
$\beta 4$	Parity check	1

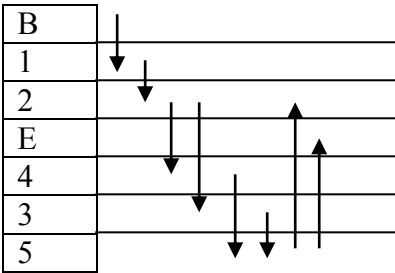
Зона $\beta 1$ складатиметься з 6 біт, тому що максимальний стрибок - +4 команди, та ще 2 біта на умову ($X1$ та $X2$)

Зона $\beta 2$ складається з 2 біт, тому що вихідні сигнали (2) ідуть через дешифратор, де розшифровуються в 0, $y1$, $y2$ або $y3$.

Зона $\beta 3$ складатиметься з 3 біт, тому що суматор працює 4 такта (3 біт достатньо для реалізації затримки в 4 такта)

Карта програмування ПМК:

				$\beta 1$						$\beta 2$		$\beta 3$			$\beta 4$
№	# команди			u				m		$\alpha 1$	$\alpha 2$				
B	0	0	0	0	0	0	1	0	0	0	0	0	0	0	
1	0	0	1	0	0	0	1	0	0	0	1	0	0	0	
2	0	1	0	0	0	1	0	0	1	0	0	0	0	0	
E	0	1	1	1	1	0	1	0	0	0	0	0	0	0	
4	1	0	0	0	0	1	0	0	0	1	1	0	0	0	
3	1	0	1	1	1	1	1	0	0	1	0	1	0	1	
5	1	1	0	1	1	0	0	1	0	0	0	0	0	0	



Y (p1)

□

