зміст

SITIL I	
Bcmyn	2
Розділ 1. Огляд існуючих рішень	
Розділ 2. Розробка мікропроцесорної системи	
2.1 Опис мікроконтролера 1816ВЕ48	8
2.2. Зовнішня пам'ять програм	10
2.3. Зовнішня пам'ять даних	12
2.4. Додаткові порти	14
2.5. Таймер	16
2.6. Контролер пріоритетних переривань	17
2.7. Контролер прямого доступу до пам'яті	18
2.8. Порти вводу/виводу	19
2.9. Спеціалізований обчислювач	20
Розділ З. Програмна частина	
3.1. Lucmeмa комано	24
3.2. Робота з плаваючою комою	27
Розділ 4. Розробка функціональної й принципової схеми заданого в курсовому проекті	70
2.5. Таймер. 2.6. Контролер пріоритетних переривань 2.7. Контролер прямого доступу до пам'яті 2.8. Порти вводу/виводу 2.9. Спеціалізований обчислювач Розділ З. Програмна частина 3.1. Система команд 3.2. Робота з плаваючою комою Розділ 4. Розробка функціональної й принципової схеми заданого в курсовому профункціонального блоку 4.1. Опис структурно-функціональної схеми мікропроцесорної системи 4.2. Побудова принципової схеми Розділ 5. Розробка заданого вузла ЕОМ на ПЛІС 5.1. Опис математичної складової АЛП 5.2. Функціональна схема АЛП 5.3. Змістовний та закодований мікроалгоритми 5.4. Розрахунок параметрів БМУ	
5.1. Опис математичної складової АЛП	
5.2. Функціональна схема АЛП	33
5.3. Змістовний та закодований мікроалгоритми	34
5.4. Розрахунок параметрів БМУ	37
5.5. Моделювання з використанням САПР Quartus II	40
ОСНОВНІ РЕЗУЛЬТАТИ І ВИСНОВКИ ПО РОБОТІ	41
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	42

					ІАЛЦ 462619.004 ПЗ				
Зм.	Арк.	№ докум.	Підпис	Да-					
Розі	робив	Кривоносов О.О.				Лит.		Аркуш	Аркушів
Пер	евірив	Ткаченко В.В			—			1	43
					Пояснювальна	ΗΤΥΥ "ΚΠΙ" ΦΙΟΤ			שני שוחד
Н. К	онтр.								
3am	вердив	Ткаченко В.В.			записка	гр. 10-34			