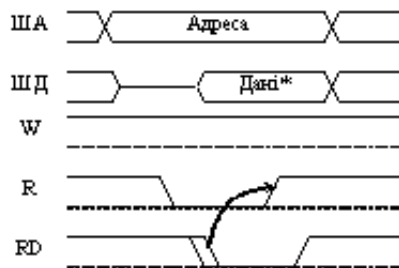


Задание 1

Надати часову діаграму читання слів із пам'яті процесора для системи з розподіленими шинами адреси та даних. Необхідні сигнали обрати з таблиці.

Керуючі сигнали циклів звертання до пам'яті		
Позначення сигналу	Джерело сигналу	Призначення сигналу
R	Процесор	Читання комірки пам'яті
W	Процесор	Запис до комірки пам'яті
AE	Процесор	Дозвіл прийому адреси
RD	Пам'ять	Підтвердження запису чи читання
AR	Пам'ять	Підтвердження прийняття адреси

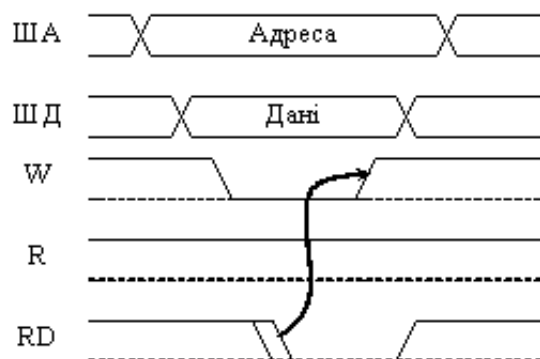
Відповідь

**Задание 2**

Надати часову діаграму запису слів у пам'ять процесора для системи з розподіленими шинами адреси та даних. Необхідні сигнали обрати з таблиці.

Керуючі сигнали циклів звертання до пам'яті		
Позначення сигналу	Джерело сигналу	Призначення сигналу
R	Процесор	Читання комірки пам'яті
W	Процесор	Запис до комірки пам'яті
AE	Процесор	Дозвіл прийому адреси
RD	Пам'ять	Підтвердження запису чи читання
AR	Пам'ять	Підтвердження прийняття адреси

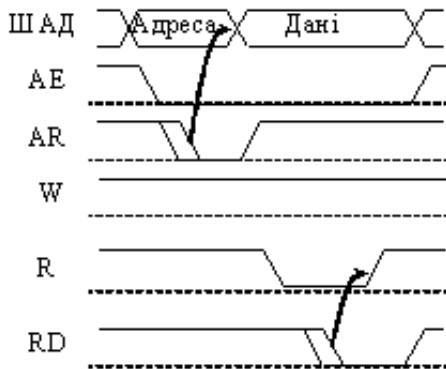
Відповідь

**Задание 3**

Надати часову діаграму читання слів із пам'яті процесора для системи з об'єднаними шинами адреси та даних. Необхідні сигнали обрати з таблиці.

Керуючі сигнали циклів звертання до пам'яті		
Позначення сигналу	Джерело сигналу	Призначення сигналу
R	Процесор	Читання комірки пам'яті
W	Процесор	Запис до комірки пам'яті
AE	Процесор	Дозвіл прийому адреси
RD	Пам'ять	Підтвердження запису чи читання
AR	Пам'ять	Підтвердження прийняття адреси

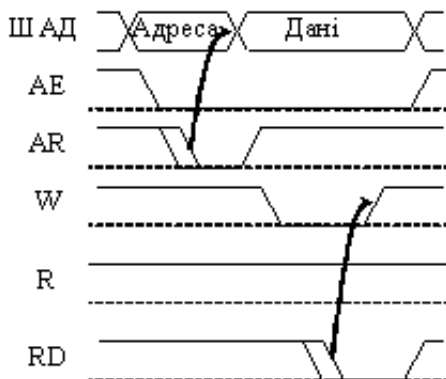
Відповідь

**Задание 4**

Надати часову діаграму запису слів у пам'ять процесора для системи з об'єднаними шинами адреси та даних. Необхідні сигнали обрати з таблиці.

Керуючі сигнали циклів звертання до пам'яті		
Позначення сигналу	Джерело сигналу	Призначення сигналу
R	Процесор	Читання комірки пам'яті
W	Процесор	Запис до комірки пам'яті
AE	Процесор	Дозвіл прийому адреси
RD	Пам'ять	Підтвердження запису чи читання
AR	Пам'ять	Підтвердження прийняття адреси

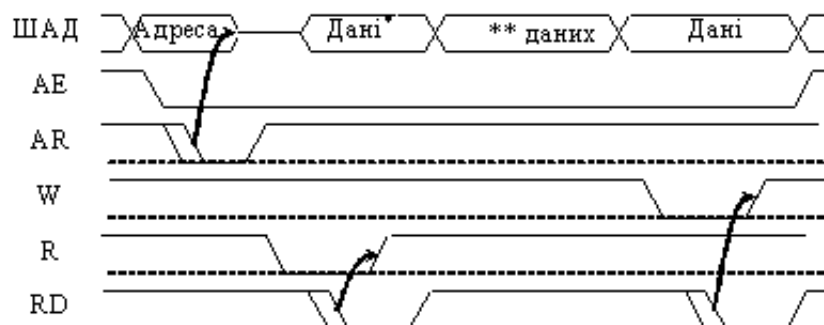
Відповідь

**Задание 5**

Надати часову діаграму циклу «читання-модифікація-запис» для системи з об'єднаними шинами адреси та даних. Необхідні сигнали обрати з таблиці

Керуючі сигнали циклів звертання до пам'яті		
Позначення сигналу	Джерело сигналу	Призначення сигналу
R	Процесор	Читання комірки пам'яті
W	Процесор	Запис до комірки пам'яті
AE	Процесор	Дозвіл прийому адреси
RD	Пам'ять	Підтвердження запису чи читання
AR	Пам'ять	Підтвердження прийняття адреси

Відповідь

**Задание 6**

Вкажіть послідовність етапів виконання у процесорі команд основної групи (команд перетворення інформації).

Відповідь

- вибірка команди;

- декодування (розпакування) команди;
- читання операндів;
- виконання операції;
- запис результату;
- формування адреси наступної команди.

Задание 7

Вкажіть послідовність етапів виконання у процесорі команди безумовного переходу.

Відповідь

- вибірка команди;
- декодування (розпакування) команди;
- читання адреси наступної команди;
- запис адреси у лічильник команд.

Задание 8

Вкажіть послідовність етапів виконання у процесорі команди умовного переходу.

Відповідь

- вибірка команди;
- декодування (розпакування) команди;
- читання адреси наступної команди;
- перевірка умови;
- якщо умова виконується, то запис у лічильник команд наступної адреси;
- якщо умова не виконується, то інкремент лічильника команд.

Задание 9

Вкажіть послідовність етапів виконання у процесорі команди безумовного виклику підпрограми.

Відповідь

- вибірка команди;
- декодування (розпакування) команди;
- запис у стек зворотної адреси;
- читання адреси першої команди підпрограми;
- запис зчитаної адреси у лічильник команд.

Задание 10

Вкажіть послідовність етапів виконання у процесорі команди безумовного повернення із підпрограми.

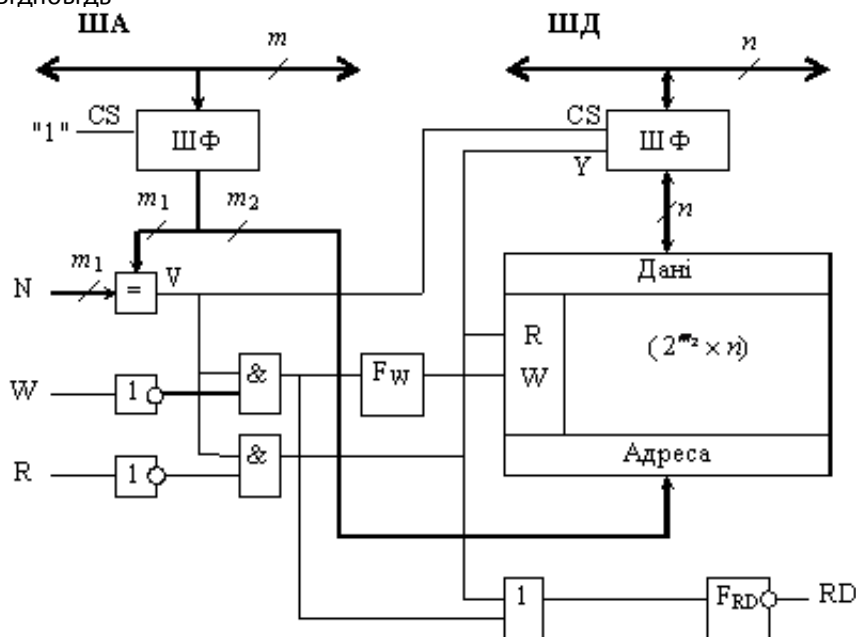
Відповідь

- вибірка команди;
- декодування (розпакування) команди;
- запис у лічильник команд зворотної адреси із стеку.

Задание 11

Розробити модуль пам'яті, що має ємність $2^m \cdot n$ (n – розрядність даних) для системи із розподіленими шинами адреси і даних. Шина адреси системи має $m_1 + m_2$ розрядів.

Відповідь

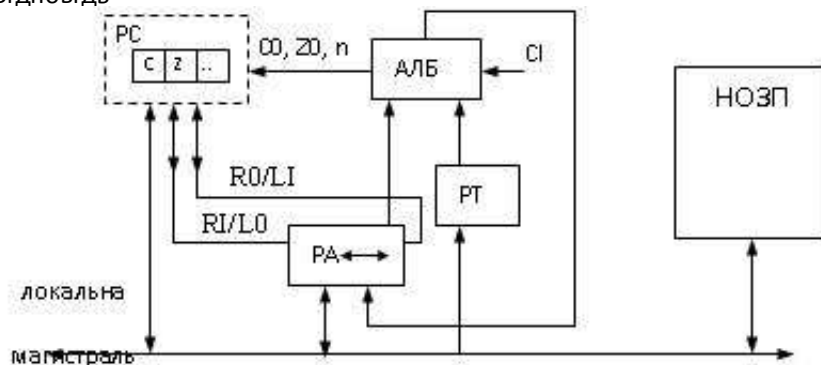


ША – шина даних; ША – шина адреси N – номер модуля.

Задание 12

Надати структуру арифметико-логічного блоку з двоспрямованою магістраллю.

Відповідь



PC – регістр стану; АЛБ – арифметико логічний блок;

НОЗП – над оперативний запам'ятовуючий пристрій;

PT - регістр терміновий; PA – регістр-акумулятор.

Задание 13

Надати спрощену структуру блоку мікропрограмного керування.

Відповідь



B_1 – зона керування адресою;

B_2 - зона керуючих сигналів;

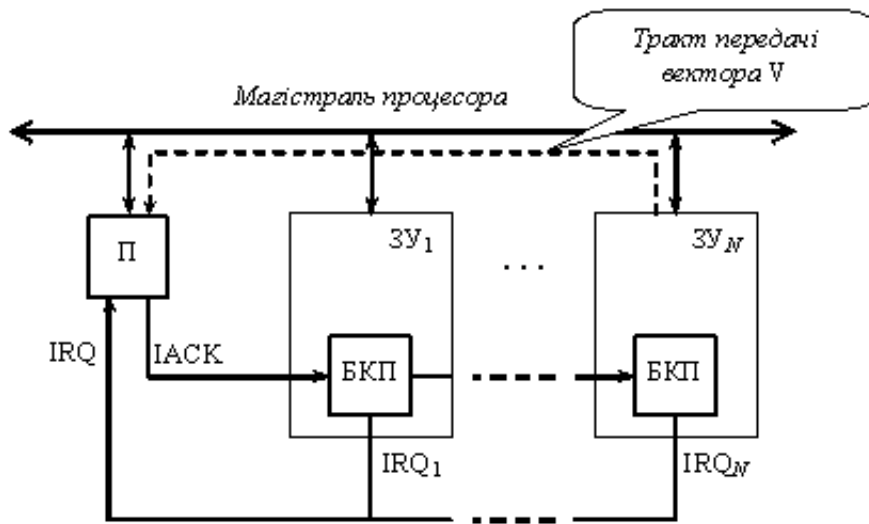
B_3 - зона затримки сигналів;

B_4 – зона службових розрядів.

Задание 14

Надати схему підключення розподіленого контролера переривань до процесора.

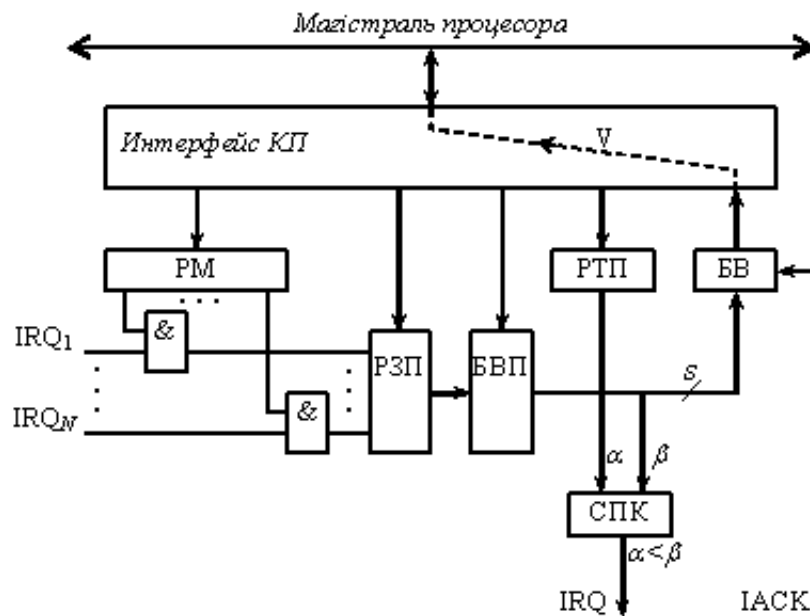
Відповідь



П – процесор; БКП – блок контролера переривань; ЗУ – зовнішні пристрої.

Задание 15

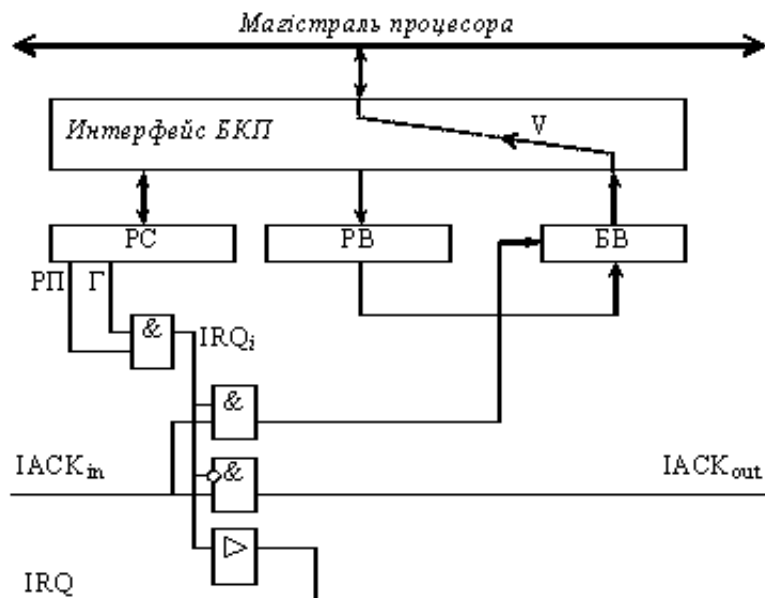
Надати схему підключення розподіленого контролера переривань до процесора.
Відповідь



PM – регістр маски; РЗП – регістр запитів на переривання;
БВ – блок вектора; РТП – регістр тимчасового пріоритету;
Блок вибору пріоритету; СПК – схема порівняння кодів.

Задание 16

Надати структуру блоку розподіленого контролера переривань (БКП).
Відповідь

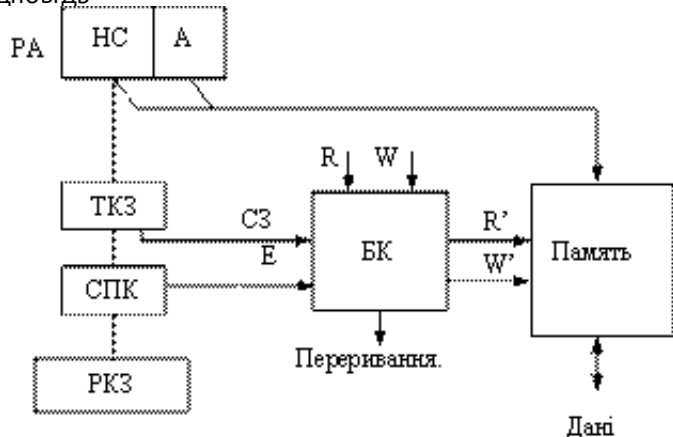


PC – реєстр стану; PB – реєстр вектору; BB – буфер вектору.

Задание 17

Розробити схему захисту пам'яті по ключах для мультипрограмного режиму роботи EOM.

Відповідь



РА – реєстр адреси; НС – номер сторінки; А – адреса;
 ТКЗ – таблиця ключів захисту; СПК – схема порівняння кодів;
 РКЗ – реєстр ключів захисту; БК – блок керування.

Задание 18

Яке слово команди має найменшу довжину (з прямою адресацією, непрямою, автодекрементною)?

Відповідь

з автодекрементною адресацією.

Задание 19

Який тип адресації операндів з вказаних забезпечує мінімальний час виконання операції (пряма адресація, непряма, безпосередня) і чому?

Відповідь

безпосередня, менша кількість звернень до пам'яті.

Задание 20

Вкажіть послідовність етапів обслуговування зовнішнього переривання процесором.

Відповідь

Процесор виконує перевірку запиту після закінчення кожної чергової команди (вважаймо, що є запит). Етапи:

- запис у стек зворотної адреси і стану програми;
- читання вектору переривань з шини даних;
- формування адреси підпрограми обслуговування переривання;
- запис у лічильник команд знайденої адреси.

Далі виконується вибірка наступної команди.

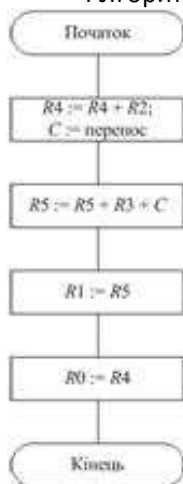
Завдання № 21

Розробити алгоритм і програму знаходження суми двох 16-розрядних чисел для 8-розрядного мікроконтролера.

Операнди знаходяться в нульовому банку реєстрів (R5,R4 та R3,R2), результат формується в реєстрах R1,R0.

Ответ:

Алгоритм:



Програма для мікроконтролера, наприклад, 1816 BE48, має вигляд:

```

sel    RB0
mov    A, R4
add    A, R2
mov    R4, A
mov    A, R3
addc   A, R5
mov    R3, A
mov    R1, A
mov    A, R2
mov    R0, A
  
```

end.

Завдання № 22

Розробити алгоритм і програму знаходження різниці двох 16-розрядних чисел для 8-розрядного мікроконтролера, в якому відсутня операція віднімання. Операнди знаходяться в нульовому банку регістрів (R5,R6 та R2,R3), результат формується в регістрах R1,R0.

Ответ:

Мікроконтролер, наприклад 1816 BE48, має розрядність 8. Для того, щоб одержати різницю 2х чисел, треба друге число додати в доповнювальному коді.

Алгоритм:



Програма:

```

sel    RB1
clr    C;      C := 0
cpl    C;      C := 1
mov    A, R6

cpl    A;
mov    R6, A
mov    A, R5
  
```

```

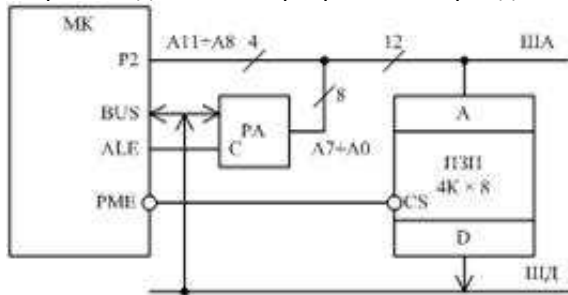
cpl      A
mov      R5, A
mov      A, R6
addc     A, R3
mov      R3, A
mov      A, R5
addc     A, R2
mov      R2, A
mov      R1, A
mov      A, R3
mov      R0, A

```

end.

Завдання № 23

Накреслити структурну схему підключення до мікроконтролера зовнішньої пам'яті програм. Привести команди звернення до пам'яті програм за операндами.



Команда звернення до пам'яті (на прикладі контролера 1816BE48):

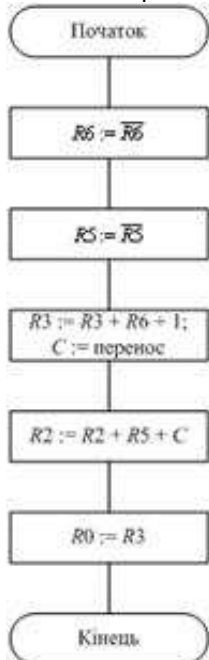
```

movr     A, @A
mov3p    A, @A
mov      Rn, #d
mov      A, #d

```

Мікроконтролер, наприклад 1816 BE48, має розрядність 8. Для того, щоб одержати різницю 2х чисел, треба друге число додати в доповнювальному коді.

Алгоритм:



Програма:

```

sel      RB1
clr      C;      C := 0
cpl      C;      C := 1
mov      A, R6

cpl      A;
mov      R6, A
mov      A, R5

```



```

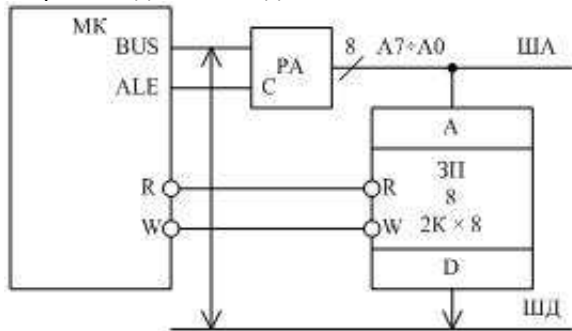
cpl      A
mov      R5, A
mov      A, R6
addc     A, R3
mov      R3, A
mov      A, R5
addc     A, R2
mov      R2, A
mov      R1, A
mov      A, R3
mov      R0, A

```

end.

Завдання № 24

Накреслити структурну схему підключення до мікроконтролера зовнішньої пам'яті даних. Привести команди звернення до пам'яті даних.



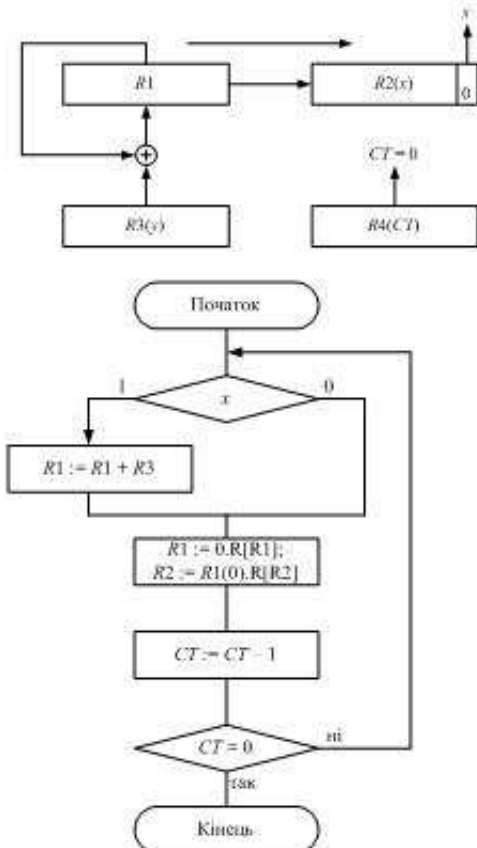
```

movx     A, @R1;
movx     @R0, A

```

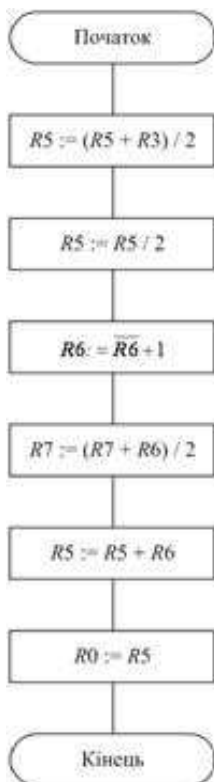
Завдання № 25

Розробити операційну схему та змістовний мікроалгоритм множення чисел 1-м способом в арифметичному пристрої з закріпленими мікроопераціями. Вважати, що операнди записані у регістрах.

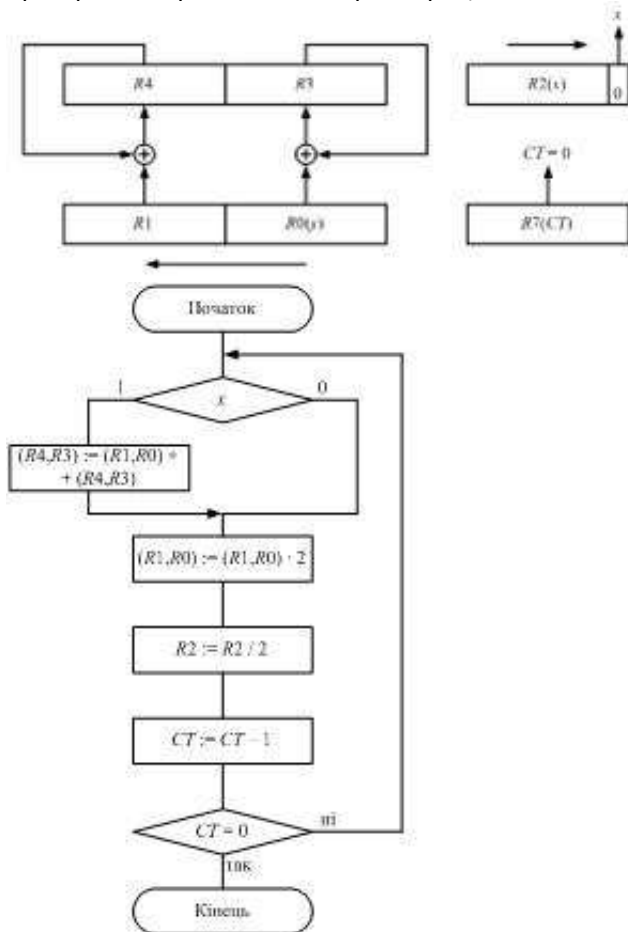


Завдання № 26

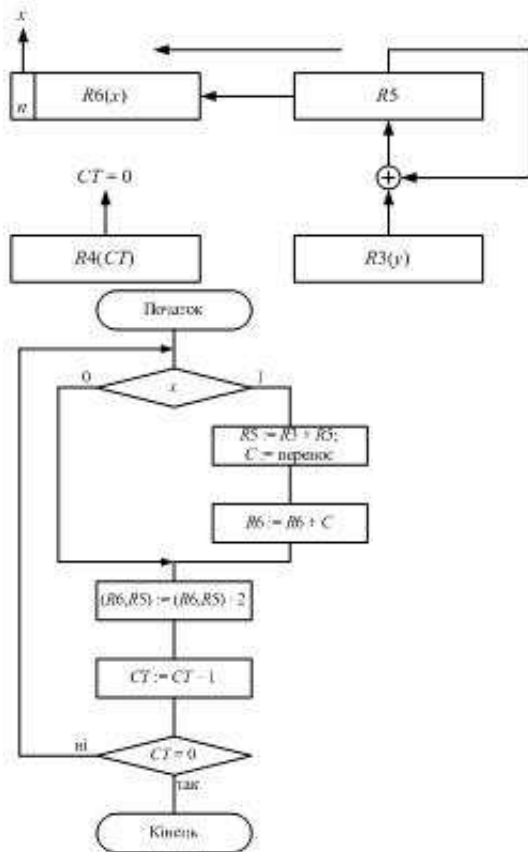
Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R5 + R3) / 4 + (R7 - R6) / 2$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 27**

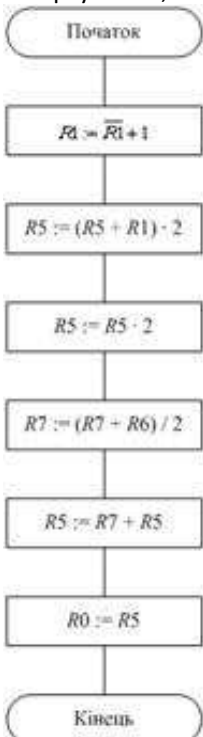
Розробити операційну схему та змістовний мікроалгоритм множення чисел 2-м способом в арифметичному пристрої з закріпленими мікроопераціями. Вважати, що операнди записані у регістрах.

**Завдання № 28**

Розробити операційну схему та змістовний мікроалгоритм множення чисел 3-м способом в арифметичному пристрої з закріпленими мікроопераціями. Вважати, що операнди записані у регістрах..

**Завдання № 29**

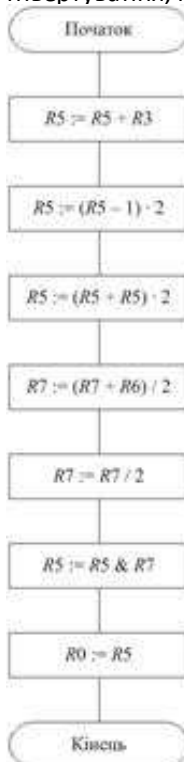
Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R5 - R1) \cdot 4 + (R7 + R6) / 2$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 30**

Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R7 \& R2) / 8 + (R5 - R6) \cdot 2$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 31**

Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R5 + R3 - 1) \cdot 8 \& (R7 + R6) / 4$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 32**

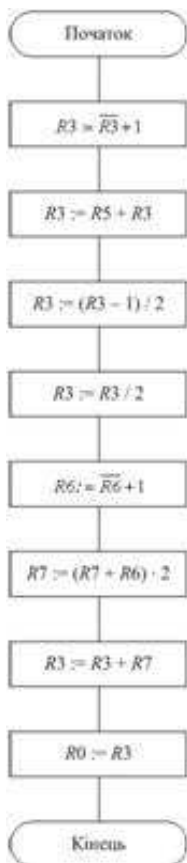
Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R5 - 1 + R2) \cdot 4 - (R4 \& R6) / 8$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 33**

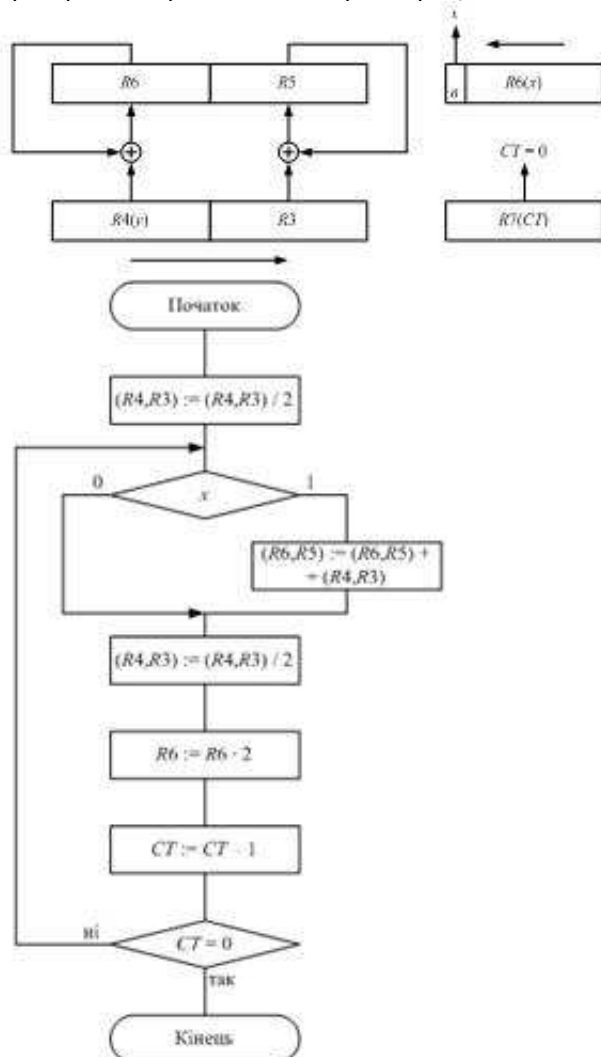
Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R2 + R6) \cdot 8 - (R7 \& R5) / 4$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

**Завдання № 34**

Для арифметичного пристрою з загальними мікроопераціями розробити змістовний мікроалгоритм обчислення виразу $R0 := (R5 - R3 - 1) / 4 + (R7 - R6) \cdot 2$. Система мікрооперацій містить мікрооперації: підсумовування, зсув, інвертування, інкремент, пересилання.

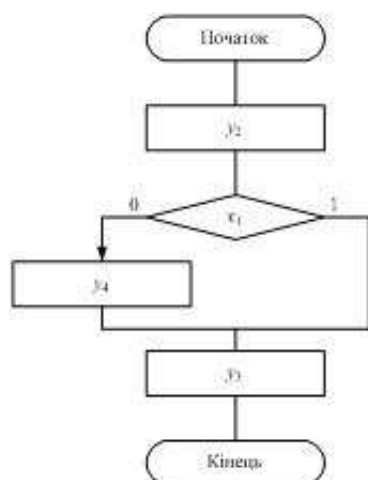
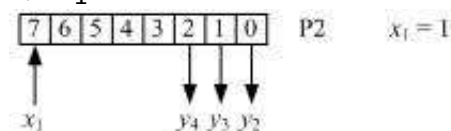
**Завдання № 35**

Розробити операційну схему та змістовний мікроалгоритм множення чисел 4-м способом в арифметичному пристрої з закріпленими мікроопераціями. Вважати, що операнди записані у регістрах..

**Завдання № 36**

Для МК 1816BE48 розробити алгоритм керування $\Pi \ y_2 x_1 \uparrow y_4 \downarrow y_3 \ K$.

Розробити фрагмент програми формування на виході другого порту керуючих сигналів $y_2 = 240$ мкс; $y_3 = 28$ мкс, при $x_1 = 1$.



```

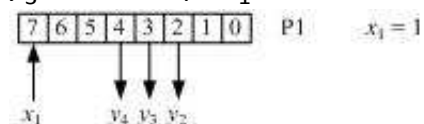
; встановлення P2[7] := 1
and    P2, #80h
; формування затримки 240 мкс
mov    A, #FDh;      (-3)дк
mov    T, A
; встановлення y2
orl     P2, #1;      y2 := 1
; запуск таймера
str     T
ba:    jtf     ab
      jmp     ba
ab:    anl     P2, #80h;      сброс y2
; формування затримки 28 мкс
mov     R5, #5
; встановлення y3
orl     P2, #2;      y3 := 1
ee1:   djnz    R5, ee1
      nop
      anl     P2, #80h;      сброс y3
end

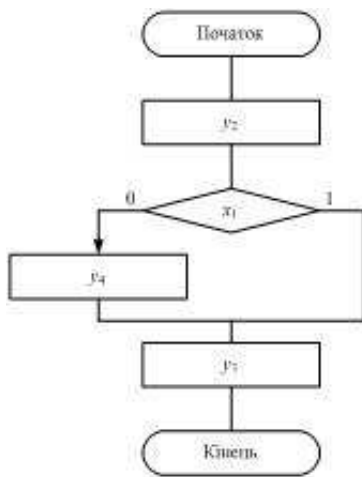
```

Завдання № 37

Для МК 1816BE48 розробити алгоритм керування $\Pi \ y_2 x_1 \uparrow y_4 \downarrow y_3 \ K$.

Розробити фрагмент програми формування на виході першого порту керуючих сигналів $y_2 = 400$ мкс; $y_3 = 25$ мкс, при $x_1 = 1$.





```

; встановлення P1[7] := 1
anl    P1, #80h
; формування затримки 400 мкс
mov    A, #FBh; (-5)дк
mov    T, A
; встановлення y2
orl     P1, #4h;      y2 := 1
; запуск таймера
strt    T
ba:     jtf     ab
        jmp     ba
ab:     anl     P1, #80h;      сброс y2
; формування затримки 25 мкс
mov     R5, #5
; встановлення y3
orl     P1, #8h;      y3 := 1
ee1:    djnz    R5, ee1
        anl     P1, #80h;      сброс y3
end

```

Завдання № 38

Для МК 1816BE48 розробити алгоритм керування $\Pi \overset{1}{y_2} \overset{1}{x_1} \uparrow \overset{1}{y_4} \downarrow \overset{1}{y_3} \text{ К}$.
 Розробити фрагмент програми формування на виході першого порту керуючих сигналів $y_2 = 720$ мкс; $y_3 = 30$ мкс, при $x_1 = 1$.

```

; встановлення P1[7] := 1
anl     P1, #80h
; формування затримки 720 мкс
mov     A, #F7h;      (-5)дк
mov     T, A
; встановлення y2
orl     P1, #4h;      y2 := 1
; запуск таймера
strt     T
ba:      jtf     ab
        jmp     ba
ab:      anl     P1, #80h;      сброс y2
; формування затримки 30 мкс
mov     R5, #6
; встановлення y3
orl     P1, #8h;      y3 := 1
ee1:     djnz    R5, ee1
        anl     P1, #80h
end

```

Завдання № 39

Опишіть функції всіх трьох шин типової мікропроцесорної системи.

Ответ:

Шина даних: переносить дані між ЦП і пам'яттю або пристроями введення-виведення.

Шина адреси: передає коди адрес від ЦП до пам'яті або пристроїв введення-виведення.

Шина керування: передає сигнали керування і синхронізації.

Завдання № 40

30.03.2011

dl.dropbox.com/u/4725556/Univer/Re...

Що у комп'ютерній системі варто розуміти під терміном ІНТЕРФЕЙС.

Ответ:

Синхронізація при передачі цифрової інформації між комп'ютером і зовнішніми пристроями введення-виведення.