

Билет 16

1. Однокаскадные усилители постоянного тока на биполярном транзисторе.

Среди схем включения транзистора (общая база, общий коллектор, общий эмиттер) самой распространенной является последняя

Усилительный каскад с общим эмиттером.

Самым распространенным включением есть схема с ОЭ. Все разновидности этой схемы можно свести к виду рис 6.1 а) для n-p-n и б) для p-n-p. Выходное напряжение также может сниматься с дополнительного резистора R_n - рис 6.2

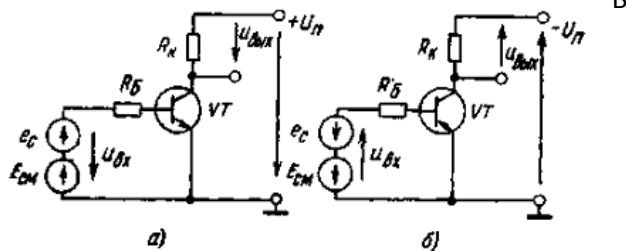


Рис. 6.1. Обобщенная схема усилительного каскада на биполярном транзисторе типов n-p-n (а) и p-n-p (б)

в подключении рис 6.1 а) выходное напряжение имеет такую же фазу и равно

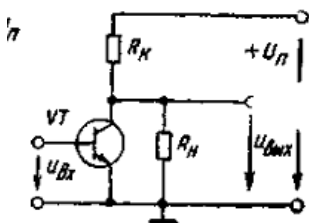


Рис. 6.2. Усилительный каскад с внешней нагрузкой

$$u_{\text{вых}} = i_K R_K.$$

В подключении Рис 6.2 фазы отличаются на π

$$u_{\text{вых}} = \frac{U_n - i_K R_K}{1 + R_K / R_n}.$$

R_b – балластный резистор, служит для линейризации входной

хар-ки. Причем $R_b \gg R_{вх}$. Тогда

$$i_K = i_b h_{21Э} = h_{21Э} u_{вх} / (R_b + R_{вх}) \approx h_{21Э} u_{вх} / R_b.$$

На вход подают $u_{вх} = u_c + U_{см}$, то есть сигнал и смещение, которое обеспечивает требуемый режим работы каскада.

Для построения схем используют ВАХ входную и выходную.

Используя метод пересечения на входной характеристике находят точку покоя П.

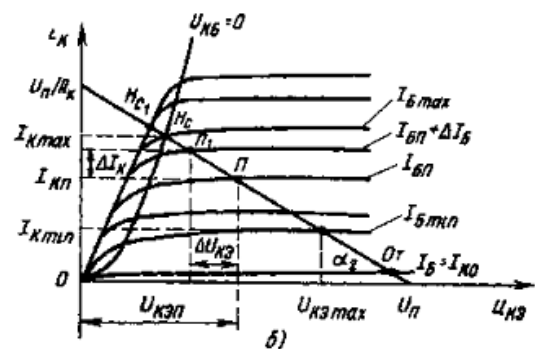
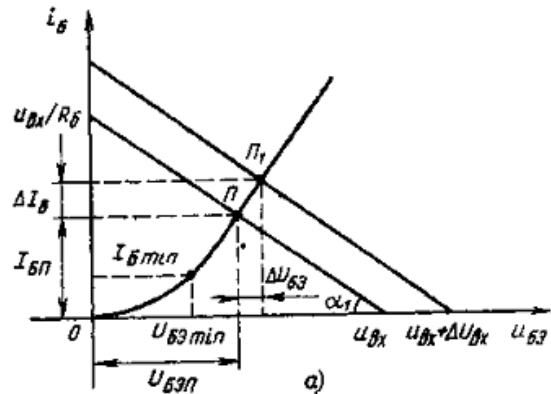
На выходной ей будет соответствовать точка П.

Эти точки соответствуют напряжениям и токам покоя базы.

Если изменить входное напряжение это вызовет $\Delta U_{бэ}$ относительно напряжения покоя, а это в свою

очередь $\Delta U_{кэ}$ (на графиках). То есть существует пропорциональность.

$$K_{U_K} = \Delta U_{\text{вых}} / \Delta U_{\text{вх}}.$$



Для данной схемы $h_{12Э} = h_{22Э} = 0$ (нет ОС)
Тогда

$$\Delta U_{\text{вых}} = \Delta U_{КЭ} = h_{21Э} \Delta I_b R_K;$$

$$\Delta U_{\text{вх}} = \Delta U_{БЭ} = \Delta I_b R_{\text{вх}}.$$

Коэффициент усиления

$$K_{U_K} = h_{21Э} R_K / R_{\text{вх}}.$$

С учетом балластного сопротивления

$$K_{U0} = K_{U_K} K_{\text{дел}} = h_{21Э} R_K / (R_b + R_{\text{вх}}),$$

Входное и выходное сопротивление:

$$R_{\text{вх}} = R_b + R_{\text{вх}} \approx R_b;$$

$$R_{\text{вых}} = R_{\text{вых Т}} = 1 / h_{22Э},$$

Для схемы на рис 6.2

$$R_{\text{вых}} = R_{\text{вых Т}} R_K / (R_{\text{вых Т}} + R_K) \approx R_K.$$

2. Полевые транзисторы

Полевой транзистор — полупроводниковый прибор, усилительные свойства которого обусловлены потоком основных носителей, протекающим через проводящий канал, и управляемым электрическим полем.

Основным способом движения носителей заряда, образующих ток полевого транзистора, является их дрейф в электрическом поле. Проводящий слой, в котором создается рабочий ток полевого транзистора, называют каналом. Полевой транзистор — полупроводниковый усилительный прибор которым управляет напряжение (электрическое поле, отсюда и название — полевой).

Металлический электрод, создающий эффект поля, называют затвором (З), два других электрода — истоком (И) и стоком (С). Различают три схемы включения полевого транзистора: с общим истоком (ОИ), с общим затвором (ОЗ) и общим стоком (ОС). Наибольшее распространение на практике нашла схема с ОИ.

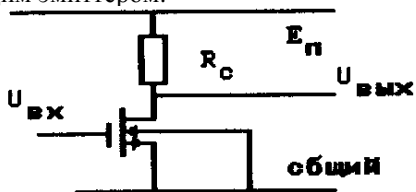
Полевые транзисторы делятся на:

- Транзисторы с управляющим р-п переходом
- Транзисторы с изолированным затвором (МДП-транзисторы)
- МДП-транзисторы с индуцированным каналом
- МДП-транзисторы со встроенным каналом

Схемы включения

Схема с общим истоком (ОИ)

Полевые транзисторы чаще всего используются в схемах с заземленным (общим) истоком. Эти схемы характерны высоким входным импедансом и коэффициентом усиления по напряжению больше единицы. Аналогом этой схемы в биполярной схемотехнике является схема с общим эмиттером.



Статический коэффициент усиления определяем из эквивалентной схемы с ОИ

$$k_u = -\frac{\Delta U_{\text{вых}}}{\Delta U_{\text{вх}}} = -\frac{I_c R_c \parallel r_{cи}}{U_{3и}} = -\frac{g U_{3и} R_c \parallel r_{cи}}{U_{3и}} = -g R_c \parallel r_{cи}$$

где g - крутизна усиления полевого транзистора $g = \frac{\Delta I_c}{\Delta U_{3и}}$.

Коэффициент усиления по переменному току

$$k_u(\omega) = -\frac{g - j\omega C_{3с}}{1/R_c + 1/r_{cи} + j\omega(C_{си} + C_{3с})}$$

Входное сопротивление

$$R_{\text{вх}}(\omega) = \frac{1}{j\omega[C_{3и} + C_{3с}(1 - k_u(\omega))]}$$

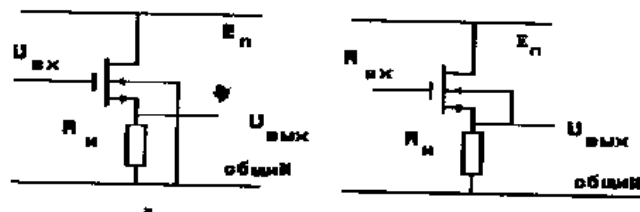
$$R_{\text{вх}}(0) \approx 0.$$

Выходное сопротивление

$$R_{\text{вых}} = \frac{R_c \parallel r_{cи}}{R_c + r_{cи}} \approx R_c.$$

Схема включения с общим стоком (истоковый повторитель)

В этой схеме входной импеданс, выше чем в схеме с ОИ. Выходной импеданс низкий, а инвертирования нет. Коэффициент усиления по напряжению всегда меньше единицы. Коэффициент усиления по мощности может быть достаточно большим. Истоковый повторитель (рис. 3.11) используется в тех случаях, когда требуется малая входная емкость, в случае необходимости преобразования импедансов или для работы с большими входными сигналами.



а) включение подложки на общий провод,
б) включение подложки на выход.

В этом включении рабочая точка транзистора никогда не попадает в крутую область стоковых характеристик.

$$(U_{си} = E_{п} - U_{\text{вых}} \geq U_{\text{вх}} - U_{\text{вых}}).$$

$$k_u = \frac{\Delta U_{\text{вых}}}{\Delta U_{\text{вх}}} = \frac{g U_{3и} R_{и} \parallel r_{cи}}{U_{3и} + g U_{3и} R_{и} \parallel r_{cи}} = \frac{g R_{и} \parallel r_{cи}}{1 + g R_{и} \parallel r_{cи}} \approx 0.7 + 0.8,$$

$$k_u = \frac{g}{g + 1/R_{и} + 1/r_{cи}}.$$

или

Для истокового повторителя существенное значение имеет включение электрода подложки, поскольку крутизна управления полевым транзистором по подложке всего лишь 3—5 раз меньше крутизны управления по затвору. На рис. приведены два варианта включения электрода подложки.

$$k_u(\omega) = \frac{g + j\omega C_{3и}}{1/R_{и} + 1/r_{cи} + g + g_{п} + j\omega(C_{3и} + C_{пи})},$$

А)

$$k_u(\omega) = \frac{g + j\omega(C_{3и} + C_{пи})}{1/R_{и} + 1/r_{cи} + g + j\omega(C_{3и} + C_{пи} + C_{пс})},$$

Б)

Входные проводимости истокового повторителя

$$G_{\text{вх}} = j\omega(C_{3и} + C_{3п} + C_{3с}(1 - K_u(\omega)))$$

$$G_{\text{вх}} = j\omega(C_{3с} + C_{3п} + C_{3и} + C_{3с}(1 - K_u(\omega))).$$

На постоянном токе входные проводимости равны нулю.

Выходные проводимости рассматриваемых схем

$$G_{\text{вых}} = G_0 + g_{си} + g + g_{п} + j\omega(C_{3с} + C_{пи})$$

$$G_{\text{вых}} = G_0 + g_{си} + g + j\omega(C_{3с} + C_{пи} + C_{3п}),$$

где G_0 — стоковая проводимость ($1/R_c$), $g_{сн}$ — проводимость сток—исток. Так как обычно $g \ll g_{сн}$, то выходные проводимости на низких частотах равны

$$G_{\text{вых}} = G_0 + g + g_{п}$$

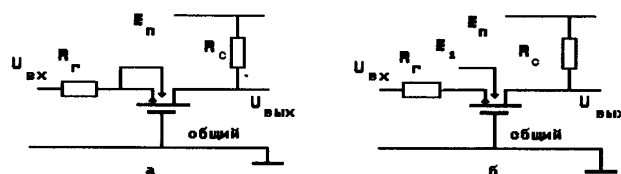
$$G_{\text{вых}} = G_0 + g.$$

Напряжение сдвига между входным и выходным напряжениями

$$U_{сдв} = R_{и} \frac{g_0(U_{\text{вх}} - U_0)^2}{2}$$

Схема с общим затвором

Схема с ОЗ (рис.) обладает малым входным сопротивлением, усилением по току равным единице и в случае заземленной подложки — малой проходной (между входом выходом) емкостью (экранирование). Усиление по напряжению больше единицы.



а) включение подложки на выход,

б) включение подложки на источник напряжения смещения,

Если выходное сопротивление источника сигнала R_g равно нулю, коэффициенты усиления по напряжению для случаев (а) и (б) рисунка

$$k_u(\omega) = \frac{g + g_{си} + j\omega C_{пс}}{g_{си} + G_c + j\omega(C_{пи} + C_{3и})},$$

$$g_{си} = 1/r_{cи} \quad G_c = 1/R_c,$$

$$k_u(\omega) = \frac{g + g_{п} + g_{си}}{g_{си} + G_c + j\omega(C_{пи} + C_{3и})}.$$

Входные проводимости.

$$G_{\text{вх}} = g - g_{си}[k_u(\omega) - 1] + j\omega(C_{3и} + C_{пс} - [k_u(\omega) - 1]C_{пс}),$$

$$G_{\text{вх}} = g + g_{п} - g_{си}[k_u(\omega) - 1] + j\omega(C_{3и} + C_{пс}).$$

Отрицательная обратная связь через емкость сток—подложка в схеме (а) делает эту схему менее предпочтительной для использования на высоких частотах (уменьшает коэффициент усиления на высоких частотах). При $R_r \neq 0$ коэффициенты усиления определяются подстановкой вышеприведенных выражений в соотношение

$$k_u(\omega) = \frac{k(\omega)|_{R_r=0}}{1 + R_r G_{вх}}.$$

Откуда для низких частот

$$k_u = \frac{g + g_{сн}}{g_{сн} + G_c + R_r(g_{сн} + G_c)} \quad (a)$$

$$k_u = \frac{g + g_{п} + g_{сн}}{g_{сн} + G_c + R_r G_c (g + g_{п} + g_{сн})} \quad (б)$$

коэффициенты усиления

$$k_u \approx g R_c$$

$$k_u \approx (g + g_{п}) R$$

входные проводимости

$$G_{вх} \approx g(1 - R_c g_{сн})$$

$$G_{вх} \approx (g + g_{п})(1 - R_c g_{сн})$$

3. Диодно-транзисторная логика (ДТЛ) — технология построения цифровых схем на основе биполярных транзисторов, диодов и резисторов. Своё название технология получила благодаря реализации логических функций (например, И) с помощью диодных цепей, а усиления сигнала — с помощью транзистора. Наиболее простой и естественной при этом получается реализация логического "ИЛИ-НЕ" (рис. 10.4).

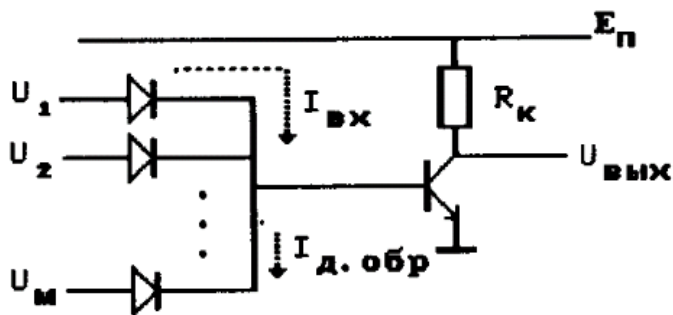


рис. 10.4. Переходная схема РТЛ — ДТЛ.

Включающий ток в этом случае:

$$I_{вх} = \frac{U_1^{11} - U_{ау} - U_{\ddot{a}\ddot{o}}}{r_{\ddot{a}\ddot{o}} - r_{ау}} - (\dot{I} - 1) I_{\ddot{a}\ddot{o}}$$

Поскольку величина $I_{д.обр} \ll I_{вх}$ то вторым слагаемым можно пренебречь, величина включающего тока практически не зависит от коэффициента объединения по входу. Весьма существенное достижение! Вместе с тем, в этой простейшей схеме есть два принципиальных недостатка:

♦ величина входного тока определяется внутренним сопротивлением двух прямо смещенных р—п переходов, а значит степень насыщения транзистора ключа при

значительных логических уровнях может быть очень большой и существенно зависеть от температуры;

♦ величина выключающего тока оп- и ределяется током обратно смещенного р-п перехода входного диода, и что предопределяет длительный и нестабильный процесс запираия и транзистора.

Первая проблема устраняется введением в цепь базы токозадающего резистора, а вторая введением резистора смещения. Схема такого логического элемента приведена на рис. 10.5.

$$I_{вкл} = \frac{U_1^{11} - U_{бэ} - U_{дпр}}{r_{дпр} + r_{бэ} + R_б} - \frac{U_{бэ}}{R_{см}},$$

$$I_{выкл} = U_{бэ} / R_{см}.$$

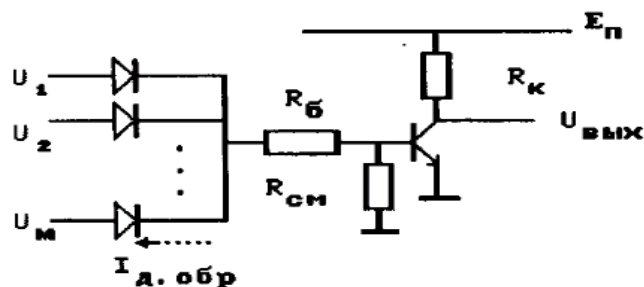


рис. 10.5. ДТЛ "ИЛИ-НЕ".

Управляющие токи транзисторного ключа не зависят от коэффициента объединения, а их конкретные значения задаются величинами $R_б$ и $R_{см}$. Но осталась не разрешенной проблема связи величин включающего тока и нагрузки предыдущего каскада. Поясним ситуацию эквивалентной схемой изображенной на рис. 10.6.

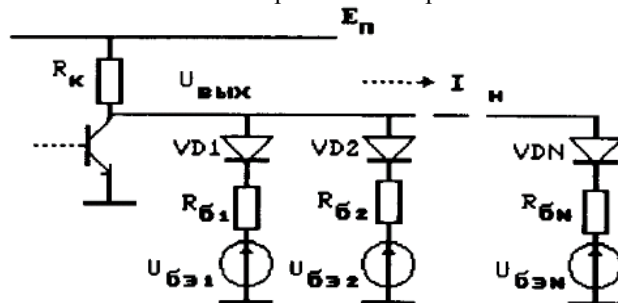


рис. 10.6. Формирование управляющих токов при каскадировании ДТЛ.

Здесь при $U_{дпр1} = U_{дпр2} = U_{дпрN}$ и при

$$U_{бэ1} = U_{бэ2} = U_{бэN} \text{ и } R_{б1} = R_{б2} = R_{бN}$$

$$U_{вых} = \frac{E_p - U_{дпр} - U_{бэ}}{R_k + R_б/N} R_б/N.$$

"И-НЕ" не имеет явной связи с аналогичным элементом РТЛ. В рассматриваемой схеме отсутствует суммирование токов в цепи базы ключевого транзистора. Передаточная и выходная характеристики рассматриваемого элемента не отличаются от аналогичных характеристик простейшего насыщенного биполярного ключа.

Быстродействие ДТЛ "И-НЕ"

Схемной основой остается насыщенный биполярный ключ. Следовательно, и время переключения будет определяться в основном задержками ключа. Время установления прямого и обратного тока в диодах не нулевое, но для современных схем достаточно малое. Несколько более существенными являются задержки, связанные с зарядом (разрядом) барьерных емкостей диодов входными (выходными) токами. Для наихудшего случая, когда логический элемент имеет максимальную нагрузку, время заряда

$$t_z \approx MR_{\kappa} C_d \ln(8 + 9) \frac{U_{\text{макс}}^{1''} - U_{\text{мин}}^{0''}}{U_{\text{макс}}^{1''}},$$

а время разряда

$$t_p \approx NR_{\delta} C_d \ln(8 + 9) \frac{U_{\text{макс}}^{1''} - U_{\text{мин}}^{0''}}{U_{\text{макс}}^{1''}}.$$

Преимущество ДТЛ над РТЛ – возможность создания большого числа входов. Задержка прохождения сигнала достаточно высока из-за медленной утечки заряда с базы в режиме насыщения (когда все входы имеют высокий уровень) при подаче на один из входов низкого уровня. Эту задержку можно уменьшить подключением базы транзистора через резистор к общему проводу или к источнику отриц. напряжения.

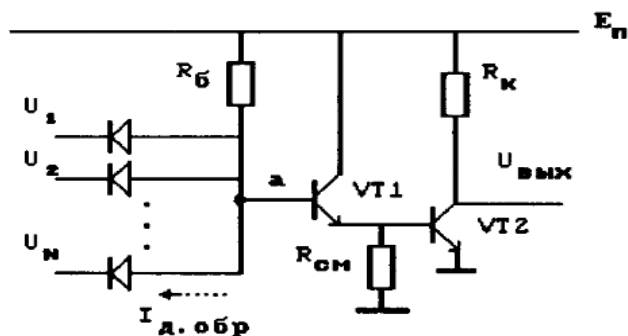


рис. 10.12. ДТЛ "И-НЕ" с увеличенной нагрузочной способностью.