1. РАСЧЕТ НЕЛИНЕЙНЫХ ЦЕПЕЙ ПРИ ОДНОВРЕМЕННОМ ВОЗДЕЙСТВИИ ИСТОЧНИКОВ ПОСТОЯННОГО И ПЕРЕМЕННОГО НАПРЯЖЕНИИ

При анализе режимов работы аналоговых и импульсных электронных устройств, когда на входе цепи действуют одновременно постоянная и переменная составляющие тока, пользуются методом наложения для нелинейных цепей. В этом случае сначала ведут расчет цепи с учетом только источников постоянного тока, определяя режим работы устройства на постоянном токе. На практике постоянные составляющие электрического сигнала усилителя, как правило, называют напряжением и током покоя и обозначают соответственно Uп и Iп. Затем приводят характеристики к нулевым значениям напряжения и тока покоя и уже для этих характеристик (без учета постоянных составляющих тока) рассчитывают режим работы устройства на переменном токе.

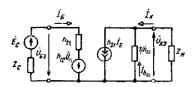
При расчете нелинейных цепей, содержащих управляемые нелинейные элементы, также широко применяют **метод кусочнолинейной аппроксимации**.

Расчет нелинейных цепей, содержащих в качестве нелинейного элемента транзистор, значительно упрощается, если применить метод кусочно-линейной аппроксимации его статических характеристик, бери небольшие приращения напряжений и соответствующих им токов, в пределах которых зависимость между указанными параметрами можно считать линейной. В этом случае, как отмечалось в гл. 2, транзистор как четырехполюсник описывается системой линейных уравнений, отображающих малосигнальную схему его замещений в h (для низкочастотных транзисторов) или в у (для высокочастотных транзисторов) параметрах. Воспользуемся малосигнальной схемой замещения транзистора, приведенной на рис. 2.13,6.

Подключая на выход транзистора нагрузочное устройство с сопротивлением Zн а на его вход — источник гармонического сигнала Ес (на рис. 4.16 показаны штриховыми линиями), получают линейную цепь, представляющую усилительный каскад.

По второму закону Кирхгофа для первого контура

$$-h_{12}\dot{U}_{K3} = \dot{I}_{B}h_{11} - \dot{U}_{B3}$$



Рид 4.16, Схема замещения бипотярного транзистора

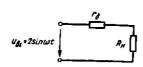


Рис. 417. Схема замешенна цепи для переменных составляющих тока

Величина h_{12} у современных траизисторов настолько мала, что при расчетах электронных суем ею, как правило, пренебрегают:

$$\dot{E}_{c} = \dot{U}_{B,a} + \dot{I}_{B} Z_{c}. \tag{47}$$

По первому закону Кирхгофа для второго контура

$$h_{21}\dot{I}_{E} = \dot{I}_{1} + \dot{I}_{h_{21}}. \tag{4.8}$$

С учетом того, что напряжение, приложенное к линейным элементам Z_n и $1/h_{2a}$, соответственно равно

$$\frac{\dot{U}_{K\ni} = I_{kZ_{B}}}{\dot{U}_{K\ni} = I_{k_{B}}(1/h_{22})}$$
 (4.9)

определяют

$$\hat{I}_{k_{12}} = h_{12} \hat{U}_{K3} = h_{22} Z_n \hat{I}_K. \tag{4.10}$$

Подставляя (4.10) в (4.8), получают

$$h_{21}I_{\rm B} = I_{\rm h} + h_{22}Z_{\rm h}I_{\rm h}. \tag{4.11}$$

Комплексный коэффициент усиления по току K, находят после несложных преобразований из (4.11):

$$K = I_{\rm K}/I_{\rm B} = h_{21}(1 + h_{22}Z_{\rm H}).$$
 (4.12)

Аналогично, используя уравнення (4.6)—(4.11), можно рассчитать и другие характеристики нелинейной цепи, приводимые в последующих разделах при анализе усилительных устройств.

Таким образом, с ломощью анализа цепи, содержащей нелинейные управляемые элементы, можно достаточно быстро и просто оценить возможности этой цепи, корректируя в случае необходимости ее параметры.

2.Особенности построения логических устройств на реальной элементной базе.

Как уже отмечалось ранее, обычно задан не только тип ЛЭ, но и число его входов. Это значит, что задано число входных переменных, над которыми выполняется логическая операция. При этом, как правило, реальное число входов заданных логических элементов не соответствует числу переменных в полученных после соответствующего преобразования выражениях. Возникает одна из следующих ситуаций:

 а) число входов ЛЭ больше числа переменных, входящих в реализуемую с их помощью ФАЛ;

 число входов ЛЭ меньше числа переменных, входящих в реализуемую с их помощью ФАЛ.

Рассмотрим некоторые приемы, используемые для разрешения указанных противоречий.

Число входов ЛЭ больше требуемого. Для рассмотрения этого случая введем понятие активного и пассивного логических уровней. Активным логическим уровнем называется такое значение входной переменной, которое однозначно определяет выходной сигнал

Для уяснения того, какие логические сигналы для элементов И—НЕ и ИЛИ—НЕ являются активными, рассмотрим таблицу истинности (табл. 16.2) для этих элементов при условии действия, на их входах двух логических сигналов.

Из таблицы видно, что для элемента И—НЕ активным логическим уровнем является сигнал лог. 0, так как наличие этого сиг-

Таблица 16.2

 Обобщенная таблица истинности основных логических операций

 x1
 x0
 x1·x0
 x1+x0
 x1|x0
 x1+x0

 0
 0
 0
 1
 1
 0

 0
 1
 0
 1
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0
 0

нала хотя бы на одном входе этого элемента однозначно определяет получение на выходе сигнала лог. 1. Следовательно, сигнал лог. 1 для этого элемента является пассивным.

По аналогии со сказанным, для элемента ИЛИ—НЕ активным является сигнал лог. 1, который однозначно определяет появление на выходе сигнала лог. 0:

на выходе синала лог. 0:
$$N = \frac{1}{N} = \frac{1}$$

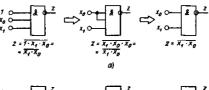
Следует отметить, что ЛЭ с *п*-входами безразлично, сколько пассивных и активных уровней присутствует на его входах. Важен факт наличия или отсутствия на входах хотя бы одного активного логического уровня.

Из сказанного однозначно следует, что уменьшить фактическое число входов ЛЭ можно, подавая на неиспользуемые входы сигналы пассивных логических констант: 0 — для элементов ИЛИ—НЕ, 1 — для элементов И—НЕ;

Другой прием уменьшения фактического числа входов ЛЭ базируется на использовании теоремы 3 из § 14.5. Согласно этой теореме x+x=x и xx=x, поэтому на несколько входов ЛЭ можно подавать одну и ту же логическую переменную (рис. 16.1).

Следствием сказанного являются два практических вывода: 1. Если на все входы п-нходового элемента И—НЕ или ИЛИ— НЕ подать один и тот же логический сигнал, то относительно этого сигнала элемент пренращается в инвертор;

 Если на n—1 вход n-входового элемента И—НЕ или ИЛИ— НЕ подать пассивные логические сигналы, то относительно n-говхода элемент превращается в инвертор (рис. 16.2).



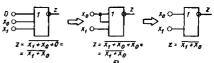


Рис. 16.1. Уменьшение фактического числа входов элементов И—НЕ (а) и ИЛИ—НЕ (б)

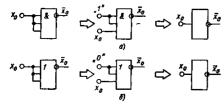


Рис. 16.2. Превращение элемента ЗИ-НЕ (а) и ЗИЛИ-НЕ (б) в инверторы

Число входов ЛЭ меньше требуемого. Эта ситуация сложнее ранее рассмотренной. Приведем два типовых рещения.
а) члены исходной МДНФ содержат общие логические пере-

- В этом случае общие для нескольких элементарных произведений переменные могут быть представлены в виде общих множителей и вынесены за скобку.

Пример 16.2. Преобразовать $\Phi A \pi z(x) = x_3 x_0 + x_3 x_2 x_1 + x_2 x_1 x_0$ к базису $\pi \Im$ 2И--НЕ.

Решение

$$\begin{split} z(x) &= x_3 x_0 + \overline{x_3 x_2 x_1} + x_2 x_1 \overline{x_0} = x_3 x_0 + x_1 (\overline{x_3 x_2} + x_2 \overline{x_0}) = \\ &= x_3 x_0 + x_1 (\overline{x_2 x_2 x_2 x_0}) = \overline{x_3 x_0 + x_1 ((\overline{x_3} | \overline{x_2}) | (x_2 | \overline{x_0}))} = (x_3 | x_0) | (x_1 | ((\overline{x_3} | \overline{x_2}) | (x_2 | \overline{x_0}))) = (x_3 | x_0) | (x_1 | (((x_3 | 1) | (x_2 | 1)) | (x_2 | (x_0 | 1)))). \end{split}$$

- б) члены исходной МДНФ не содержат общих логических переменных.
- В этом случае можно воспользоваться одним из следующих тождеств:

$$x_2 \mid x_1 \mid x_0 = x_2 \mid (\overline{x_1 \mid x_0}), \quad x_2 \downarrow x_1 \downarrow x_0 = x_2 \downarrow (\overline{x_1 \downarrow x_0}). (16.2); (16.3)$$

Справедливость этих тождеств легко доказывается с использованием теорем алгебры логики. Докажем первое из них

$$x_2 \mid x_1 \mid x_0 = \overline{x_2 x_1 x_0} = \overline{x_2 \overline{x_1} \overline{x_0}} = x_2 \mid (\overline{x_1 \mid x_0}).$$

Заметим, что тождества (16.2) и (16.3) справедливы для любого числа входных переменных. Так, для четырех переменных полу-

$$x_3 \mid x_2 \mid x_1 \mid x_0 = x_3 \mid (\overline{x_2 + x_1 \mid x_0}) = x_3 \mid (\overline{x_2 \mid (\overline{x_1} \mid \overline{x_0})}) = (\overline{x_3 \mid x_2}) \mid (\overline{x_1 x_0}),$$

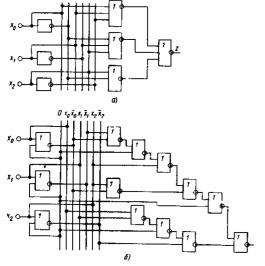


Рис. 16 3. Логические схемы устройств, построенных по исходному (a) и преобразованному (b) выраженням

$$x_3 \downarrow x_2 \downarrow x_1 \downarrow x_0$$
 $x_3 \downarrow (\overline{x_2 + x_1 + x_0}) = x_3 \downarrow (\overline{x_2 + (\overline{x_1 + x_0})}) = (\overline{x_3 + x_2}) \downarrow (\overline{x_1 + x_0})$

Пример 16.3. Преобразовать $\Phi A J = z(x) = (\overline{x_2} + x_1 + x_0) (x_2 + \overline{x_0}) (x_2 + \overline{x_1} + x_0)$ к базису элементов 2ИЛИ-НЕ

Решение: Дважды проинвертировав ФАЛ, найдем

$$\begin{split} z(x) &= (\overline{x_2} + x_1 + x_0) (x_2 + \overline{x_0}) (x_2 + \overline{x_1} + \overline{x_0}) = (\overline{x_2} + x_1 + x_0) + (x_2 + \overline{x_0}) + (\overline{x_2} + \overline{x_1} + \overline{x_0}) = \\ &= (\overline{x_2} \nmid x_1 \nmid x_0) \downarrow (x_2 \nmid \overline{x_0}) (x_2 \nmid \overline{x_1} \mid \overline{x_0}) = (\overline{x_2} \downarrow (\overline{x_1} \mid \overline{x_0})) + (\overline{x_2} \mid \overline{x_0}) + (\overline{x_2} \mid \overline{x_0}) + (\overline{x_2} \mid \overline{x_0})). \end{split}$$

На рис. 16.3 а, б приведены соответственно логические схемы устройств, построенных по исходному и преобразованному выражениям. Сравнивая эти схемы, можно сделать вывод, что уменьшение числа входов используемых ЛЭ приводит к увеличению их количества и, следовательно, усложняет реализацию устройства.

3.Полевые транзисторы. Принцип действия. Основные характеристики.

ЭФФЕКТ ПОЛЯ

Эффектом поля называется изменение концентрации носителей заряда при поверхностном слое полупроводника при воздействии магнитного поля.

Сущность эффекта

Система «метал-диэлектрик-проводник» при подаче напряжения образуют конденсатор у которого одна из обкладок будет полупроводником. На этой обкладке будет наводится заряд такой же как и на металлической обкладке, однако он будет сосредоточен не на поверхности, а будет распространятся в глубь диэлектрика. Поле в диэлектрике - постоянно, а в полупроводнике - не постоянно, из за того что заряд спадает с поверхности в глубь проводника.

В дырочном полупроводнике заряд обеспечен дырками которые притянуты к поверхности, а электронном полупроводнике - ионным донором от которого ушли электроны. В первом случае происходит обогащение полупроводника, а во втором – обеднение.

Поле в полупроводнике распределяется между диэлектриками и полупроводником. Оно возрастает при уменьшении ширины диэлектрика и может произойти пробой диэлектрика.

ПОЛЕВЫЕ ТРАНЗИСТОРЫ

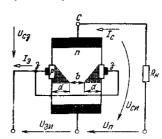
Полевой транзистор — полупроводниковый прибор, усилительные свойства которого обусловлены потоком основных носителей, протекающим через проводящий канал, и управляемым электрическим полем.

Основным способом движения носителей заряда, образующих ток полевого транзистора, является их дрейф в электрическом поле. Проводящий слой, в котором создастся рабочий ток полевого транзистора, называют каналом. Полевой транзистор полупроводниковый усилительный прибор которым управляет напряжение (электрическое поле, отсюда и название — полевой).

Металлический электрод, создающий эффект поля, называют затвором (3), два других электрода — истоком (И) и стоком (С). Различают три схемы включения полевого транзистора: с общим истоком (ОИ), с общим затвором (ОЗ) и общим стоком (ОС). Наибольшее распространение на практике нашла схема с ОИ. Полевые транзисторы делятся на:

- -Транзисторы с управляющим p-n переходом
- -Транзисторы с изолированным затвором (МДП-транзисторы)
 - -МДП-транзисторы с индуцированным каналом
 - -МДП-транзисторы со встроенным каналом

Принцип работы полевого транзистора.



В полевом транзисторе с объемным каналом площадь поперечного сечения канала меняется за счет изменения площади обедненного слоя обратно включенного р-п-перехода. На р-ппереход (затвор) —исток) подается обратное напряжение $U_{\scriptscriptstyle 3\text{\tiny M}}.$ При его уменьшении глубина d обедненного слоя (заштрихованная область на рис)

возрастает, а токопроводящее сеченние канала сужается. При этом увеличивается сопротивление канала, а следовательно, снижается выходной ток I_c транзистора. Поскольку напряжение $U_{3\mu}$ прикладывается к р-п-переходу в обратном направлении, ток Із ничтожно мал и практически не зависит от управляющего напряжения.

Для полевых транзисторов входная характеристика (зависимость I_3 от U_{3N} при фиксированном значении U_{CN}) не имеет практического применения и при расчетах используют только передаточные и выходные ВАХ. На рис. приведены выходные и передаточные характеристики полевого транзистора с управляющим p-n-переходом для схемы включения с ОИ. Эти характеристики имеют нелинейный характер, а, следовательно, полевой транзистор является управляемым нелинейным элементом цепи

U34 = 0 U3H = Const $U_{3\mu}$ v_{cunac} *Осипро*б Ucu U_{3H} USHOTC

При заданном напряжении $U_{3\text{И}}$ и постепенном увеличении напряжения от тока, зависимость тока стока имеет сначала крутой подъём, а потом пологий и почти горизонтальный участок. Это связанно с перекрытием канала U_{CTOKA} за счет напряжения U_{C3} .

Пологий участок выходных характеристик называют областью насыщения. Математическое описание этого участка:

$$I_{\mathcal{C}} = I_{\mathcal{C} \text{ her}} (1 - \frac{U_{\text{SM}}}{U_{\text{SM OTCEHKM}}})^2$$

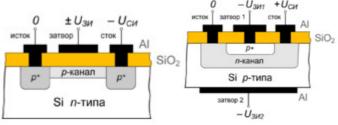
Наклон выходной зарактеристики в области насыщения задается остаточным сопротивлением стока или его остаточной выходной проводимостью с общим истоком. Для расчетов схем часто используются значения крутизны в области насыщения, которые определяются по формуле:

$$S = \left| \frac{dI_C}{dU_{3M}} \right| = S_0 \left(1 - \frac{U_{3M}}{U_{3M \, OTCE4KM}} \right)$$
 $S_0 = \frac{dI_{C \, \text{нас}}}{U_{3M \, OTCE4KM}} -$ удельная крутизна

В импульсных и ключевых режимах существенным параметром является проводимость канала:

При
$$U_{CM}=0$$
 $g_{CM}=\frac{1}{R_{CM}}=5$

Реальная структура МДП-транзистора с каналом п-типа показана на рис. Металлический затвор изолирован от полупроводниковой подложки слоем диэлектрика (отсюда эквивалентное название МДПтранзистора — полевой транзистор с изолированным затвором).



МДП-транзистор

С управляющим р-п-переходом

Основные параметры ПТ

Основными параметрами, характеризующими полевой транзистор как нелинейный элемент, являются: коэффициент усиления по

$$k_U = \mu = \Delta U_{\rm CH} / \Delta U_{\rm 3H}$$
 при $I_{\rm C} = {\rm const};$

крутизна (определяется по передаточной характеристике)

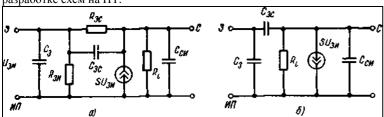
$$s = \Delta I_{\rm C}/\Delta U_{\rm 3H}$$
 mpH $U_{\rm CH} = {\rm const}$;

дифференциальное выходное (внутреннее R,) сопротивление $r_{\text{вых}} = R_{l} = \Delta U_{\text{CM}}/\Delta I_{\text{C}}$ при $U_{\text{3M}} = \text{const};$ дифференциальное сопротивление участка затвор — сток

$$R_{\rm 3C} = \Delta U_{\rm 3C}/\Delta I_{\rm C}$$
.

Эквивалентные схемы полевых транзисторов.

На этих схемах принято, что вывод подложки электрически соединен с истоком. Такое включение наиболее часто используется при разработке схем на ПТ.



Отличительные особенности полевого транзистора.

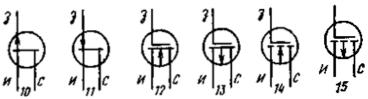
Из принципа действия полевого транзистора вытекают две основные его особенности: в установившемся режиме работы входной ток полепит транзистора стремится к нулю (т. е. $r_{BX} \rightarrow \infty$), инерционность полевого транзистора в отличие от биполярного обусловлена только процессами перезаряда его входной и выходной

Принято считать, что в общем случае по быстродействию, усилению и частотным свойствам полевой транзистор, как правило, не имеет преимуществ перед биполярным транзистором.

Полевые транзисторы имеют преимущество перед биполярными транзисторами в большей температурной стабильности их характеристик.

Основными преимуществами полевого транзистора являются его большое входное сопротивление по постоянному току и высокая технологичность.

YEO



10 - полевой транзистор с управляющим р-n-переводом и л-каналом; 11 — полевой транзистор с управляющим p-n-пере ходом и p-каналом; 12 — МДП транзистор с встроенным п-каналом; 13 — полевой транзистор с встроенным р-наналом. 14- МДП транзистор с индуцированным п-каналом: 15 — МДП транзистор индуцированным р каналом.