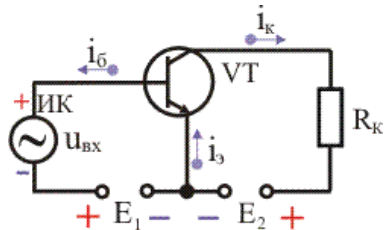


БИЛЕТ 18

1. Переходные процессы в усилителе на биполярном транзисторе.

Т.к усилители строятся на основе транзисторов, то на их работу влияют динамические свойства. Конечное время движения носителей через базу создает эффект запаздывания. Что эквивалентно эффекту выходной емкости. Возьмем схему с ОЭ.



Пусть входное напряжение отрицательно. Тогда закрытый переход подобен заряженному конденсатору.

Если в некоторый момент напряжение станет положительным, то в общем случае через сопротивление базы потечет ток (через прямо смещенный переход). При этом потребуется время на перезарядку емкостей эмиттера и коллектора, они образуют апериодические звенья.

Аналогично при обратном процессе. Емкости будут создавать эффект запаздывания.

Для оценки запаздывания используют формулу:

$$\tau_{рас} = I_э \cdot \tau / I_б$$

$I_э \cdot \tau$ – заряд на эмиттере

τ – время жизни зарядов

Частота входного сигнала оказывает действие на $h_{21э}$ и определяется конечным временем жизни носителей.

Может быть оценено формулой.

$$h_{21э}(j\omega) = h_{21э}(0) \cdot (e^{-(j\omega \cdot \tau_s)}) / (1 + j\omega \cdot \tau)$$

$$\tau_s = \tau / h_{21э}(0)$$

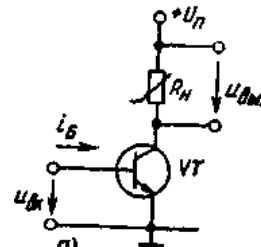
Выводы – чем больше частота, тем больше уменьшится $h_{21э}$.

Частоту при которой этот коэф. уменьшается в $\sqrt{2}$ раз называется предельной частотой усиления. Для схемы с ОБ.

Для схемы с ОЭ часто используют граничную частоту, значение, когда $h_{21э} = 1$.

2. Источники тока и токовые зеркала

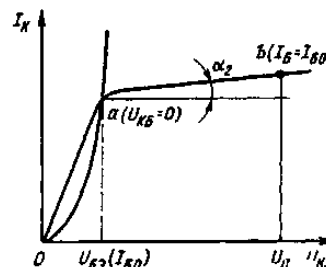
Наиболее просто на полупроводниковых приборах реализуются источники постоянного тока. Рассмотрим принципы построения таких устройств на примере биполярных транзисторов. Для этого обратимся к выходным характеристикам биполярного транзистора, соответствующим его схеме включения с общим эмиттером.



Если биполярный транзистор работает в активном режиме при постоянном значении базового тока, то его выходной ток мало зависит от напряжения между выводами эмиттера и коллектора. Аналогичным свойством обладает и полевой транзистор, работающий в насыщенном режиме при постоянном напряжении на затворе. Именно на этом принципе и строятся все транзисторные схемы источников тока.

Источники тока на биполярных транзисторах

Предположим, что в базу биполярного транзистора от некоторого внешнего источника задан постоянный ток $I_{б0} = \text{const}$ и транзистор работает в активном режиме.



Тогда при заданном значении напряжения питания $U_п$ точка пересечения нагрузочной прямой, соответствующая значению $R_н$, должна лежать на отрезке аБ его выходной характеристики. Это означает, что сопротивление нагрузки должно удовлетворять неравенству

$$R_{н \max} = (U_п - U_{бэ}(I_{б0})) / h_{21э} I_{б0} \geq R_н \geq R_{н \min} = 0, \quad (1)$$

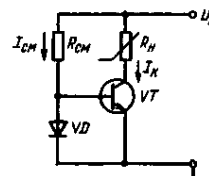
где $U_{бэ}(I_{б0})$ – напряжение $U_{бэ}$, соответствующее базовому току, равному $I_{б0}$.

Следовательно, при заданных напряжении питания и токе базы всегда можно определить допустимое изменение сопротивления нагрузки, при котором транзистор можно рассматривать как источник тока. Для определения изменения выходного тока транзистора в случае, если сопротивление нагрузки изменяется в диапазоне, определенном выражением (1), воспользуемся h -параметрами транзистора. Максимальное изменение выходного тока определяется выражением

$$\Delta I_к = h_{22э} \{U_п - U_{бэ}(I_{б0})\}$$

Из-за малости величины $h_{22э}$ (обычно $r_к \gg R_н$) отклонение выходного тока транзистора для всего диапазона изменений сопротивления нагрузки обычно не превышает нескольких процентов и рассматриваемую схему можно рассматривать как идеальный источник тока. Таким образом, проблема выполнения источника тока на биполярном транзисторе сводится к проблеме задания его постоянного базового тока $I_{б0}$.

Приведем пример простейшей схемы источника тока, в которой для стабилизации эмиттерного напряжения транзистора VT использован диод VD, смещенный в прямом направлении.



Для этой схемы:

$$U_d = U_{BЭ} = U_{D0} + (U_n - U_{D0}) r_d / 2 (R_{см} + r_d / 2)$$

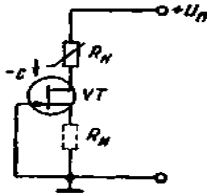
$$I_K = h_{21Э} (U_n - U_{D0}) / 2 (R_{см} + r_d / 2)$$

Источники тока на полевых транзисторах

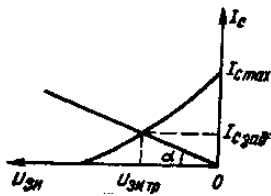
Учитывая, что выходные характеристики полевого транзистора и аналогичные характеристики биполярного транзистора почти идентичны, с использованием описанных выше методик можно разрабатывать источники тока и на этом типе прибора. При этом стабилизация тока стока в некотором диапазоне изменения сопротивления нагрузки возможна при работе полевого транзистора в насыщенном режиме.

Анализ передаточных характеристик различных типов полевых транзисторов показывает, что при использовании МДП-транзистора источники тока можно выполнять по схемам, аналогичным схемам с использованием биполярных транзисторов.

При использовании полевых транзисторов с управляющим р-п-переходом схемы источников тока могут быть упрощены. Связано это с тем, что этот тип транзистора работает при полярности напряжения затвора, противоположной полярности напряжения стока. Поэтому простейший источник тока на этом типе транзистора может быть получен при закорачивании выводов затвора и истока.



При этом, поскольку напряжение между затвором и истоком будет зафиксировано на нулевом уровне, ток стока будет равен своему максимальному значению $I_{с\max}$.



Уменьшить выходной ток такого источника можно введением в истоковую цепь транзистора дополнительного резистора R_n . С учетом того, что резистор R_n вводится в схему ООС по выходному току, стабильность параметров данной схемы будет выше, чем в схеме без резистора R_n . Если в схеме резистор R_n сделать переменным, то получим регулируемый источник тока.

Диапазон изменения сопротивления нагрузки, при котором данная схема сохраняет свойства, подобные источнику тока, может быть определен аналитически из условия

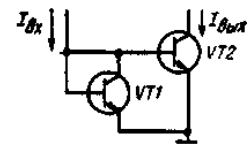
$$(U_n - U_{си\text{ наг}}) / I_{с\text{ зад}} \geq R_n \geq 0$$

Токовые зеркала

«Токовым зеркалом» называют электронное устройство с одним входом и одним или несколькими выходами, выходной ток (или токи) которого повторяет как по величине, так и по направлению его входной ток.

По выполняемым функциям данное устройство, по существу, является управляемым током источником тока, коэффициент передачи которого равен единице. Поэтому в основу разработки таких устройств могут быть положены принципы, использованные при построении схем источников тока.

Простейшая схема «токового зеркала»:



Для нормальной работы устройства на данной схеме необходима полная идентичность параметров транзисторов VT1 и VT2.

Транзистор VT1 используется в диодном включении. Так как его напряжение $U_{КБ} = 0$, то он работает на границе активного режима и режима насыщения. При этом его коллекторный и базовый токи связаны соотношением $I_{К\text{ VT1}} = I_{Б\text{ VT1}} h_{21Э}$. Так как параметры транзисторов полностью идентичны, то из очевидного условия $U_{БЭ\text{ VT1}} = U_{БЭ\text{ VT2}}$ следует, что $I_{Б\text{ VT1}} = I_{Б\text{ VT2}}$. Однако при этом $I_{К\text{ VT1}} = I_{К\text{ VT2}}$.

Для входного тока устройства справедливо соотношение $I_{вх} = I_{К\text{ VT1}} + I_{Б\text{ VT1}} + I_{Б\text{ VT2}}$. При идентичности параметров транзисторов его можно переписать в виде $I_{вх} = I_{К\text{ VT1}} (1 + 2/h_{21Э})$, откуда $I_{К\text{ VT1}} = I_{вх} / (1 + 2/h_{21Э})$.

Типовой коэффициент передачи тока в схеме с общим эмиттером $h_{21Э}$ для современных транзисторов удовлетворяет условию $h_{21Э} \gg 1$. Поэтому с достаточной с инженерной точки зрения точностью, можно записать

$$I_{вх} \approx I_{К\text{ VT1}} = I_{К\text{ VT2}}$$

Получаемая при этом погрешность полностью определяется конкретным значением $h_{21Э}$. Если точность повторения (отражения) тока, обеспечиваемая в данной схеме недостаточна, то применяют более сложные структуры «токового зеркала».

3. Транзисторная Логика с Непосредственными Связями (ТЛНС)

Основанная Идея ТЛНС заключается в

Суммировании (вычитании) проводимости (сопротивления) в вых. цепях полупроводниковых цифровых ключах в зависимости от двоичных кодов во входных цепях.

Простейшие ТЛНС схемы

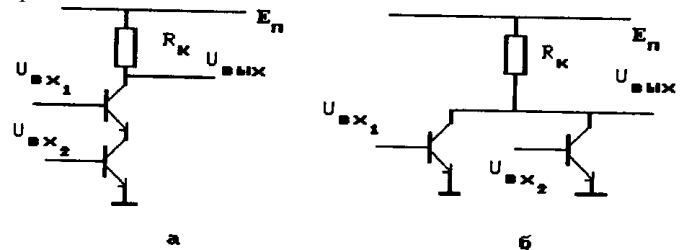


рис. 10.28. Транзисторная логика с непосредственными связями «И-НЕ» (а) и «ИЛИ-НЕ» (б).

В ТЛНС выходное напряжение,

$$U_{\text{вых}} = \frac{E_n R^*}{R_k + R^*},$$

где

$$R^* = R_{k\text{э}1}(U_{\text{вх}1}) + R_{k\text{э}2}(U_{\text{вх}2}) + \dots + R_{k\text{э}i}(U_{\text{вх}i})$$

для схемы "И-НЕ" и

$$R^* = R_{k\text{э}1}(U_{\text{вх}1}) \parallel R_{k\text{э}2}(U_{\text{вх}2}) \parallel \dots \parallel R_{k\text{э}i}(U_{\text{вх}i}) =$$

$$g_{k\text{э}1}(U_{\text{вх}1}) + g_{k\text{э}2}(U_{\text{вх}2}) + \dots + g_{k\text{э}i}(U_{\text{вх}i}).$$

для схем "ИЛИ-НЕ".

Стат.характеристики

1.Вх.характеристика

-схема ИЛИ-НЕ входная характеристика совпадает с вх. характер. простейшего ключа

-схема И-НЕ. Напряжение отпирания (пороговое напряжение)

$$U_{0j} = U_{б\text{э}j} + \sum_{j=1}^{j-1} U_{k\text{э}j}.$$

транзистора

если все транзисторные цепочки расположены ближе к общему

$$U_{0M} = U_{б\text{э}i} + \sum_{j=1}^{M-1} U_{k\text{э}nj},$$

проводу, открыты и насыщены, то

$$I_{\text{вх}i} = \frac{U_{\text{вх}}^{1*} - U_{0i}}{R_{\text{вх}i}},$$

$$\text{где } R_{\text{вх}i} = r_{б\text{э}i} + \sum_{j=1}^{j-1} r_{k\text{э}nj}.$$

наклон входной характеристики

Следовательно И-НЕ имеет индивид. Вх. Характеристику для каждого входа. Это минус, по скольку не обеспечивается постоянство схемного интерфейса по разным лог. Входам.

2.Передаточная характеристика

Здесь имеет смысл обратиться к названию рассматриваемого элементного базиса. Термин "непосредственная связь" в названии отражает факт отсутствия в цепи базы ТЛНС каких-либо токоограничительных элементов. Это обстоятельство существенным образом сказывается на виде передаточной характеристики. Действительно, высокий уровень выходного напряжения никогда не может быть больше $U_{б\text{э}}$, что совпадает с величиной порогового напряжения. Следовательно, при представлении логических уровней напряжениями, величина статической помехоустойчивости равна нулю. Это обстоятельство, на первый взгляд, исключает возможность использования ТЛНС в качестве логических элементов, поскольку цифровая форма представления информации предусматривает всегда отличную от нуля статическую помехоустойчивость. Однако здесь мы впервые сталкиваемся с представлением логической информации уровнями тока. Ведь $I_{б\text{вх}i} > I_{бн}$ (при $U_{\text{вх}} = U_{б\text{э}}$) и (при $U_{\text{вх}} < U_{б\text{э}}$). На рис.

10.29 приведены передаточные характеристики ТЛНС по напряжению и току.

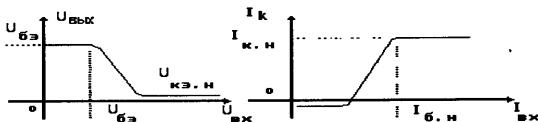


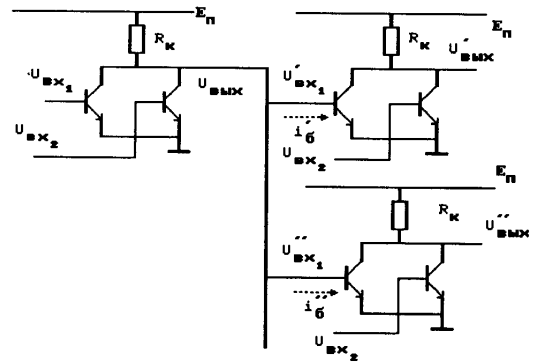
рис. 10.29. Передаточная характеристика ТЛНС.
а) по напряжению,
б) по току.

Каскадирование

Отдельно взятые логические элементы ТЛНС достаточно хорошо реализуют требуемые логические функции. Основные проблемы возникают при их каскадном включении на несколько нагрузок. (Напомним, что под термином "нагрузка" мы подразумеваем один вход аналогичного логического элемента). Рассмотрим рисунок 10.25. Здесь величина входного тока логического элемента нагрузки определяется видом вольт-амперной характеристики база-эмиттерного р-п перехода (рис. 10.29). Из рисунка видно, что при параллельно включенных р-п переходах на линии нагрузки установится напряжение $U_{б\text{э}}$, определяемое транзистором с наиболее крутой ВАХ. Величины токов базы транзисторов нагрузки при этом будут отличаться в десятки раз. Это явление получило название "перехват тока".

Перехват тока приводит к существенно неравномерному распределению управляющих токов в нагрузке вплоть до отсутствия насыщения некоторых из них. Ситуация с неравномерным распределением тока усугубляется при использовании логических элементов "И-НЕ", у которых пороговые напряжения отличаются на величину $U_{k\text{э}n}$ (см. выше).

Перехват тока при параллельном включении транзисторов — типичный случай параллельного включения нелинейных элементов. Параллельное включение любых нелинейных элементов в практике никогда не используется.



Быстродействие

В дальнейшем от них отказались из-за невысокого быстродействия, трудноразрешимых проблем с повышением степени интеграции.

ЭСЛ

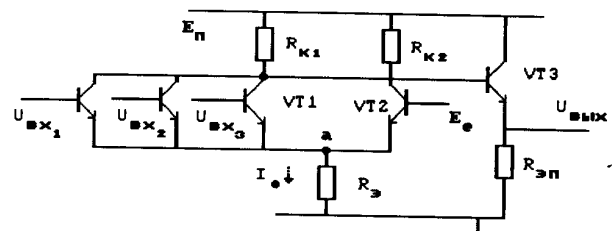
Эмиттерно-связанная логика (ЭСЛ) - семейство цифровых интегральных микросхем на основе дифференциальных транзисторных каскадов. ЭСЛ является самой **быстродействующей** из всех типов логики, построенной на биполярных транзисторах. Это объясняется тем, что транзисторы в ЭСЛ работают в линейном режиме, не переходя в режим насыщения, выход из которого замедлен. Низкие значения логических перепадов в ЭСЛ-логике способствуют снижению влияния на быстродействие паразитных ёмкостей.

Структура и Принцип Работы

Основная деталь ЭСЛ-логики — схема потенциального сравнения, собранная не на диодах (как в ДТЛ), а на транзисторах. Схема представляет собой транзисторы, соединённые эмиттерами и подключённые к корпусу (или питанию) через резистор. При этом транзистор у которого напряжение на базе выше пропускает через себя основной ток. Как правило один транзистор в схеме сравнения подключен к опорному уровню, равному напряжению логического порога, а остальные транзисторы являются входами. Выходные цепи схемы сравнения поступают на усилительные транзисторы, а с них — на выходные эмиттерные повторители.

Особенностью ЭСЛ является повышенные скорость (150 МГц уже в первых образцах 60-х годов и 0,5-2 ГГц в 70-80хх) и энергопотребление по сравнению с ТТЛ и КМОП (на низких частотах, на высоких — примерно равное), низкая помехоустойчивость, низкая степень интеграции (ограниченная, в частности, большой потребляемой мощностью каждого элемента, что не позволяет разместить в одном корпусе много элементов, так как это приведёт к перегреву) и как следствие — высокая стоимость.

ЭСЛ реализована на основе переключателей тока, следовательно статические и динамические характеристики у ЭСЛ как у переключателей тока.



В ЭСЛ перехват тока в нагрузке не возникает по 2 причинам 1)Пороговое напряжение ЛЭ задается внешним источником напряжения, устанавливаемым достаточно точным. 2)Вх. Сопротивление

рассматриваемых схем существенно выше чем схем насыщенных ключей.

Характеристики

Выходное напряжение ЭСЛ (символ * означает, что это может быть либо логический ноль, либо логическая единица) $U_{\text{вых}}^* = E_{\text{п}}(1 + \delta_{\text{Е}}) - I^* R - U_{\text{бэ}}$ ($\delta_{\text{Е}}$ – погрешность напряжения питания) или при $I \approx I_{\text{э}}$

$$U_{\text{вых}}^* = E_{\text{п}}(1 + \delta_{\text{Е}}) - (E_0 - U_{\text{бэ}})R / R_{\text{э}} - U_{\text{бэ}}.$$

Если изменить место включения источника питания (поменять местами место подключения питания и общего провода, изменив, разумеется, полярность источника питания), то

$$U_{\text{вых}}^* = -I^* R - U_{\text{бэ}}$$

$$I_{\text{к}} \approx I_{\text{э}} = [E_{\text{п}}(1 + \delta_{\text{Е}}) - E_0 - U_{\text{бэ}}] / R_{\text{к}}$$

$$U_{\text{вых}}^* = [E_{\text{п}}(1 + \delta_{\text{Е}}) - E_0 - U_{\text{бэ}}] R_{\text{к}} / R_{\text{э}} - U_{\text{бэ}}.$$

Основные параметры микросхем ЭСЛ

Так как питание ИМС ЭСЛ производится от источника постоянного тока с отрицательным напряжением 5В, то выходное напряжение микросхем имеет отрицательную полярность. В качестве логического нуля $U_{0\text{вых}}$ и логической единицы $U_{1\text{вых}}$ выбирают соответственно низкий и высокий отрицательные уровни выходного напряжения. Кроме того, важными параметрами являются максимальный входной ток $I_{0\text{вх}}$, $I_{1\text{вх}}$ в состоянии логического нуля и логической единицы соответственно, а также средняя потребляемая мощность $P_{\text{пот.ср.}}$ и быстродействие (максимальное время задержки переключения).

При этом $P_{\text{макс}} = (E_{\text{п}} - E_0)^2 / R_{\text{эп}}.$