

ЛАБОРАТОРНА РОБОТА №1

АРИФМЕТИКО-ЛОГІЧНІ ПРИСТРОЇ З РОЗПОДІЛЕНОЮ ЛОГІКОЮ

Мета роботи: Одержати навички в проектуванні арифметико-логічних пристроїв з розподіленою логікою і автоматів управління з жорсткою логікою.

Теоретичні відомості

Синтез арифметико-логічних пристроїв з розподіленою логікою

За структурою розрізняють АЛП з розподіленою та зосередженою логікою (інакше АЛП із закріпленими та загальними мікроопераціями).

В АЛП першого типу апаратура для реалізації мікрооперацій розподілена між регістрами та закріплена за ними, тобто кожен регістр використовує власну логіку для виконання мікрооперацій. У пристроях другого типу всі логічні ланцюги об'єднані в арифметико-логічному блоці, а всі регістри реалізовані у вигляді надоперативного запам'ятовуючого пристрою.

АЛП з розподіленою логікою складаються з двох функціональних частин (рис. 2.2): управляючий пристрій, що забезпечує формування всіх управляючих сигналів; операційний пристрій, забезпечує перетворення інформації та виконує мікрооперації над машинними словами.

Побудова таких АЛП відбувається за наступними етапами:

1. Для кожної операції будується операційна схема та функціональний мікроалгоритм (Ф-мікроалгоритм). Рекомендується обирати такі мікроалгоритми виконання операцій, що краще сполучаються, тобто вимагають однакового напрямку зсувів в регістрах, однакову розрядність регістрів, одні й ті самі джерела операндів суматорів і таке інше.

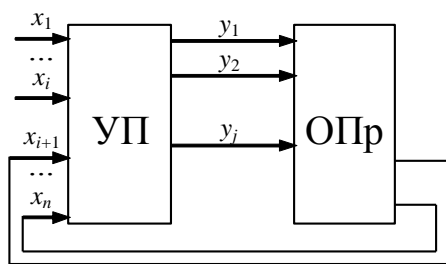


Рис. 2.2. Загальна структура АЛП

2. Обирається розрядність регістрів, лічильників. Виконується логічне моделювання роботи ОПр, наприклад, із застосуванням діаграми стану регістрів при виконанні МА з критичними значеннями

операндів.

3. Розробляється функціональна та принципова схеми ОПр із зазначенням управляючих сигналів для кожного вузла пристрою.

4. Складається закодований структурний мікро алгоритм (С-микро-алгоритм) виконання заданих операцій.

5. Виконується синтез управляючого пристрою.

6. Складається функціональна та принципова схеми АЛП.

Приклад 1. Побудувати схему АЛП для реалізації операції множення чисел за першим способом. Синтезувати схему, що дозволяє обчислити добуток $Z=Y \times X$ двох правильних дробів $Y=0, y_1, y_2 \dots y_n$ та $X=0, x_1, x_2 \dots x_n$.

Виконання завдання

Операційна схема, що реалізує перший спосіб множення, подана на рис. 2.3, де $RG1$ – регістр накопичення суми часткових добутків, $RG2$ – регістр множника, $RG3$ – регістр множеного, $RG4$ (CT) – лічильник циклів, TC – тригер переносу, SM – комбінаційний суматор. Регістри $RG1$ та $RG2$ реалізують мікрооперації зсуву, лічильник $RG4$ дозволяє формувати ознаку нуля – що визначає закінчення обчислення добутку. За нульовим вмістом регістру $RG4$ результат обчислення формується в регістрах $RG1$ та $RG2$.

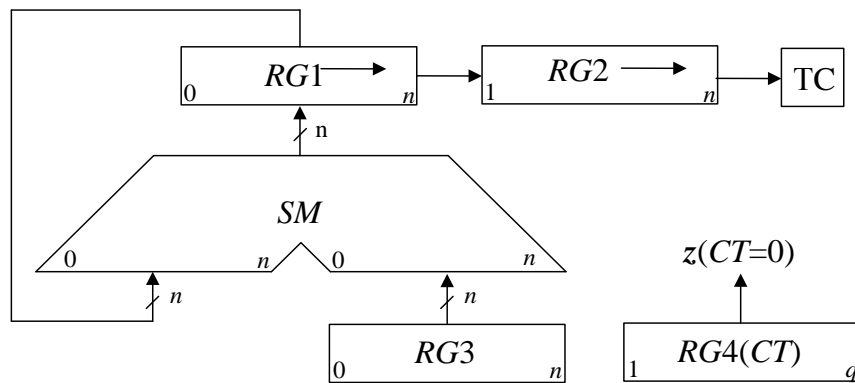


Рис. 2.3. Операційна схема множення

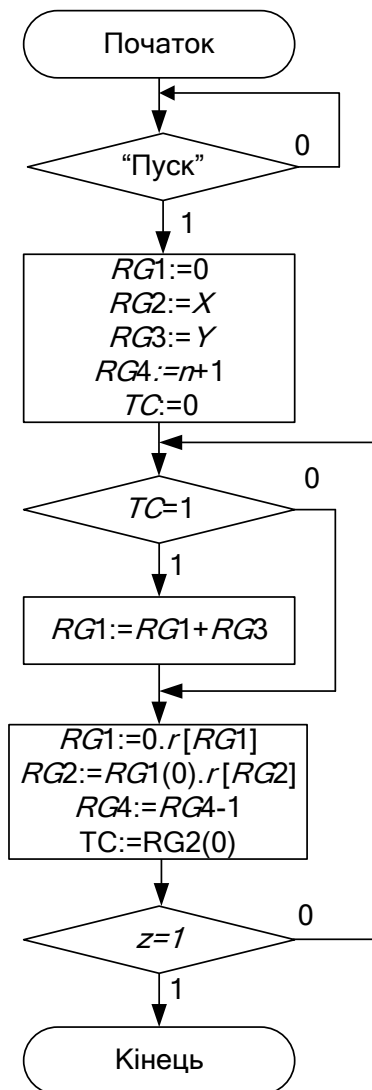


Рис. 2.4. Φ-мікроалгоритм
множення чисел

Для розробленої операційної схеми побудуємо Φ-мікроалгоритм. Припустимо, що ОПр входить до складу АЛП із централізованим управлінням, отже робота цього блоку розпочинається із надходження сигналу “Пуск” від центрального блоку управління. Функціональний мікроалгоритм зображений на рис. 2.4, де TC – стан тригера переносу, z – значення ознаки нуля в лічильнику циклів $RG4$.

Логічне моделювання потактової роботи ОПр приведене в табл. 2.1

Значення операндів:

$$Y = 5_{10} = 0101_2;$$

$$X = 7_{10} = 0111_2;$$

$$Z = 35_{10} = 00100011_2.$$

Розрядність дробів $n = 4$.

Таблиця 2.1. Логічне моделювання роботи ОПр

№ такту	RG1	RG2	TC	RG3	RG4	z	МО
ПС	0000	0101	0	0111	0101	0	Початковий стан
1	0000	0010	1	0111	0100	0	$RG1 \rightarrow, RG2 \rightarrow, RG4 - 1; z = 0$
2	0000 <u>+0111</u> 0111 0011	0010	1	0111	0100	0	$RG1 + RG3$
		1001	0	0111	0011	0	$RG1 \rightarrow, RG2 \rightarrow, RG4 - 1; z = 0$
3	0001	1100	1	0111	0010	0	$RG1 \rightarrow, RG2 \rightarrow, RG4 - 1; z = 0$
4	0001 <u>+0111</u> 1000 0100	1100	1	0111	0010	0	$RG1 + RG3$
		0110	0	0111	0001	0	$RG1 \rightarrow, RG2 \rightarrow, RG4 - 1; z = 0$
5	0010	0011	0	0111	0000	1	$RG1 \rightarrow, RG2 \rightarrow, RG4 - 1; z = 1$

На підставі ОС множення та Ф-мікроалгоритму складемо перелік управляючих сигналів для всіх функціональних частин ОПр та побудуємо функціональну схему.

Функціональна схема ОПр зображена на рис. 2.5. Перелік управляючих сигналів наведений в табл. 2.2.

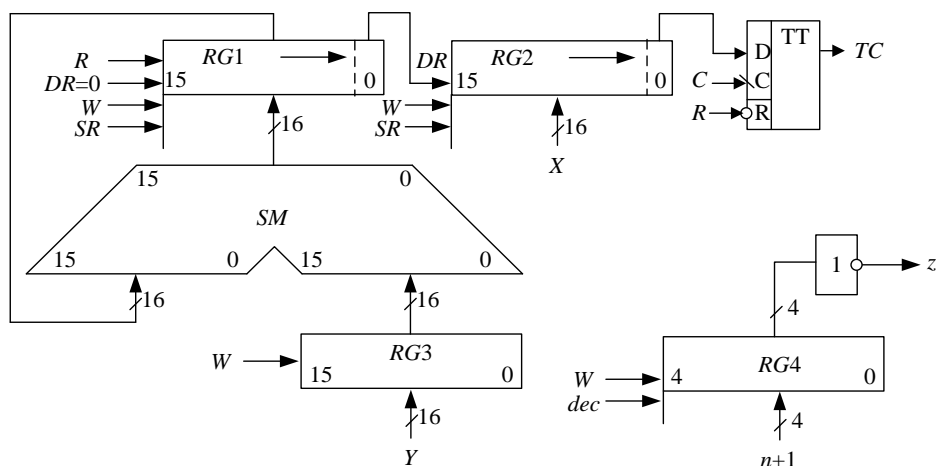


Рис. 2.5. Функціональна схема операційного пристрою

Таблиця 2.2. Таблиця управляючих сигналів

Елемент	Мікрооперація	Управляючий сигнал
<i>RG1</i>	Скидання	<i>R</i>
	Запис	<i>W</i>
	Зсув вправо	<i>SR</i>
	Заповнення старшого розряду при зсуві вправо	<i>DR</i>
<i>RG2</i>	Запис	<i>W</i>
	Зсув вправо	<i>SR</i>
	Старший розряд при зсуві вправо	<i>DR</i>
<i>RG3</i>	Запис	<i>W</i>
<i>RG4</i>	Запис	<i>W</i>
	Декремент лічильника	<i>dec</i>
<i>TC</i>	Скидання	<i>R</i>
	Запис молодшого розряду множника у тригер переносу	<i>C</i>

За побудованою функціональною схемою будемо функціонально-структурний мікроалгоритм (ФС-мікроалгоритм), що зображений на рис 2.6. Індекс указує до якої з функціональних частин пристрою множення належить управляючий сигнал.

Кодування сигналів управління та логічних умов наведене в табл. 2.3 – 2.4.

Для забезпечення перепаду сигналів управління SR_1 , SR_2 , dec , C_{TC} (вершину з цими сигналами охоплює петля рис. 2.6) необхідно ввести порожню додаткову вершину.

Закодований ФС-мікроалгоритм зображений на рис. 2.7, де управляючі сигнали та сигнали логічних умов відповідають рис. 2.6 та табл. 2.2 – 2.4.

Отриманий закодований ФС-микроалгоритм є вихідним для здійснення синтезу управляючого пристрою.

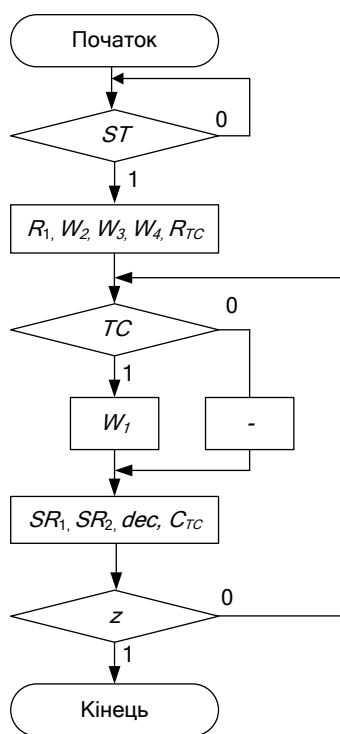


Рис. 2.6. Функціонально-структурний мікроалгоритм

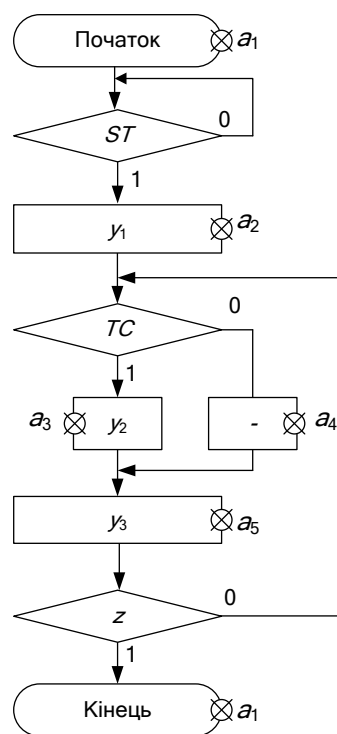


Рис. 2.7. Закодований функціонально-структурний мікроалгоритм

Таблиця 2.3. Кодування сигналів управління

Управляючі сигнали	Код
R_1	y_1
W_2	
W_3	
W_4	
R_{TC}	
W_1	y_2
SR_1	y_3
SR_2	
C_{TC}	
dec	

Таблиця 2.4. Кодування логічних умов

Логічні умови	Код
Пуск	ST
Аналіз молодшого розряду множника	TC
Нульовий вміст лічильника	z

Отриманий закодований ФС-мікроалгоритм є вихідним для здійснення синтезу управляючого пристрою.

Для управління роботою ОПр застосуємо *пристрій управління з жорсткою логікою*, який реалізуємо у вигляді цифрового автомата Мура.

Розмітка ФС-микроалгоритма для автомата Мура наведена на рис. 2.7. Стани автомата позначені символами a_i . Часова діаграма роботи управляючого пристрою зображена на рис. 2.8. Часова діаграма відповідає потактовій роботі ОПр для прикладу, виконаного в табл. 2.1.

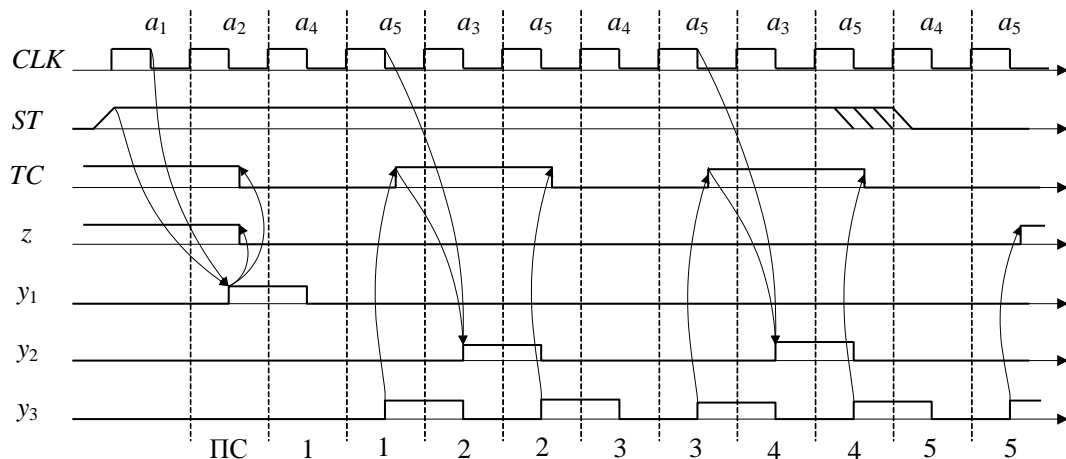


Рис. 2.8. Часова діаграма роботи пристрою управління

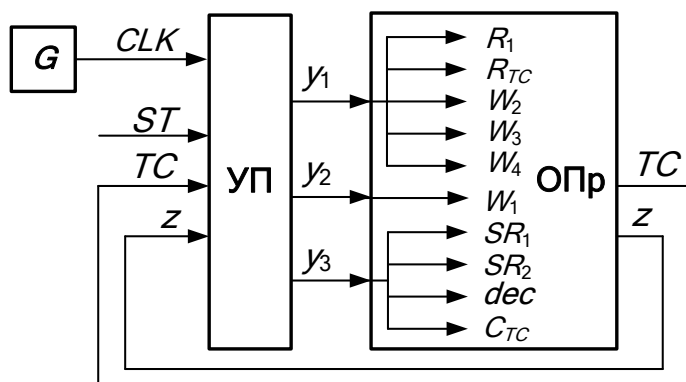


Рис. 2.9. Узагальнена структурна схема

АЛП

На рис. 2.9 зображена узагальнена структурна схема АЛП множення. Управляючі сигнали з виходів пристрою управління підключаються до входів відповідних функціональних частин ОПр.

Схема електрична функціональна АЛП для

множення додатних чисел наведена у додатку А. Опис функціональної схеми наведений у прикладі 7.1.

Підготовка до лабораторного заняття

1. Варіанти завдання визначаються молодшими розрядами a_7, \dots, a_1 двійкового номера залікової книжки.
2. Розробити структурну схему операційного пристрою та змістовний мікроалгоритм обробки додатних чисел відповідно до завдання наведеного у табл. 2.7. Для побудови схеми використати комбінаційний суматор, регістр-лічильник циклів та асинхронні регістри, що мають входи управління зсувами і занесенням інформації. На схемі повинні бути зазначені розрядність регістрів та шин.
3. Розробити функціональну схему операційного пристрою.
4. Виконати логічне моделювання роботи операційного пристрою за допомогою цифрової діаграми із зазначеними викладачем значеннями операндів.
5. Здійснити синтез пристрою управління, тип управляючого автомату обрати із табл. 2.9. Пам'ять автомата реалізувати на тригерах, тип яких обрати з табл. 2.8. Ураховувати, що мікрооперації на регістрах виконуються за перепадом управляючих сигналів з 1 в 0.
6. Побудувати часові діаграми роботи автомата для кожної комбінації значень логічних умов.

Таблиця 2.7. Варіанти завдань

a_7	a_6	a_5	a_4	Спосіб множення
0	0	0	0	1-й
0	0	0	1	2-й
0	0	1	0	3-й
0	0	1	1	4-й
a_7	a_6	a_5	a_4	Функція
0	1	0	0	$D=2C+4AB$
0	1	0	1	$D=2C-2AB$
0	1	1	0	$D=2C-4AB$
0	1	1	1	$D=A(B-1)+0,5C$
1	0	0	0	$D=2A(B+1)+0,5C$
1	0	0	1	$D=A(B+1)+2C$
1	0	1	0	$D=C+2AB$

1	0	1	1	$D=AB+0,5C$
1	1	0	0	$D=2A(B+1)+C$
1	1	0	1	$D=A(B-1)+2C$
1	1	1	0	$D=A(B+1)+0,5C$
1	1	1	1	$D=2A(B-1)+C$

Таблиця 2.8. Варіанти завдання

a_3	a_2	Тип тригера
0	0	JK
0	1	T
1	0	RS
1	1	D

Таблиця 2.9. Варіанти завдання

a_1	Тип автомата
0	Мили
1	Мура

Порядок виконання роботи

1. В моделюючій програмі ПРОГМОЛС 2.0 побудувати схему операційного пристрою для множення чисел та доповнити її схемою управляючого автомата. На першому етапі виходи автомата до входів операційного пристрою не підключати. Налаштувати окремо схему операційного пристрою та схему управляючого автомата в синхронному режимі. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.

2. Підключити до управляючих входів операційного пристрою виходи автомата. Зробити комплексне налагодження схеми в синхронному режимі й переконатися в правильності одержання результату.

3. Перейти до асинхронного моделювання. Дослідити зазначені викладачем часові параметри схеми.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні

теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Охарактеризуйте чотири основних методи множення чисел.
2. Як розрахувати розрядність вузлів операційного пристрою?
3. Визначить поняття: операція, мікроалгоритм, мікрооперація.
4. Що таке мікроалгоритм операції?
5. Визначте основне призначення арифметико-логічного пристрою в ЕОМ.
6. Наведіть типи арифметико-логічних пристроїв, та їх основні відмінності.
7. Охарактеризуйте основні етапи проектування арифметико-логічного пристрою з розподіленою логікою.
8. Що відображує операційна схема виконання операції?
9. Що відображує функціональна схема пристрою?
10. В чому відмінність функціонального та структурного мікроалгоритмів?
11. Напишіть вирази, що визначають закони функціонування автоматів Милі та Мура.
12. У чому відмінність автоматів Милі та Мура?
13. Намалюйте узагальнену структурну схему управляючого автомата.
14. Охарактеризуйте основні етапи проектування управляючого автомата.
15. Як перейти від змістовного мікроалгоритму до закодованого мікроалгоритму?
16. Як побудувати граф автомата?
17. Як здійснюється оцінка станів автомата?
18. Як визначити необхідну тривалість управляючих сигналів?

19. Від чого залежить кількість тригерів, необхідних для побудови пам'яті автомата?
20. Як скласти структурну таблицю автомата?
21. Складіть таблицю переходів для *JK*-, *RS*-, *T*- і *D*-тригерів. Наведіть їх умовне графічне позначення.
22. Чи можливий перехід автомата в стан, що непередбачений графом, при використанні тригерів із внутрішньою затримкою (тригерів, керованих рівнем сигналів)?
23. Коли можливе виникнення помилкових управляючих сигналів (що непередбачені графом автомата) і чим визначається їх тривалість?
24. Наведіть способи усунення короткочасних помилкових управляючих сигналів.
25. У чому суть «протигоночного» кодування станів автомата?
26. Як забезпечити перепад управляючого сигналу у випадку, коли операторну вершину з цим сигналом охоплює «петля»?
27. Як визначити час переходу автомата з одного стану в інший?