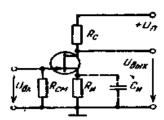
# Билет №19

### 1. Простейшие усилители на МДП транзисторах

При построении аналоговых усилителей транзисторах наибольшее распространение получила схема каскада с общим истоком. При этом в ней, как правило, применяются либо полевые транзисторы с управляющим р-п-переходом, либо МДП-транзисторы со встроенным каналом.

Типовая схема усилителя на МДП транзисторе со встроенным каналом:



В этой схеме, изменяя напряжение источника смещения  $E_{cm}$ , можно обеспечить работу в любом из классов усиления. Однако наиболее часто эта схема используется в режиме класса А при построении входных каскадов усилителей. Объясняется это следующими преимуществами полевого транзистора перед биполярным:

- большее входное сопротивление, что упрощает его согласование с высокоомным источником сигнала;
- как правило, меньший коэффициент шума, что делает его более предпочтительным при усилении слабых сигналов;
- большая собственная температурная стабильность режимов покоя.

Вместе с тем каскады на полевых транзисторах обычно обеспечивают получение меньшего коэффициента усиления по напряжению.

Для задания режима по постоянному току на широко используется введение в каскад последовательной ООС по току нагрузки. Особенностью схемы является подключение параллельно входным выводам каскада дополнительного резистора  $R_{\text{см}}$ . Этот резистор обеспечивает гальваническую связь затвора с общей шиной, что необходимо для замыкания цепи смещения. Кроме этого он стабилизирует входное сопротивление каскада. Сопротивление этого резистора  $R_{cm}$ выбирается меньше собственного входного сопротивления транзистора.

Схема замещения каскада по постоянному току:

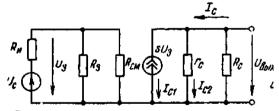
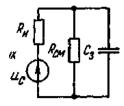


Схема замещения каскада по переменному току:



Определим коэффициент усиления каскада по напряжению. Согласно приведенной схеме замещения для тока стока можно записать следующее выражение:

$$I_{\rm C}=sU_3+U_{\rm syx}/r_{\rm C},$$

где  $r_{\rm C}$  — дифференциальное выходное сопротивление транзистора.

Для расчета г при работе транзистора на пологой передаточной характеристики части воспользоваться выражением:

$$r_{\rm C} = dU_{\rm C}/dI_{\rm C} = r_{\rm Cl}\dot{I}_{\rm Cl}/I_{\rm C},$$

где  $r_{\text{CI}}$  — дифференциальное сопротивление для тока  $I_{\text{CI}}$ . В этом случае для выходного напряжения каскада можно записать выражение:

$$U_{\text{BMX}} = I_{\text{C}}R_{\text{c}} = R_{\text{c}}(sU_3 + U_{\text{BMX}}/r_{\text{C}})$$

Учитывая, что каскад является инвертирующим, т. е. увеличение тока стока приводит к уменьшению выходного напряжения, для модуля коэффициента усиления каскада можно записать:

$$K_{UK} = U_{\text{max}}/U_3 = r_{\text{c}}R_{\text{c}}sU_3/(r_{\text{c}} + R_{\text{c}})U_3 = r_{\text{c}}R_{\text{c}}s/(r_{\text{c}} + R_{\text{c}})$$

Обычно в каскадах выполняется условие с≈ №с. Тогда предыдущее выражение примет более простой вид:

$$K_{UK} = sR_c$$

определения Для входного выходного сопротивлений каскада можно записать выражения:

$$R_{\rm BX} = R_{\rm cM} R_{\rm s}/(R_{\rm BX} + R_{\rm s}) \approx R_{\rm cM}$$
$$R_{\rm BMX} = R_{\rm c} r_{\rm c}/(R_{\rm c} + r_{\rm c}) \approx R_{\rm c}.$$

Задание смещения рабочей точки введением резистора *Ru* уменьшает коэффициент усиления каскада. Для коэффициента передачи цепи ООС можно записать:

$$b_{
m OC} = U_{
m OC}/U_{
m BMX} = I_{
m C}R_{
m M}/I_{
m C}R_{
m c} = R_{
m M}/R_{
m c}$$
 Тогда, используя основное выражение

усилителя с цепью ООС, получим:

$$K_{U \text{ K OOC}} = K_{U0}/(1 + K_{U0}b_{\text{OC}}) = sR_c/(1 + sR_cR_H/R_c) = sR_c/(1 + sR_H)$$

При расчете каскада требуемое сопротивление  $R_{\mu}$ легко найти по заданному току Ісп. Для этого по передаточной характеристике транзистора, задавшись  $I_{\mathbf{c}}$ = $I_{\mathbf{c}m{\eta}}$ , находят требуемое напряжение  $U_{\mathbf{3}\mathbf{M}}$   $m{\pi}$ . Так как ток затвора практически равен нулю, то падение напряжения на резисторе **Rem** отсутствует и требуемое сопротивление резистора  $R_{\mu}$  можно найти из выражения:

$$R_a = U_{3M} n H_{C} n$$

 $R_{\rm H} = U_{\rm 3H} n / I_{\rm C} n$  свойства каскада Частотные полностью определяются собственными свойствами прибора. При этом основную роль в их формировании играет входная емкость транзистора  $C_{ex}$ . Емкость этого конденсатора при заданной минимальной частоте входного сигнала может быть рассчитана из условия:

## $1/C_{\rm H}\omega_{\rm H}\ll R_{\rm H}$

учетом найденного выше коэффициента усиления передаточная функция всего каскада будет иметь

$$K_{UK}(p) = K_x s R_c / (Tp + 1),$$
 (6.33)

где  $K_{\rm A}\!=\!R_{\rm CM}/(R_{\rm H}\!+\!R_{\rm CM})$  — коэффициент передачи входного делителя по постоянному току;  $T\!=\!C_{\rm BX}R_{\rm H}R_{\rm CM}/(R_{\rm H}\!+\!R_{\rm CM})$  — постоянная времени входной цепи;  $C_{\rm BX}\!=\!C_{\rm SM}$  ( $1\!+\!K_{\rm U0}$ ) — эквивалентная входная емкость транзистора.

### 2.Операционные усилители. Основные параметры и характеристики ОУ.

## Общие сведения и характеристики.

В настоящее время разработано большое число АИС(аналоговых интегральных схем) как общего, так и специального назначения: АИС усилителей постоянного тока (операционных усилителей), схем сравнения (компараторов), источников питания (непрерывных стабилизаторов напряжения). Специализированные АИС, предназначенные для построения бытовой аппаратуры: для звуковоспроизводящей и радиоприемной аппаратуры, и аппаратуры магнитной записи. Основой большинства из них является схемотехника дифференциального усилителя постоянного тока. Дифференциальный усилитель в настоящее время является основным схемотехническим

элементом современной интегральной аналоговой электроники и наиболее массовым типом АИС.

Операционный усилитель (ОУ) — унифицированный многокаскадный усилитель постоянного тока, удовлетворяющий следующим требованиям к электрическим параметрам(на практике ни одно из перечисленных требований не может быть удовлетворено полностью):

- коэффициент усиления по напряжению  $K_{\rm U}$  стремится к бесконечности (  $K_{\rm U} o \infty$  );
- входное сопротивление стремится к бесконечности (  $R_{\hat{A}\tilde{O}} \to \infty$  );
- выходное сопротивление стремится к нулю (  $R_{\hat{a}\hat{D}\hat{O}} \to 0$  );
- если входное напряжение равно нулю, то выходное напряжение также равно нулю (  $U_{\hat{A}\tilde{O}}=0 o U_{\hat{A}\hat{U}\tilde{O}}=0$  );
- бесконечная полоса усиливаемых частот (  $f_{\hat{A}} \to \infty$ ). Достоверность допущений об идеальности свойств в каждом конкретном случае подтверждается сопоставлением реальных параметров ОУ и требований к разрабатываемым электронным средствам (ЭС). Так, если требуется разработать усилитель с коэф.усил. 10, то стандартный ОУ с коэф.усил. 25000 можно рассматривать как идеальный. История названия ОУ связана с использованием в аналоговой вычислительной технике для реализации математических операций: суммирования, интегрирования и др. В настоящее время эти функции составляют лишь малую часть списка возможных применений ОУ.

Являясь идеальным усилительным элементом, ОУ составляет основу всей аналоговой электроники в результате достижений микроэлектроники, позволившей реализовать сложную структуру ОУ в интегральном исполнении на одном кристалле и наладить массовый выпуск. Все это позволяет рассматривать ОУ в качестве простейшего элемента электронных схем подобно диоду, транзистору и т. п.

## Основные параметры операционных усилителей.

Коэффициент усиления по напряжению

$$\hat{\mathbf{E}}_{\mathrm{U0}} = \frac{\Delta U_{\hat{A}\hat{U}\hat{O}}}{\Delta U_{\hat{A}\hat{O}}}$$
 характеризует способность ОУ

усиливать подаваемый на его входы дифференциальный сигнал. Типовое значение до  $10^5...10^6$  или 100...120 дБ.

Входное напряжение смещения – это напряжение, обусловленное неидентичностью напряжений эмнттерных переходов транзисторов входного дифференциального усилителя. Наличие этого напряжения приводит к нарушению условия  $U_{\hat{A}\tilde{O}}=0 
ightarrow U_{\hat{A}\hat{U}\tilde{O}}=0$ . Численно определяется как напряжение, которое необходимо приложить ко входу усилителя, чтобы его выходное напряжение было равно нулю. Иногда это напряжение называют напряжением сдвига нуля (U<sub>CM</sub>). Типовое значение этого напряжения единицы - десятки милливольт.  $Входной ток I_{BX}$  (входной ток смещения) – ток, протекающий во входных выводах ОУ и необходимый для обеспечения требуемого режима работы его транзисторов по постоянному току. Типовое значение этого тока единицы микроампер — сотни наноампер. Pазность входных токов  $\Delta I_{BX}$  (ток сдвига). Природа зтого тока кроется, в основном, в неодинаковости коэффициентов передачи тока  $h_{213}$  транзисторов входного

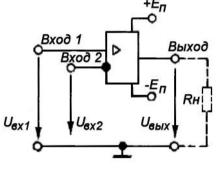
каскада ОУ. Численно он ранен модулю разности входных токов усилителя  $\Delta I = \left|I_{\hat{A}\tilde{O}1} - I_{\hat{A}\tilde{O}2}\right|$ . Типовое значение параметра – от единиц микроампер до единиц и десятых долей наноампера.

Входное сопротивление  $R_{\rm вx}$ . Различают дифференциальное  $R_{\rm вxдиф}$  и синфазное  $R_{\rm вxдиф}$ .  $R_{\rm вxдиф}$  определяется как сопротивление между входами усилителя, а  $R_{\rm вxcин}$  — как сопротивление между объединенными входными выводами и нулевой шиной.

Повышают входное сопротивление дифференц. усилителя снижением базовых токов покоя транзисторов VTI и VT2 (см. рис. 7.3) до малых значений (единицы наноампер), но это ухудшает работу дифференц. усилителя из-за уменьшения его динамического диапазона(выраженного в децибелах отношения максимального сигнала к минимальному). Для предотвращения этого в качестве VT1 и VT2 применяют супербета транзисторы, отличающиеся большими коэффициентами усиления по току (единицы тысяч) за счет использования в них предельно тонкой базы. Однако применение таких транзисторов усложняет задачу стабилизации дифференциального усилителя. Поэтому в ряде случаев повышение входного сопротивления ОУ достигается использованием в его входном канале полевых транзисторов. Типовое значение входного сопротивления — сотни килоом.

Выходное сопротивление Rвых — это сопротивление усилителя, рассматриваемого как эквивалентный генератор. Типовое значение выходного сопротивления — сотни ом. Коэффициент подавления синфазного сигнала  $K_{\text{п.с}\varphi}$  определяет степень подавления (ослабления) синфазной составляющей входного сигнала. Его типовое значение — 50...70 дБ.

Максимальная скорость изменения выходного напряжения (V) характеризует частотные свойства усилителя при его работе в



импульсных схемах; измеряется при подаче на вход ОУ напряжении ступенчатой формы. Типовое значение скорости изменения выходного напряжения — единицы вольт/микросекунд.

 $\begin{subarray}{ll} \it Hacmoma\ eduничного\ усиления\ F_{max}\ -\$  это частота, на которой модуль коэффициента усиления ОУ равен единице. Обычно эта частота не превышает нескольких мегагерц. Кроме перечисленных обычно задаются и предельно допустимые значения основных эксплуатационных параметров:

- максимально допустимое напряжение питания;
- максимально допустимый выходной ток;
- диапазон рабочих температур;
- максимально допустимая рассеиваемая мощность;
- -максимально допустимое входное синфазное напряжение;
- макс. допуст. входное дифференц. напряжение и др Перечисленные параметры сильно зависит от условий эксплуатации. Эти зависимости обычно задаются графически.

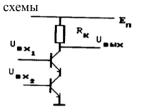
#### 3.Транзисторная логика с непосредственными связями. Эмитерно-связанная логика.

# Транзисторная Логика с Непосредственными Связями(ТЛНС)

#### Основанная Идея ТЛНС заключается в

Суммировании(вычитании) проводимости(сопротивления) в вых. цепях полупроводниковых цифрових ключах в хзависимости от двоичных кодов во входных цепях.

Простейшие ТЛНС



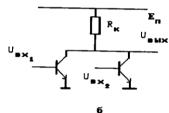


рис. 10.28. Транзисторная логика с неиосредственными связями "И-НЕ" (а) и "ИЛИ-НЕ" (б).

В ТЛНС выходное напряжение

$$U_{BMX} = \frac{E_{\Pi}R^{\star}}{R_{K} + R^{\star}},$$

гле

$$R^* = R_{K_{9_1}}(U_{BX_1}) + R_{K_{9_2}}(U_{BX_2}) + \dots + R_{K_{9_i}}(U_{BX_i})$$

для схемы "И-НЕ" и

$$R^* = R_{K_{9_1}}(U_{BX_1}) \| R_{K_{9_2}}(U_{BX_2}) \| \cdots \| R_{K_{9_i}}(U_{BX_i}) =$$

$$g_{K_{9_1}}(U_{BX_1}) + g_{K_{9_2}}(U_{BX_2}) + \cdots + g_{K_{9_i}}(U_{BX_i}).$$

для схем "ИЛИ-НЕ".

#### Стат.характеристики

#### 1.Вх.характеристика

-схема ИЛИ-НЕ входная характеристика совпадает с вх. характер. простейшего ключа

-схема И-НЕ. Напряжение отпирания (пороговое

$$U_{0_j} = U_{6_{9_j}} + \sum_{i=1}^{j-1} U_{\kappa_{9_j}}.$$

напряжение) тразистора

если все транзисторные цепочки расположены ближе к общему проводу, открыты и насыщены,

$$\mathbf{U_{o_M}} = \mathbf{U_{o_{j_i}}} + \sum_{j=1}^{M-1} \mathbf{U_{K_{o_{j_i},j}}}$$
, наклон входной характеристики  $\mathbf{I_{BX_i}} = \frac{\mathbf{U_{BX}^{"l"}} - \mathbf{U_{o_i}}}{\mathbf{R_{BX_i}}}$ ,

где 
$$\mathbf{R}_{\mathtt{BX}_i} = \mathbf{r}_{6\,\mathbf{3}_i} + \sum_{j=1}^{j-1} \mathbf{r}_{\mathtt{K}\,\mathbf{3}_{\mathtt{H},j}}$$
 .

Следовательно И-НЕ имеет индивид. Вх. Характреистику для каждого входа. Это минус, по скольку не обеспечивается постоянство схемного интерфейса по разным лог. Входам.

#### 2.Передаточная характеристика

Здесь имеет смысл обратиться к названию рассматриваемого элементного базиса. Термин "непосредственная связь" в названии отражает факт отсутствия в цепи базы ТЛНС каких-либо токоограничительных элементов. Это обстоятельство существенным образом сказывается на виде передаточной характеристики. Лействительно, высокий уровень выходного напряжения никогда не может быть больше  $U_{63}$ , что совпадает с величиной порогового напряжения. Следовательно, при представлении логических уровней напряжениями, величина статической помехоустойчивости равна нулю. Это обстоятельство, на первый взгляд, исключает возможность использования ТЛНС в качестве логических элементов, поскольку цифровая форма представления информации предусматривает всегда отличную от нуля статическую помехоустойчивость. Однако здесь мы впервые сталкиваемся с представлением логической информации уровнями тока. Ведь  $I_{6_{BK,7}} > I_{6_H}$  (при  $U_{BX} = U_{6,9}$ ) и (при  $U_{BX} < U_{6,9}$ ). На рис. 10.29 приведены передаточные характеристики ТЛНС по напряжению и току.

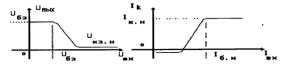


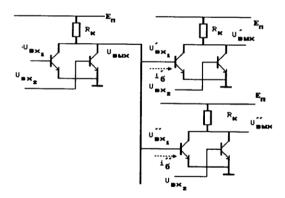
рис. 10.29. Переда наиряж

#### Каскадирование

Отлельно взятые логические элементы ТЛНС достаточно корощо реализуют требуемые логические функции. Основные проблемы возникают при их каскадном включении на несколько нагрузок. (Напомним, что под термином "нагрузка" мы подразумеваем один вход аналогичного логического элемента). Рассмотрим рисунок 10.25. Здесь величина входного тока логического элемента нагрузки определяется видом вольт-амперной характеристики база-эмиттерного

р-п перехода (рис. 10.29). Из рисунка видно, что при параллельно включенных p-n переходах на линии нагрузки установится напряжение  $U_{6,n}$ , определяемое транзистором с наиболее кругой ВАХ. Величины токов базы транзисторов нагрузки при этом будут отличаться в десятки раз. Это явление получило название "перехват тока"

Перехват тока приводит к существенно неравномерному распределению управляющих токов в нагрузке вплоть до отсутствия насыщения иекоторых из них. Ситуация с неравномерным распределением тока усугубляется при использовании логических элементов "И-НЕ", у которых пороговые напряжения отличаются на величину  $U_{\kappa\, 9_H}$  (см. выше).



#### Быстродействие

дальнейшем от них отказались из-за невысокого быстродействия, трудноразрешимых проблем с повышением степени интеграции.

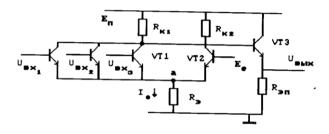
Эмиттерно-связанная логика (ЭСЛ) -семейство цифровых интегральных микросхем на основе дифференциальных транзисторных каскадов. ЭСЛ является самой быстродействующей из всех типов логики, построенной на биполярных транзисторах. Это объясняется тем, что транзисторы в ЭСЛ работают в линейном режиме, не переходя в режим насыщения, выход из которого замедлен. Низкие значения логических перепадов в ЭСЛ-логике способствуют снижению влияния на быстродействие паразитных ёмкостей.

### Структура и Принцип Работы

Основная деталь ЭСЛ-логики — схема потенциального сравнения, собранная не на диодах (как в ДТЛ), а на транзисторах. Схема представляет собой транзисторы, соединённые эмиттерами и подключенные к корпусу (или питанию) через резистор. При этом транзистор у которого напряжение на базе выше пропускает через себя основной ток. Как правило один транзистор в схеме сравнения подключен к опорному уровню, равному напряжению логического порога, а остальные транзисторы являются входами. Выходные цепи схемы сравнения поступают на усилительные транзисторы, а с них — на выходные эмиттерные повторители.

Особенностью ЭСЛ является повышенные скорость (150 МГц уже в первых образцах 60-х годов и 0,5-2ГГц в 70-80хх) и энергопотребление по сравнению с ТТЛ и КМОП (на низких частотах, на высоких — примерно равное), низкая помехоустойчивость, низкая степень интеграции (ограниченная, в частности, большой потребляемой мощностью каждого элемента, что не позволяет разместить в одном корпусе много элементов, так как это приведёт к перегреву) и как следствие — высокая стоимость.

ЭСЛ реализована на основе переключателей тока, следовательно статические и динамические хар-тики у ЭСЛ как у переключателей тока.



В ЭСЛ перехват тока в нагрузке не возникает по 2 причинам 1)Пороговое напряжение ЛЭ задается внешним источником напряжения, устанавливаемым достаточно точным. 2)Вх. Сопротивление рассматриваемых схем существенно выше чем схем насыщенных ключей.

#### Характеристики

Выходное напряжение ЭСЛ (символ \* означает, что это может быть дибо логический ноль, либо логическая единица)  $U_{\text{вых}}^* = E_{\pi}(1+\delta_E) - I^*R - U_{63}$  ( $\delta_E$ —погрешность напряжения питания) или при  $I \approx I_3$ 

$$U_{\text{BMX}}^{\bullet} = E_{\Pi}(1 + \delta_{E}) - (E_{0} - U_{63})R /R_{3} - U_{63}$$

Если изменить место включения источника питания (поменять местами место подключения питания и общего провода, изменив, разумеется, полярность источника питания), то

$$U_{\text{RKIY}}^* = -I^*R - U_{62}$$

$$\begin{split} I_{\kappa} &\approx I_{\mathfrak{I}} = \left[E_{\pi} \big(1 + \delta_{\mathbf{E}}\big) - E_{0} - U_{6\mathfrak{I}}\right] \! \middle/ R_{\kappa} \\ & U_{\text{BbIX}}^{\bullet} = \left[E_{\pi} \big(1 + \delta_{\mathbf{E}}\big) - E_{0} - U_{6\mathfrak{I}}\right] R_{\kappa} \middle/ R_{\mathfrak{I}} - U_{6\mathfrak{I}}. \end{split}$$

Основные паарметры микросхем ЭСЛ

Так как питание ИМС ЭСЛ производится от источника постоянного тока с отрицательным напряжением 5В, то выходное напряжение микросхем имеет отрицательную полярность. В качестве логического нуля U0вых и логической единицы U1вых выбирают соответственно низкий и высокий отрицательные уровни выходного напряжения. Кроме того, важными параметрами являются максимальный входной ток I0вх , I1вх в состоянии логического нуля и логической единицы соответственно, а также средняя потребляемая мощность Рпот.ср. и быстродействие (максимальное время задержки переключения). При этом

$$P_{\text{MaKC}} = \left(E_{\Pi} - E_{0}\right)^{2} / R_{3\Pi} .$$