

Міністерство освіти і науки України
Національний технічний університет України
«Київський політехнічний інститут»
Факультет інформатики та обчислювальної техніки
Кафедра обчислювальної техніки

Архітектура комп'ютерів
Лабораторна робота №4

Виконав: студент групи ІО-92
Зубко Павло

.

2011 р.

Варіант №9209=1111111111111001

Для 16-розрядного процесора розробити операційну схему, Ф- і С-мікроалгоритми множення ($Z=X*Y$) 16-розрядних двійкових чисел (старший розряд - знаковий) відповідно до таблиць 1 і 2, де $a_7, a_6, a_5, a_4, a_3, a_2, a_1$ - сім молодших розрядів двійкового номера залікової книжки. Табл. 1 визначає спосіб множення, а табл. 2 - форму представлення даних (прямий або доповнювальний код). Розробити з використанням мікроасемблера мікропрограму реалізації отриманого мікроалгоритму

link l3:ct

accept r10:0 \first part of r1 register

accept r11:0 \second part

accept r2:2bch \operand 1

accept r3:8258h \operand 2

accept r4:8000h

accept r9:0 \register for saving sign

accept r8:10h \counter

{load rm, z;}

{or r3, r3, r3; load rm, flags; cjp not rm_n, chek;}

{add r9, r9, 1, z;}

{and r3, r3, 7fffh;}

chek{or r2, r2, r2; load rm, flags; cjp not rm_n, start;}

{xor r9, r9, 1;}

{and r2, r2, 7fffh;}

start {and nil, r2, r4; load rm, flags; cjp rm_z, shift; }

{add r10, r10, r3, z; load rm, flags;}

{add r11, r11, z, rm_c;}

shift{or sl, r2, r2, z;}

{sub r8, r8, z, z; load rm, flags; cjp rm_z, setSign;}

{or sl.16, r10, r10, z;}

{or sl.25, r11, r11, z; cjp nz, start;}

setSign {or nil, r9, r9; load rm, flags; cjp rm_z, end;}

{xor r11, r11, 0ffffh;}

{xor r10, r10, 0ffffh;}

{add r10, r10, 1, z;} end{}