# 2012年度後期 システム製作 「ANDROIDアプリでFPGAを操作 しよう」

宇都宮大学 大学院工学研究科 情報システム科学専攻 大川猛

# 2012年度後期 システム製作

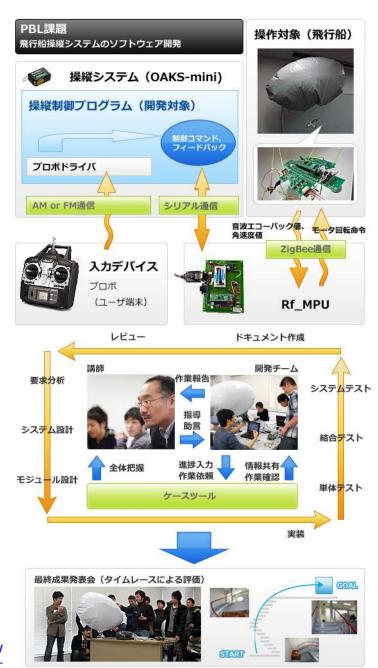
- 対象学年
  - •情報工学科3年次
- ・ 【授業の到達目標】 (シラバスより)
  - この科目は、プログラミング入門I、II、プログラミング演習I、II、 III, および情報工学実験I, IIのまとめとして位置づけられる。こ の演習では, ある程度の規模のソフトウェアやハードウェアの設 計や試作,解析等を行い,情報処理システムの計画から完成まで の一連の過程を経験する。これにより,情報処理システムの基本 的な原理・構成を把握し理解することを到達目標とする。
- 【前提とする知識, 関連する科目等】 (シラバスより)
  - ・プログラミング入門 I, II, プログラミング演習 I, II, III, およ び情報工学実験 I, II を履修していること。

# 2012年度後期 システム製作

- ・【授業の具体的な進め方】 (シラバスより) 各教員により,基礎的なものから応用的なもの,最新の トピック的なテーマなど,工業・工学に関する種々の課 題が設定される。
- 本科目はProject Based Learning形式に近い形をとっており、テーマの設定と事例調査、問題点の洗い出しと解決策の検討、実験と検証、考察と改良などを経て成果のプレゼンテーション、レポートの作成の一連の流れで情報処理システムの計画から完成までに取り組むことになる。
- ・必要に応じて,講義期間の中盤には中間発表を行い,問 題点の再確認や方針の修正などを行う。

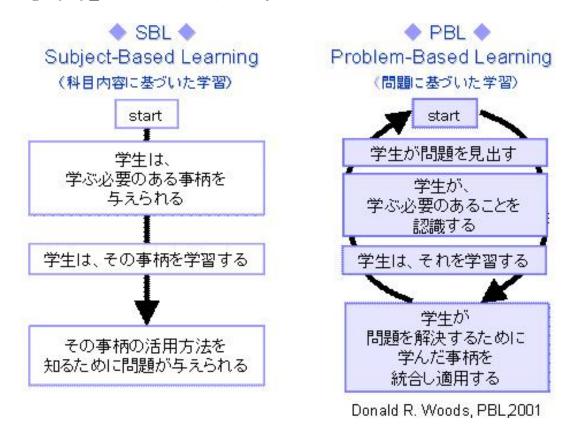
# PBLとは (1)

- PBL(Project-Based Learning)は、 プロジェクト(演習)を通した学 習の方法論で、実践的な知識の獲 得や体験による対象の深い理解を 目的としています。
- プロジェクトは、デザイン・問題解決・意思決定・調査を含むものです。学習者には長時間自律して課題に取り組む機会が与えられ、最終的にその成果物(プレゼンテーション)を生み出すことが求められます。
- 指導者は「先生」ではなく、 「ファシリテータ」と呼ばれ、知 識の提供は最小限にとどめられます。



# PBLとは (2)

PBLは, Problem-Based Learningの略であり, 「問題に基づいた学習」という意味です。



出典: http://www.pbl.toyama-nct.ac.jp/?page\_id=3

2012年度システム製作

# 課題

- 「Androidアプリを作って FPGAボードを動かそう」
  - AndroidとFPGAを繋いで 何か面白いものを作りましょう
- システムを完成させるのに 必要な知識(必ずしも 全部が必要なわけではない)
  - Java
  - Android
  - HTML5
  - JavaScript
  - (FPGA)

#### 課題名:

#### Androidアプリを作って FPGAボードを動かそう

- ○両方の開発を体験して比較
  - o JavaによるAndroidアプリ開発
  - ◆ HTML5/JavaScriptによる スマートフォンアプリ開発
- AndroidアプリからFPGAボードを操作します!
  - 興味がある人は FPGAも設計しましょう!



担当:大川 受け入れ可能人数 4人まで

# 制御対象のFPGAボード

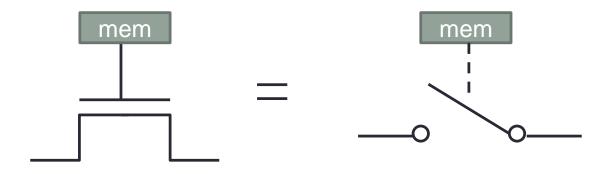
Digilent Atlys™ Spartan-6 FPGA Development Board

- 機能例
  - 1、スイッチ入力・LEDが光る
  - ・2、音声入出力(音色シンセサイザ)
  - 3、画像入出力

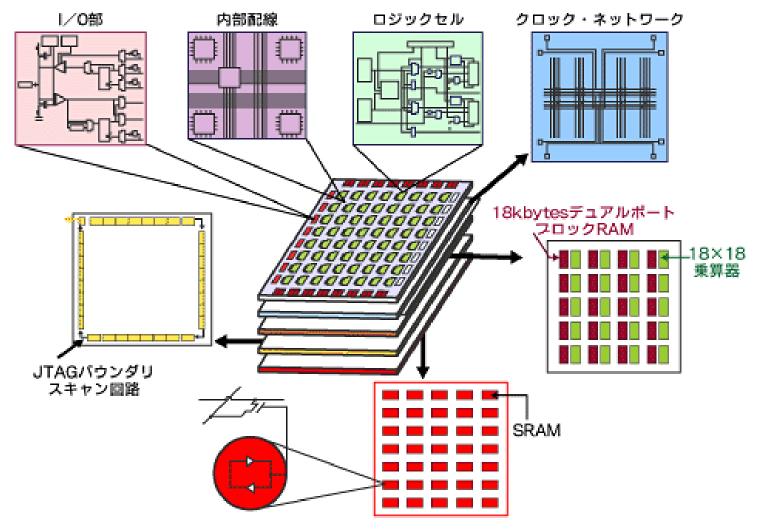


## FPGAとは

- FPGA: Field Programmable Gate Array
- 現場(フィールド)で(機能を)プログラム可能なゲートアレイ
  - ゲートアレイとは: トランジスタ(ゲートアレイ)を作ってある半導体 基板に、配線層だけをオーダーメイドで作る製造手法
- フィールドでプログラム可能にする方法は?
  - 配線+スイッチをたくさん用意しておく
  - ・スイッチのON/OFFで、配線を(ある程度)自由につなぎかえる
  - スイッチ=トランジスタ

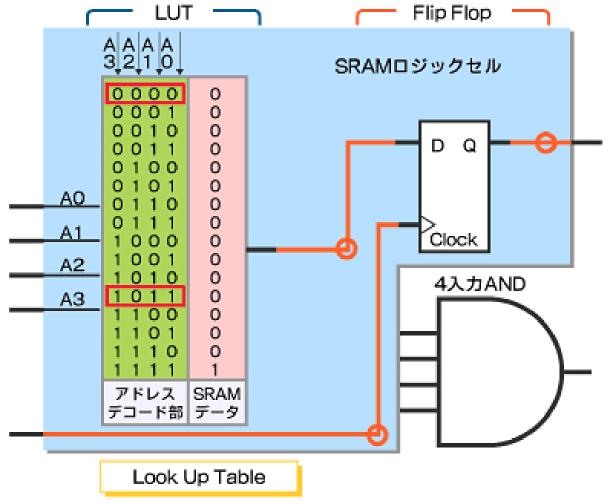


# FPGAアーキテクチャ概念図



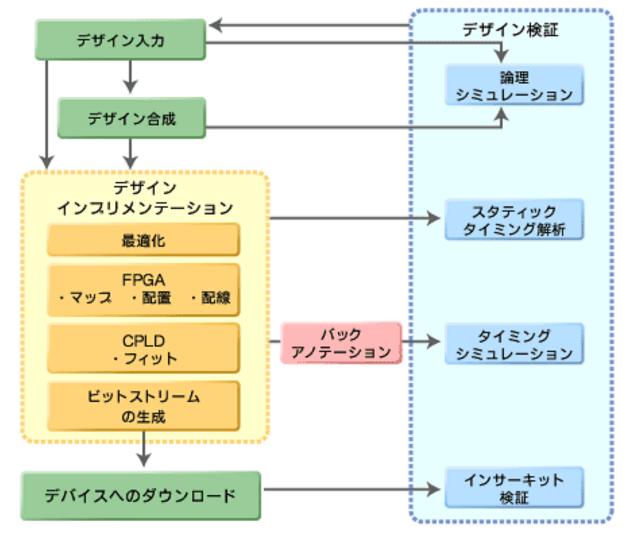
出典: http://monoist.atmarkit.co.jp/mn/articles/0609/20/news118\_2.html

## FPGAにおけるロジックセルの中身 (例)



出典: http://monoist.atmarkit.co.jp/mn/articles/0609/20/news118\_2.html

# FPGAのデザインフロー (例)



出典: http://monoist.atmarkit.co.jp/mn/articles/0609/20/news118\_3.html

# RTLの例 (Verilog-HDL)

```
module bcount4 (RSTb, clk, Q);
                                クロックが立ち上がる度に
output [3:0] Q;
input RSTb, clk;
always @ (posedge clk)
begin
                                     ここに書かれたことをする
       if (!RSTb)
                                     (レジスタQを書き換える)
               Q \le 4'h00;
                                     →Register Transfer Level
       else
              Q \le Q + 4'h01;
end
endmodule
```

#### RTLからの回路合成後のネットリスト例

```
module bcount4 (clk, RSTb, Q);
output [3:0] Q;
input clk, RSTb;
wire N7, N8, N9, N10, N4, N5, N6, n1, \(\pmaxadd_12\)/carry[2], \(\pmaxadd_12\)/carry[3];
             AND2 I11 ( .A(n1), .B(RSTb), .Y(N10) );
             AND2 I6 ( .A(Q[1]), .B(Q[0]), .Y(\text{\text{4}add}_12/\text{carry}[2] ) );
             XOR2 I7 ( .A(Q[1]), .B(Q[0]), .X(N4) );
             AND2 I4 ( .A(Q[2]), .B(\text{\text{4}add}_12/\text{\carry}[2] ), .Y(\text{\text{\text{4}add}_12/\text{\carry}[3] ) );
             XOR2 I5 ( .A(Q[2]), .B(\(\frac{12}{carry}[2]\)), .X(N5) );
             AND2 I8 ( .A(RSTb), .B(N4), .Y(N9) );
             DF \(\text{YQ}\) reg[0] ( .CP(clk), .A(N10), .X(Q[0]), .Y(n1) );
             XOR2 I3 ( .A(Q[3]), .B(\text{\text{4}add}_12/carry[3] ), .X(N6) );
             AND2 I9 ( .A(N5), .B(RSTb), .Y(N8) );
             DF \(\text{YQ_reg[1]}\) (.CP(clk), .A(N9), .X(Q[1]));
             AND2 I10 ( .A(N6), .B(RSTb), .Y(N7) );
             DF \neqQ reg[2] (.CP(clk), .A(N8), .X(Q[2]));
             DF \(\text{YQ}\)_reg[3] ( .CP(clk), .A(N7), .X(Q[3]) );
endmodule
```

# 15回の流れ

- ・【授業計画】(シラバスより) 各課題担当教員により詳細は異なるが、大筋では以下 の授業計画に沿って実施される。
  - 1.オリエンテーション、本講義の目的、課題の解説
  - 2.グループディスカッションによる課題の設定と到達目標の設定
  - 3.課題実施計画の作成
  - 4.インターネット検索, 文献調査, フィールドワーク等による事例調査, 関連技術の調査
  - 5.調査結果の検討、考察と再調査
  - 6.目的を実現するための基礎となる理論の学習
  - 7.学習結果を課題に適用するためのグループディスカッション
  - 8.課題製作の実施
  - 9.課題製作の実施と中間発表準備
  - 10.中間発表と問題点の討論
  - 11.課題製作の改良
  - 12.課題製作の仕上げ
  - 13.実施結果のまとめと発表準備
  - 14.成果発表と相互評価
  - 15.レポート作成

# 成果物

- ・スマートフォンアプリ
  - ・ソフトウェア および ハードウェア (FPGA設計)
  - GitHubにてオープンソースとして公開・管理 (応相談)
    - ・成果物は自分(受講生)の作品として公開する
- プレゼンテーション
  - ・計画発表 1回
  - •中間発表 1回
  - 最終成果発表 1回

# 評価基準 および 単位取得要件

- 成果物 (80%)
  - ソフトウェア: GitHub上で提出 (※応相談)
  - プレゼンテーション3回分(計画・中間・最終): PDFで提出
- ・出席 (20%)
  - ・15回中10回の出席が必須 ※最低で2/3以上の出席が必須
    - ・12/6は休講予定

# 研究テーマ: ANDROIDと組込みシステムの連携によるリアルタイム制御アプリケーション創出

宇都宮大学 大学院工学研究科 情報システム科学専攻 大川猛

# (Keyword)

#### Android・組込みシステム・リアルタイム制御





#### **Android**

Javaアプリ WEBブラウザ Linux



組込みシステム

シーケンサ的 OS無・TRON

ソニー・エリクソン

#### Xperia acro HD SO-03D docomo [Aqua]

発売日: 2012年 3月15日

出典) 価格.com 人気ランキング1位



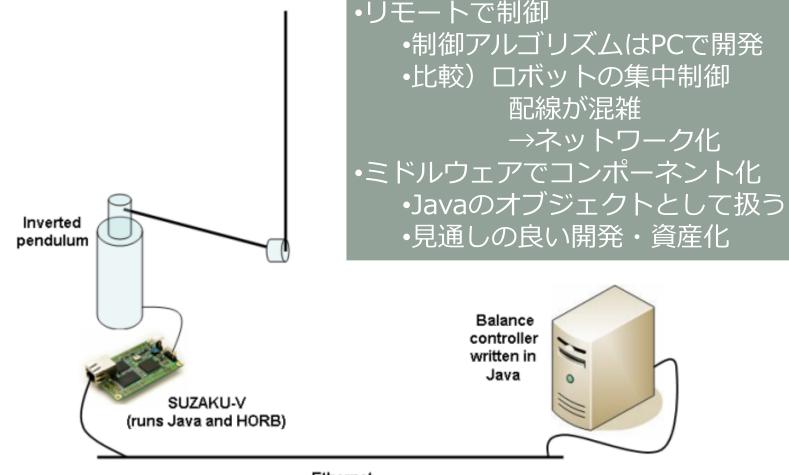
(状態計測→モータ駆動の フィードバックループ) 例) 倒立振子



@産業技術総合研究所

情報技術研究部門

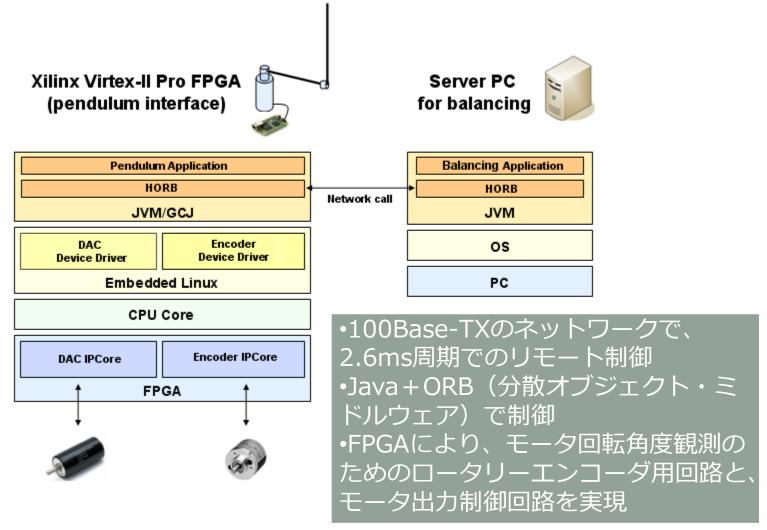
## 事例)リモート制御倒立振子のシステム概要



Ethernet

Mikael Johansson, "Development of a Software Platform for Real-time Remote Control of an Inverted Pendulum," Master of Science Thesis Stockholm, Sweden, 2007 @産業技術総合研究所 情報技術研究部門

## 事例)リモート制御倒立振子システムの構成



Mikael Johansson, "Development of a Software Platform for Real-time Remote Control of an Inverted Pendulum," Master of Science Thesis Stockholm, Sweden, 2007 @產業技術総合研究所 情報技術研究部門

# 事例)Android時代のミニ四駆

- 今までのミニ四駆の楽しみ方
  - モータ交換や車体軽量化による スピードアップのみ
- 21世紀のミ二四駆はただ速く 走るだけでは物足りない
  - ・ Klab株式会社研究開発部の竹井 さんは、Androidと組み合わせ て音声で制御できるミニ四駆を 作りました



Klab広報プログ: Android時代のミニ四駆 http://pr.blog.klab.jp/archives/51023118.html

Make:Japan Android時代のミニ四駆

http://jp.makezine.com/blog/2010/04/android mini4ku.html

Android時代のミニ四駆 デモ

http://www.youtube.com/watch?v=5tAC35rKptQ