

AC-Practicas-2-3-4.pdf



lauritavr



Arquitectura de Computadores



2º Grado en Ingeniería Informática



Escuela Técnica Superior de Ingeniería
Universidad de Huelva

TOMARSE UN CAFELITO
YA HECHO FEELS LIKE...

DESCARGAR APUNTES
YA ESCRITOS



100%
INGREDIENTES
NATURALES



Memorup® ENERGY

Rendimiento
intelectual y físico

Memoria, concentración
y energía

PRÁCTICA 2

RENDIMIENTO DE LA MEMORIA CACHÉ

Laura Vázquez Ramos

Carlos Moreno García

Arquitectura de Computadores

WUOLAH

ÍNDICE

1. Funciones de correspondencia.....	2
2. Algoritmos de reemplazo.....	7
3. Diseño de trazas de memoria.....	12



yo elijo cerveza **SIN**

**Sea cual sea
el vehículo que
conduces, elige
cerveza SIN.**



WWW.CONDUCCIONRESPONSABLECERVEZASIN.COM



**UNA GRAN CERVEZA.
UNA GRAN RESPONSABILIDAD.**

© CONDUCCIÓN RESPONSABLE, CERVEZA SIN es una iniciativa de la Asociación de Cerveceros de España con el apoyo de la Dirección General de Tráfico.



FUNCIONES DE CORRESPONDENCIA

“HYDRO”, CACHÉ DE 32KB Y CORRESPONDENCIA DIRECTA

Configurar cachés

Configuración actual

Bloques en caché:	64
Tamaño de caché:	32 Kb
Función de correspondencia:	Directa
Nº de conjuntos:	NO
Algoritmo de reemplazamiento:	LRU
Niveles de caché:	1
Política de escritura:	Post-escritura

Aceptar Cancelar Defecto

Ver evolución caché con formato de texto

Cache nº 1: 64 bloques

```

0: E 448
1: E 193
2: E 194
3: M 323
4: M 324
5: E 197
6: E 390
7: E 391
8: E 392
9: E 393
10: M 330
  
```

Acceso actual

Acceso nº:	2127
Tipo acceso:	Lectura de dato
Dirección:	2 000006b5
Bloque:	13
Palabra:	53

100%

Nº transacciones bus: 203				
Nº transferencias bloques: 203,00				
Nº transiciones estado: 2173				
Origen\Destino	M	E	S	I
M	356	0	0	0
E	15	1599	0	0
S	0	0	0	0
I	49	108	0	46

	Nº actual	Nº total
Accesos memoria	2127	2127
Instrucciones	1651	1651
Lecturas datos	192	192
Escripciones datos	284	284

	Aciertos	Fallos
Número	1970	157
Frecuencia (%)	92,62	7,38

Ejecutar Seguir Traza Parar
 0 100% Salir

Ver evolución de la caché con formato gráfico

Transferencias bloques

2127
1063
0

Aciertos

2127
1063
0

Fallos

2127
1063
0

Transacciones bus

2127
1063
0

Frecuencia aciertos (%)

100
50
0

Frecuencia fallos (%)

100
50
0

100% Ejecutar Seguir Traza Parar
 0 100% Salir

"HYDRO", CACHÉ DE 32KB Y CORRESPONDENCIA ASOCIATIVA POR CONJUNTOS

Configurar cachés

Configuración actual

- Bloques en caché: 64
- Tamaño de caché: 32 Kb **(Subrayado)**
- Función de correspondencia: Asociativa cijo
- Nº de conjuntos: 1
- Algoritmo de reemplazamiento: LRU
- Niveles de caché: 1
- Política de escritura: Post-escritura

Aceptar Cancelar Defecto

Ver evolución caché con formato de texto

Cache nº 1: 64 bloques

0: I 346
1: I 345
2: I 347
3: I 348
4: I 406
5: E 170
6: I 349
7: E 221
8: I 405
9: E 175
10: E 176
11.. 176

Acceso actual

Acceso nº: 2127
Tipo acceso: Lectura de dato
Dirección: 2000006b5
Bloque: 13
Palabra: 53

100%

Nº transacciones bus: 142
Nº transferencias bloques: 142,00
Nº transiciones estado: 2172

Origen\Destino	M	E	S	I
M	406	0	0	32
E	6	1618	0	0
S	0	0	0	0
I	39	58	0	13

	Nº actual	Nº total
Accesos memoria	2127	2127
Instrucciones	1651	1651
Lecturas datos	192	192
Escrituras datos	284	284

	Aciertos	Fallos
Número	2030	97
Frecuencia (%)	95,44	4,56

Ejecutar Seguir Traza Parar 0 Síntesis Salir

Ver evolución de la caché con formato gráfico

Transferencias bloques

Aciertos

Fallos

Transacciones bus

Frecuencia aciertos (%)

Frecuencia fallos (%)

100% Ejecutar Seguir Traza Parar 0 Síntesis Salir



Memorup® ENERGY

Rendimiento intelectual y físico

Memoria, concentración y energía

"NASA7", CACHÉ DE 16KB Y CORRESPONDENCIA DIRECTA

Configurar cachés

Configuración actual:

- Bloques en caché:
- Tamaño de caché: (highlighted)
- Función de correspondencia:
- Nº de conjuntos:
- Algoritmo de reemplazamiento:
- Niveles de caché:
- Política de escritura:

Ver evolución caché con formato de texto

Cache nº 1: 32 bloques

```
0: I 448
1: E 395
2: E 396
3: E 387
4: E 388
5: E 399
6: I 454
7: E 7
8: E 264
9: E 265
10: E 362
11: E 65
```

Acceso actual

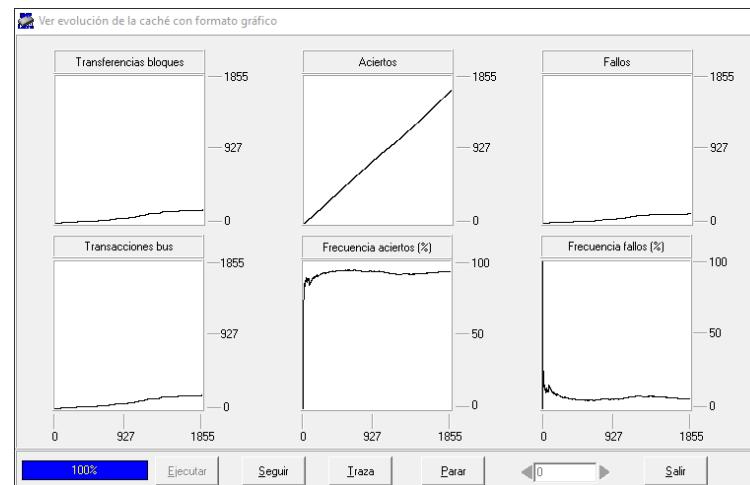
Acceso nº:	1855
Tipo acceso:	Lectura de dato
Dirección:	2 000003d5
Bloque:	7
Palabra:	85

Nº transacciones bus: 194
Nº transferencias bloques: 194,00
Nº transiciones estado: 1918

Origen\Destino	M	E	S	I
M	308	0	0	14
E	11	1405	0	0
S	0	0	0	0
I	52	79	0	49

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escrituras datos	270	270

	Aciertos	Fallos
Número	1724	131
Frecuencia (%)	92.94	7.06



"NASA7", CACHÉ DE 16KB Y CORRESPONDENCIA ASOCIATIVA POR CONJUNTOS

Configurar cachés

Configuración actual:

- Bloques en caché: 32
- Tamaño de caché: 16 Kb
- Función de correspondencia: Asociativa círculo (selecciónada)
- Nº de conjuntos: 4
- Algoritmo de reemplazamiento: LRU
- Niveles de caché: 1
- Política de escritura: Post-escritura

Aceptar Cancelar Defecto

Ver evolución caché con formato de texto

Cache nº 1: 32 bloques

0: E 192
1: I 252
2: E 364
3: I 476
4: E 264
5: I 448
6: E 388
7: E 440
8: E 181
9: E 265
10: E 177
11: I 102

Acceso actual:

Acceso nº: 1855
Tipo acceso: Lectura de dato
Dirección: 2 000003d5
Bloque: 7
Palabra: 85

100%

Nº transacciones bus: 151
Nº transferencias bloques: 151,00
Nº transiciones estado: 1907

Origen\Destino	M	E	S	I
M	345	0	0	12
E	10	1401	0	0
S	0	0	0	0
I	42	57	0	40

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escrituras datos	270	270

	Aciertos	Fallos
Número	1756	99
Frecuencia (%)	94,66	5,34

Ejecutar Seguir Traza Parar Salir

Ver evolución de la caché con formato gráfico

Transferencias bloques

Acertos

Fallos

Transacciones bus

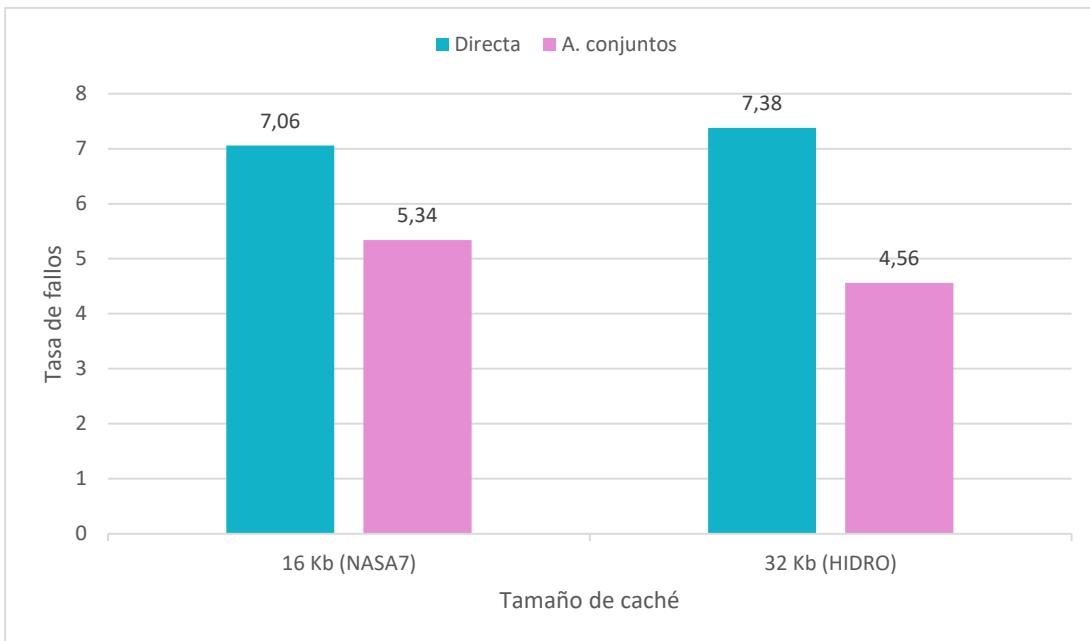
Frecuencia aciertos (%)

Frecuencia fallos (%)

100% Ejecutar Seguir Traza Parar Salir

TABLA COMPARATIVA Y GRÁFICO

Tamaño Caché	32KB	32KB	16KB	16KB
Correspondencia	Directa	A. conjuntos	Directa	A. conjuntos
Tasa de fallos	157	97	131	99
Número de fallos	7,38	4,56	7,06	5,34
Traza	HYDRO	HYDRO	NASA7	NASA7



ALGORITMOS DE REEMPLAZO

Vamos a utilizar la configuración de 16Kb, asociativa por conjuntos “NASA7”

FIFO

Ver evolución caché con formato de texto

Cache nº 1: 32 bloques

0: E 440	1: I 476	2: E 364	3: E 192	4: E 264	5: I 448	6: E 388	7: I 252	8: E 181	9: E 177	10: E 265	11: F 103
----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	-----------	-----------

Acceso actual

Acceso nº:	1855
Tipo acceso:	Lectura de dato
Dirección:	2 000003d5
Bloque:	7
Palabra:	85

100%

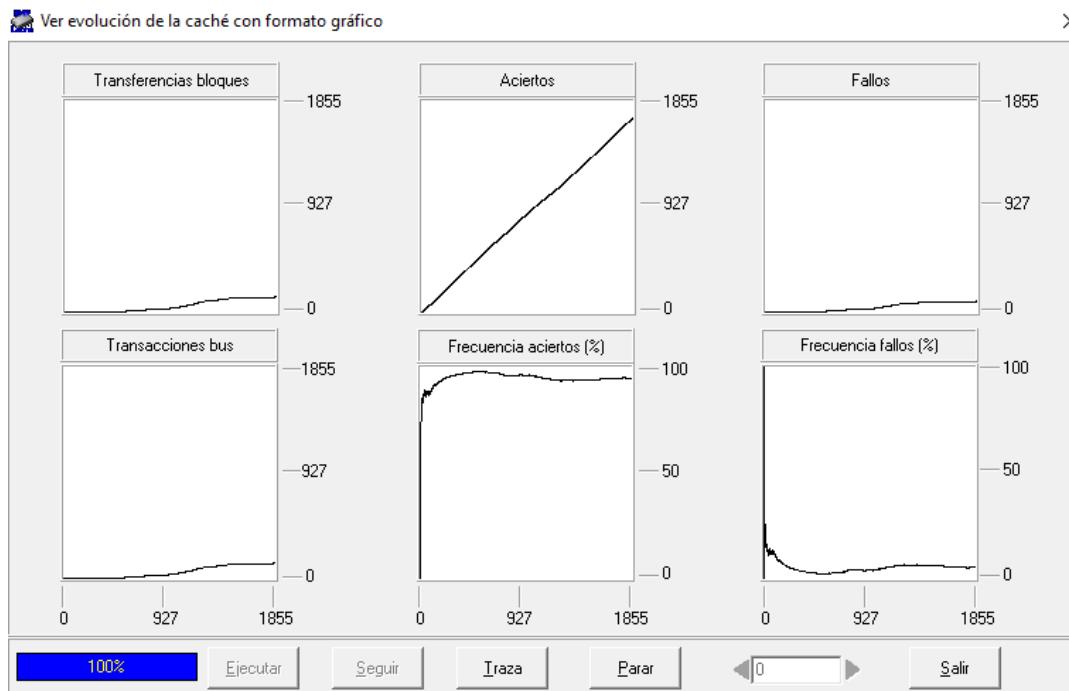
Nº transacciones bus: 156
Nº transferencias bloques: 156,00
Nº transiciones estado: 1909

Origen\Destino	M	E	S	I
M	341	0	0	12
E	11	1401	0	0
S	0	0	0	0
I	43	59	0	42

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escrituras datos	270	270

	Aciertos	Fallos
Número	1753	102
Frecuencia (%)	94,50	5,50

Ejecutar
Seguir
Iraza
Parar
0 ►►
Salir



#ESTASREADYCOLACAO

ColaCao

LRU

Ver evolución caché con formato de texto

Cache nº 1: 32 bloques			
0: E 192	1: I 252	2: E 364	3: I 476
4: E 264	5: I 448	6: E 388	7: E 440
8: E 181	9: E 265	10: E 177	11: E 100

Acceso actual
 Acceso nº: 1855
 Tipo acceso: Lectura de dato
 Dirección: 2.000003d5
 Bloque: 7
 Palabra: 85

100%

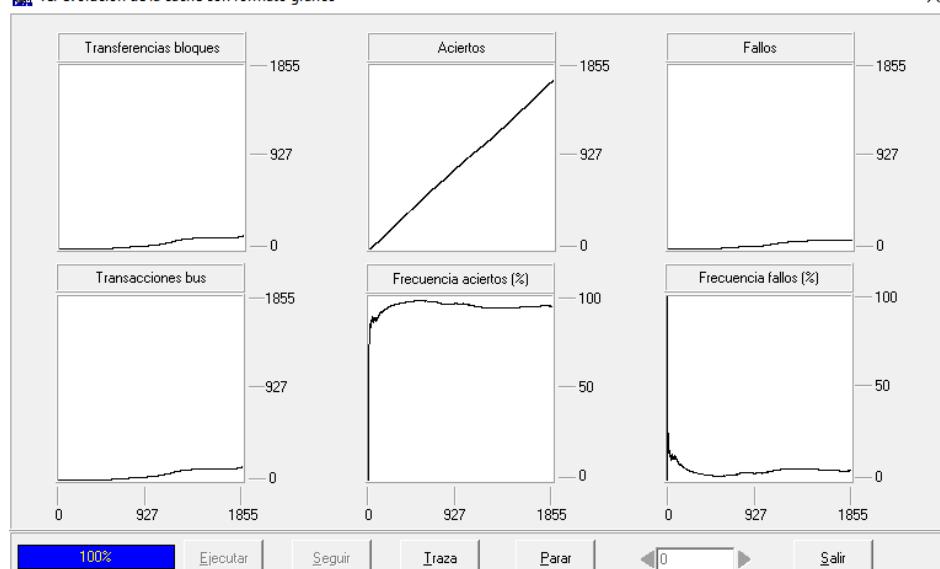
Nº transacciones bus: 151
 Nº transferencias bloques: 151,00
 Nº transiciones estado: 1907

Origen\Destino	M	E	S	I
M	345	0	0	12
E	10	1401	0	0
S	0	0	0	0
I	42	57	0	40

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escruturas datos	270	270

	Aciertos	Fallos
Número	1756	99
Frecuencia (%)	94,66	5,34

Ver evolución de la caché con formato gráfico



LFU

Ver evolución caché con formato de texto

Cache nº 1: 32 bloques	
0: E 364	^
1: I 448	
2: E 352	
3: E 440	
4: E 360	
5: I 252	
6: E 388	
7: E 80	
8: E 77	
9: E 177	
10: E 265	▼

Acceso actual

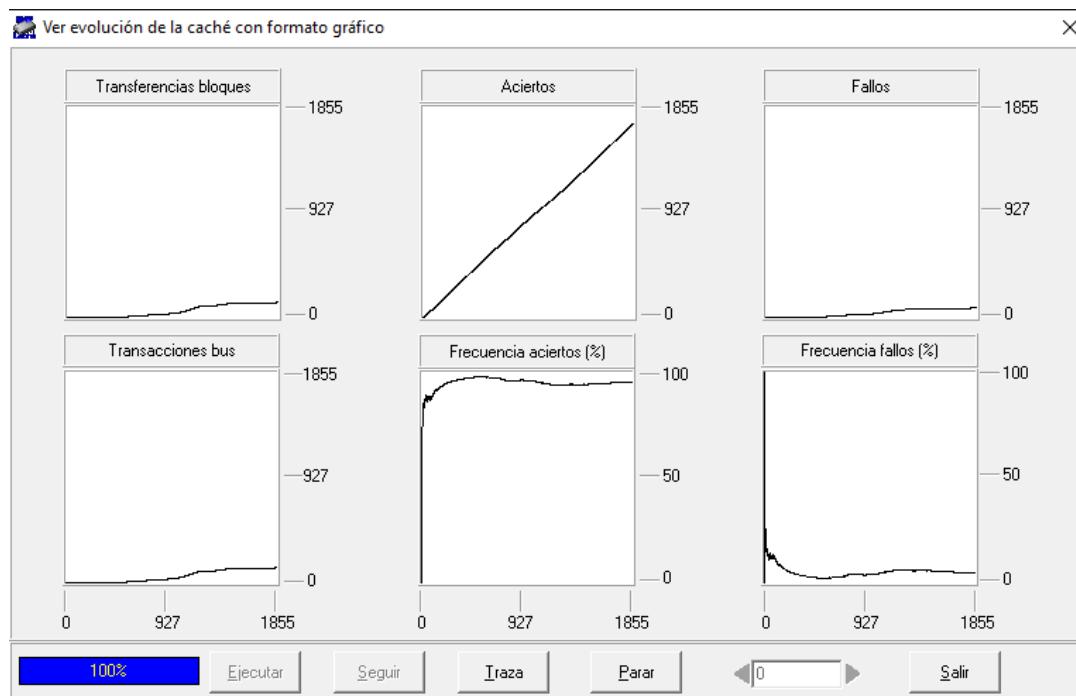
Acceso nº: 1855
Tipo acceso: Lectura de dato
Dirección: 2 000003d5
Bloque: 7
Palabra: 85

100%

Nº transacciones bus: 149
Nº transferencias bloques: 149,00
Nº transiciones estado: 1907

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escruturas datos	270	270

	Aciertos	Fallos
Número	1758	97
Frecuencia (%)	94,77	5,23



ALEATORIO

 Ver evolución caché con formato de texto

Cache nº 1: 32 bloques

0: E 264
1: E 440
2: I 448
3: I 252
4: E 360
5: E 192
6: I 464
7: E 388
8: E 181
9: I 473
10: E 217
11: F 177

Acceso actual

Acceso nº:	1855
Tipo acceso:	Lectura de dato
Dirección:	2 000003d5
Bloque:	7
Palabra:	85

100%

Nº transacciones bus: 152
Nº transferencias bloques: 152,00
Nº transiciones estado: 1907

Origen\Destino	M	E	S	I
M	340	0	0	13
E	11	1404	0	0
S	0	0	0	0
I	41	59	0	39

	Nº actual	Nº total
Accesos memoria	1855	1855
Instrucciones	1439	1439
Lecturas datos	146	146
Escruturas datos	270	270

	Aciertos	Fallos
Número	1755	100
Frecuencia (%)	94,61	5,39

Ejecutar
Seguir
Ir a
Parar
0
Salir

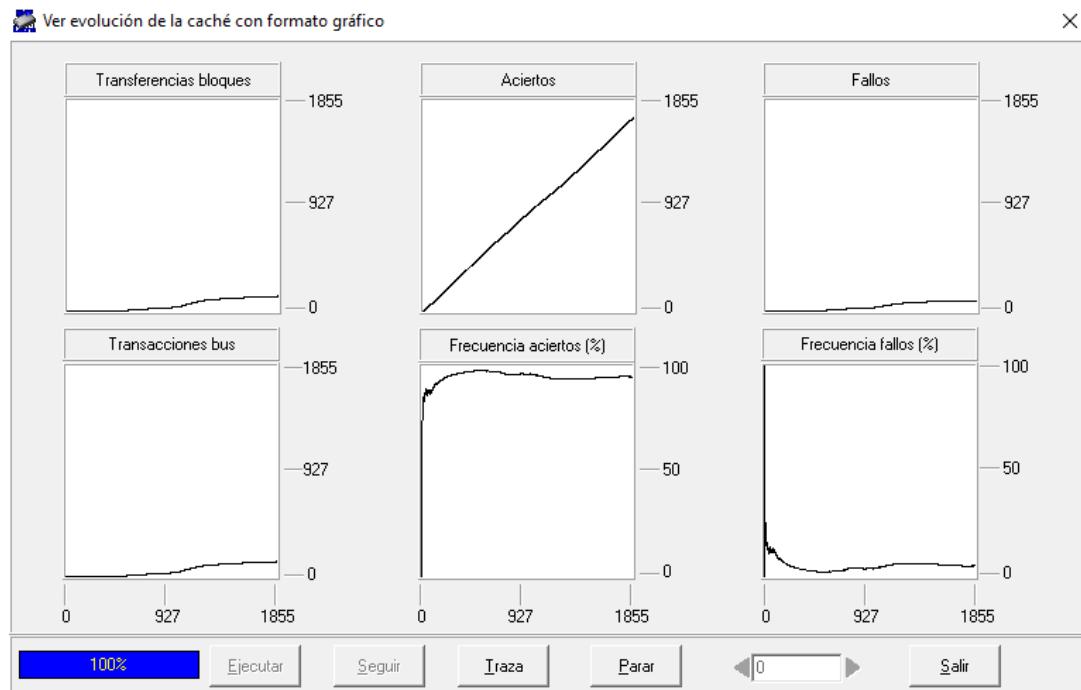
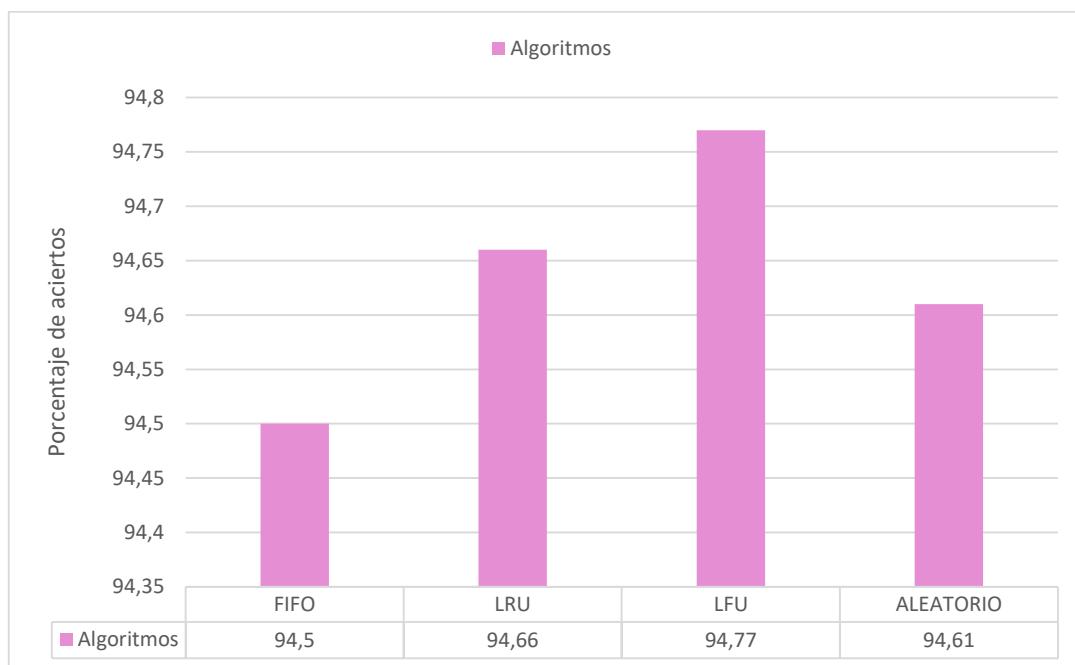


TABLA COMPARATIVA Y GRÁFICO



#ESTASREADYCOLACAO

ColaCao

DISEÑO DE TRAZAS DE MEMORIA

Configuración inicial:

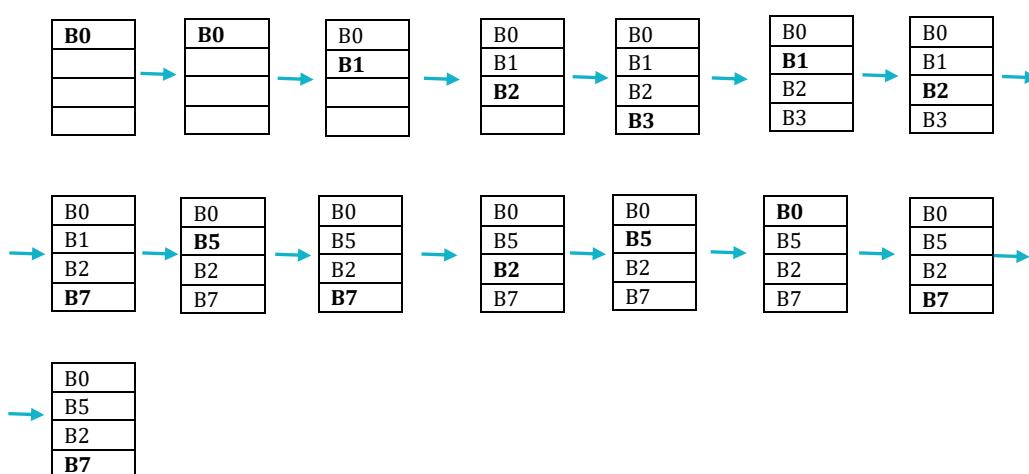
Configurar multiprocesador	Configurar memoria principal	Configurar cachés
Configuración actual		
Nº procesadores: 1	Ancho de palabra (bits): 8	Bloques en caché: 4
Protocolo coherencia: MESI	Palabras en un bloque: 16	Tamaño de caché: 64 bytes
Arbitración del bus: Aleatoria	Bloques en memoria: 64	Función de correspondencia: Directa
	Tamaño de bloque: 16 bytes	Nº de conjuntos: NO
	Tamaño de memoria: 1 Kb	Algoritmo de reemplazamiento: Aleatorio
		Niveles de caché: 1
		Política de escritura: Post-escritura
<input checked="" type="checkbox"/> Aceptar	<input type="checkbox"/> Cancelar	<input checked="" type="checkbox"/> Defecto
<input type="checkbox"/> Aceptar	<input checked="" type="checkbox"/> Cancelar	<input checked="" type="checkbox"/> Defecto
<input checked="" type="checkbox"/> Aceptar	<input type="checkbox"/> Cancelar	<input checked="" type="checkbox"/> Defecto

FICHERO1 – MEJOR RENDIMIENTO PARA CORRESPONDENCIA DIRECTA

PALABRAS: 0, 1, 17, 35, 52, 24, 36, 50, 87, 127, 47, 85, 13, 122, 126,....

BLOQUES: B0, B0, B1, B2, B3, B1, B3, B7, B5, B7, B2, B5, B0, B7, B7,

SIMULACIÓN:



	Nº actual	Nº total
Accesos memoria	555	555
Instrucciones	555	555
Lecturas datos	0	0
Escripciones datos	0	0

	Aciertos	Fallos
Número	405	150
Frecuencia (%)	72,97	27,03

Directa

	Nº actual	Nº total
Accesos memoria	555	555
Instrucciones	555	555
Lecturas datos	0	0
Escripciones datos	0	0

	Aciertos	Fallos
Número	332	223
Frecuencia (%)	59,82	40,18

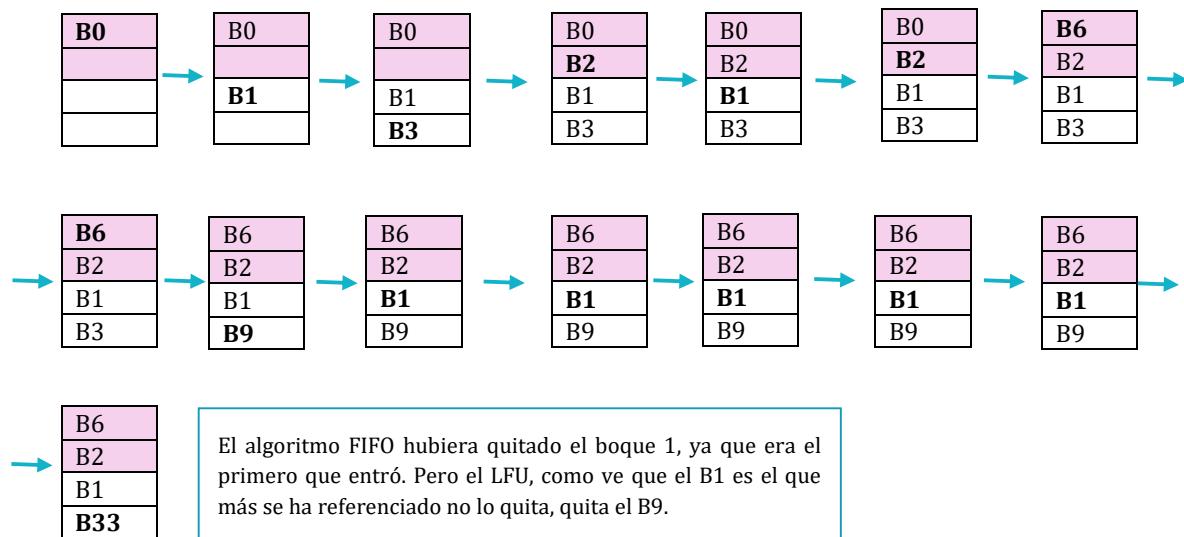
Totalmente asociativa

FICHERO 2 – MEJOR RENDIMIENTO PARA LFU QUE PARA FIFO

PALABRAS: 0, 16, 52, 40, 21, 35, 100, 104, 144, 17, 21, 28, 30, 31, 528,

BLOQUES: B0, B1, B3, B2, B1, B2, B6, B6, B9, B1, B1, B1, B1, B33,

SIMULACIÓN:



	Nº actual	Nº total
Accesos memoria	525	525
Instrucciones	525	525
Lecturas datos	0	0
Escrituras datos	0	0

	Aciertos	Fallos
Número	314	211
Frecuencia (%)	59,81	40,19

LFU

	Nº actual	Nº total
Accesos memoria	525	525
Instrucciones	525	525
Lecturas datos	0	0
Escrituras datos	0	0

	Aciertos	Fallos
Número	262	263
Frecuencia (%)	49,90	50,10

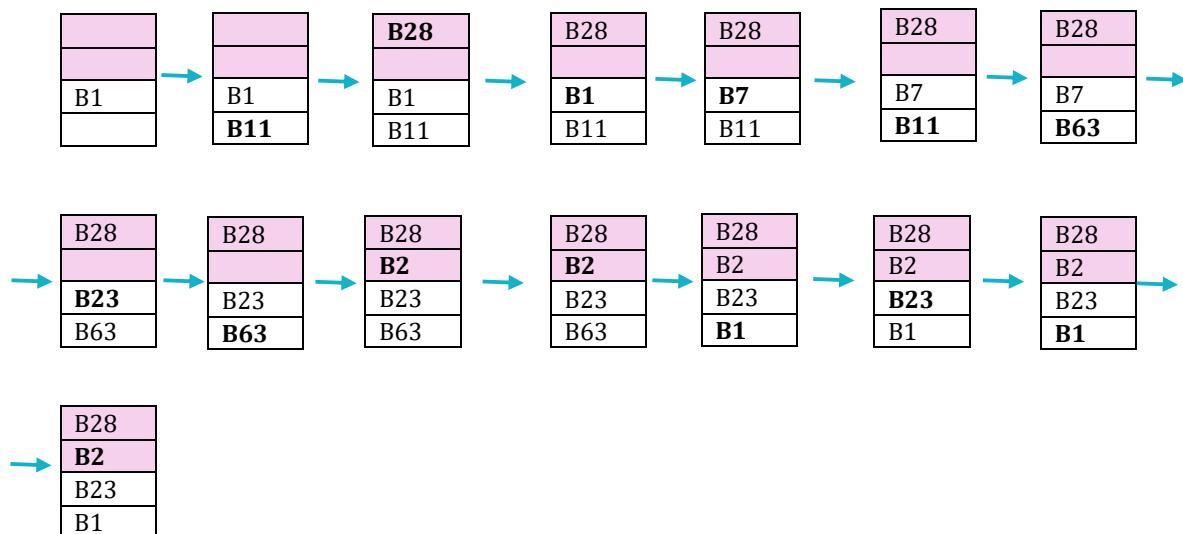
FIFO

FICHERO 3 – MEJOR RENDIMIENTO PARA FIFO QUE PARA LFU

PALABRAS: 22, 183, 448, 23, 120, 183, 1008, 368, 458, 47, 40, 31, 380, 30, 44, ...

BLOQUES: B1, B11, B28, B1, B7, B7, B63, B23, B63, B2, B2, B1, B23, B1, B2, ...

SIMULACIÓN:



	Nº actual	Nº total
Accesos memoria	660	660
Instrucciones	660	660
Lecturas datos	0	0
Escrituras datos	0	0

	Aciertos	Fallos
Número	437	223
Frecuencia (%)	66,21	33,79

	Nº actual	Nº total
Accesos memoria	660	660
Instrucciones	660	660
Lecturas datos	0	0
Escrituras datos	0	0

	Aciertos	Fallos
Número	393	267
Frecuencia (%)	59,55	40,45

FIFO

LFU

PRÁCTICA 3: CRONOGRAMAS

EJERCICIO 4

DIV .2, 10 -----ARITMÉTICO-LÓGICA
BNC .3; Con el biestable de acarreo activado -----CONTROL DE FLUJO
LD .3, [(4) 20] -----TRANSFERENCIA DE DATOS
CLS -----CONTROL DE FLAGS

FORMATOS DE INSTRUCCIÓN

DIV .2, 10

Primer operando : Modo de direccionamiento directo absoluto a registro.

Segundo operando: Modo de direccionamiento directo absoluto a memoria.

DIV	.2		10
-----	----	--	----

BNC .3 {c1}

Modo de direccionamiento directo absoluto a registro.

Acarreo activado

BNC	.3		
-----	----	--	--

#ESTASREADYCOLACAO

ColaCao®

LD .3, [(.) 20]

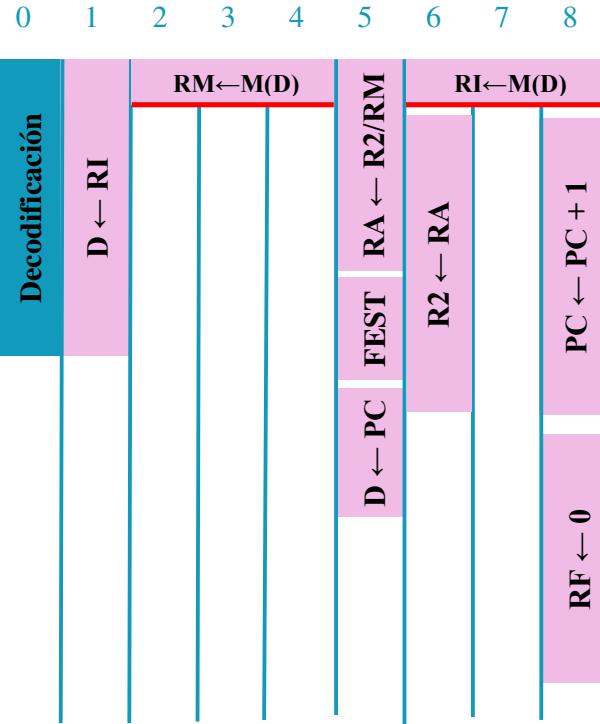
Primer operando : Modo de direccionamiento directo absoluto a registro.

Segundo operando: Modo de direccionamiento indirecto relativo a registro base.

LD	.3	.4	20
----	----	----	----

CLS

CLS			
-----	--	--	--



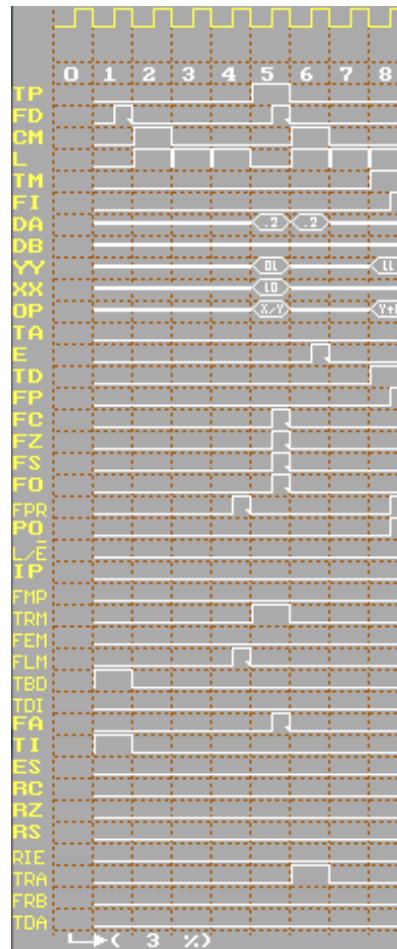
INSTRUCCIÓN 1

DIV .2, 10

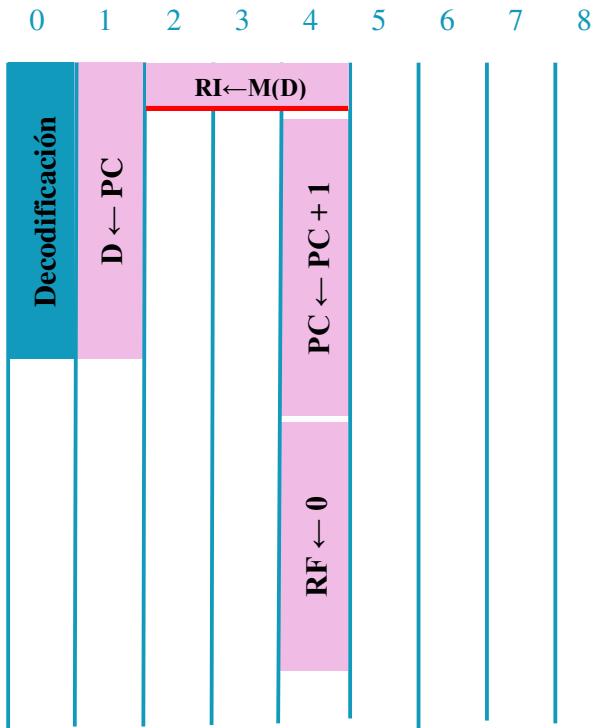
Divide lo que hay en el R2 entre lo que se encuentra en la dirección 10h

FORMATO

DIV	.2			10
-----	----	--	--	----



- **D ← RI** : Llevamos al registro D el contenido de RI, por lo que ya tenemos en D la dirección que quiero leer de memoria (10h)
- **RM ← M(D)** : Lo que leo de la dirección 10h lo dejo en el registro RM, y en el periodo siguiente hago ya la operación.
- **RA ← R2/RM** : Llevo al RA el resultado de la operación (no podemos llevarlo directamente porque se está utilizando el bus de datos).
- **FEST** : Como la operación la ha indicado el usuario, el resultado se tiene que reflejar en el registro de estado, y lo indicamos con la señal FEST. Ahora falta ir a llevar la siguiente instrucción, que está donde me indica PC.
- **D ← PC** : La realizo en el período 4 porque no coincide con ningún bus en las demás operaciones.
- **RI ← M(D)** : Realizo la operación de lectura y lo que leo lo llevo a RI
- **PC ← PC + 1** : Incremento el contador de programa
- **RF ← 0** : Inicializo el registro de fases y períodos.



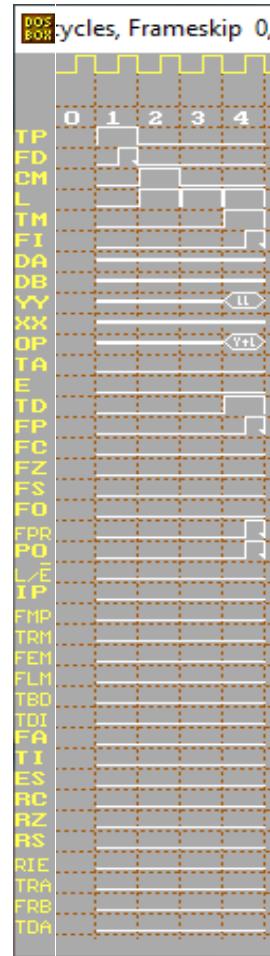
INSTRUCCIÓN 2

BNC .3

Bifurca si el bit de acarreo está a 0

FORMATO

BNC	.3		
------------	-----------	--	--



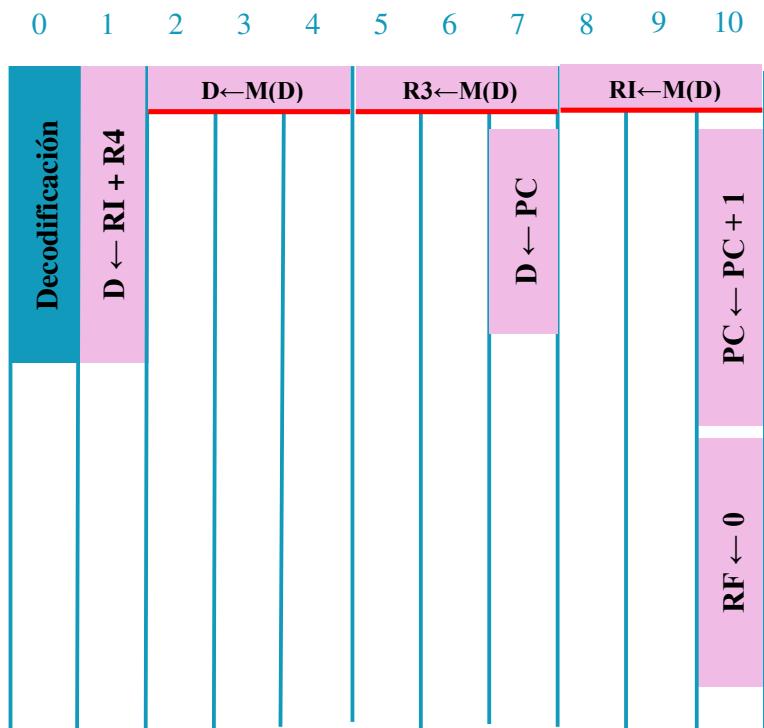
D ← PC : TP, FD

RI ← M(D) : CM, L, TM, FI

PC ← PC + 1: YY=11, OP=Y+1, TD, FP

RF ← 0

- **D ← PC** : Llevamos al registro D el contenido de PC. Como el biestable de acarreo está activado, no bifurcaría.
- **RI ← M(D)** : Leo de memoria la siguiente instrucción y la llevo al RI.
- **PC ← PC + 1** : Incrementamos el contador de programa.
- **RF ← 0** : Inicializamos el registro de fases y períodos.



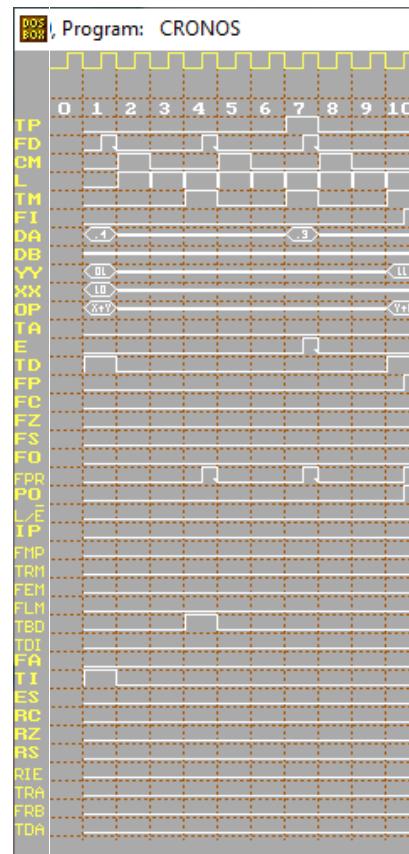
INSTRUCCIÓN 3

LD .3, [.4] 20

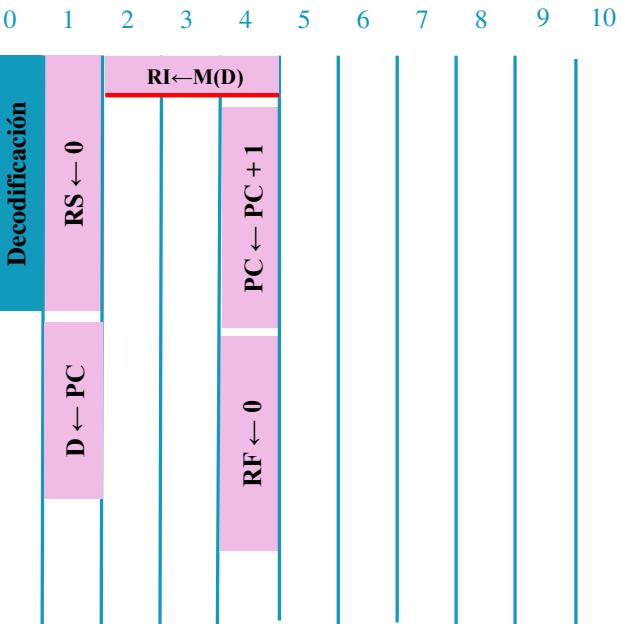
FORMATO

LD	.3	.4	20
----	----	----	----

Carga/Copia el dato que se encuentra en la dirección de memoria apuntada por la dirección de memoria que se obtiene de sumar el contenido del registro R4 con el desplazamiento 20, al registro R4.



- **D \leftarrow R4 + RI :** Cargo en D el registro 4 más el contenido de RI (20).
- **D \leftarrow M(D) :** Leo la dirección de memoria donde se va a encontrar el dato. Por lo que ahora tendré que volver esa dirección que he leído, y lo llevo a D para volverlo a leer.
- **R3 \leftarrow M(D):** El resultado de la lectura anterior será el dato que tenemos que cargar en R3.
- **D \leftarrow PC:** Ahora tenemos que actualizar RI, por lo que llevamos a D el contenido de PC.
- **RI \leftarrow M(D) :** Leo la dirección donde se va a encontrar la siguiente instrucción y la llevo al RI para actualizarlo.
- **PC \leftarrow PC + 1 :** Por último, incrementamos el contador de programa.
- **RF \leftarrow 0 :** Inicializamos el registro de fases y períodos.

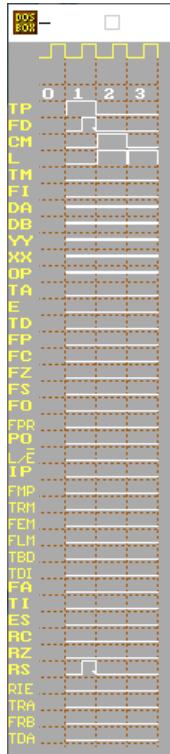


INSTRUCCIÓN 3

CLS

Coloca a 0 el bit de signo (biestable S)

FORMATO



- **RS ← 0:** Colocamos el biestable S a 0
- **D ← CP:** Llevamos a D el contenido del PC para actualizar el RI.
- **RI ← M(D):** Leemos la dirección que hemos dejado en D y lleva la instrucción al RI.
- **PC ← PC+1:** Por último, incrementamos el contador de programa.
- **RF ← 0:** Inicializamos el registro de fases y períodos.

PRÁCTICA 4: DLX

```
.data
.align 2
i:      .word 0
a:      .word 5,4,3,2,1
b:      .word 1,2,3,4,5
c:      .space 20
cont:   .word 20

.text
.global main

main:
    lw r1, i(r0) ; Carga el índice i en el registro R1
    lw r6, cont ; Se almacena en R6 el contador de posiciones del vector

bucle:
    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]

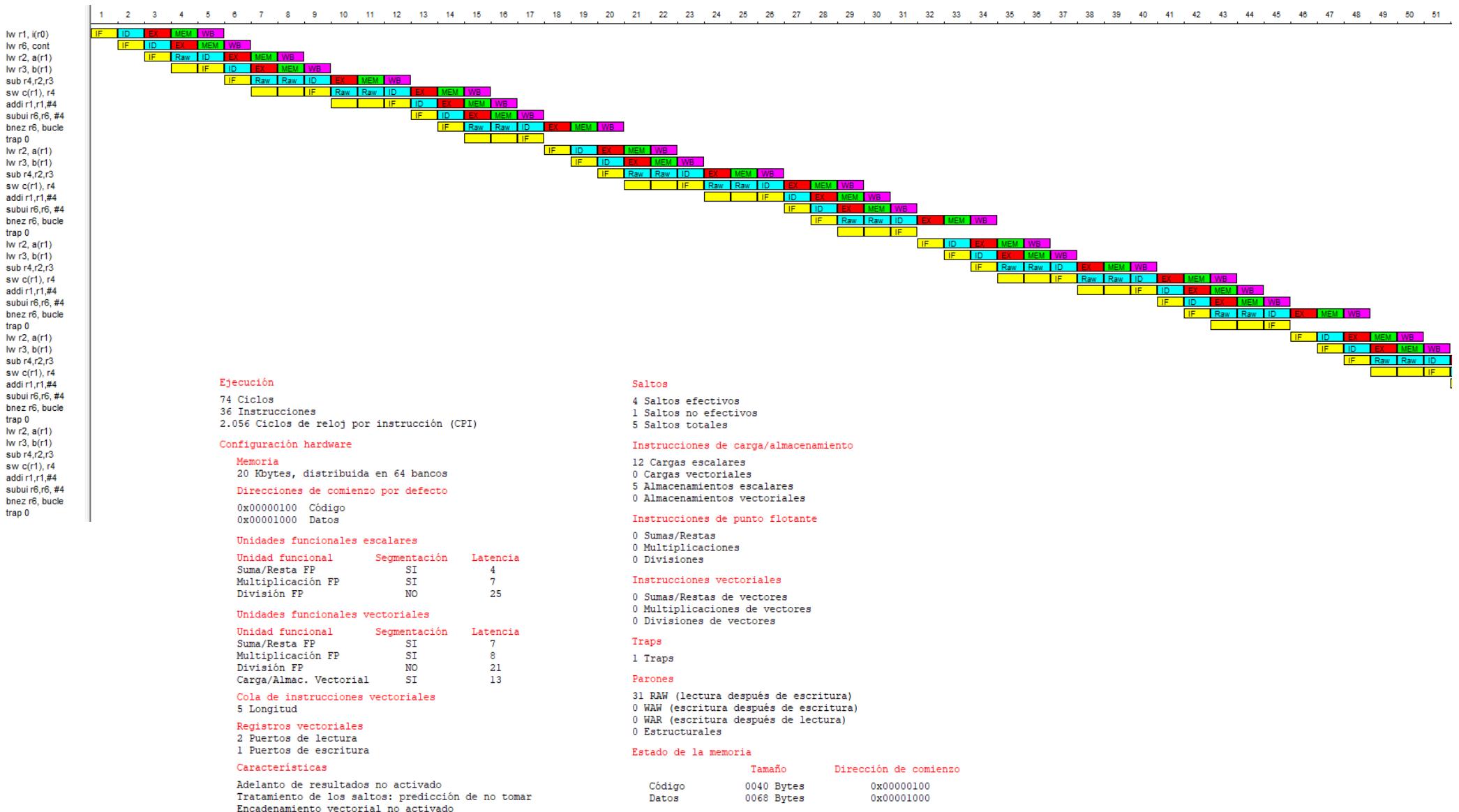
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4
    bnez r6, bucle ; Si el contador es distinto de 0 salta a bucle

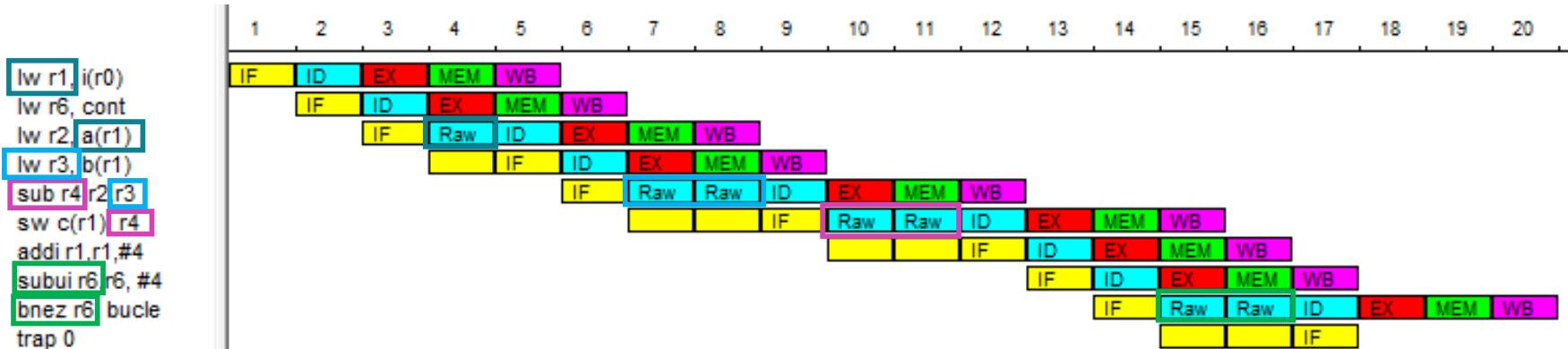
    trap 0 ; Fin
```

Para $i = 0$ hasta $i = 9$, con $i = i + 1$

$$C[i] = A[i] - B[i]$$

SIN ADELANTAMIENTO





Detención 1:RAW(R1)
Detención 2:RAW(R3)
Detención 3:RAW(R4)
Detención 4:RAW(R6)

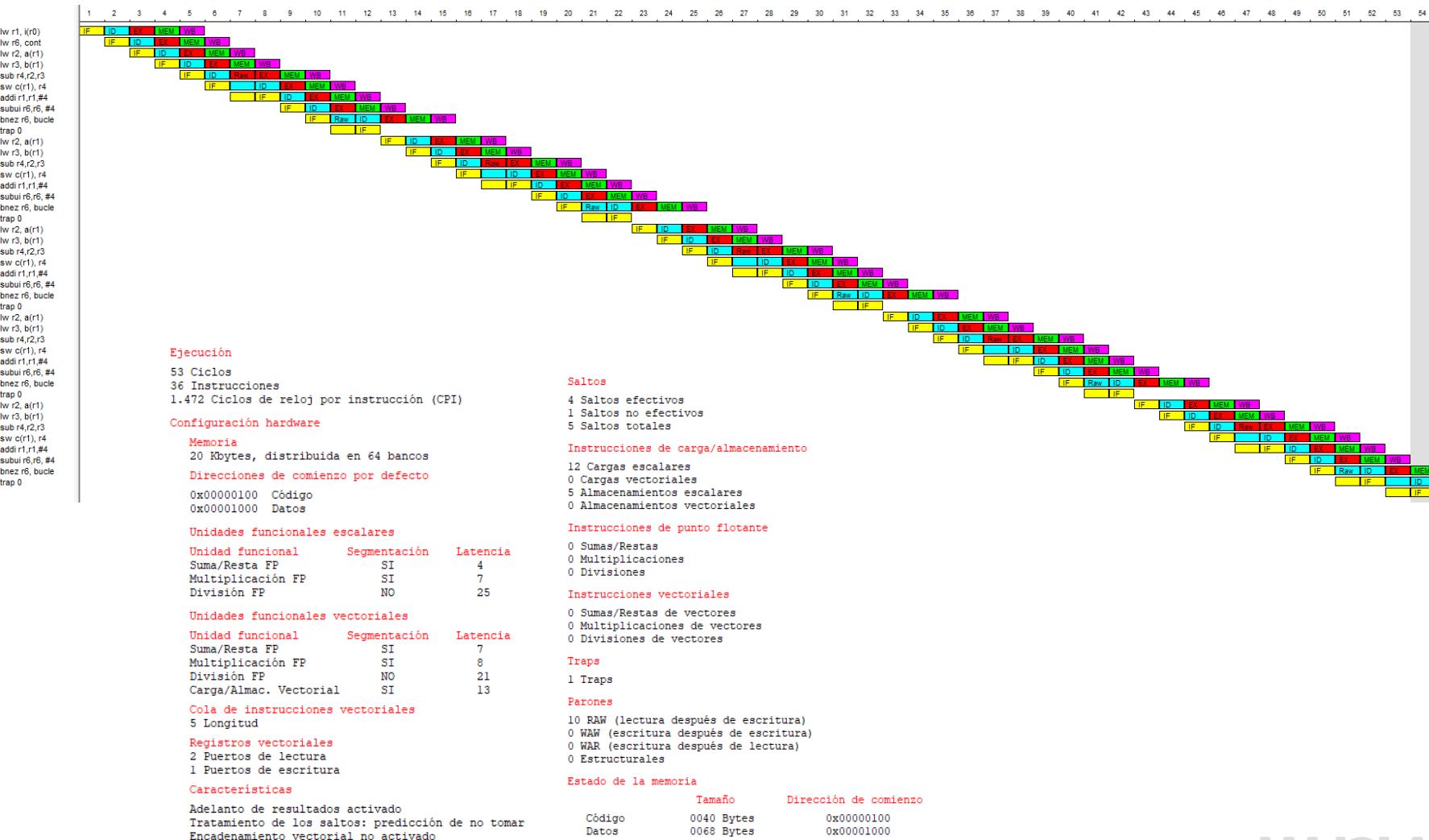
- **Detención 1 → Riesgo RAW.** No se puede realizar la fase ID hasta que la primera instrucción no haga la fase WB. En la primera mitad de ese ciclo se cargaría el dato en R1 y en la segunda mitad se realizaría la lectura del dato de la segunda instrucción.
- **Detención 2 → Riesgo RAW.** No se podrá realizar la fase ID de la segunda instrucción hasta que no se actualice el R3. Misma situación que la detención anterior.
- **Detención 3 → Riesgo RAW.** Misma situación
- **Detención 4 → Riesgo RAW.** Misma situación



Rendimiento intelectual y físico

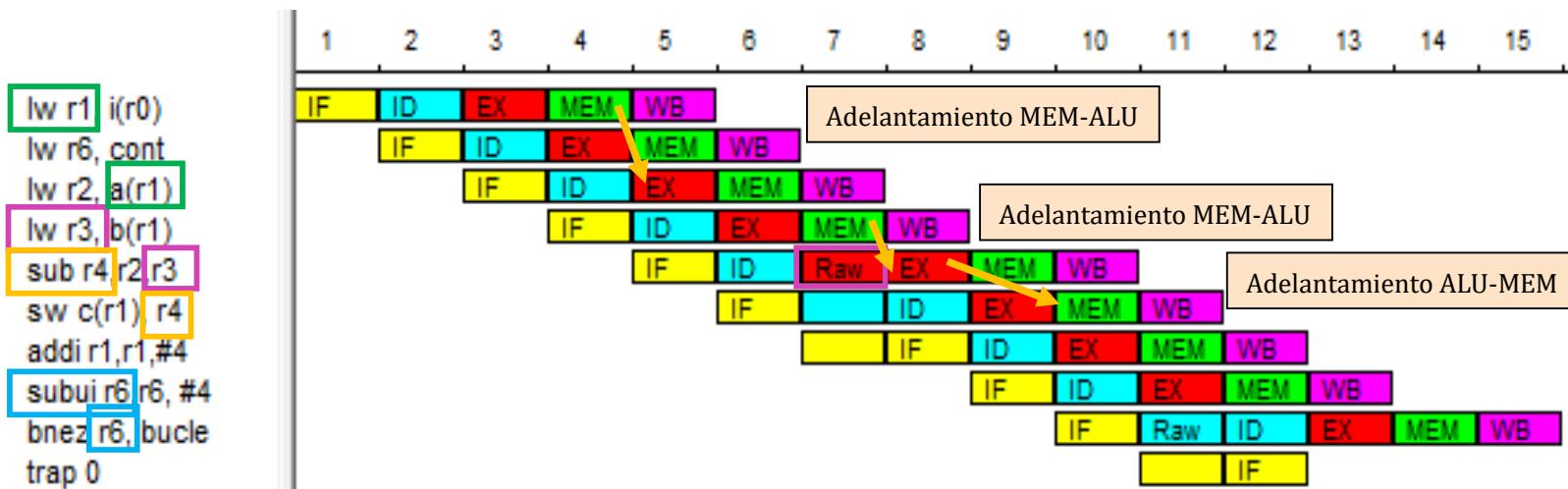
Memoria, concentración y energía

CON ADELANTAMIENTO



Reservados todos los derechos.

No se permite la explotación económica ni la transformación de esta obra. Queda permitida la impresión en su totalidad.



- **Detención 1 → Riesgo RAW**. No se puede realizar la fase EX de la resta hasta que no tengamos el dato del R3. Lo tendremos una vez haya finalizado su etapa de memoria. (Adelantamiento MEM-ALU)
- **Detención 2 → Riesgo RAW**. No se podrá realizar la fase ID de la segunda instrucción hasta que no se actualice el R6. (Adelantamiento ALU-ALU)

TÉCNICAS DE OPTIMIZACIÓN

Desenrollar bucle

Ejecución
 39 Ciclos
 30 Instrucciones
 1.300 Ciclos de reloj por instrucción (CPI)

Configuración hardware
Memoria
 20 Kbytes, distribuida en 64 bancos
Direcciones de comienzo por defecto
 0x00000100 Código
 0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multiplicación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multiplicación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Cola de instrucciones vectoriales
 5 Longitud

Registros vectoriales
 2 Puertos de lectura
 1 Puertos de escritura

Características

Adelanto de resultados activado
 Tratamiento de los saltos: predicción de no tomar
 Encadenamiento vectorial no activado

Saltos
 0 Saltos efectivos
 0 Saltos no efectivos
 0 Saltos totales

Instrucciones de carga/almacenamiento
 12 Cargas escalares
 0 Cargas vectoriales
 5 Almacenamientos escalares
 0 Almacenamientos vectoriales

Instrucciones de punto flotante
 0 Sumas/Restas
 0 Multiplicaciones
 0 Divisiones

Instrucciones vectoriales
 0 Sumas/Restas de vectores
 0 Multiplicaciones de vectores
 0 Divisiones de vectores

Traps
 1 Traps

Parones
 5 RAW (lectura después de escritura)
 0 WAW (escritura después de escritura)
 0 WAR (escritura después de lectura)
 0 Estructurales

Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0132 Bytes	0x00000100
Datos	0068 Bytes	0x00001000

```
.data
.align 2

i: .word 0
a: .word 5,4,3,2,1
b: .word 1,2,3,4,5
c: .space 20
cont: .word 20

.text
.global main

main:
    lw r1, i(r0) ; Carga el índice i en el registro R1
    lw r6, cont ; Se almacena en R6 el contador de posiciones del vector
;bucle:
    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4

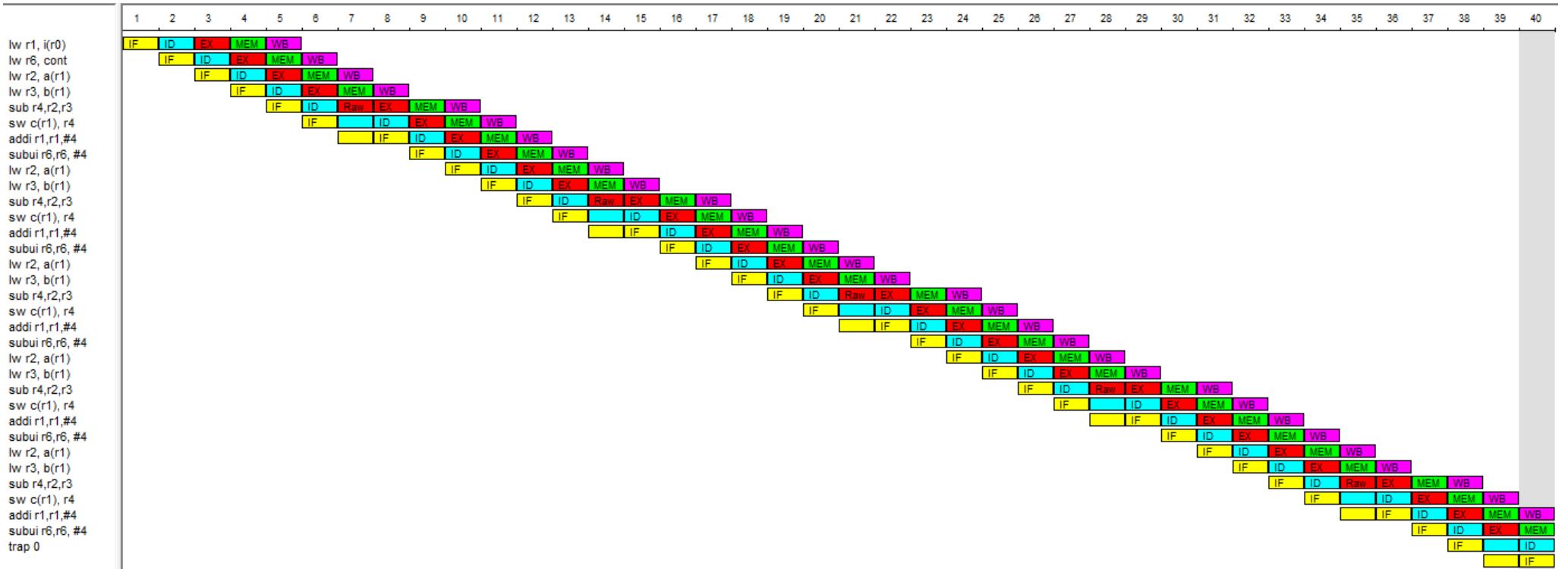
    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4

    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4

    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4

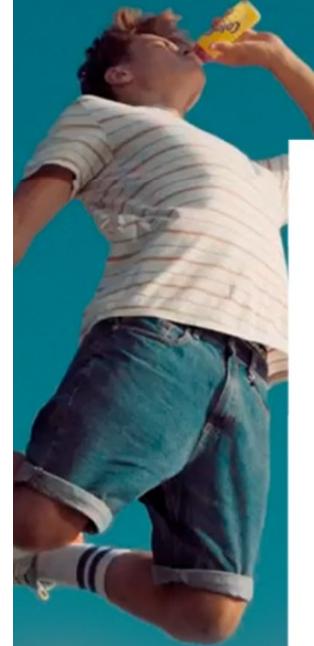
    lw r2, a(r1) ; Almacena en R2 el contenido de A[i]
    lw r3, b(r1) ; Guarda en R4 el contenido de B[i]
    sub r4,r2,r3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]
    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4

;bnez r6, bucle ; Si el contador es distinto de 0 salta a bucle
trap 0 ; Fin
```



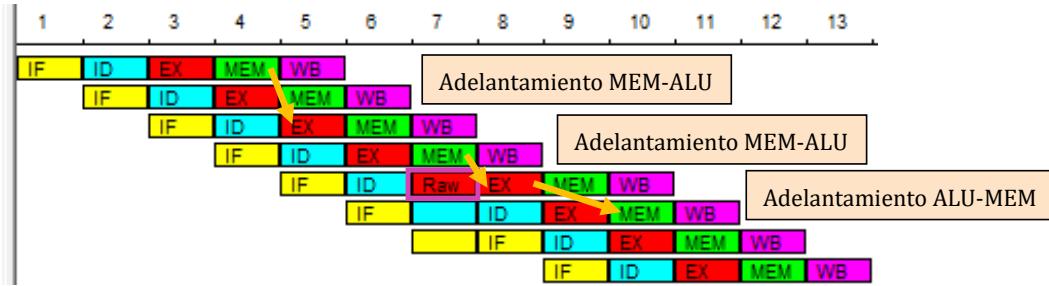
#ESTASREADYCOLACAO

ColaCao



```

lw r1, i(r0)
lw r6, cont
lw r2, a(r1)
lw r3, b(r1)
sub r4,r2,r3
sw c(r1), r4
addi r1,r1,#4
subui r6,r6,#4
    
```



Detención 1:RAW(r3)

- **Detención 1 → Riesgo RAW.** No se puede realizar la fase EX de la resta hasta que no tengamos el dato del R3. Lo tendremos una vez haya finalizado su etapa de memoria. (Adelantamiento MEM-ALU)

INSTRUCCIONES MULTICICLO

Ejecución

48 Ciclos
35 Instrucciones
1.371 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código
0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multiplicación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multiplicación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Saltos

4 Saltos efectivos
1 Saltos no efectivos
5 Saltos totales

Instrucciones de carga/almacenamiento

12 Cargas escalares
0 Cargas vectoriales
5 Almacenamientos escalares
0 Almacenamientos vectoriales

Instrucciones de punto flotante

5 Sumas/Restas
0 Multiplicaciones
0 Divisiones

Instrucciones vectoriales

0 Sumas/Restas de vectores
0 Multiplicaciones de vectores
0 Divisiones de vectores

Traps

1 Traps

Parones

10 RAW (lectura después de escritura)
0 WAW (escritura después de escritura)
0 WAR (escritura después de lectura)
0 Estructurales

Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0040 Bytes	0x00000100
Datos	0072 Bytes	0x00001000

```
.data
.align 2
i:    .word 0
a:    .word 5,4,3,2,1
b:    .word 1,2,3,4,5
c:    .space 20
cte:   .word 16
cont:  .word 20

.text
.global main

main:
    lf f1, i(r0) ; Carga el indice i en el registro R1
    lw r6, cont ; Se almacena en R6 el contador de posiciones del vector

bucle:
    lf f2, a(r1) ; Almacena en R2 el contenido de A[i]
    lf f3, b(r1) ; Guarda en R4 el contenido de B[i]
    subf f4,f2,f3 ; Realiza la resta A[i] - B[i]
    sw c(r1), r4 ; Almacena el resultado en C[i]

    addi r1,r1,#4 ; Incrementa en cuatro el índice R1 = i+1
    subui r6,r6, #4 ; Decrementa el contador en 4
    bnez r6, bucle ; Si el contador es distinto de 0 salta a bucle

trap 0 ; Fin
```



