

EXAMEN DE ESTRUCTURA DE COMPUTADORES. Campus de El Carmen, 8 de Febrero de 2019

Apellidos Nombre

Valor de cada: Respuesta correcta + 0.10
 Respuesta incorrecta - 0.05
 Sin respuesta - 0.05

TIEMPO REALIZACIÓN EXAMEN: 30 minutos

| | |
|--------|--|
| TEST → | |
| P1 → | |
| P2 → | |
| P3 → | |
| NOTA → | |

| | | |
|----|--|---|
| 1 | En un Computador Von Neumann, las instrucciones y los datos se almacenan en la Memoria Principal según: A) Representaciones binarias B) Nemotécnicos y binario, respectivamente C) Representaciones en hexadecimal D) Ninguna de las afirmaciones anteriores es correcta | A |
| 2 | En un computador Von Neumann, son consideradas instrucciones de bifurcación incondicionales: A) BC, BNC, BS, BNS, BZ, BNZ y JMP B) CALL, RET y RETI C) BC, BS, RET, RETI y JMP D) CALL, JMP, BS y BNS | B |
| 3 | Si un dato completo está almacenado en una posición de memoria, X es una posición de memoria y R1 es un registro de propósito general de la CPU, ¿cuántos accesos a memoria hay que realizar con la operación $R1 \leftarrow R1 + X$?: A) Necesita únicamente un acceso a memoria principal B) No puede realizarse puesto que un mismo registro no puede hacer de fuente y destino a la vez C) Necesita de dos accesos a memoria principal D) Únicamente podría realizarse en un computador de 3 direcciones y el nº de accesos dependerá del computador | A |
| 4 | Una arquitectura de computador Von Neumann de una dirección: A) No puede tener instrucciones sin campo de dirección B) Es un computador basado en acumulador C) No tiene instrucciones para operaciones diádicas D) Ninguna de las afirmaciones anteriores es correcta | B |
| 5 | ¿Qué registro/s es/son imprescindibles en cualquier computador Von Neumann?: A) El Registro de Estado (SR) y el Registro de Instrucción (IR) B) El Registro de Estado (SR), el Registro de Instrucción y el Registro Contador de Programa (PC) C) El Registro de Instrucción exclusivamente D) Ninguna de las afirmaciones anteriores es correcta | A |
| 6 | Una información del tipo dato, almacenada en memoria, con la combinación de bits 1100101000011111: A) No puede coincidir nunca con una combinación binaria asociada a una instrucción B) Representa un valor numérico obligatoriamente C) No puede almacenarse en un computador con tamaño de palabra de memoria de 8 bits D) Puede representar distintos valores numéricos | D |
| 7 | Un sistema de representación numérica con bit implícito: A) Representa valores reales enteros exclusivamente B) Tiene su mantisa normalizada C) No tiene mantisa fracción D) Ninguna de las afirmaciones anteriores es correcta | B |
| 8 | ¿Cuál o cuáles de los siguientes sistemas de representación de enteros tienen un bit exclusivamente para el signo?: A) Binario puro con signo y C2 B) Binario puro con signo, C1 y C2 C) Binario puro con signo y C1 D) Ninguna de las afirmaciones anteriores es correcta | D |
| 9 | Dado el estándar IEEE 754 de simple precisión, cuando E = 11111110: A) Representa un valor en la zona desnormalizada B) Representa un valor en la zona normalizada C) Únicamente puede representar + ó - ∞ D) Ninguna de las afirmaciones anteriores es correcta | B |
| 10 | Si la representación binaria 1 0 1 1 0 0 1 0 representa un polinomio generador en un código polinomial o redundante cíclico, ¿qué grado tiene ese polinomio generador?: A) 6 B) 8 C) 4 D) 7 | D |
| 11 | En el diseño del Mapa de Memoria de un computador, la decodificación INCOMPLETA de las direcciones implica: A) Asociar a cada elemento varias posiciones del Mapa B) Complicar la decodificación C) Mapa de Memoria No Común forzosamente D) Mapa de Memoria Común forzosamente | A |
| 12 | De las conexiones posibles de la memoria caché, indica la/s que NO implica/n acceder siempre al bus de Memoria Principal: A) La conexión paralela B) Ambas conexiones C) La conexión serie D) Ninguna de las conexiones | C |
| 13 | Dado un módulo de memoria NOVRAM, además de las líneas de alimentación, las A_i (dirección), las D_i (datos), la OE (habilitación de lectura), WE (habilitación de escritura) y CS (selección de chip), ¿qué líneas necesita?: A) No necesita ninguna línea adicional B) On/Off C) Recall y Store D) Ninguna de las afirmaciones anteriores es correcta | C |
| 14 | La traducción de direcciones de memoria principal a direcciones de memoria caché, asignación de espacio en caché y algoritmos de reemplazo: A) Se resuelven siempre por software exclusivamente B) Se resuelven siempre por hardware exclusivamente C) Se resuelven por hardware la traducción de direcciones y los otros dos por software D) No son necesarios en algunos sistemas con memoria caché | B |
| 15 | Dado un espacio de memoria con organización de 64 Kposiciones y 8 bits en cada posición. Se puede cubrir completamente: A) Con 4 módulos de 32Kx4 B) Con 4 módulos de 8Kx8 C) Con 8 módulos de 8Kx4 D) Ninguna de las afirmaciones anteriores es correcta | A |

| | | |
|----|---|---|
| 16 | Si un computador no tiene ningún circuito, ni combinacional ni secuencial, que realice una operación de división, ¿cómo podrá realizarla?: A) Obligatoriamente debe utilizar un coprocesador B) No podría realizarse nunca en ese procesador C) Mediante un programa D) Ninguna de las afirmaciones anteriores es correcta | A |
| 17 | Los biestables de estado aritmético (Z, O, C ...), que forman parte del registro de estado,: A) Los utiliza como entrada la Unidad de Control B) Los utiliza como entrada la Unidad Operativa C) La Unidad Operativa, además de definir sus valores, también utiliza alguno/s de ellos como entrada D) Define sus valores la Unidad de Control siempre exclusivamente | C |
| 18 | En un computador binario, la multiplicación de un número por una potencia de dos, se puede realizar: A) Con un circuito secuencial multiplicador exclusivamente B) Con un circuito combinacional multiplicador exclusivamente C) Con un circuito desplazador a la derecha D) Ninguna de las afirmaciones anteriores es correcta | D |
| 19 | En un sistema de representación en exceso 2^{n-1} (n es el nº de bits del formato), si queremos realizar la extensión de signo hacia otro sistema con mayor número de bits, y se conserva exactamente el mismo exceso 2^{n-1} , ¿cómo se hará?: A) No se puede realizar, es imposible B) Rellenando las posiciones sobrantes (las de más peso) con "0s", tanto si el valor es positivo como negativo C) Rellenando las posiciones sobrantes (las de más peso) con "1s", tanto si el valor es positivo como negativo D) Las posiciones sobrantes (de más peso) se rellenarán con "0s" ó "1s", respectivamente si el valor es positivo o negativo | B |
| 20 | En un sistema computador, un coprocesador: A) Siempre tiene su propio contador de programa, diferente del que tiene la CPU B) Incrementa el repertorio de instrucciones máquina que puede utilizar un programador C) No mejora el rendimiento del computador nunca, lo hace siempre más lento D) Ninguna de las afirmaciones anteriores es correcta | B |
| 21 | Dada una instrucción de un sistema computador: A) Su campo Código de Operación, especifica el tipo de operando que interviene en la operación B) Su campo de Dirección especifica su formato C) Los campos de Código de Operación y de Dirección siempre tienen el mismo tamaño D) El número de bits del campo Código de Operación depende exclusivamente del número de operaciones posibles | A |
| 22 | El modo de direccionamiento directo absoluto a memoria, aparte de los accesos a memoria para buscar la instrucción: A) Implica siempre un acceso a memoria más como mínimo B) No implica más accesos a memoria nunca C) Puede no implicar más accesos a memoria D) Ninguna de las afirmaciones anteriores es correcta | C |
| 23 | Del modo de direccionamiento INMEDIATO se puede decir que: A) Especifica el registro de propósito general en el que está el operando B) No es muy normal que exista en un microprocesador C) Hay determinados tipos de instrucciones en los que no puede existir jamás D) No existe en instrucciones aritméticas nunca | C |
| 24 | El direccionamiento relativo de una instrucción concreta, es: A) Directo siempre B) Indirecto siempre C) Directo e Indirecto a la vez D) Directo o Indirecto | D |
| 25 | Un repertorio de instrucciones de un computador se dice que es completo si puede realizar cualquier tarea computable: A) Cuantas más instrucciones tengan, más eficientes serán (menos tiempo la ejecución) B) No existe ningún repertorio de instrucciones completo C) Deben presentar distintas operaciones, distintos modos de direccionamiento y distintos tipos de operandos obligatoriamente D) Ninguna de las afirmaciones anteriores es correcta | D |
| 26 | Un Controlador de acceso directo a memoria (DMAC): A) No puede provocar interrupciones B) Es un procesador de E/S C) No maneja los buses nunca D) Necesita ser programado | D |
| 27 | Una interrupción vectorizada: A) Es una ruptura de secuencia programada B) Es atendida siempre por la CPU, independientemente del valor del Biestable de Inhibición de Interrupciones C) Es exclusiva para los dispositivos con capacidad de DMA D) Ninguna de las afirmaciones anteriores es correcta | D |
| 28 | Si cuando redondeamos el valor 0,011101 se obtiene el valor 0,0111, ¿qué técnica se ha aplicado?: A) Cualquiera de las tres técnicas estudiadas B) La de truncamiento exclusivamente C) La de redondeo propiamente dicho exclusivamente D) Ninguna de las afirmaciones anteriores es correcta | A |
| 29 | Un Controlador de Acceso Directo a Memoria (DMAC) es capaz de realizar, sin intervención alguna de la CPU: A) La transferencia de varios bloques de información B) La transferencia de un bloque de información C) Cualquier operación de E/S D) Ninguna de las afirmaciones anteriores es correcta | B |
| 30 | Además del Controlador de Acceso Directo a Memoria (DMAC), otros dispositivos de E/S con capacidad de acceso directo a memoria: A) Son todos los dispositivos de E/S con capacidad de provocar interrupciones B) Son los Procesadores de E/S C) No existen D) Ninguna de las afirmaciones anteriores es correcta | B |

EXAMEN DE ESTRUCTURA DE COMPUTADORES

2º Curso Grado Ingeniería Informática

Campus El Carmen, 8 de Febrero de 2019

PROBLEMA 1. (2,5 puntos)

Resolver las siguientes cuestiones:

- 1.1 Dado el extracto de código de un programa en ensamblador mostrado en la Tabla 1 y almacenado a partir de la posición de memoria 0100H, completar la Plantilla 1 adjunta indicando el contenido de los registros y posiciones de memoria que intervienen durante la ejecución de dicho programa. La Tabla 2 recoge el contenido de registros y posiciones de memoria al inicio del programa. El resto de registros y de posiciones de memoria se encuentran inicialmente a cero.

Cualquier interrupción no programada (desbordamiento, división por cero, etc.) que se genere, obliga al sistema a bifurcar a la dirección 0111H.

| Tabla 1. Programa a ejecutar | |
|------------------------------|----------|
| Instrucción | Longitud |
| MOVE .1, #3 | 2 |
| ADD .2, Ah[.3++] | 3 |
| DEC .1 | 1 |
| JNZ \$-6 | 2 |
| DIV .2, [.4] | 2 |
| SUB .2, Ah[--.3] | 3 |
| CMP .3, #0 | 2 |
| JNE 010Ah | 2 |
| NOP | 1 |

| Tabla 2. Contenido de registros y posiciones de memoria | | | | |
|---|----------|----------|----------|-----|
| M(0003h) | M(000Ah) | M(000Bh) | M(000Ch) | R4 |
| 00h | 02h | 04h | 06h | 03h |

- 1.2 Si el sistema computador correspondiente al apartado 1.1, puede ejecutar un total de 200 instrucciones diferentes, dispone de un banco de 64 registros de propósito general, y la memoria está organizada de forma que la dirección más alta a la que puede acceder es la FFFFh y el ancho de palabra es de 8 bits., obtener de forma justificada el formato de instrucción correspondiente a las instrucciones: DEC .1 y JNE 010Ah.
- 1.3 Representar según el formato del estándar IEEE 754 de simple precisión el valor final que almacena la posición de memoria M(0003h) y del registro R4.

de la dirección **0000h**; y la tercera instrucción se encuentra situada a partir de la posición de memoria obtenida de multiplicar el vector de interrupción por **0004h**. Los códigos de operación correspondientes a las instrucciones son respectivamente **01h**, **02h** y **03h**. Considerar el tamaño de los operandos igual al tamaño del bus de datos.

- 2- Durante el sexto ciclo de memoria, un controlador con DMA, solicita los buses para escribir en memoria los datos **AAh**, **BBh** y **CCh** a partir de la posición **BB00h**. El controlador opera en modo byte.
- 3- Supongamos que estos datos eran los últimos para completar el bloque pendiente del controlador de DMA, de forma que a continuación se solicita una interrupción, enviando el vector de interrupción **1Ch** por el bus de datos, permaneciendo la línea de petición de interrupción activa hasta ser atendida.

- b. Definir los contenidos (en hexadecimal) que van teniendo todos los elementos de almacenamiento implicados. El contenido de dichos elementos de almacenamiento al comienzo de la ejecución de las instrucciones es nulo o el especificado en la relación siguiente:

- Acumulador = 21h
- Dirección 1212h = A0h
- Dirección 1515h = 12h
- Dirección 1516h = 12h
- Dirección 5050h = EEh
- Dirección 5051h = FFh
- Dirección EEFh = AAh

Los profesores de la asignatura.



Plantilla 1. Ejercicio 1

[illegible]

Apellidos: Nombre:

| | | | | | | | | | | | | | | | | | | | | | | |
|---------------|----------|----------|----------|----------|----------|----------|----------|----------|----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| ADDR() | | | | | | | | | | | | | | | | | | | | | | |
| DAT() | | | | | | | | | | | | | | | | | | | | | | |
| BUSREQ | | | | | | | | | | | | | | | | | | | | | | |
| BUSACK | | | | | | | | | | | | | | | | | | | | | | |
| INT | | | | | | | | | | | | | | | | | | | | | | |
| INTACK | | | | | | | | | | | | | | | | | | | | | | |
| MEMREQ | | | | | | | | | | | | | | | | | | | | | | |
| RD | | | | | | | | | | | | | | | | | | | | | | |
| WR | | | | | | | | | | | | | | | | | | | | | | |
| | Ciclo 1° | Ciclo 2° | Ciclo 3° | Ciclo 4° | Ciclo 5° | Ciclo 6° | Ciclo 7° | Ciclo 8° | Ciclo 9° | Ciclo 10° | Ciclo 11° | Ciclo 12° | Ciclo 13° | Ciclo 14° | Ciclo 15° | Ciclo 16° | Ciclo 17° | Ciclo 18° | Ciclo 19° | Ciclo 20° | Ciclo 21° | Ciclo 22° |
| Tipo de ciclo | | | | | | | | | | | | | | | | | | | | | | |

| | | | | | | | | | | | | | | | | | | | | | | |
|-----------|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|--|
| | | | | | | | | | | | | | | | | | | | | | | |
| Inicial | | | | | | | | | | | | | | | | | | | | | | |
| Interm. 1 | | | | | | | | | | | | | | | | | | | | | | |
| Interm. 2 | | | | | | | | | | | | | | | | | | | | | | |
| Final | | | | | | | | | | | | | | | | | | | | | | |