

第二次数电实验

郝裕玮

18329015

2019 级教务四班

一、实验目的

- 1, 学习组合逻辑电路的分析方法
- 2, 掌握组合逻辑电路的设计方法
- 3, 熟悉编码器原理和常用 4 位二进制编码特点

二、实验原理

1, 组合逻辑电路分析方法与设计过程

组合逻辑电路的分析：对已给定的组合逻辑电路分析其逻辑功能。

步骤：(1) 由给定的组合逻辑电路写函数式；

(2) 对函数式进行化简或变换；

(3) 根据最简式列真值表；

(4) 确认逻辑功能。

组合逻辑电路的设计：就是按照具体逻辑命题设计出最简单的组合电路。

步骤：(1) 根据给定事件的因果关系列出真值表；

(2) 由真值表写函数式；

(3) 对函数式进行化简或变换；

(4) 画出逻辑图，并测试逻辑功能。

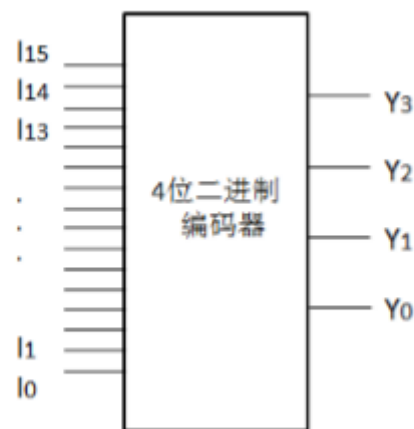
2, 8421 码和格雷码

- 8421 码：由于代码从左到右的每一位二进制数 1 依次表示 8、4、2、1，所以这种代码被称为 8421 码。将 8421 码每一位二进制数 1 代表的十进制数加起来得到的结果就是其所代表的十进制数码，因此非常容易与十进制数码进行转换。比如：74LS197 加法器输出就是 8421 码。

- 格雷码：格雷码每一位的状态变化都按一定顺序循环。有很多种定义方式。本实验采用如下方式：当格雷码按照下表顺序从 0000 状态开始依次变化，则 G0 是按 0110 顺序循环，G1 是按 00111100 顺序循环，G2 是按 0000111111110000 顺序循环，即格雷码自右向左，每位状态循环中连续的 0、1 数码都翻倍。

3， 编码器

编码器电路是一种组合逻辑电路，它能将输入的每一个高、低电平信号编成一个对应的二进制代码输出。如下图所示为 4 位二进制编码器（16-4 线编码器）的逻辑符号，该编码器输入端高电平有效，对应每一个输入端的有效输入电平（高电平），编码器输出一个二进制码。



三、对于本次实验内容的解释与补充

我对于老师此次课的 PPT 上的关于“格雷码和 8421 码的对应图”的其中内容存在一定的疑惑。PPT 中的真值表如下图 1 所示：

二进制码				格雷码			
Q3	Q2	Q1	Q0	G3	G2	G1	G0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	1
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	0
0	1	1	1	0	1	0	1
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	0	1	0
1	0	1	1	1	0	1	1
1	1	0	0	1	0	0	0
1	1	0	1	1	0	0	1
1	1	1	0	1	0	1	0
1	1	1	1	1	0	1	1

26/2018

图 1

因为 PPT 上也说了：“当格雷码按照下表顺序从 0000 状态开始依次变化，则 G0 是按 0110 顺序循环，G1 是按 00111100 顺序循环，G2 是按 000011111110000 顺序循环，即格雷码自右向左，每位状态循环中连续的 0、1 数码都翻倍。”虽然图中蓝色圈范围内的数据确实符合这种规则，但却并未解释蓝色圈范围外的数据的生成规律。

同时，因为图 1 的部分二进制和其对应的格雷码并不符合我们数电理论课上学习到的转换方法。所以我在查阅了网上的相关资料后，认为正确的格雷码和 8421 码的对应图应该是如下图 2 所示：

输入				输出			
Q ₃	Q ₂	Q ₁	Q ₀	G ₃	G ₂	G ₁	G ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

图 2

这张对应图不仅符合我们从数电书上学习到的从二进制到格雷码的转换方式，也符合 PPT 上所讲述的格雷码变换方法。

综上所述，为了保持实验的严谨性，我决定在此次实验中，对这两张图都进行组合逻辑

电路的设计与分析，并且分别建立相应的代码转换电路（为了区分建立的两种电路，我将对其命名为电路 1 和电路 2，使之分别与图 1 和图 2 对应）

四、实验内容与电路设计

首先我们需要对图 1 和图 2 进行分析与化简，从而写出对应电路的最简逻辑表达式。对于图 1，计算过程如下图 3 所示：

① 对于 A_3 ：
观察可得， $A_3 = Q_3$

② 对于 A_2 ：

$$A_2 = \bar{Q}_3 Q_2 \bar{Q}_1 \bar{Q}_0 + \bar{Q}_3 Q_2 \bar{Q}_1 Q_0 + \bar{Q}_3 Q_2 Q_1 \bar{Q}_0 + \bar{Q}_3 Q_2 Q_1 Q_0$$

$$+ Q_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0 + Q_3 \bar{Q}_2 \bar{Q}_1 Q_0 + Q_3 \bar{Q}_2 Q_1 \bar{Q}_0 + Q_3 \bar{Q}_2 Q_1 Q_0$$

$$= \bar{Q}_3 Q_2 \bar{Q}_1 + \bar{Q}_3 Q_2 Q_1 + Q_3 \bar{Q}_2 \bar{Q}_1 + Q_3 \bar{Q}_2 Q_1$$

$$= \bar{Q}_3 Q_2 + Q_3 \bar{Q}_2$$

$$= Q_3 \oplus Q_2 \quad (\text{即 } Q_3 \text{ 异或 } Q_2)$$

③ 对于 A_1 ：
观察可得， $A_1 = Q_2$

④ 对于 A_0 ：
观察可得， $A_0 = Q_1$

图 3

所以可得静态测试下和以 74LS197 作为输入信号源的两张组合逻辑电路图分别为下图 4 和图 5 所示：

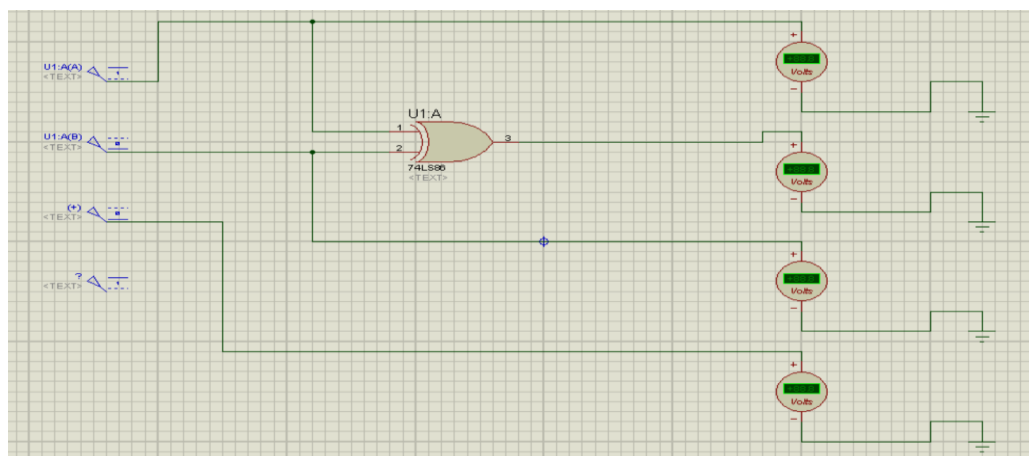


图 4

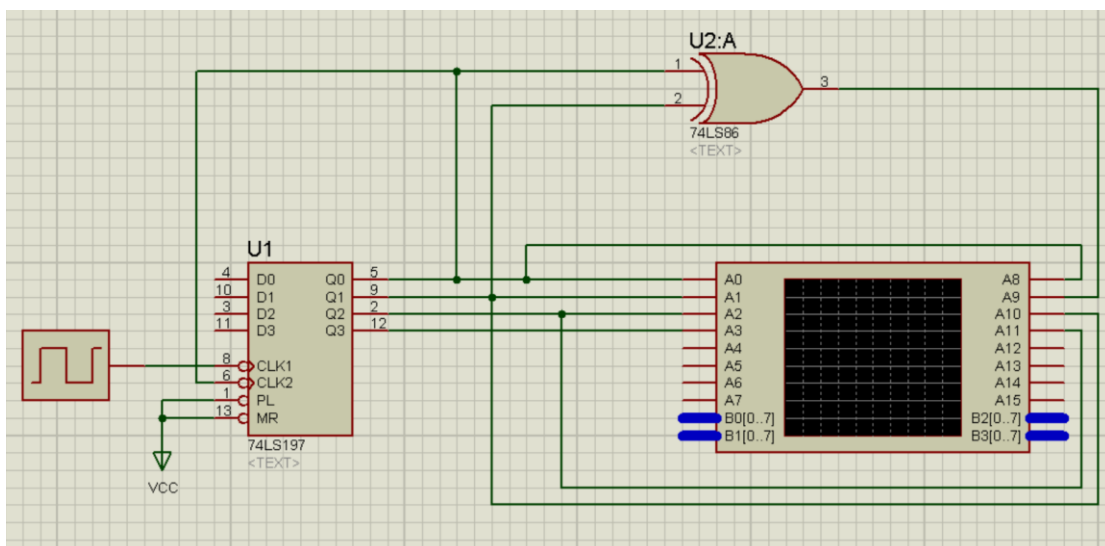


图 5

对于图 2，计算过程如下图 6 所示：

① 对于 U_3 ：

观察可得， $U_3 = Q_3$

② 对于 U_2 ：

$$\begin{aligned}
 U_2 &= \bar{Q}_3 Q_2 \bar{Q}_1 \bar{Q}_0 + \bar{Q}_3 Q_2 \bar{Q}_1 Q_0 + \bar{Q}_3 Q_2 Q_1 \bar{Q}_0 + \bar{Q}_3 Q_2 Q_1 Q_0 \\
 &\quad + Q_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0 + Q_3 \bar{Q}_2 \bar{Q}_1 Q_0 + Q_3 \bar{Q}_2 Q_1 \bar{Q}_0 + Q_3 \bar{Q}_2 Q_1 Q_0 \\
 &= \bar{Q}_3 Q_2 \bar{Q}_1 + \bar{Q}_3 Q_2 Q_1 + Q_3 \bar{Q}_2 \bar{Q}_1 + Q_3 \bar{Q}_2 Q_1 \\
 &= \bar{Q}_3 Q_2 + Q_3 \bar{Q}_2 \\
 &= Q_3 \oplus Q_2 \text{ (即 } Q_3 \text{ 异或 } Q_2 \text{)}
 \end{aligned}$$

③ 对于 U_1 ：

$$\begin{aligned}
 U_1 &= \bar{Q}_3 \bar{Q}_2 Q_1 \bar{Q}_0 + \bar{Q}_3 \bar{Q}_2 Q_1 Q_0 + \bar{Q}_3 Q_2 \bar{Q}_1 \bar{Q}_0 + \bar{Q}_3 Q_2 \bar{Q}_1 Q_0 \\
 &\quad + Q_3 \bar{Q}_2 Q_1 \bar{Q}_0 + Q_3 \bar{Q}_2 Q_1 Q_0 + Q_3 Q_2 \bar{Q}_1 \bar{Q}_0 + Q_3 Q_2 \bar{Q}_1 Q_0 \\
 &= \bar{Q}_3 \bar{Q}_2 Q_1 + \bar{Q}_3 Q_2 \bar{Q}_1 + Q_3 \bar{Q}_2 Q_1 + Q_3 Q_2 \bar{Q}_1 \\
 &= \bar{Q}_2 Q_1 + Q_2 \bar{Q}_1 \\
 &= Q_2 \oplus Q_1 \text{ (即 } Q_2 \text{ 异或 } Q_1 \text{)}
 \end{aligned}$$

对于 U_0 ：

$$\begin{aligned}
 U_0 &= \bar{Q}_3 \bar{Q}_2 \bar{Q}_1 Q_0 + \bar{Q}_3 \bar{Q}_2 Q_1 \bar{Q}_0 + \bar{Q}_3 Q_2 \bar{Q}_1 Q_0 + \bar{Q}_3 Q_2 Q_1 \bar{Q}_0 \\
 &\quad + Q_3 \bar{Q}_2 \bar{Q}_1 Q_0 + Q_3 \bar{Q}_2 Q_1 \bar{Q}_0 + Q_3 Q_2 \bar{Q}_1 Q_0 + Q_3 Q_2 Q_1 \bar{Q}_0 \\
 &= \bar{Q}_2 \bar{Q}_1 Q_0 + \bar{Q}_2 Q_1 \bar{Q}_0 + Q_2 \bar{Q}_1 Q_0 + Q_2 Q_1 \bar{Q}_0 \\
 &= \bar{Q}_1 Q_0 + Q_1 \bar{Q}_0 \\
 &= Q_1 \oplus Q_0 \text{ (即 } Q_1 \text{ 异或 } Q_0 \text{)}
 \end{aligned}$$

图 6

所以可得静态测试下和以 74LS197 作为输入信号源的两张组合逻辑电路图分别为下图 7 和图 8 所示：

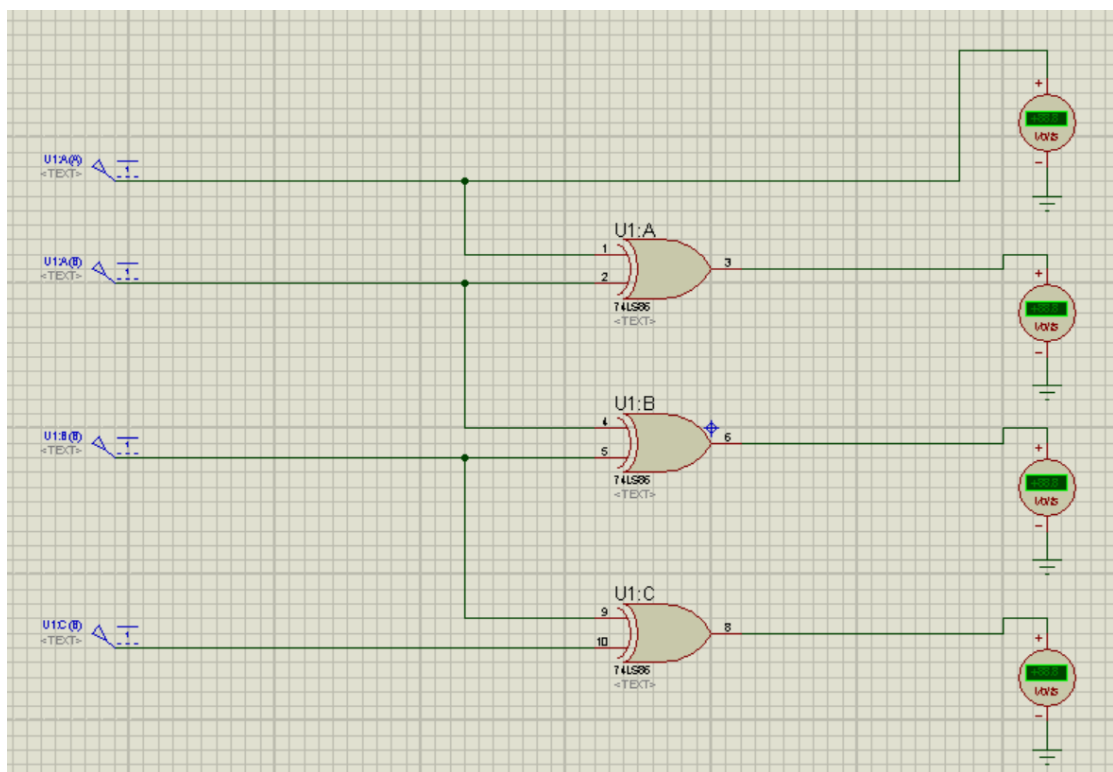


图 7

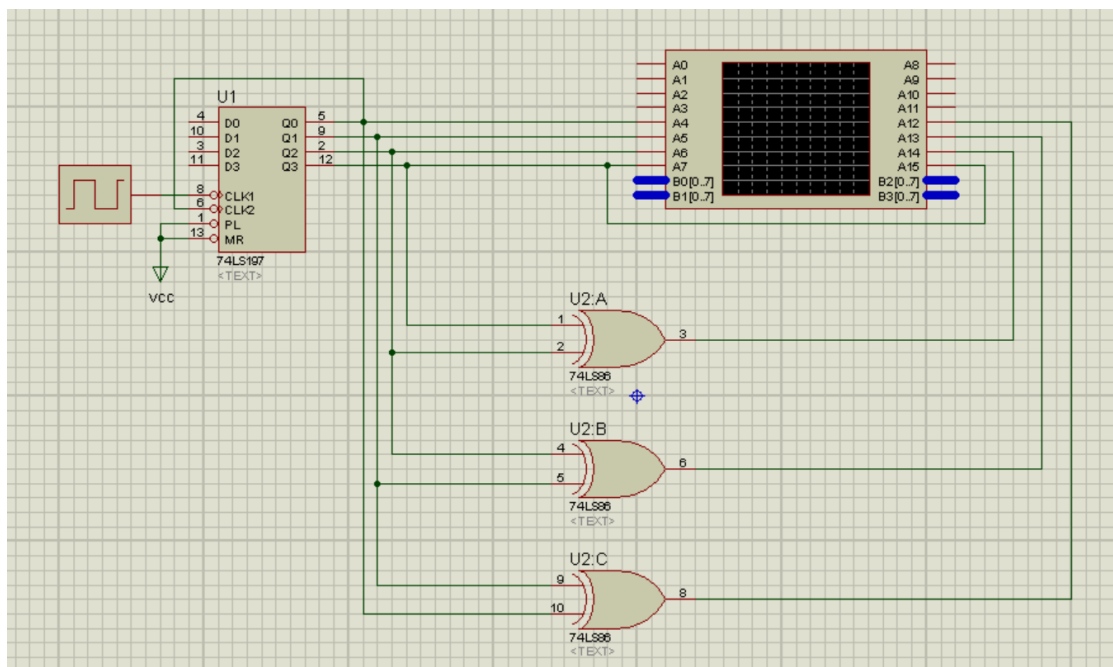


图 8

五、实验结果与结果分析

由 PPT 上的真值表（即图 1）所建立的两张组合逻辑电路图的结果如下：

对于图 4 的静态测试如下图 9-11 所示:

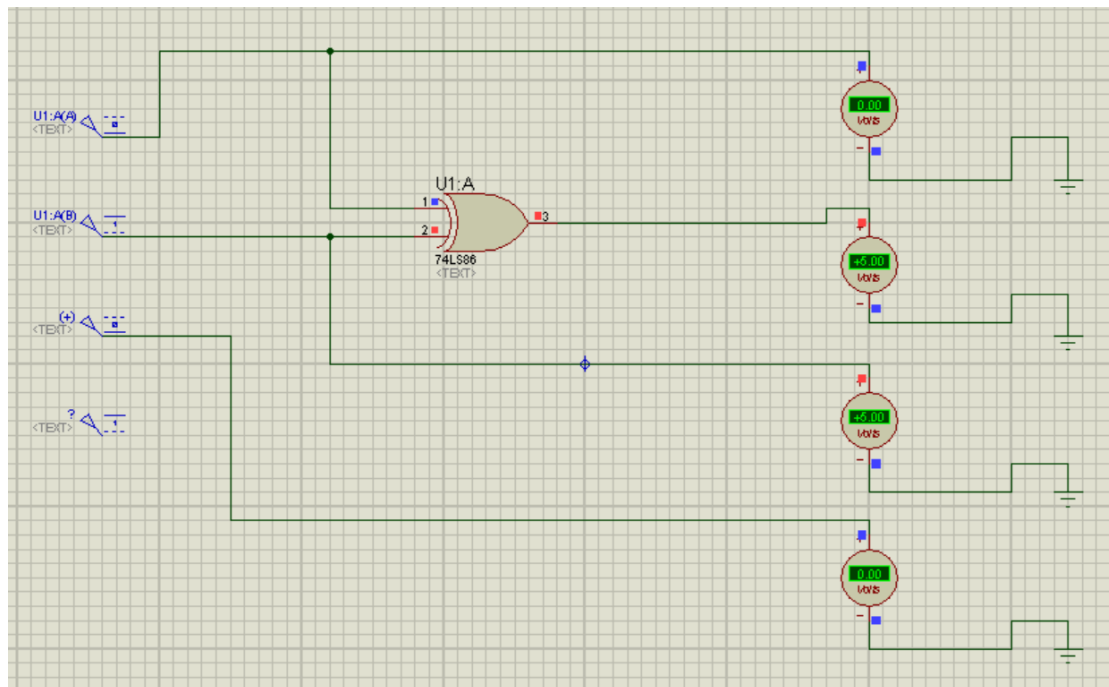


图 9 (输入的二进制为 0101, 输出的格雷码为 0110)

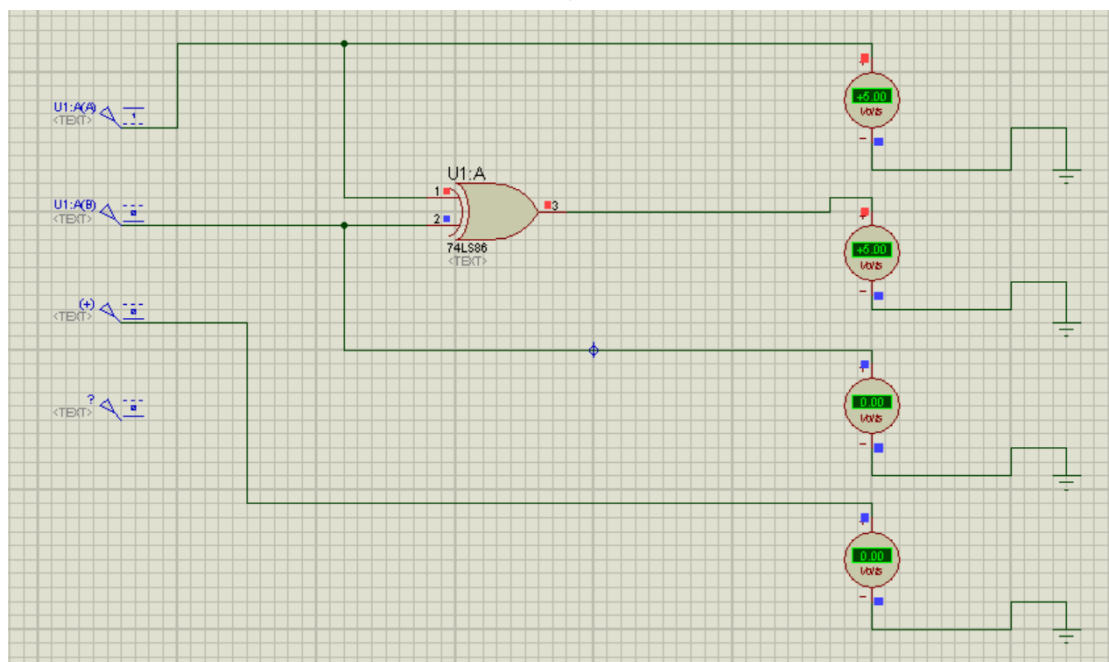


图 10 (输入的二进制为 1000, 输出的格雷码为 1100)

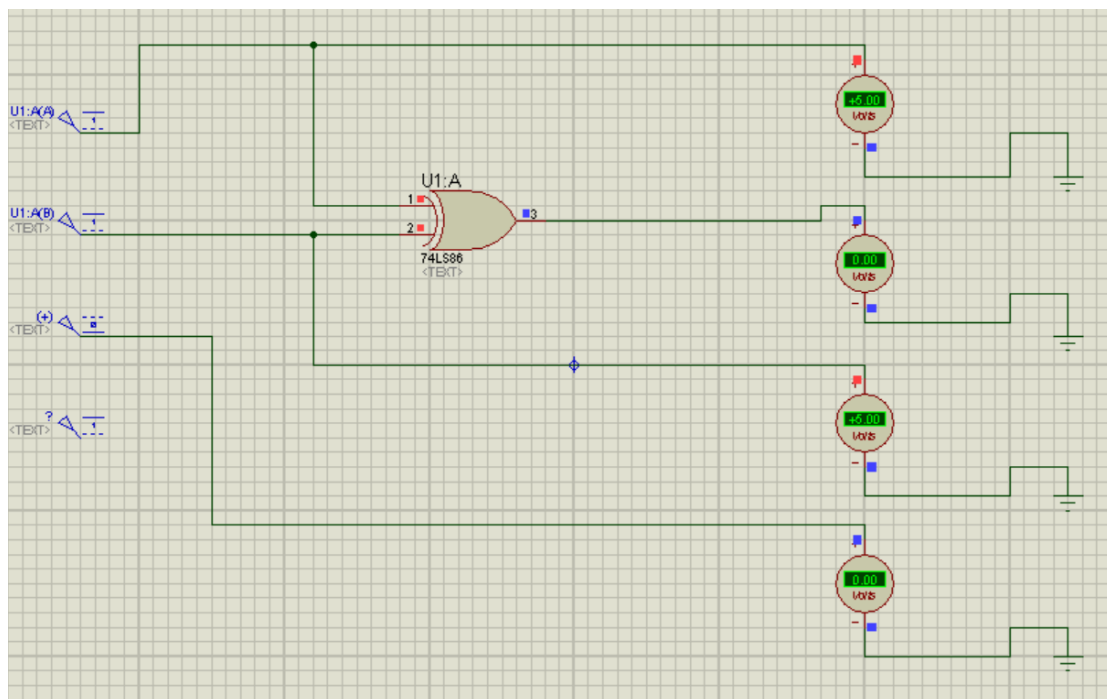


图 11（输入的二进制为 1101，输出的格雷码为 1010）

结论：对比图 1 的真值表，可知该代码转换电路建立正确。

对于图 5 的波形图测试如下图 12 所示：

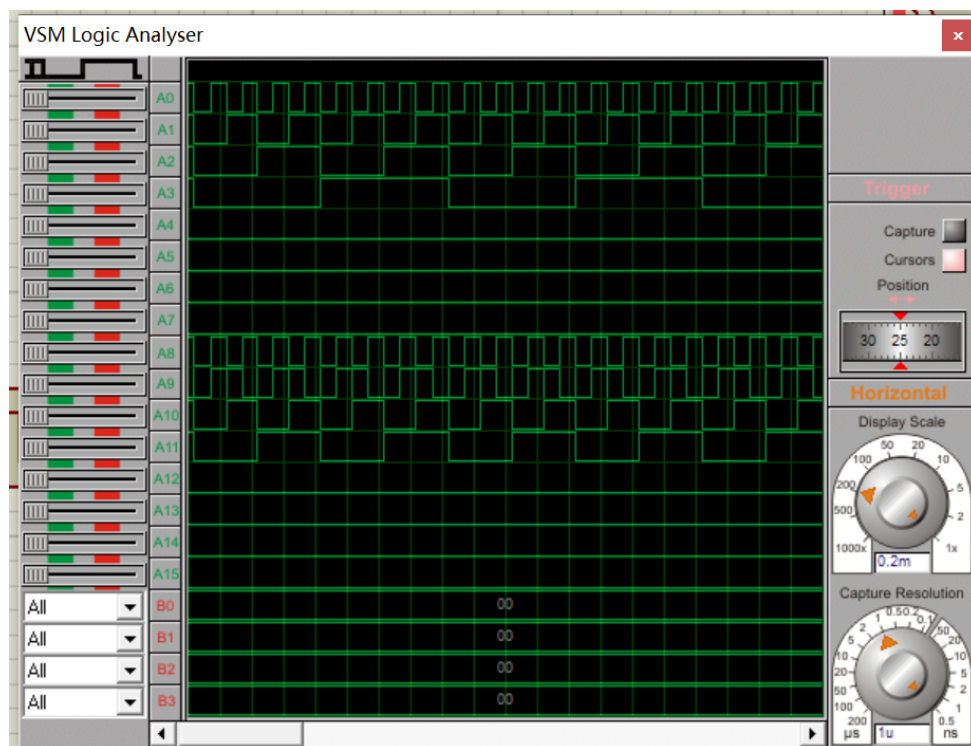


图 12

结论：经对比可知，符合预期输出，所以该电路组建正确。

由我网上查阅到的真值表（即图 2）所建立的两张组合逻辑电路图的结果如下：
对于图 7 的静态测试如下图 13-15 所示：

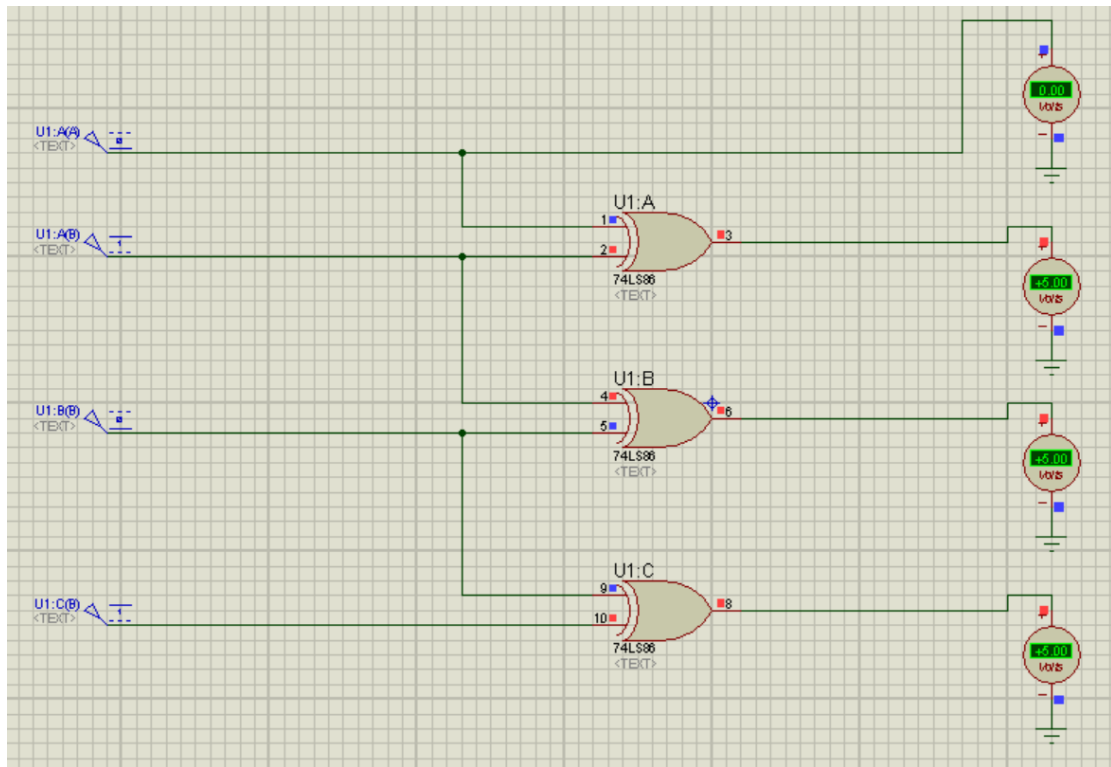


图 13（输入的二进制为 0101，输出的格雷码为 0111）

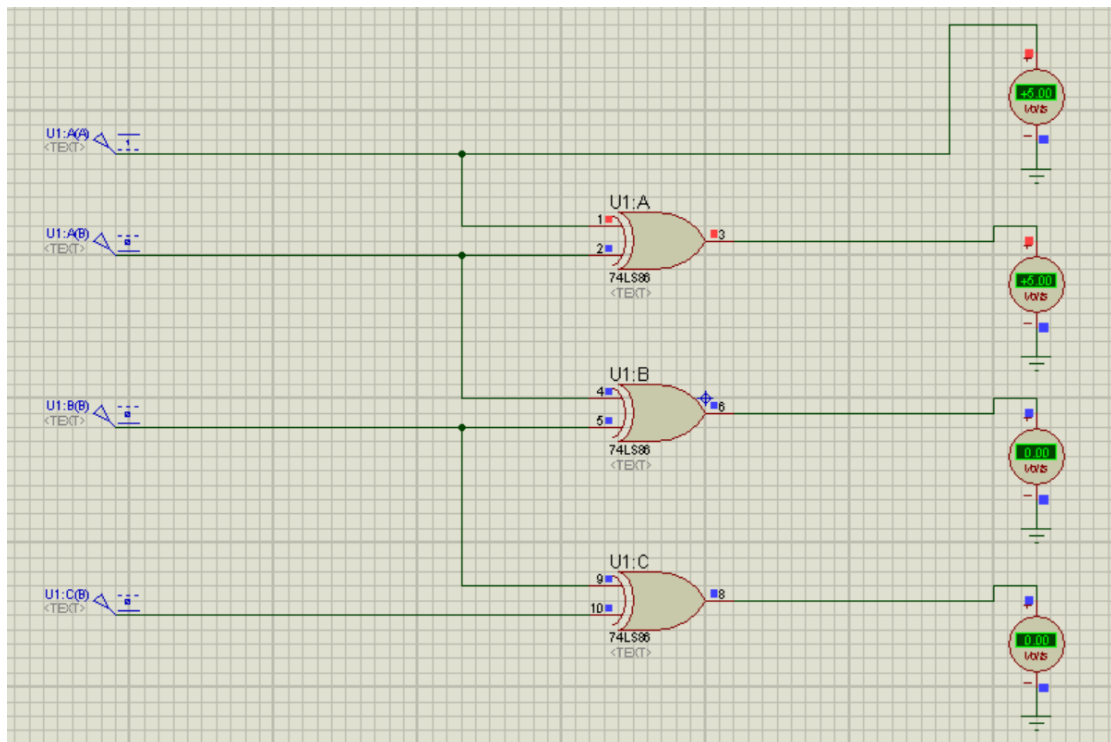


图 14（输入的二进制为 1000，输出的格雷码为 1100）

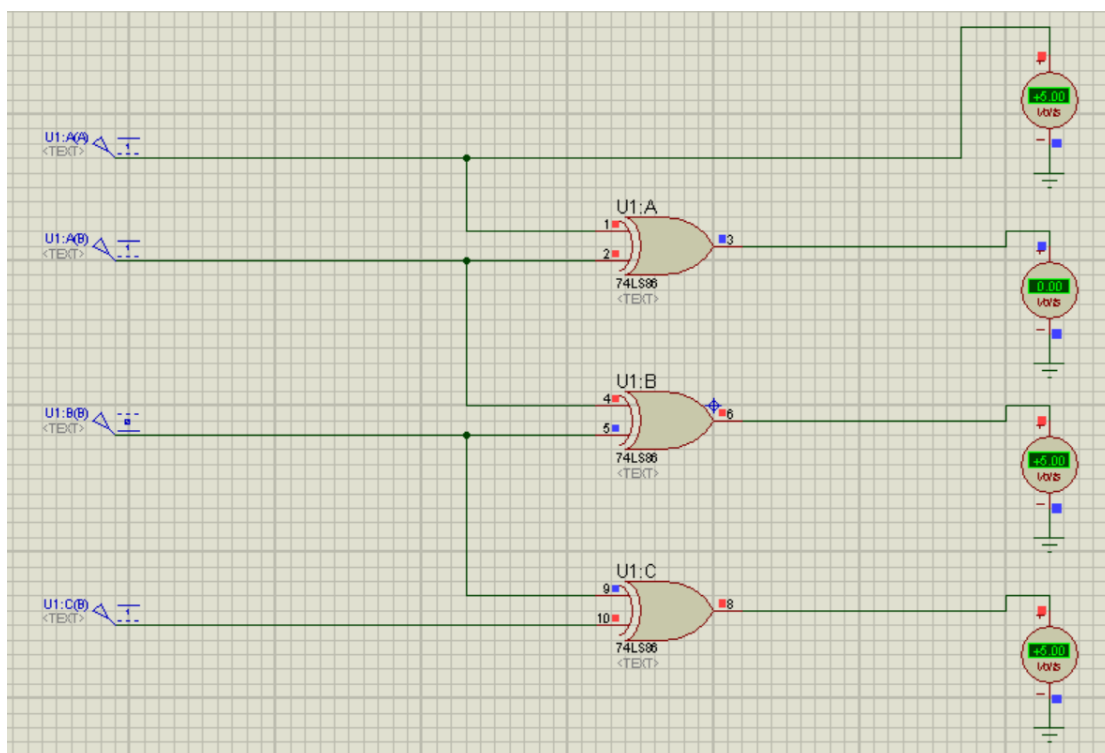


图 15（输入的二进制为 1101，输出的格雷码为 1011）

结论：对比图 2 的真值表，可知该代码转换电路建立正确。

对于图 8 的波形图测试如下图 16 所示：

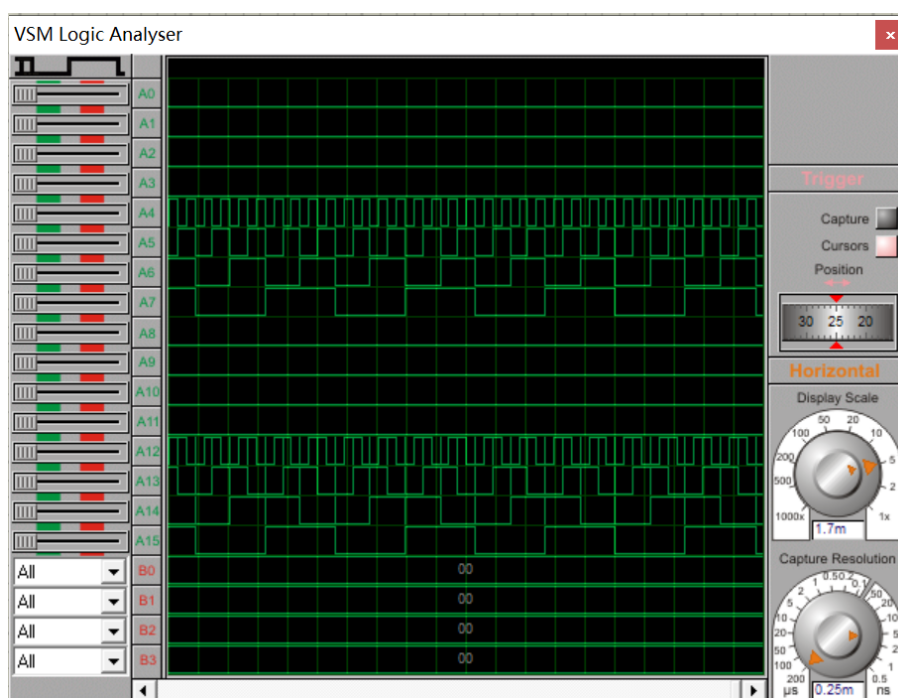


图 16

结论：经对比可知，符合预期输出，所以该电路组建正确。

六、实验总结

1, 实验中出现的問題

- (1) 对于 74LS197 的引脚和其他元件的连接尚不熟练(可能是对原理不够熟悉导致)
- (2) 对于逻辑分析仪的波形捕捉 (Capture) 尚不熟练, 即对 Display Scale 和 Capture Resolution 的调整不熟练, 以后应多加练习。

2, 实验过程心得

对于二进制和格雷码的转换更加熟练, 同时也提高了自己对于布尔代数式的化简能力, 明白了如何从数学式子到电路图的转化。