IP Core	Feature	Notes	Class of chip	72554	7278	7271	7268	72604B0	72604A0	7445S	7439	7250	7364	7366	7445	7344	7346	73465	7425	7231	7358	7552	75525	7429	74295	7360	7362	73625	7563	75635	7435	7584	75845
VBI	Closed Captioning - (AMOL I/II, ANSI/SCTE 20/21 (Only multi-line closed captioning), Gemstar, NABTS (Teletext))	7278 will use 656 for VBI	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Copy Protection - (CGMS-A, DCS, Rovi (Rev 7.1, Rev 1.03))	7278 will use 656 for VBI	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Data Re-encoding and Rendering - (AMOL I/II, ANSI/SCTE 20/21, CEA-608 (Analog Closed Captioning for RF, composite, S-video and 480i component signals), CEA-708 (Digital Closed Captioning), CEA-805 (for 480p, 720p and 1080i component signals), ETSI EN 300 743, Gemstar, NABTS (Teletext), Nielsen, TVGuide, WSS/VPS (ETS 300 294))	7278 will use 656 for VBI	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	VBI decoder - (Data slicing, Teletext decoder)	7278 will use 656 for VBI	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
HVD	AVS2		Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Google VP9 (Profile 0, Profile 2)	7445S and 7439 only support Profile 0	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.265/HEVC (Main Profile @L5.0)	HEVC is 4kx2kp24 capable.	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☐	☐	☐	☐	☑	☐	☑	☐	☐	☑	☐	☑	☐	☐	☑
	H.265/HEVC (Main Profile @L5.0)	HEVC is 4kx2kp30 capable.	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☐	☐	☐	☐	☑	☐	☑	☐	☐	☑	☐	☑	☐	☐	☑
	H.265/HEVC (Main10 Profile @L5.1)	HEVC is 4kx2kp60 capable with 10-bit support.	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☐	☐	☐	☐	☑	☐	☑	☐	☐	☑	☐	☑	☐	☐	☑
	H.264/AVC	{MP, HP} @L4.1	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	H.264/AVC	{MP, HP}@L4.2	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	H.264/AVC	Constrained BP	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	H.264/MVC	Stereo HP @L4.1	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG-2	MP@{LL, ML, HL}	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AVS+	Guangbo Profile	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	AVS	AVS1-P2 Jizhun Profile, Level 6.0	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Multi-HD	Based on selected protocols	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	HD+SD	Based on selected protocols	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	SVC (SVD core ONLY)	{MP, HP, Constrained SHP} @L4.2	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☑	☐	☑	☑	☑	☑	☐	☑	☐	☑	☑	☐	☑	☐	☑	☑	☐
	VC-1	SP@{LL, ML} MP@{LL, ML, HL} AP@{L0, L1, L2, L3}	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG-1	N/A	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG-4 part 2 SD	SP, ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG-4 part 2 HD	SP, ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG-4 part 2 HD, GMC, Qpel	SP, ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Xvid SD	ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Xvid HD	ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Xvid HD, GMC, Qpel	ASP@L5	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DivX SD	3.11, 4.11, 5.x, 6.x	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DivX HD	3.11, 4.11, 5.x, 6.x	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	H.263	Profile 0, Level 70	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Google VP8	N/A	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	RV9/10	N/A	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	On2 VP6 (versions 6.0, 6.1, 6.2)	SP, AP	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☐	☐	☑	☐	☐	☐	☐	☑	☐	☑	☐	☐	☑	☑	☑	☑	☑	☑
	Sorenson Spark	N/A	Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
A/V Display	All NTSC/ATSC/PAL resolutions		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Audio Input - (ADC, AM, BTSC, FM, HDMI (Compressed), HDMI (Multi-channel PCM), HDMI (Stereo PCM), I2S, NICAM, SPDIF (Compressed), SPDIF (Stereo PCM))	See Datasheet for supported inputs	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Audio Output - (ARC (Audio Return Channel), DAC, I2S (Multi-channel PCM), I2S (Stereo PCM), SPDIF (Compressed), SPDIF (Stereo PCM))	See Datasheet for supported outputs	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	PIP: Simultaneous HD+SD display	Depends on chip/box mode. See box mode PDF and data sheet	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Stream Pan / Scan		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	TSM - (+/-20mSec, ASTM)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Video - 1080p display - (24p, 25p, 30p, 50p, 60p)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Video - 4kx2k display - (UHD 3840x2160 24Hz, UHD 3840x2160 25Hz, UHD 3840x2160 30Hz, UHD 4096x2160 24Hz)		28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Video - Component output		Chip Specific	☑	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Video - CVBS and S Video Output		Chip Specific	☑	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Video - SCART output	See Datasheet	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Video - Splash screen support - (Near Seemless Splash Transition)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
HDMI	HDMI TX	HDMI 1.x Tx	All 28nm and 40nm	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		HDMI 2.0a Tx	28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		HDCP 1.4 for HDMI Tx	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
		HDCP 2.2 for HDMI Tx	28nm Only	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HDMI RX	HDMI 1.x Rx	Chip Specific	☐	☑	☑	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☐	☐
		HDMI 2.0 Rx	Chip Specific	☐	☑	☑	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		HDCP 1.4 for HDMI Rx/Repeater	Chip Specific	☐	☑	☑	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☐	☐
		HDCP 2.2 for HDMI Rx/Repeater	Chip Specific	☐	☑	☑	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HDMI CEC		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Power Management	Adaptive Voltage Scaling		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	CPU DVFS (Dynamic Voltage and Frequecny Scaling)		Chip Specific	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	STB DVFS		Chip Specific	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Dynamic Power Management		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Power Management in Nexus Multi-Process Environment - (S0, S1, S2, S3)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	S1: Active Standby		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	S2: Low Latency Standby		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	S3: Deep Standby - (warm boot mode)		Chip Specific	☑	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	S5: Soft-Off (cold boot mode)		Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Thermal throttling support		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Transport	Message Filtering		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MTSIF		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PID Filtering		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Remux		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	SW based generic Channel Bonding	BRCM developed spec which utilize the resouce of host CPU	28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HW Channel Bonding	See datasheet	Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	TSMF		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Extended TSMF / Channel Bonding		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
Picture Quality	DNR (Digital Noise Reduction) - (BNR (Block Noise Reduction), DCR (Digital Countour Reduction), MNR (Mosquito Noise Reduction))		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Game mode		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Analog Noise Reduction (ANR)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MAD (Motion Adaptive Deinterlacer)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MCDI (Motion-Compensated De-Interlacing)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	TN2T and TN2T-H (Sharpening)		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Real-Time Transcode using Raaga DSP	416x224@ 30 / 29.97 Hz, 800kbps		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Concurrent A/V path on main display		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.264 Baseline 3.0 encoding		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.264 Baseline 3.0 encoding 640x480 @ 15 Hz / 14.98 Hz (1/2 of 30 or 29.97), 800kbps		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.264 Baseline 3.0 encoding 640 x 480 @ 30 Hz / 29.97 Hz		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.264 Baseline 3.0 encoding 720p @ 30 Hz / 29.97 Hz		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	H.264 Baseline 3.0 encoding, 416x224@ 30 / 29.97 Hz, 400kbps		Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
NRT (Non Real-Time) using Raaga DSP			Chip Specific	☐	☐	☑	☑	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	AAC - (+, HE 5.1, HE 5.1 Low Power, HE Stereo, LC 5.1, LC Stereo, V1, V2)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AC3 - (5.1, Stereo)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AIFF - (PCM)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AMR-NB		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	BD-LPCM		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Dolby - (DD, DDP to DD convert, DDPlus 5.1, DDPlus 7.1, DDPlus stereo, Dolby Pulse/Dolby AAC-HE)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑

IP Core	Feature	Notes	Class of chip	72554	7278	7271	7268	72604B0	72604A0	7445S	7439	7250	7364	7366	7445	7344	7346	73465	7425	7231	7358	7552	75525	7429	74295	7360	7362	73625	7563	75635	7435	7584	75845
Audio Decoder	Dolby MS11 - (Advanced TSM Post Processing)	Works only if few use cases in 40nm chips	Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Dolby MS11 + 2nd Audio Decode Mixing - (AAC-HE 2.0 Channel, AAC-LC 2.0 Channel, MPEG-1 L1/L2/L3 2.0 Channel, Vorbis Audio, WMA 2.0 Channel)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Dolby MS12v1.3 - (AC4 (A specific Box mode and ARM offload required), Config A (A specific Box mode and ARM offload required), Config B, Config C, Config D, Expanded DAPv2 Volume Limiter Controls)	Config B (DDP,AAC-HE) + DAPv2	Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		Config D (DDP) for Netflix	Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		Config C (DDP,AAC-HE) + DAPv2	Chip Specific	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		AC4 Config B	Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Dolby TrueHD	Decode (needs recertification)	Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
		Passthru	Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DRA		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTS Broadcast		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTS-DMP		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTS-HD		Not Support	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	DTS-LBR		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTS Express		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTS-MA Passthru		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DVD-LPCM		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	IEEE-1394 LPCM (stereo)		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	FLAC		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	G.729		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	IMA-ADPCM		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Monkey's Audio		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MP3 - (Stereo)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG - (MPEG-I LI/LII/LIII, MPEG2 stereo, MPEG4 stereo)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG Audio Descriptor		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG4 ALS		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MS-ADPCM		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MS11 + PCM Mixing - (2.0 Channel PCM, 5.1 Channel PCM)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Multi-channel Opus audio		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Ogg Vorbis		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PCM on WAV		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Ambisonics (360 degree audio) processing		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	RALBR Real Audio LBR		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	iLBC		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	iSAC		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	SRS - (TruSurround, TruVolume)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Windows Media - (WMA (w/LSF, QSF), WMA Pro)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Audio Post Process	ATSC A/85 volume leveling		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Audio Decoder Fade effect		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Broadcom - (3D surround, AVL)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Clear Voice - (CV3)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Dolby - (DDRE, DV-258, ProLogicII, Volume)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Independent SPDIF delay		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Karaoke support - (Karaoke Decode processing, Karaoke Vocal processing)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PCM Mixing		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Ramping Mute		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	SRC		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	SRS - (SRS-TruVolume, SRS-TSHD)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Audio Encoder	AAC-HE		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AAC-LC		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AMR		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	BTSC		Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐
	DTS - (5.1)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Enh AAC+		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	G.711/G.726		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	G.729		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MPEG Layer3		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Audio Transcoder	AAC-HE		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AAC-LC		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MP3		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	IEEE-1394 LPCM		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Audio Transcoder (Pass-Through)	AAC-HE v1 (SBR) (Stereo/Mono) (16-48kbps)		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	AAC-LC (Stereo/Mono) (16-320kbps)		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	MP3 (Stereo/Mono) (32-320kbps)		Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
Audio System level features	Trickmodes rates (0.5x to 2.0x)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Decode to memory (for Android)		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	6 NRT passthrough		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PCM input over I2S		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Compressed input over HDMI/SPDIF input		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Splicing support		Chip Specific	☐	☐	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
IPTV- BIP	Player - UDP, RTP, RTSP, RTCP, HTTP, HLS, Limited DASH		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Player security - DTCP-IP, SSL/TLS, AES		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Player - receiving from Home Server, from OTT/Cloud Server		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Player - IP clock recovery		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Player - IP record, playback and client/server side trickmodes		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Server - UDP, RTP, RTSP, HTTP, HLS, Limited DASH		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Server security - DTCP-IP, SSL/TLS, AES		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Server - ASP offload		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	SES SAT>IP 1.2 spec		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
DTCP-IP	DTCP-IP implementation based on DTLA spec, 'DTCP V1 Rev 1.7 ED2 & DTCP V1SE IP Rev 1.4 ED5'		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Option to run the library in HOST-only mode or SAGE mode (All crypto operations and Confidential Information is handled on SAGE)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Support for DTLA Format 3 & Format 5 keys		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Full Authentication support for both Source and Sink devices. (Restricted Authentication is not supported)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Support for Nexus multi-process mode		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Support for SRM update via other compliant devices		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Support for Additional Localization via RTT		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
PVR	PVR encryption - (3DES, AES, DES)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PVR TSM		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Record - (AVC, MPEG2, MPEG4, MVC, SVC)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	STC rate based trickmode		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Timeshift - (AVC, MPEG2, MPEG4, MVC, SVC)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Trick mode - (AVC, Decoder trickmode, Display Queue Trickmode (DQT), DSOLA with audio, Fast Forward, HEVC, Host trickmode, Host trickmode w/o index on MPEG-2, MPEG2, MPEG4, MVC, playback, Rewind, Slow motion, Smooth 1x rewind using MDQT, SVC, VP9)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	32/64 mixed mode	Supported on 64 bit ARM systems. See datasheet	Chip Specific	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	AC3+ down-convert		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	API to control audio output configuration		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	API to control slave display settings and sample aspect ratio		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑

IP Core	Feature	Notes	Class of chip	72554	7278	7271	7268	72604B0	72604A0	7445S	7439	7250	7364	7366	7445	7344	7346	73465	7425	7231	7358	7552	75525	7429	74295	7360	7362	73625	7563	75635	7435	7584	75845
NxClient Multiprocess library	Audio Equalizer support		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Audio Primer for fast main/PIP audio swap	Depends on chip/box mode. See box mode PPT.	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Auto Volume Level		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Callback for display changes		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Display VBI functions		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Explicit PIP window support	Depends on chip/box mode. See box mode PDF	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HDCP Revocation list		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	HDMI input encoding supporting (included rework of nxclient hdmi input api)		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Macrovision		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Main/PIP video swap	Depends on chip/box mode. See box mode PDF	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	MS12		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	NRT (non-real-time) transcode	All chips with VCE . See datasheet.	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Nxserver external app mode		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Per-output audio volume control		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Picture quality adjustments		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	PIP mosaic	Depends on chip/box mode. See box mode PDF	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	SCMS for SPDIF		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Thermal Monitor		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Video-as-graphics		All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
BRCM Demo Application	360 Degree Video/Audio application	Box Mode dependent	Chip Specific	☐	☑	☑	☑	☑	☑	☑	☑	☐	☐	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	High Dynamic Range application	Box Mode dependent	Chip Specific	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
High Dynamic Range (HDR)	DolbyVision - (5, 8.1, 8.2, 8.3, 8.4, 8.5, 9)	Box Mode dependent	Chip Specific	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HDR10/HLG/SDR (Pass-through and Conversion)	Box Mode dependent	Chip Specific	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	HDR10/HLG/SDR (Pass-through only)		Chip Specific	☐	☐	☐	☐	☐	☐	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Technicolor HDR Prime - (v1.4)	Box Mode dependent	Chip Specific	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
Cable FE	CableCARD stack - (Basic, Basic+DSG, Basic+DSG+OOB)	For 7278, only support 3158 legacy OOB	Chip Specific	☐	☑	☐	☐	☐	☐	☑	☑	☑	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☐	☐
	DOCSIS Frontend - (DSG, dual band WiFi, E-Router, LNA control, OOB, RMAGNUM, SNMP, VOIP, WiFi (2.4 GHz))		Chip Specific	☐	☐	☐	☑	☐	☐	☑	☑	☑	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☐	☐
	DSG Client Controller, DSG Clients			☐	☐	☐	☑	☐	☐	☑	☑	☑	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☐	☐
	DVB-C - (fast channel scan, tuning)			☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	FrontEnd Power Management	Supported for 3384/33843 but not 3383	All 28nm and 40nm	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	OCAP Host MIB/SNMP		All 28nm and 40nm	☐	☐	☐	☑	☐	☐	☑	☑	☑	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	QAM Tuning	7584 platform, only supports docsis2.0	Chip Specific	☐	☐	☐	☑	☐	☐	☑	☑	☑	☐	☐	☑	☑	☐	☐	☑	☐	☐	☐	☐	☑	☑	☐	☐	☐	☐	☐	☑	☑	☐
SAGE	Playready 2.5	40nm host based only	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Playready 3.x		28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Widevine	40nm host based only	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	Netflix	40nm host based only	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	DTCP-IP	40nm host based only	All 28nm and 40nm	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑
	HDCP 2.2		28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	SVP 2.6	secure graphics	28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	SVP 2.7	New SoC with HDR Static DTU Available Secure HDMI Rx AV FW auth get API	28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	BP3		28nm Only	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	TZ based Audio		Chip Specific	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Secure TZ Boot		Chip Specific	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	SAGE Unified Image Format		Chip Specific	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
Transcode	Operation Modes	Non Real Time	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Real Time	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	A/V Sync		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Software Extensible Mux Support		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	MP4 File Mux : Codecs	**Audio Codecs:** AAC-HE, AAC-LE **Video Codecs**: H264/AVC, MPEG4Part2	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	MP4 File Mux : Features	**Features:** Progressive Download, Single Audio, Single Video	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	TS Stream Mux: Codecs	**Audio Codecs**: AAC-HE, AAC-LE, AC3, LPCM, MP3, MPEG2 **Video Codecs:** H264/AVC, MPEG2, MPEG4Part2, H265/HEVC	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	TS Stream Mux: Features	Audio PES packing	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Dynamic enable/disable of video/audio PIDs	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Initial PTS configurable in NRT mode	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Multiple Audio PIDs	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		PCR generation	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Per segment PTS insertion	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		PES stream of VBI User Data Pass Through (ETSI en 300 472 and SCTE 127)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Single MCPB Channel Mode	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		Single Video PID	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		System Data Insertion (e.g. PAT/PMT)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		TTS 4-byte timestamp (Binary)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		TTS 4-byte timestamp (MOD300)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Codecs	H264/AVC	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		MPEG2	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		MPEG4Part2	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		VP8	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		H265/HEVC	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		VP9	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Bit Rates	CBR	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		VBR	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Dynamic Settings	Bit Rate	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Frame Rate	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		GOP Structure	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Resolution	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Frame Rate Conversion (analog equivalent also supported)	7.5	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		10	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		12	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		12.5	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		15	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		20	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		24	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		25	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		30	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		50	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		60	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	GOP Structure	I-Only	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		IP	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Infinite IP	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		IBBP	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		Open GOP	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
		New GOP on Scene Change	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Fixed Duration	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Max Resolution	1280x720	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		1920x1080	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐
	Scan Type	Progressive	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Interlaced	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Rate Control	HRD	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Segment Mode	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	User Data Support	3D Data (ARIB spec STD-B32)	Chip Specific	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		AFD Data	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Bar Data	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		Closed Captioning	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Closed Caption User Data: Encode Formats	A/53 (MPEG2 for ATSC)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		A/72 (AVC for ATSC)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		SCTE20/DVS157	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		SCTE21/DVS053	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐

IP Core	Feature	Notes	Class of chip	72554	7278	7271	7268	72604B0	72604A0	7445S	7439	7250	7364	7366	7445	7344	7346	73465	7425	7231	7358	7552	75525	7429	74295	7360	7362	73625	7563	75635	7435	7584	75845
	Closed Caption User Data: Service Standards	CEA608 (line 21 analog CC)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
		CEA708 (DTVCC)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Low Delay Mode	Fast Channel Change (aka Adaptive Low Delay)	Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Aspect Ratio Conversion		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐
	Video and Graphics Composition		Chip Specific	☐	☑	☐	☐	☐	☐	☐	☑	☐	☐	☑	☑	☐	☐	☐	☑	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☐	☑	☐	☐