



Informe 12

Taller V: Electrónica digital y microcontroladores

Profesor: Belarmino Segura Giraldo

Calculadora

Universidad Nacional de Colombia

sede Manizales

Nicolás Cortés Parra, Jacobo Gutiérrez Zuluaga, Sofía de los Ángeles Hoyos Restrepo

Marco teórico – Introducción:

El presente informe reporta la construcción de la calculadora presentada en el laboratorio.

A través de muchos integrados se realizan las operaciones de:

- Suma
- Resta
- Multiplicación
- División
- Comparación

Entre los números A y B ingresados por el usuario en sistema binario a través de los dipswitch.

▪ Sumador SN74LS283:

Este integrado suma los números A y B. La operación se hace en binario y el resultado de ésta se muestra en los displays 7 segmentos.

▪ Display 7 segmentos:

La calculadora muestra display en el sistema decimal los 2 números que están siendo ingresados en números binarios en los dipswitch.

▪ Comparador 74LS85:

Este comparador de 4 bits, como su nombre lo dice: **compara** los dígitos ingresados; Determina si el número A es mayor, igual o menor que el número B.

▪ Multiplexor 74LS151:

Es un multiplexor de ocho entradas, tres canales de selección y dos salidas. Este componente sirve como menú para que el usuario escoja la operación a realizar.

▪ Decodificador BCD 74LS48:

El decodificador convierte los números de sistema binario a sistema decimal, los cuales se mostrarán en el display de 7 segmentos. Es importante recordar que para este decodificador se debe utilizar un display 7 seg de cátodo común. Así se visualizarán los números ingresados.

Procedimiento:

Interfaz: Es donde se ingresan los números A y B desde 2 dipswitch, además se selecciona la operación con un multiplexor u otro dipswitch.

Simulación en Proteus:

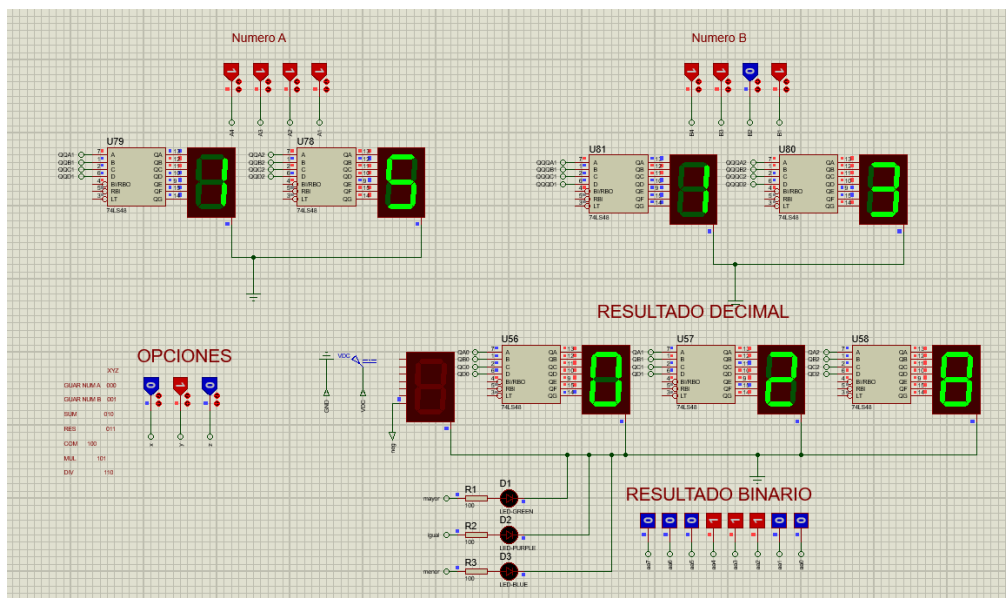


Imagen 1. Suma de A y B.

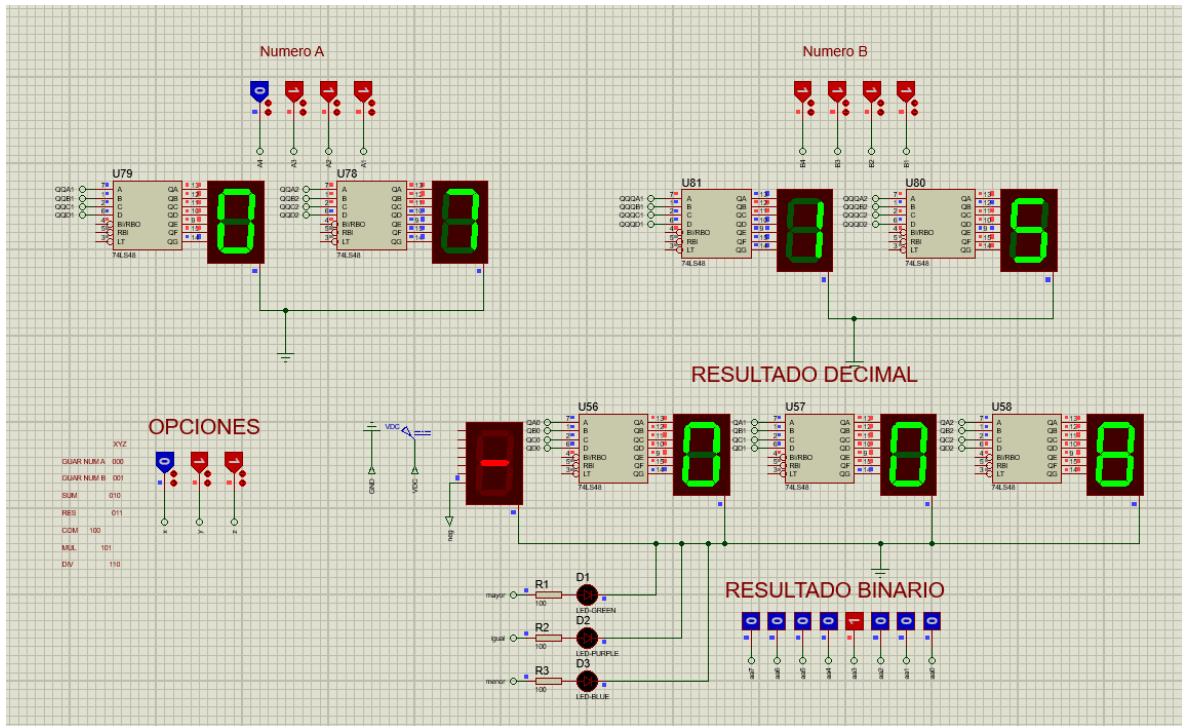


Imagen 2. Resta de A y B.

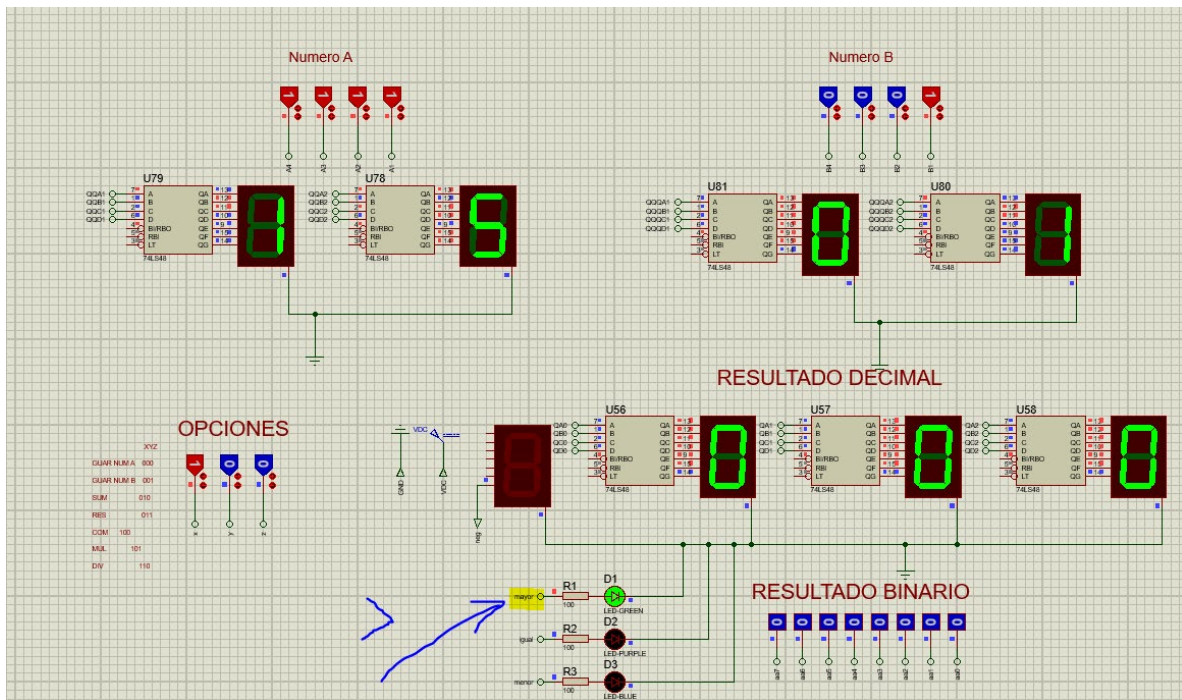


Imagen 3. Comparación de A con respecto a B.

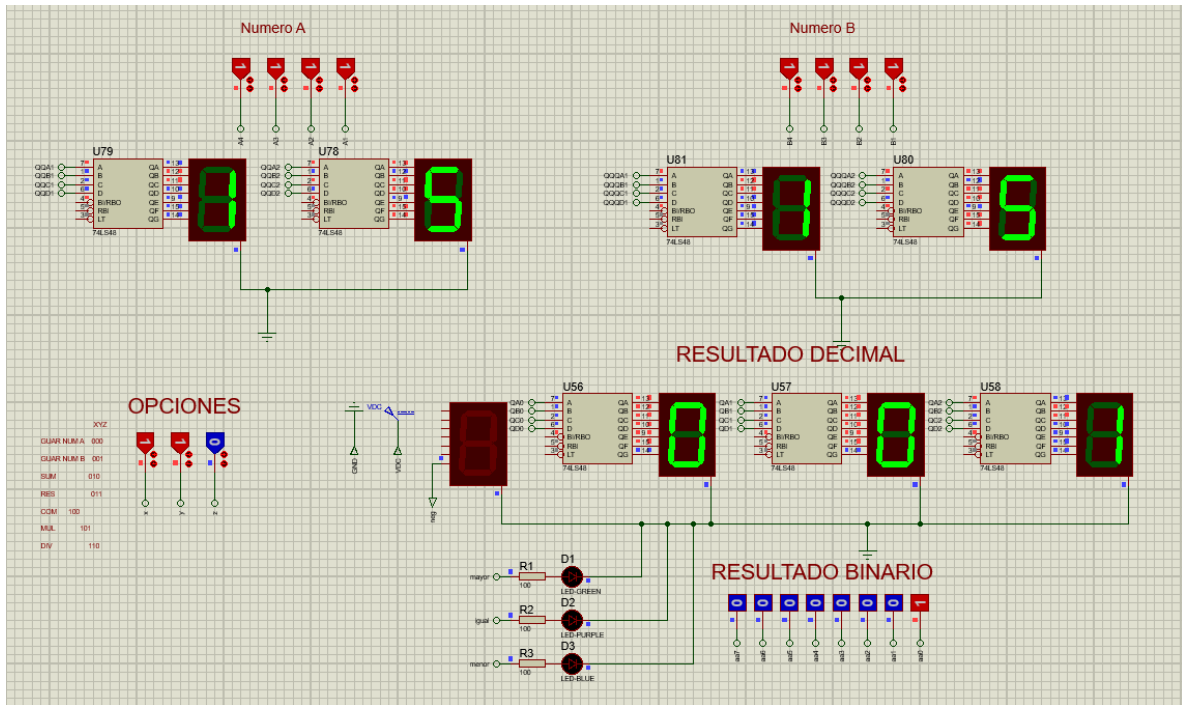


Imagen 4. División de A y B.

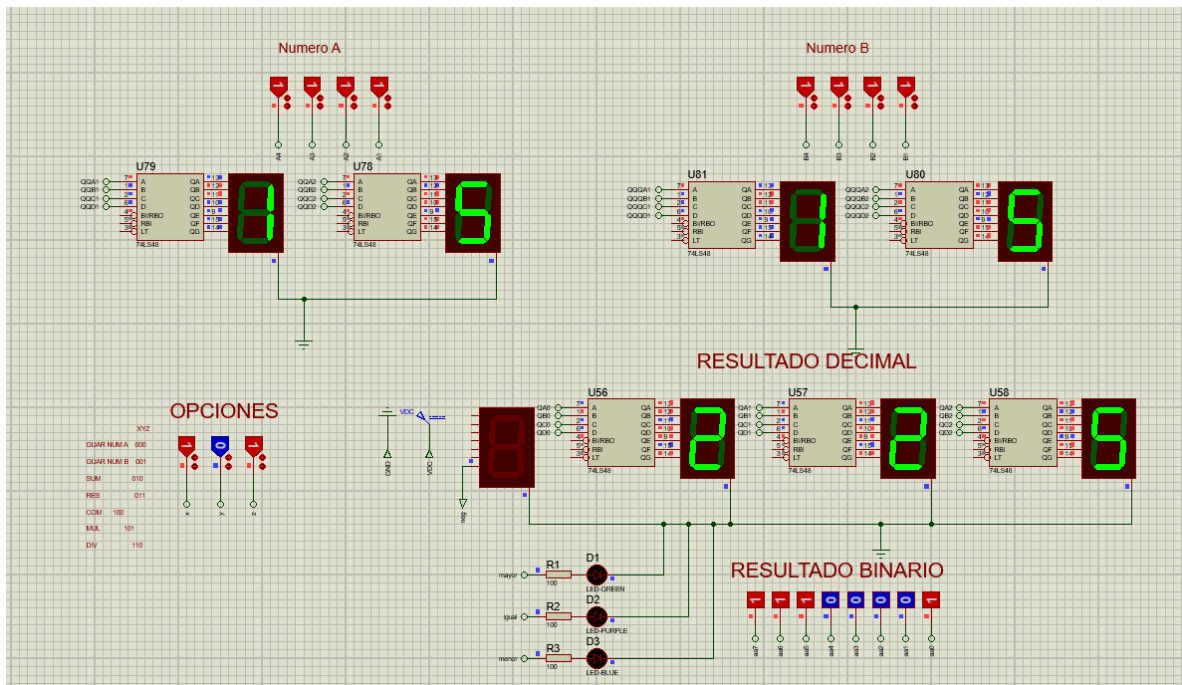


Imagen 5. Multiplicación de A y B.

Construcción Interna:

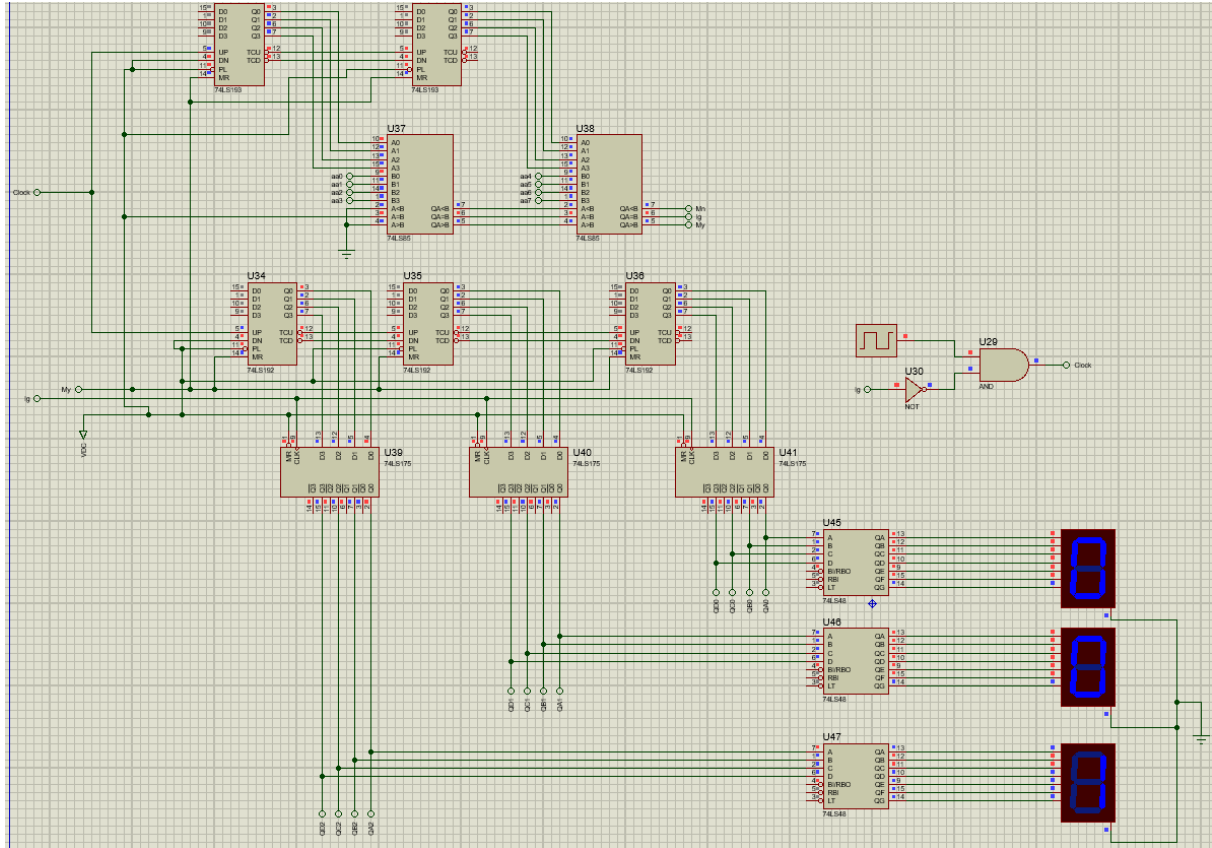
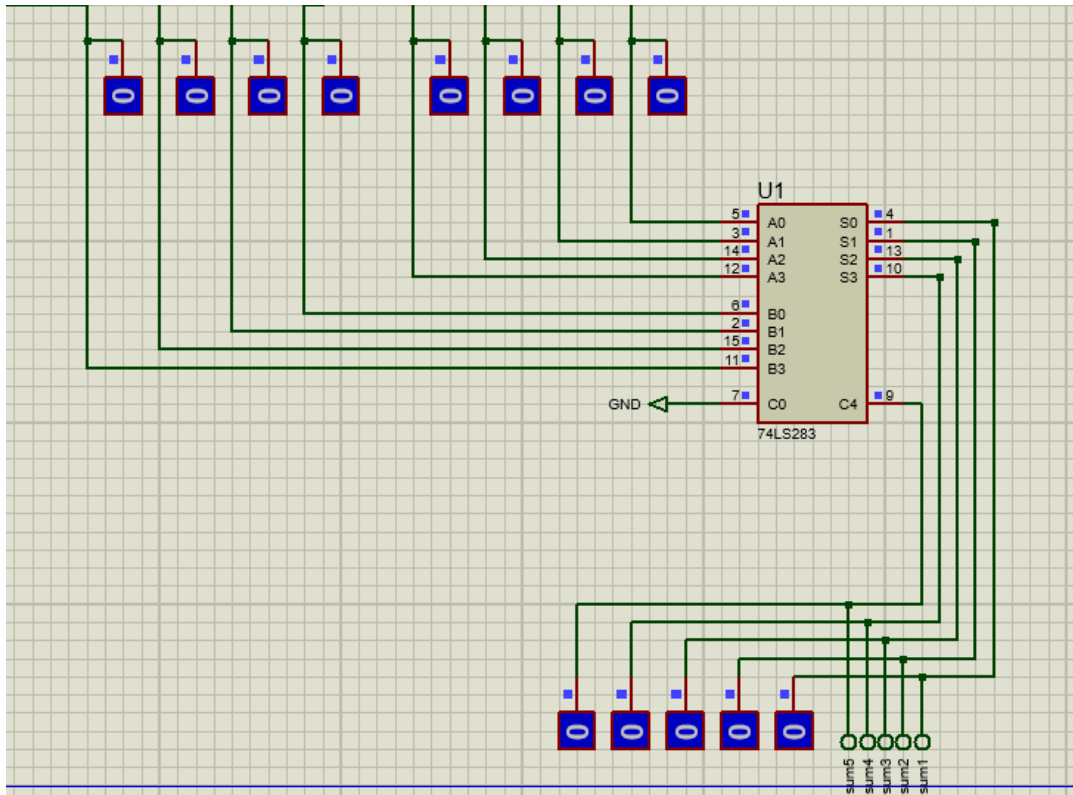


Imagen 6. Interfaz: Decodificadores, comparadores y flip flops que luego muestran el resultado de la operación seleccionada.

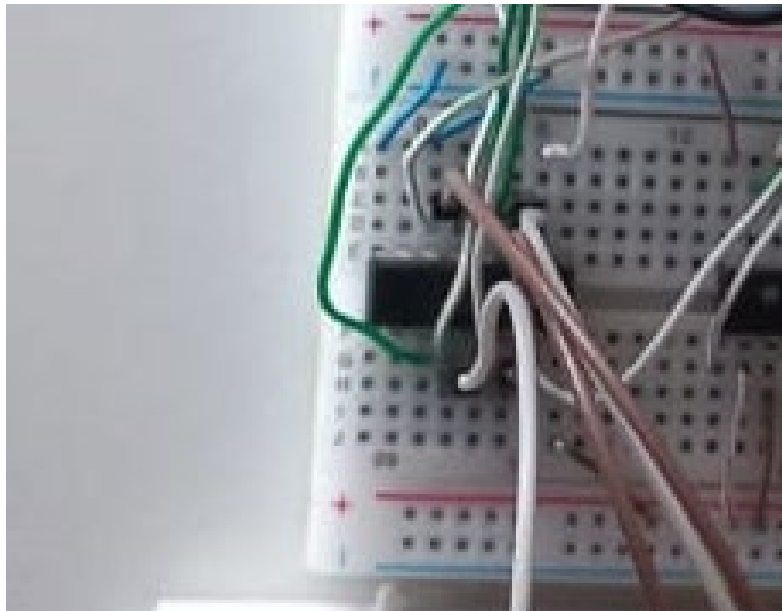
OPERACIONES

Suma: La mas sencilla de todos. Se tiene un sumador SN74LS283. Este integrado toma los números A y B ingresados en cada dipswitch y efectúa la suma binaria dígito a dígito de acuerdo a las entradas A3A2A1A0 y B3B2B1B0.

Simulación en Proteus:

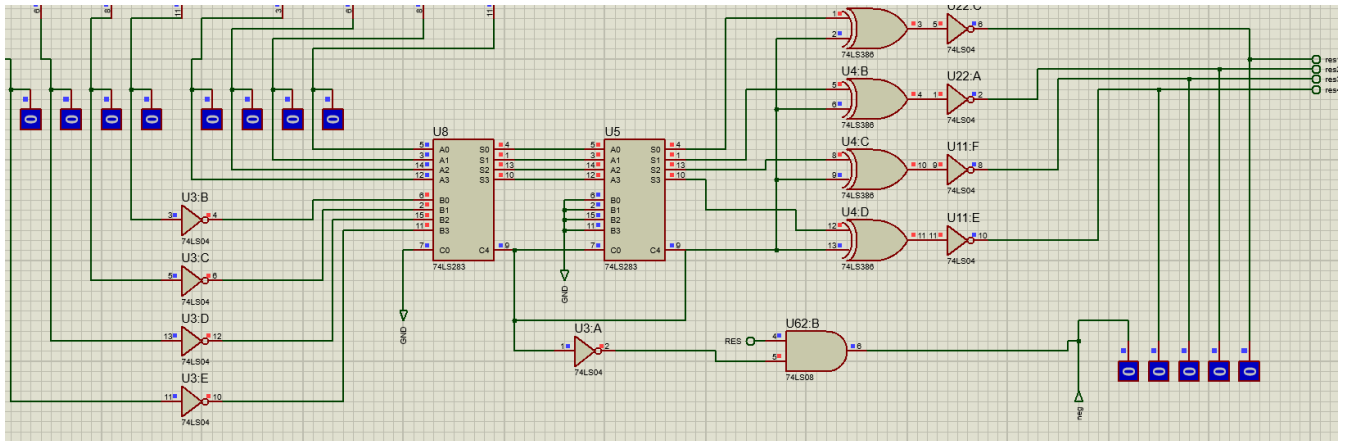


Montaje Físico:

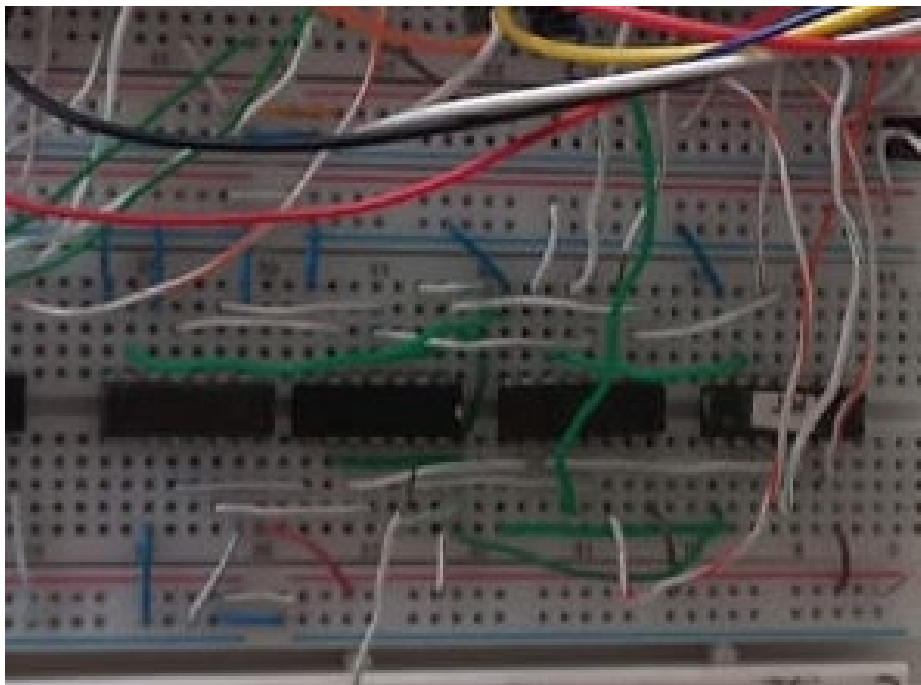


Resta: De nuevo se utilizan los sumadores. El numero A toma las entradas tal cual. Mientras que las que las entradas de B se niegan para a hacer el complemento a 1 del otro número. Luego la salida del primer sumador se conecta a la entrada del segundo sumador. El acarreo del primer sumador entra al acarreo del segundo sumador; los otros pines se conectan a tierra. Luego se conectan las compuertas XOR y NOT para formar el XNOR que hace de nuevo el complemento a 1 después de operar el acarreo final (siguiendo las reglas de la resta binaria).

Simulación en Proteus:



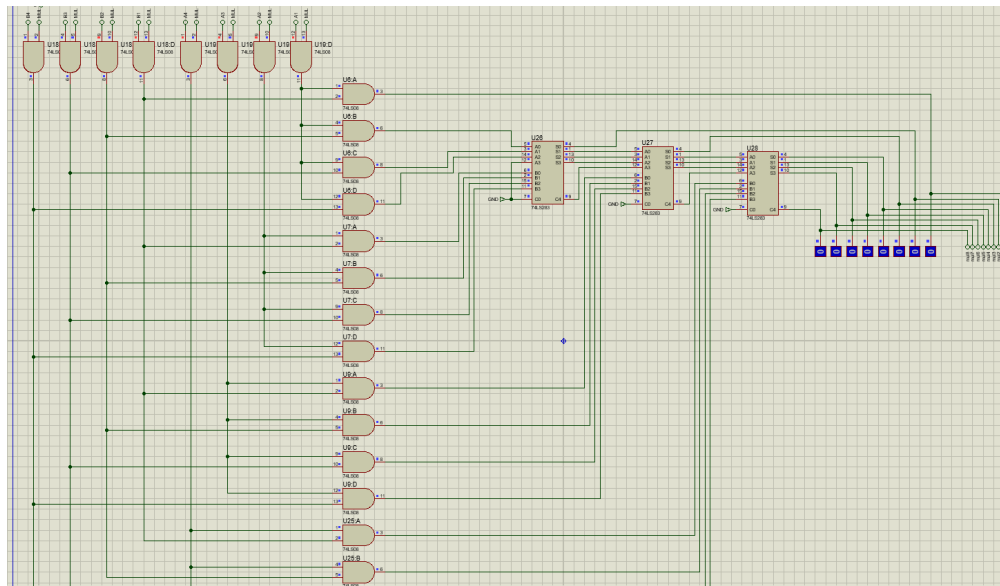
Montaje físico:



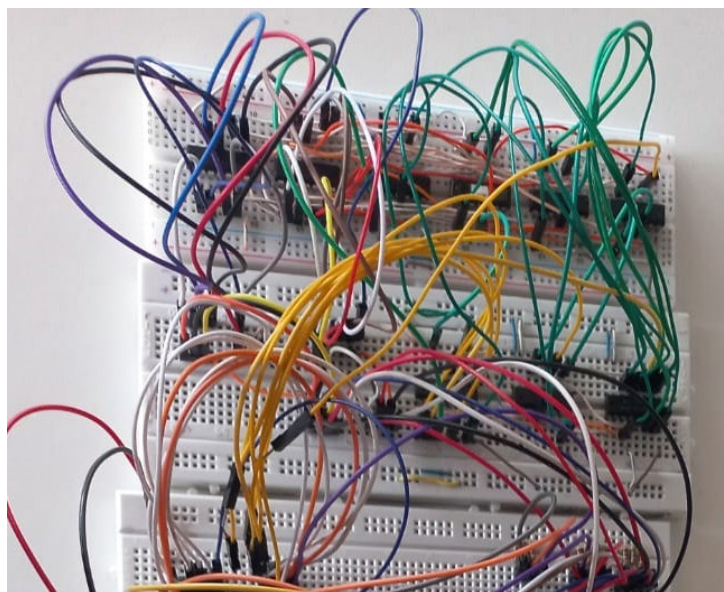
Multiplicación: En síntesis, la multiplicación consiste en múltiples compuertas AND 74LS08. El orden de operación es el siguiente:

Como se multiplica dígito a dígito, la salida del primer AND es el producto de la primera columna. Este resultado es la cifra menos significativa de la operación. Luego se utilizan los sumadores para ir corriendo el resultado de los ANDs hacia la izquierda (siguiendo las reglas de la multiplicación binaria). Se siguen operando los bits de los números A y B hasta obtener la cifra más significativa, es decir, la de la izquierda de la operación.

Simulación en Proteus:



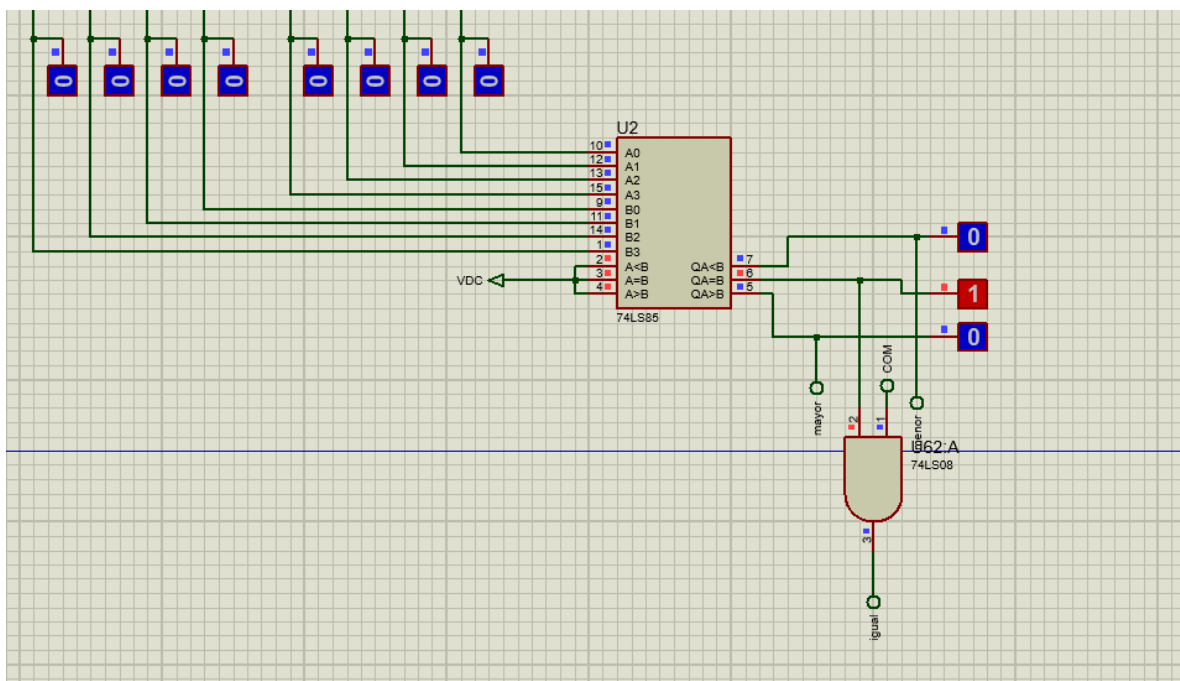
Montaje Físico:



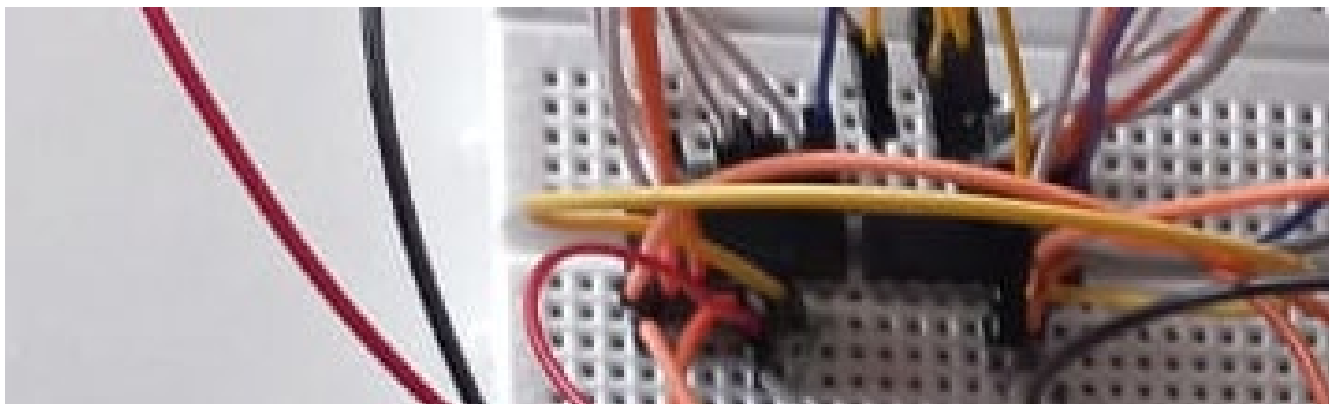
Comparación:

Con la ayuda de los comparadores 74LS85 se determina si A es mayor, menor o igual a B. Este integrado ya posee internamente las operaciones dígito a dígito para llevar a cabo esta operación. Con respecto a las otras operaciones, la diferencia radica en que la salida no se envía al decodificador para visualizarla a través de un display 7 segmentos sino que se utilizan 3 LEDs. Dependiendo del LED que se encienda se tiene que el número A es mayor, es igual, o, es menor a B.

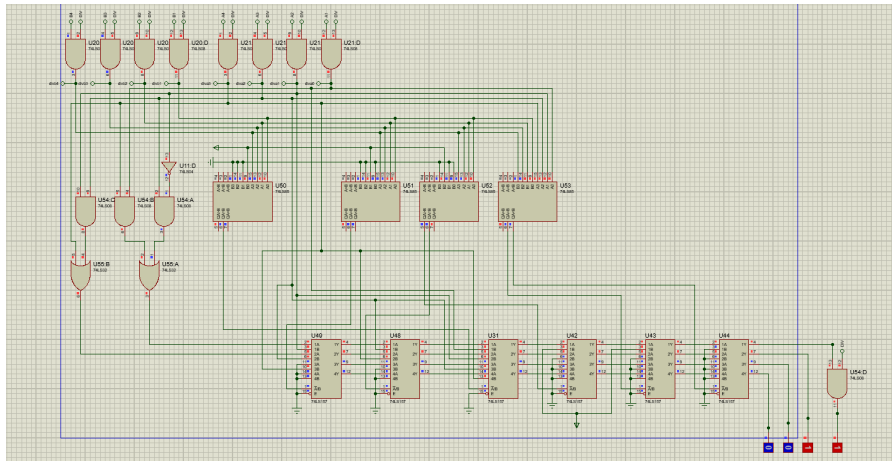
Simulación en Proteus:



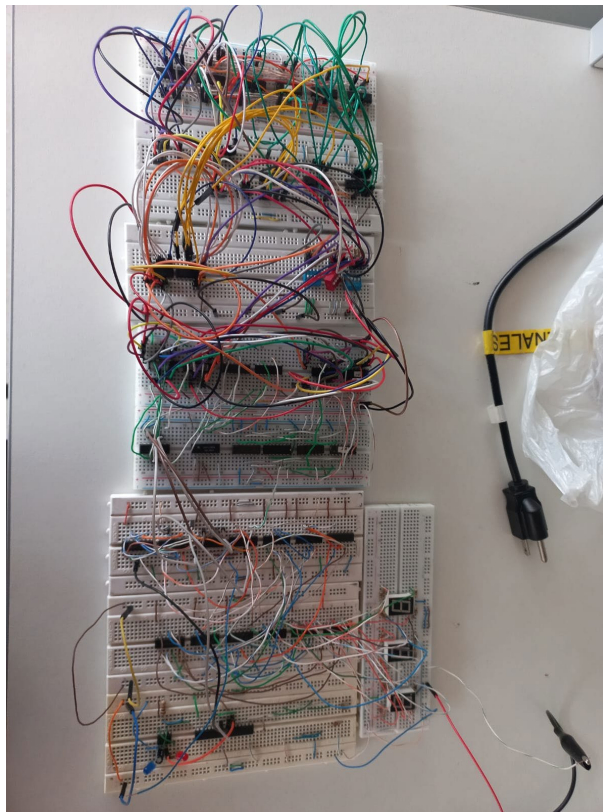
Montaje físico:



División:



Montaje Final:



Conclusiones:

- La división es la operación que requiere de más componentes de lógica secuencial, mientras que las operaciones de suma, resta, multiplicación y división se basan en lógica combinacional.

- Los integrados 74LS283 sirven como sumadores para las operaciones de suma, resta, multiplicación y división.
- Para poder mostrar los datos satisfactoriamente se debe ajustar la resistencia de la señal del CLOCK de la interfaz para que se detecten bien las subidas o bajadas.
- No fue posible mostrar las operaciones integradas. Cada una de las operaciones individualmente funcionó bien pero en el momento que se hicieron las conexiones con la interfaz los resultados de las operaciones fallaron.

Referencias:

- Øyvind Nydal Dahl. 2021. Build Electronic Circuits. How transistors work.
Tomado de: <https://www.build-electronic-circuits.com/how-transistors-work/>
- <https://hetprostore.com/TUTORIALES/cny70-sensor-optico/>
- <https://www.scienceabc.com/sports/science-of-drifting-how-does-drifting-a-car-work.html>