

Q1. 0/2

Q3. 0,5/3

26

Q2. 2/2

Q4. 1/3

3,5

EA 869 – Turma U – 1. Semestre 2008
Prova2 – 10/04/2008 – Prof. Léo Pini Magalhães.

(sem consulta)

Nome:

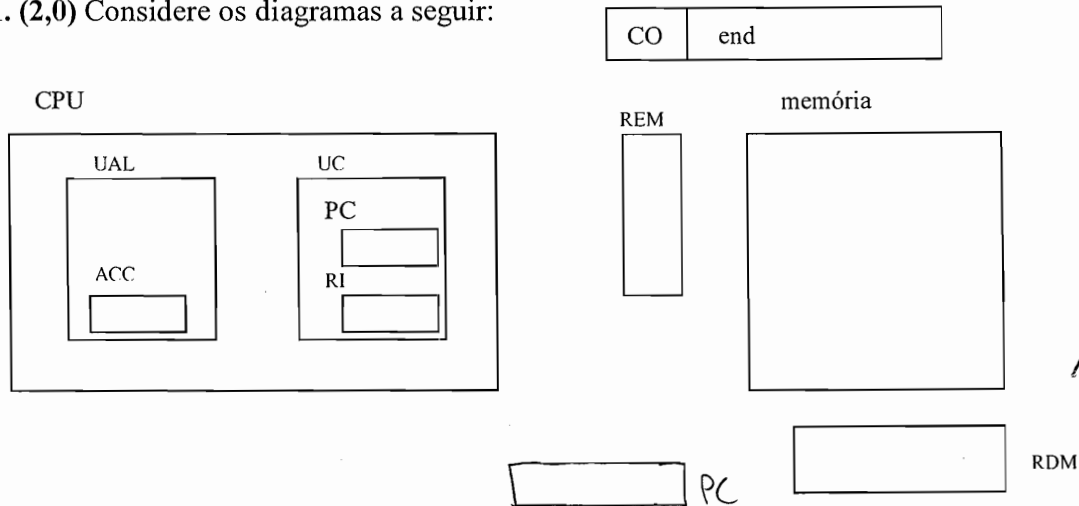
Ricardo Diogo Righetto

Número:

064144

Q1. (2,0) Considere os diagramas a seguir:

0



A CPU contém os registradores apresentados mais o reg. PC.

Considerando que a fase de busca e decodificação já tenha sido realizada, preencha na tabela abaixo (acrescente mais linhas se necessário) a fase de execução da instrução indicando ao mesmo tempo o ocorrido em cada pulso na figura acima.

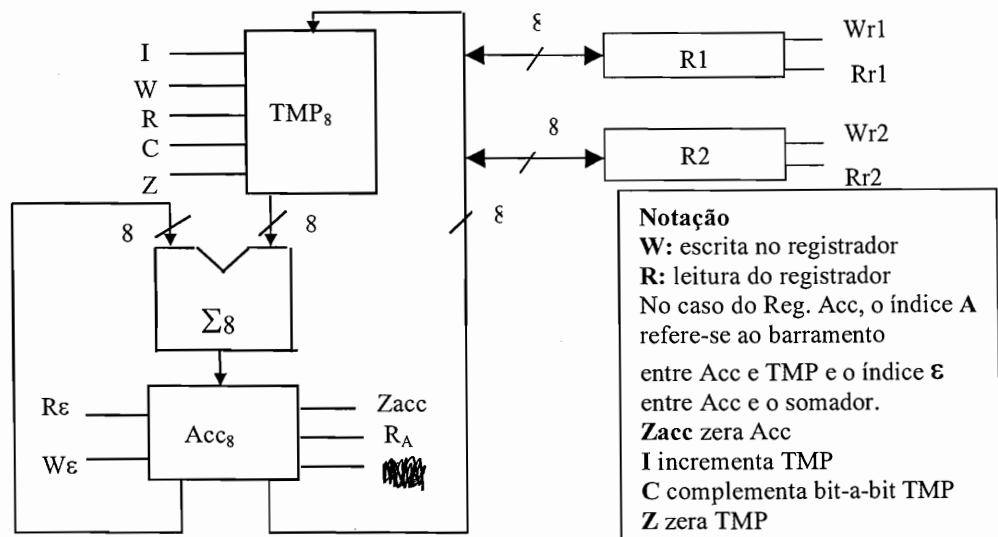
LDA end ; $ACC \leftarrow (end)$

Pulso relógio	Micro-operação
1	$REM \leftarrow (PC)$
2	$RDM \leftarrow (REM)$
	$PC \leftarrow (PC) + 1$
3	$RI \leftarrow (RDM)$
4	$ACC \leftarrow (RI)$

Q2. (2,0) Para o esquema a seguir (baseado no texto, mas diferente!):

Preencha a tabela a seguir (complete com tantas linhas quanto o necessário) para a operação:

$ACC \leftarrow (R2)$



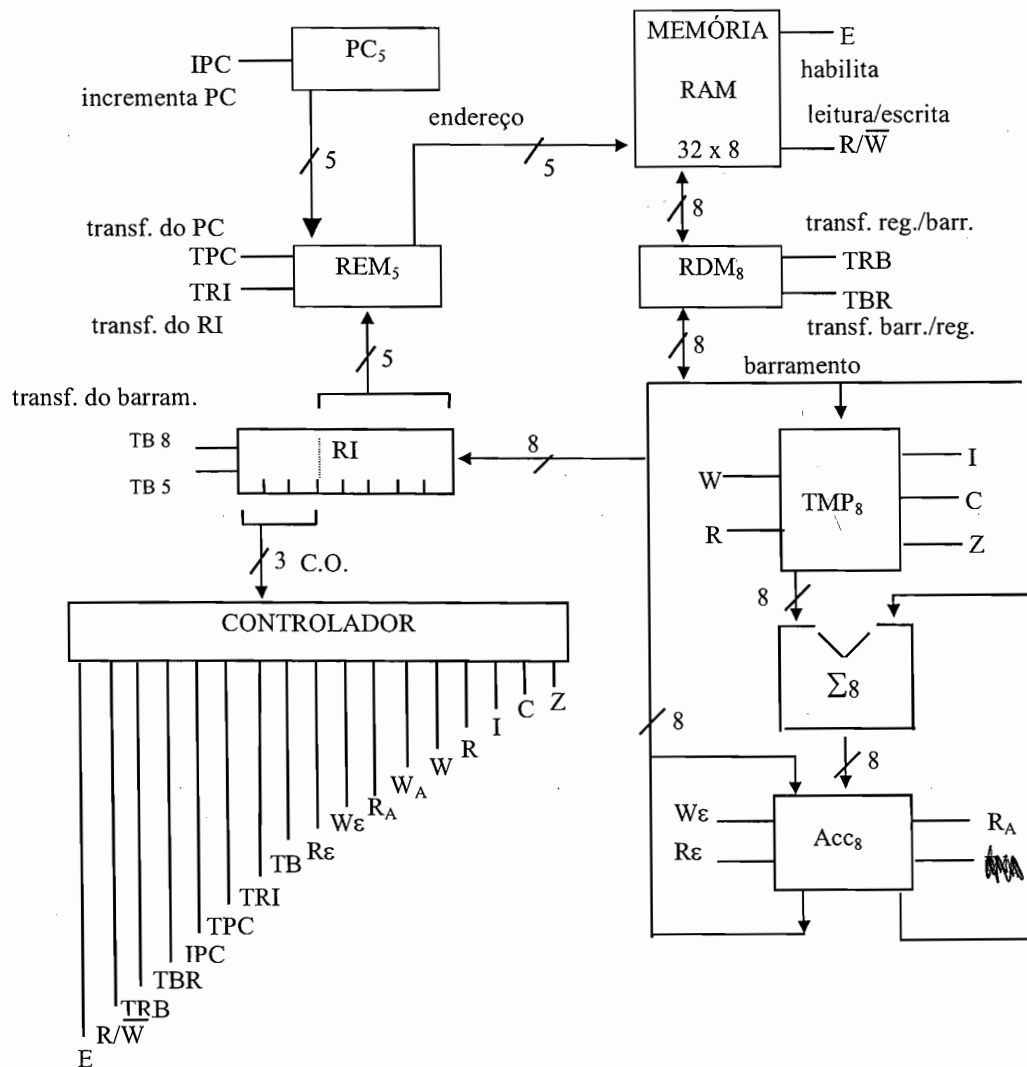
Pulso do relógio	Microoperação	Microcomandos	Observação (se for o caso)
1	$bus \leftarrow (R2)$ $TMP \leftarrow bus$ $Acc \leftarrow \emptyset$	R_{r2}, W, Z_{acc}	Carrega (R2) em TMP e zero Acc
2*	$\Sigma_1 \leftarrow (Acc)$ $\Sigma_2 \leftarrow (TMP)$	R_{Σ}, R	Manda para o somador os operandos \emptyset (do Acc) e (TMP), que vale (R2).
3*	$Acc \leftarrow soma$	W_{Σ}	Manda para o Acc o resultado da soma $\emptyset + (TMP)$, que vale $\emptyset + (R2) = (R2)$

* OBS: Σ_1 e Σ_2 são os operandos do somador e soma é o seu resultado

Q3. (3,0) Para o esquema a seguir:

(instrução com 8 bits, 3 dígitos mais significativos são o Código Operação)

Mostre a fase de execução da operação **TMP \leftarrow (end)** (transferir o conteúdo de um endereço de memória para o registrador TMP) na tabela a seguir. Considere que a instrução já está no registrador R1.



Relógio	Microcomandos	Microoperações
1	REM ← (PC)	TPC
2*	MEM ← (REM) PC ← (PC) + 1	E, IPC
3	RDM ← ((MEM))	R
4	barramento ← (RDM) TMP ← barramento	TRB, W

* MEM ← endereço apontado na memória

Q4. (3,0) Considere a arquitetura microprogramada discutida em aula e fornecida, ligeiramente modificada, na próxima folha, com as seguintes alterações: agora o bit 24 seleciona MIR(1-12); BI1, BI2 e BI3 transportam 12 bits; MPC tem 12 bits

A) Explique o mapeamento para CO= 0100 (indique o endereço da micromemória onde será definido o mapeamento, faça-o e indique o início, na micromemória, do microprograma na posição 22).

B) Qual tamanho terá a micromemória ?

end.	microoperações	micromemória	
		sinais de controle	seus comentários
0		1,15,16,19,23	
1		1,5,10,18,22,23	
2			
3			
4			
5			
6			
7			
8			
9			
10			
.			
.			

b) $2^{12} = 1024 \cdot 4 = 4096$ palavras
cada palavra \rightarrow 24 bits

Tamanho da Memória: 4k x 24



2

