

EA 869 – Turma U – 1. Semestre 2010
Prova 3 – 25/06/2010 – Prof. Léo Pini Magalhães

Nome: _____ Número: _____

Q1(2,0)	Q2(2,0)	Q3(2,25)	Q4(2,0)	Q5(2,25)	TOTAL

Q1. (2,0) Responda as seguintes questões:

(a) (0,5) Descreva o processo de acesso a rotinas de interrupção em sistemas com vetor de interrupção de 2 palavras.

(b) (0,5) Do ponto de vista da linguagem assembly, como se diferenciam E/S isolada e mapeada ? Qual impacto a arquitetura de E/S tem nos endereços associados às interfaces ?

(c) (0,5) Qual restrição montadores de 1 passo impõem aos programas fonte ?

(d) (0,5) Enumere as tarefas de um programa ligador e de um programa carregador quando ambos atuam como programas separados.

Q2.(2,0) Suponha uma arquitetura com 2 linhas de interrupção que opera por máscara de interrupção (2 bits) e cujo hardware de atendimento de interrupção gera automaticamente (nesta ordem): **PUSH PC ; PUSH PSW ; MOVE endi+1, PSW ; JUMP (endi)**.

Sejam - a PSW (1 byte): L2 L1 X X X X X X

- cada posição do vetor de interrupção: (RS,psw) <<<< note a ordem !

(0,5) Defina o programa principal;

(1,0) o vetor de interrupção (seus endereços e conteúdos) e

(0,5) as Rsi;
de forma a que:

- (a) ao início o atendimento seja permitido só para L1;
- (b) cada rotina de interrupção – RS – possa ser interrompida pela outra linha (e não pela própria);
- (c) após a finalização do atendimento da interrupção do item (b) o programa principal (PP) retorna ao estado inicial.

Endereços: PP = 4 últimos dígitos de seu RA
(decimais) RSi = end. de PP + i * 100
início do Vetor de Interrupção = end. de PP + 1000

Q3. (2,25) Considere uma interface serial para saída de dados.

(a) (0,5) inicialmente defina os 3 registradores (tamanho de 1 byte) da interface, de forma a que ela possa operar em modo síncrono ou assíncrono, com 1 ou 2 StopBits, com 1 ou 2 StartBits, ASCII de 7 ou 8 bits, 2 baud-rates diferentes (A, B) e funcionamento por interrupção (ou não).

(b) (0,5) Escreva um programa que configure a interface para realizar saída em modo condicional, baud-rate B, 2 Stopbits, 1 StartBit, ASCII de 8 bits, sem interrupção.

(c) (0,5) Escreva um programa que configure a interface (veja item b) e faça o controle condicional da saída de dados, considerando que a CPU oferece uma arquitetura de E/S isolada e é uma máquina de 1 endereço.

(d) (0,75) descreva sucintamente como esta interface deve operar (seu relacionamento com a CPU e seu relacionamento com o dispositivo). Lembre-se que o usuário poderá desejar operar condicionalmente, incondicionalmente ou por interrupção; aborde os 3 casos em sua descrição.

Q4. (2,0) Considere o seguinte programa em linguagem assembly: na resposta use sempre HEXADECIMAL)

```

        ORG    800AH    ; 800A – valor em hexadecimal
início: MOVE   cont, D1  ; D1 ← (cont)
        ADDI   #3, D1    ; D1 ← (D1) + 3
        MOVE   D1, saída ; saída ← (D1)
        STOP
cont:    DW     2         ; define a var. “cont” com valor 2
saída:   DS     3         ; define espaço para a variável saída
        END     início

```

TIM

			TPI	
Mnemônico	C.O. (hexadec.)	Compr.(bytes)	Mnemônico	Compr.(bytes)
ADDI , D1	C0	2	ORG	--
MOVE , D1	B3	3	DW	2
MOVE D1,	A3	3	DS I	2 * I
STOP	D0	1	END	--

(0,5) Obtenha a Tabela de Símbolos do programa fonte acima.

(1,0) Obtenha o programa em linguagem de máquina do programa fonte acima.

(0,5) Justifique a necessidade ou não do passo 1 para processar este programa fonte.