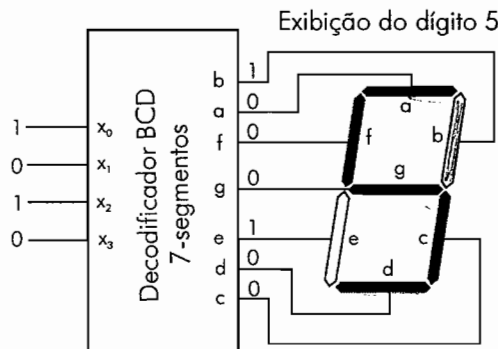


EA772 Circuitos Lógicos
Prof. José Mario De Martino – Prova 03 – 1º. Semestre 2007

Nome: FERNANDO TINEL

RA: 073103

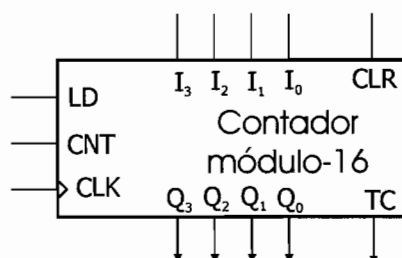
1. (2,0 pt) Utilizando um decodificador binário e portas OR, projete um circuito decodificador do código BCD para acionar um display de 7-segmentos. Desenhe o circuito. A figura abaixo apresenta a conexão deste decodificador e um display de 7-segmentos, ilustrando a situação em que o display de 7-segmentos exibe o valor 5. Observe que o LED (*Light Emitting Diode* – diodo emissor de luz) de um segmento (a, b, c, d, e, f ou g) acende (emite luz) quando o sinal do segmento está em 0 e, caso contrário, quando o sinal tem valor 1, fica apagado.



2. (2,0 pts) Considere a adição $\underline{z} = \underline{x} + \underline{y}$, com $\underline{x} = (x_3 \ x_2 \ x_1 \ x_0)$, $\underline{y} = (y_3 \ y_2 \ y_1 \ y_0)$, e $x_i, y_i \in \{0, 1\}$, implementada com um somador binário de 4 bits, que, além de \underline{z} , possui ainda como saída os *bits* de condição N, Z, C e V (N = 1 indica que o resultado é negativo; Z = 1 indica que o resultado é zero; C = 1 indica a ocorrência de transporte vai-um; e V = 1 indica a ocorrência de estouro aritmético - *overflow*). Indique, para cada caso abaixo, um par de valores \underline{x} e \underline{y} (apresente a sequência de bits que representa o valor) que produza, após a soma, o resultado especificado (caso não seja possível satisfazer a situação especificada, utilize a resposta “Não é possível”):

- | | |
|--------------------------------|--------------------------------|
| a) N = 0; Z = 0; C = 1; V = 0; | b) N = 0; Z = 0; C = 0; V = 1; |
| c) N = 0; Z = 0; C = 1; V = 1; | d) N = 1; Z = 0; C = 0; V = 0; |
| e) N = 1; Z = 0; C = 1; V = 0; | f) N = 1; Z = 0; C = 0; V = 1; |
| g) N = 1; Z = 0; C = 1; V = 1; | h) N = 0; Z = 1; C = 1; V = 0 |
| i) N = 0; Z = 1; C = 0; V = 1 | j) N = 0; Z = 1; C = 0; V = 0 |

3. (2,0 pt) Projete um contador 4-para-11 utilizando um contador binário crescente módulo-16 com entrada paralela. Caso necessário, utilize adicionalmente portas lógicas NOT e AND. Desenhe o circuito. A figura abaixo apresenta o contador binário módulo-16 com entrada paralela.



4 → 5 → 6 → ... → 10

04

4. (2,0 pt) Utilizando um contador binário crescente módulo-16 e portas lógicas, projete um contador módulo-10, com contagem crescente e decrescente. Este contador possui a entrada UP para o controle do modo de contagem: UP = 1 indica contagem crescente e UP = 0 contagem decrescente. Desenhe o circuito.

5. (2,0 pt) Projete um reconhecedor de padrão que apresente em sua saída o valor lógico 1 sempre que a sequência de entrada $x(t_1, t_0)$ consista em um bloco de 0's de tamanho par, seguido de dois 1's, seguido de um bloco de 0's de tamanho ímpar. Utilize um contador binário módulo-8 com entrada paralela, um multiplexador de 8 entradas e portas lógicas NOT e AND. Desenhe o circuito.