

3^a PROVA DE MC722

Nome:

RA:

1. Projete um controlador DMA e explique seu funcionamento e interação com a CPU. Mostre em um diagrama de tempo, a interação entre uma CPU, com clock de 400 MHz, e um controlador DMA, supondo que a transferência seja feita no modo transparente. Explique. (3,0)

2. Suponha um sistema que tenha:

- sistema de memória e barramento suportando acesso de blocos de 4 e 16 palavras de 32bits
- barramento de 64 bits síncrono, de clock 500 Mhz. Cada transferência de 64 bits gasta 2 ciclos de clock e para transferência do endereço também 1 ciclo de clock
- são necessários 4 ciclos de clock entre duas transferências
- o tempo de acesso à memória para as primeiras 4 palavras é de 100 ns; cada conjunto adicional de 4 palavras leva 50 ns para ser lido. Supor que seja possível superposição de leitura e envio de dados.

Calcular a latência e o bandwidth para uma leitura de 256 palavras, supondo transferência de blocos de 4 e 16 palavras. Calcule também o número de transações por segundo. (2,0)

3. Desenhe e explique o esquema e o funcionamento de um sistema hierárquico de memória que utilize Memória Virtual, Memória Principal, Memória Cache e Translation Lookaside Buffer. Mostre como é feito o mapeamento do endereço virtual gerado (32 bits) gerado, supondo páginas de 64 palavras, o mapeamento set associativo para uma cache de 512 palavras (4 bytes), blocos de 2 palavras e set de 4 blocos. (3,0)
4. Dê e explique o funcionamento dos modos de arbitração de barramento (incluindo seu diagrama e as vantagens e desvantagens de cada modo). (2,0)