## EA772U CIRCUITOS LÓGICOS 12/07/2011 EXAME Duração: 2 horas

Nome: RA:

**Questão 1** (2,0):

- A Fazer as seguintes conversões de base (mostrar os passos das conversões):
  - i) Hexadecimal CA7, D4 para binário e o resultado dessa conversão para octal.
  - ii) 57,3125<sub>10</sub> para binário e o resultado dessa conversão para hexadecimal.
- B Mostre os passos para a realização das operações aritméticas abaixo usando **6 bits** para as representações em Complemento de 2 (C2) e em Complemento de 1 (C1). Indique os valores dos sinais **Zero**, **Ovf** e **Sign**. Converta os resultados para decimal.
  - i) 27 18 (operação em C2) ii) 18 27 (operação em C1) iii) 27 + 18 (C2 ou C1)

Questão 2 (1,5): Dada a função F(w,x,y,z) pelos seus conjuntos

Conjunto-um: {0, 4, 5, 10, 13, 14} e Conjunto-de: {2, 7, 8, 12}

- a) Determine as expressões para **todos** os implicantes primos da função usando o Mapa de Karnaugh;
- b) Determine uma expressão mínima para a função na forma de Soma de Produtos usando o Mapa de Implicantes Primos (Método de Quine-McCluskey).
- c) Determine as expressões para **todos** os implicados primos da função usando o Mapa de Karnaugh;
- d) Determine uma expressão mínima para a função na forma de Produto de Somas usando o Mapa de Implicados Primos (Método de Quine-McCluskey).

**Questão 3** (1,5) Determinar as expressões lógicas mínimas para as entradas dos flipflops do contador a seguir. Usar a atribuição de estados igual à codificação da saída, isto é, z(t) = s(t); os flip-flops do contador devem ser dos tipos: FF2 (T), FF1 (JK) e FF0 (SR)

Contador síncrono cíclico: se M = 1 a sequencia de contagem é 7, 2, 4, 5, 7 e, se M = 0, a sequencia de contagem é 0, 4, 7, 2, 0.

Tabelas de excitação dos flip-flops JK, SR e T

Q	Q+	J	K	S	R	T
0	0	0	X	0	X	0
0	1	1	X	1	0	1
1	0	X	1	0	1	1
1	1	X	0	X	0	0

**Questão 4** (1,0) Usando um registrador de deslocamento de 8 bits, implementar reconhecedores dos seguintes padrões (**com sobreposição**):

- a) 100011010
- b) 110100
- c) 10x1x0

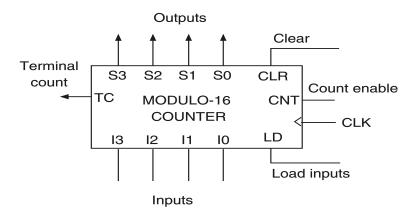
**Questão 5** (1,0) Seja um conversor de código 2421 para Excesso de 3 implementado por um decodificador 2421 cujas saídas  $(y_0, y_1, ..., y_9)$  são as entradas para o codificador Excesso de 3.

- a) Determinar as expressões lógicas simplificadas para y<sub>5</sub> e y<sub>3</sub>.
- b) Determinar as expressões lógicas para as saídas do codificador  $(z_3, z_2, z_1, z_0)$  em função das saídas do decodificador  $(y_0, y_1, ..., y_9)$ .

Dígito	Excesso de 3	2421
0	0011	0000
1	0100	0001
2	0101	0010
3	0110	0011
4	0111	0100
5	1000	1011
6	1001	1100
7	1010	1101
8	1011	1110
9	1100	1111

**Questão 6** (1,5) A partir do contador binário com entrada paralela módulo 16 abaixo, implementar:

- a) Contador módulo 11
- b) Contador 5-para-14
- c) Divisor de frequência módulo 11



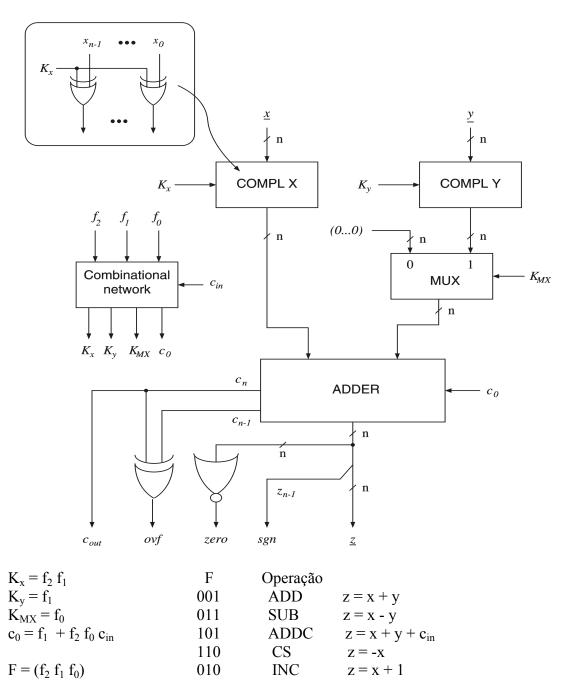
CLR - Clear

LD – Load

CNT – Count enable

TC – Terminal count

Questão 7 (1,5) Seja a implementação da unidade aritmética e lógica abaixo.



Explicar passo a passo como o circuito funciona na execução da operação ADDC, a partir da estabilização das entradas  $\underline{x}$ ,  $\underline{y}$  e  $c_{in}$ .