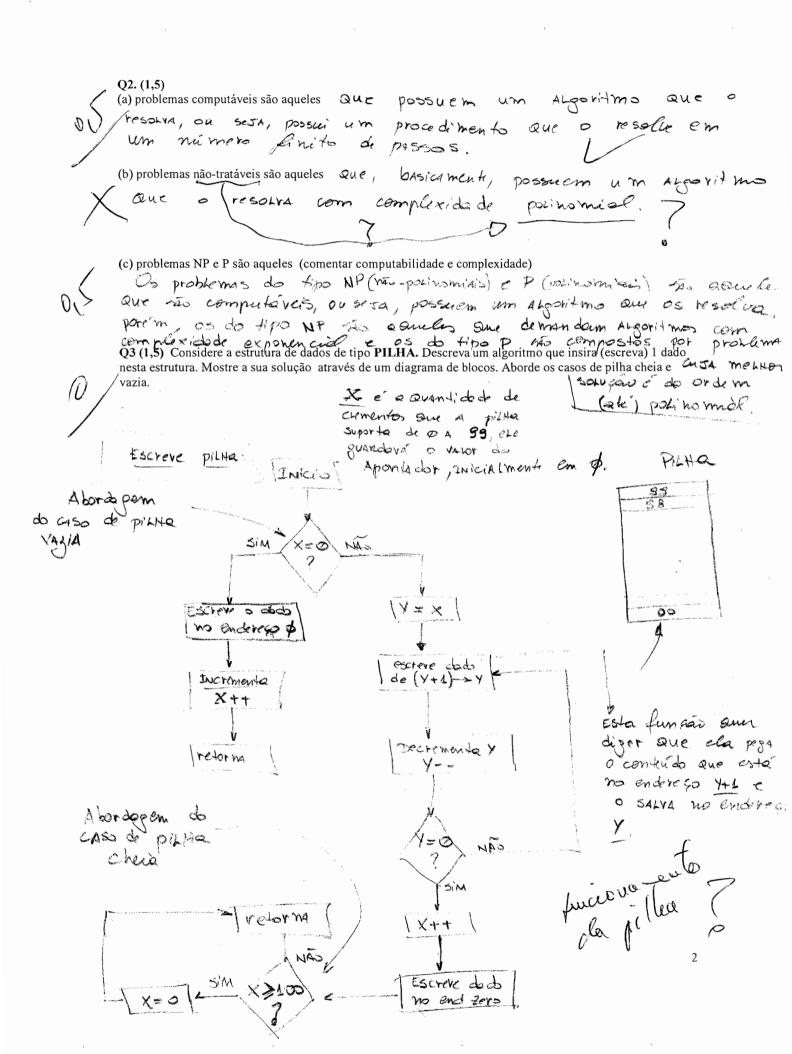


Poal Pen Journell & Carter State of the Control of



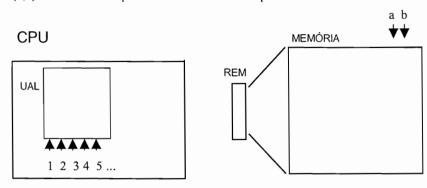
para o intervolo entre "ni variando de o-w temos o algoritmo 3 one melhos descrere e melhos resolar.

w-z temos o algoritmo 2 | was! Rupja!

2- ~ temos o algoritmo 1 | was! Rupja!

ideia conseta con la conseta conseta con la conset

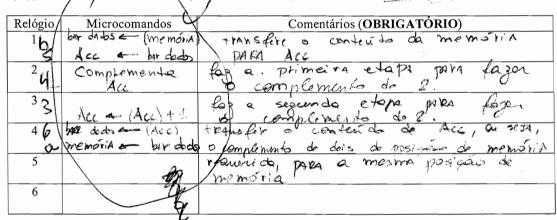
Q4. (2,0) Considere a arquitetura abaixo similar à apresentada em aula:



Os seguintes sinais de controle estão definidos: (não temos nesta arquitetura o reg. RDM e a UC não é mostrada)

1.7 TMP ← (barr. dados) 3: Acc ← (Acc) + 1 5: Acc ← (barr. dados) a: memória ← (barr. dados) 2: barr. dados ← (TMP) 4: complementa Acc 6: barr. dados ← (Acc) b: barr. dados ← (memória)

Utilize a tabela abaixo para definir uma sequência de microcomandos que obtenha o complemento de dois da posição de memoria de interesse (já contida em REM) e armazene-o na mesma posição de memória.

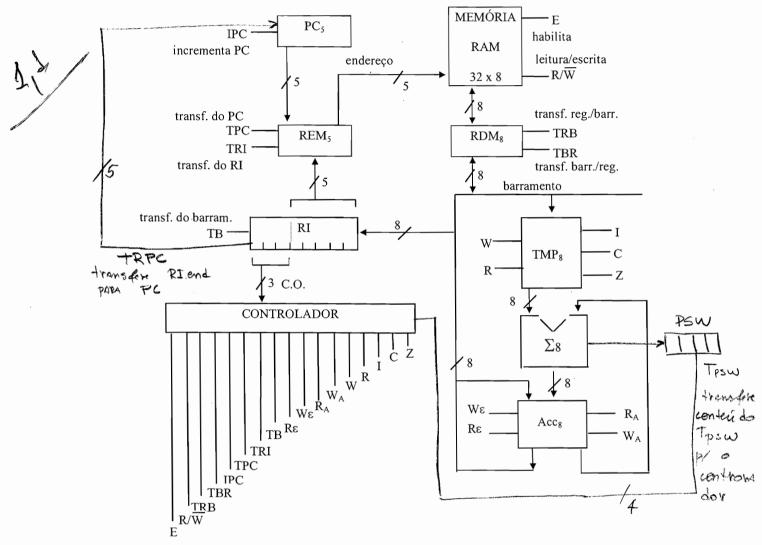


Q5. (1,0) Mostre uma possível implementação de uma UC específica para sequenciar a sua solução de Q3. Lembre-se dos registradores de deslocamento e de que este circuito deve executar 1 vez e parar. "QUA" CLOCK CLK Decodificador NÃO escreve dods (4+1) X=0 Escreve dado **X=X** em ender so AND 3 cik CLK ことと Decod ficador ck Y=0 D

Joseph Jack X 200 AM = [X=0]

,

Q6. (1,5) Para o esquema a seguir: (instrução com 8 bits, 3 dígitos mais significativos são o Cód. Operação)



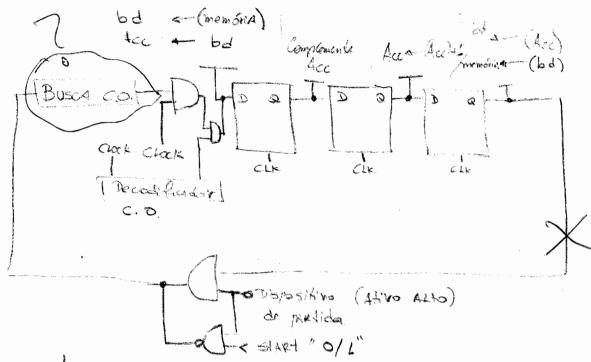
Acrescente à arquitetura um registrador de estado – PSW – que possui um campo com 4 flags indicando o ocorrido na última operação realizada. Com este elemento a arquitetura poderá realizar operações de desvio condicional (desvio se positivo, se negativo, etc.).

Para a instrução JNZ end (desvio de execução para a instrução no endereço "end" se operação anterior resultou em número não zero):

(a) Defina o PSW adequadamente na figura acima e possíveis novos microcomandos para JNZ e ligações;

(b) Preencha o quadro abaixo, busca e execução, para a execução da instrução JNZ. Justifique a sua solução (após a tabela e/ou no verso).

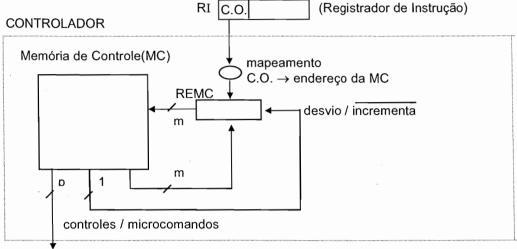
	JNZ			
	Relógio	Microcomandos	Microoperações	
	1	TPC	REM 4- (PC)	
horce	2	E/R/W/IPCT	PC a- (PC)+1	
0,2/00		#2B	RDM & ((REM))	
	43	TRUSTBR, TB	RI (RDM)	· ¬
~	[5	TRI	REM Atkiend)	(f
	6	TAB	RDM ((REM))	tall
	+	tpsw	controlu-a (PSW)	230125,0
	8	TRPC	PC dam (RIENd)	250/24,0/5
	the control of the state of the state of the State of	may make the control of the control	The second secon	J J facer



Assim, a UC Aquandarar o diapositio de partida sempre que o sistema derminar a aprocata. Quando higames a sistema somet este ou "O" e anim ele dará o primeiro ciccio Aposimos stant vas para "L" e permaner nene voios sem se Alteria, fazendo com Que o dispositio de partida comende os móximos ciclos.

08

Q7. (1,5) Retome a questão Q5 e lembre-se do controlador microprogramado de Wilkes (abaixo).



REMC - Registrador de Endereço da MC

Explique, respondendo aos 3 itens abaixo, como se daria o controle (sequenciamento dos microcomandos) em Q5 usando este controlador microprogramado.

- (a) defina uma microinstrução típica (com p+1+m bits). Consulte a Q4 como referência.
- (b) escreva o microprograma que substitui o controlador da Q5.
- (c) comente o funcionamento.

0.5/0,5 a)



No caso teria mos p= 8, pois este c'o nuimero de micro comandos possíveis ma CPU

No asso, me igual ao próximo endugo no asso de descrio, se neu, o proximo endereço seval o (anterior + 1). Para a ouesta m pode ser anolaren moto pois mo temos restricas no tamanho do mesmo. Ado-bremos 8 3115

Amim

dor. este e a norma microinstrução típico papa este controla.

a) As ligações estão dias no ligaro e on nover compade podem ser. JNN end (descrie pt posição "end" 20 0) remblodo do altima operação JPP desirie or remitedo fai end JNO end (descrie se house over-flow) descrip a resultare um neimero JUP end Assim: PSW prosent 4 bits para indicon cado um das perogonio passince asima. b) Olfar takera