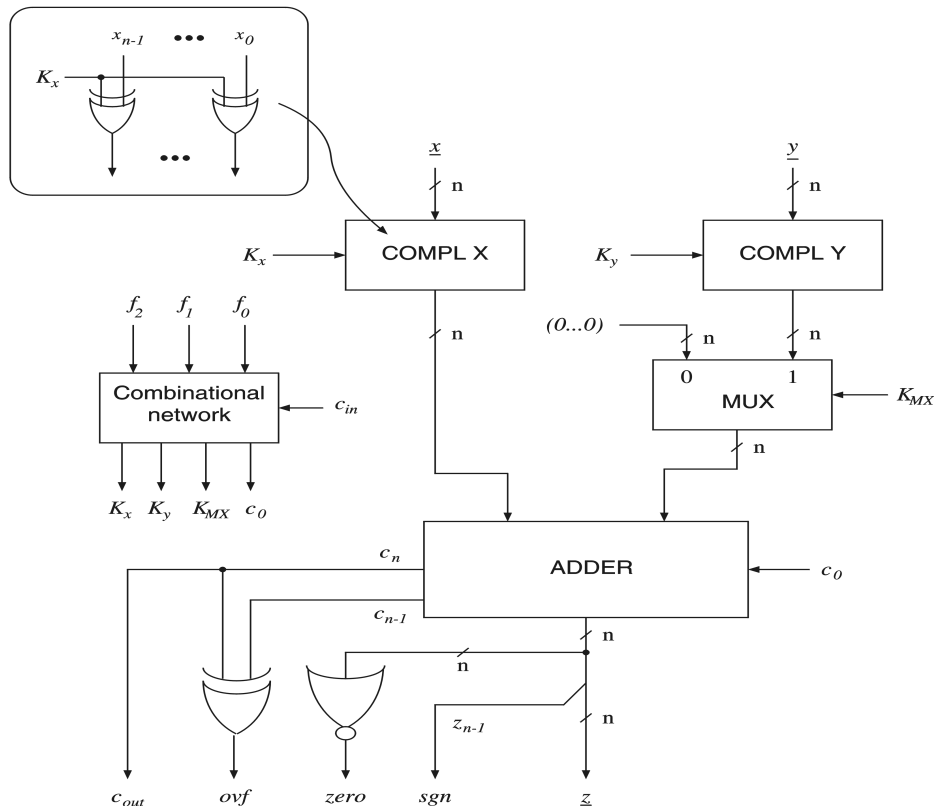


EA772U CIRCUITOS LÓGICOS 26/06/2012
Prova 3.2 Duração: 100 minutos
Nome: RA:

Questão 1 (2,0) Seja a implementação da unidade aritmética e lógica abaixo. Considere que $n = 5$ para a resolução do item a.



$K_x = f_2 f_1$	F	Operação	
$K_y = f_1$	001	ADD	$z = x + y$
$K_{MX} = f_0$	011	SUB	$z = x - y$
$c_0 = f_1 + f_2 f_0 c_{in}$	101	ADDC	$z = x + y + c_{in}$
	110	CS	$z = -x$
$F = (f_2 f_1 f_0)$	010	INC	$z = x + 1$

- a) Dados os valores de $x = 01011$ e de $y = 10100$, mostrar a execução completa ao longo do circuito (indicando os valores de K_x , K_y , K_{MX} e c_0) e determinar os valores de c_{out} , ovf , $zero$, sgn e z , e os resultados em decimal para as operações:

i) $z = x + y$ e ii) $z = x - y$.

- b) Para a expressão aritmética $a = -(b + d) - c$, mostrar como o valor de a pode ser calculado usando as operações disponíveis no circuito (indicar as operações utilizadas e as entradas).

Questão 2 (1,5) Para um somador de transporte antecipado de 4 bits, com entradas \underline{x} , \underline{y} e c_0 , e saídas \underline{z} e c_4 , tal que:

$$\begin{array}{ll} z_i = p_i \oplus c_i & p_i = x_i \oplus y_i \quad \text{propagação} \\ c_{i+1} = g_i + p_i c_i & \underline{g_i = x_i y_i} \quad \text{geração} \end{array}$$

a) Determinar os atrasos para as saídas c_3 e z_2 a partir do momento em que as entradas estejam estabilizadas, para $t_{\text{XOR}} = 7 \text{ ns}$; $t_{\text{AND}} = 3 \text{ ns}$ e $t_{\text{OR}} = 3 \text{ ns}$. Considerar que os atrasos nas portas independem do número de entradas.

b) Para que servem P e G, dadas pelas expressões abaixo?

$$P = p_3 p_2 p_1 p_0 \quad G = g_3 + p_3 g_2 + p_3 p_2 g_1 + p_3 p_2 p_1 g_0$$

Questão 3 (1,5) Mostre todos os passos para a realização das seguintes operações aritméticas usando 6 bits para as representações em Complemento de 2 (C2) e em Complemento de 1 (C1). Obter a representação decimal dos resultados obtidos.

a) $17 - 23$ (C2) b) $23 - 17$ (C1) c) $-23 - 17$ (operação em C2)

Questão 4 (1,0) Seja um conversor de código Excesso de 3 para BCD implementado por um decodificador Excesso de 3 cujas saídas (y_0, y_1, \dots, y_9) são as entradas para o codificador BCD.

a) Determinar as expressões lógicas simplificadas para y_0 e y_1 em função das entradas x_3, x_2, x_1, x_0 do decodificador Excesso de 3.

b) Determinar as expressões lógicas para as saídas do codificador (z_3, z_2, z_1, z_0) em função das saídas do decodificador (y_0, y_1, \dots, y_9).

Dígito	BCD	Excesso de 3	2421
0	0000	0011	0000
1	0001	0100	0001
2	0010	0101	0010
3	0011	0110	0011
4	0100	0111	0100
5	0101	1000	1011
6	0110	1001	1100
7	0111	1010	1101
8	1000	1011	1110
9	1001	1100	1111

Questão 5 (1,5) Mostrar como um multiplexador de 8 entradas pode ser usado para implementar a função lógica $f(x_2, x_1, x_0) = \text{conjunto-um}(0, 2, 7) + \text{conjunto-dc}(1, 6)$. Mostrar como essa mesma função pode ser implementada usando um multiplexador de 4 entradas, eliminando x_2 das variáveis de seleção.

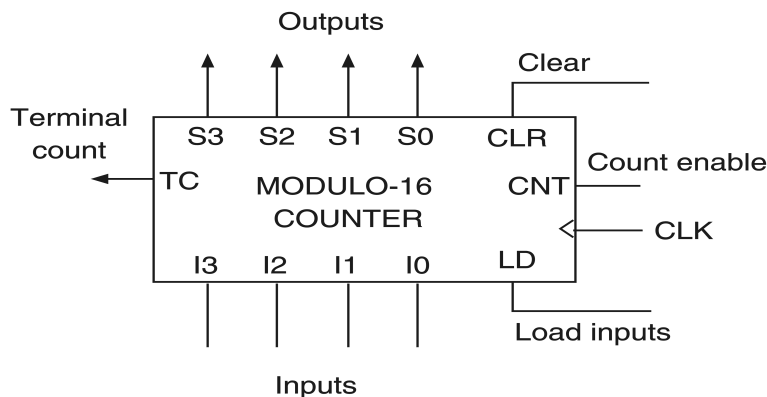
Questão 6 (1,0) Seja um deslocador-p direita-esquerda ($p = 31$), implementado pelo encadeamento de deslocadores 0 ou 2^i , $i = 0, 1, \dots, k$. As entradas para o deslocador encadeado são **d** (1: direita, 0: esquerda), **s** (s_0, \dots, s_k), além dos dados de entrada **x** ($n + 2p$ bits); a saída é **y** (n bits). Mostrar a implementação do deslocador 0 ou 2 usando multiplexadores (basta mostrar para um bit). De quantos bits e em que direção ocorre o deslocamento para **d** = 0 e **s** = 11001?

Questão 7 (1,0) Usando um registrador de deslocamento de 8 bits, implementar reconhecedores dos seguintes padrões (**com sobreposição**):

- a) 101010011 b) 10111 c) 1x01x1

Questão 8 (1,5) A partir do contador binário com entrada paralela módulo 16 abaixo, implementar:

- a) Contador módulo 10
b) Contador 6-para-14
c) Divisor de frequência módulo 13



CLR – Clear
LD – Load
CNT – Count enable
TC – Terminal count