

**Questão 1.** Definição de uma interface:

- a. Faça um esquema e defina a função dos registradores de como você supõe que deveria ser uma interface serial que possa realizar entrada e saída.
- b. Defina bits nos registradores de estado e de controle relevantes para o funcionamento da interface.
- c. a questão da interface comunicar-se síncronamente ou assíncronamente afeta qual comunicação da interface ?
- d. Faça uma rotina para entrada condicional, supondo que a arquitetura seja E/S isolada.
- e. Na questão (d), qual seria a diferença se a arquitetura for E/S mapeada em memória?

**Questão 2.** Explicar as diferenças entre **E/S Isolada** e **E/S mapeada em memória** com relação a:

- a) Barramentos de E/S e barramentos de memória
- b) Espaço de endereços e instruções de E/S
- c) Quantidade de endereços de E/S e tempo de execução de instruções de E/S.

**Questão 3.** Explicar como funcionam os registradores de uma interface de E/S – Registrador de Estado, Registrador de Dados e Registrador de Controle – em uma operação de:

- a) Entrada de Dados
- b) Saída de Dados

**Questão 4.** Quais são as diferenças entre a transferência serial assíncrona e a transferência serial síncrona?

**Questão 5.** Explicar para uma arquitetura isolada de E/S o papel dos registradores de uma interface de E/S – Registrador de Estado (RS), Registrador de Dados (RD) e Registrador de Controle (RC) – em uma operação (transferência condicional) de:

- a) Entrada de Dados
- b) Saída de Dados
- c) Explicar o que são **start bits**, **stop bits** e **caracter de sincronismo**, como são usados e para quais tipos de transferência serial?

**Questão 6.** Considere a interface serial para entrada de dados ENTR\*.

(a) inicialmente defina todos os seus registradores de forma a que ela possa operar de forma síncrona ou assíncrona, com 1 ou 2 StopBits (sempre 1 StartBit), ASCII de 7 ou 8 bits, 4 baud-rates diferentes (A, B, C, D), funcionamento por interrupção (ou não).

(b) descreva sucintamente como esta interface opera (seu relacionamento com a CPU e seu relacionamento com o dispositivo). Lembre-se que o usuário poderá desejar operar condicionalmente, incondicionalmente ou por interrupção.

(c) programe a sua interface para realizar entrada em modo condicional, baud-rate B, 2 Stop-bits, ASCII de 8 bits. Escreva o programa executando na CPU para controle da entrada de dados, considerando que a CPU oferece uma arquitetura de E/S mapeada e é uma máquina de 2 endereços.