

SEGUNDO EXERCÍCIO INDIVIDUAL EM CLASSE – SEM CONSULTA

Segundo Semestre de 2011 – Prof. Romis Attux

(1,6) 1 – Realize as seguintes operações usando o sistema complemento de dois com 6 bits para os operandos e para o resultado. Indique, se for o caso, a ocorrência de *overflow*, explicando a inconsistência do resultado obtido.

- a) $29 - 27$
- b) $14 - 1$
- c) $-17 - 16$
- d) $28 + 7$

(1,6) 2 – Realize as seguintes operações usando o sistema complemento de um com 6 bits para os operandos e para o resultado. Indique, se for o caso, a ocorrência de *overflow*, explicando a inconsistência do resultado obtido.

- a) $15 - 13$
- b) $12 + 20$
- c) $-8 - 12$
- d) $-14 - 25$

Obs.: Nos exercícios 1 e 2, só serão aceitas respostas acompanhadas das contas realizadas.

(1,5) 3 – Deduza quais são o menor e o maior inteiro com sinal que podem ser representados com n bits nos sistemas:

- a) sinal e magnitude
- b) complemento de dois
- c) complemento de um

Obs.: Explique o seu raciocínio nos três itens: não basta indicar o resultado final.

(3,0) 4 - Seja a rede seqüencial síncrona dada na Fig. 1. Considere que x é o sinal de entrada e z é o sinal de saída, ambos de tamanho igual a um bit.

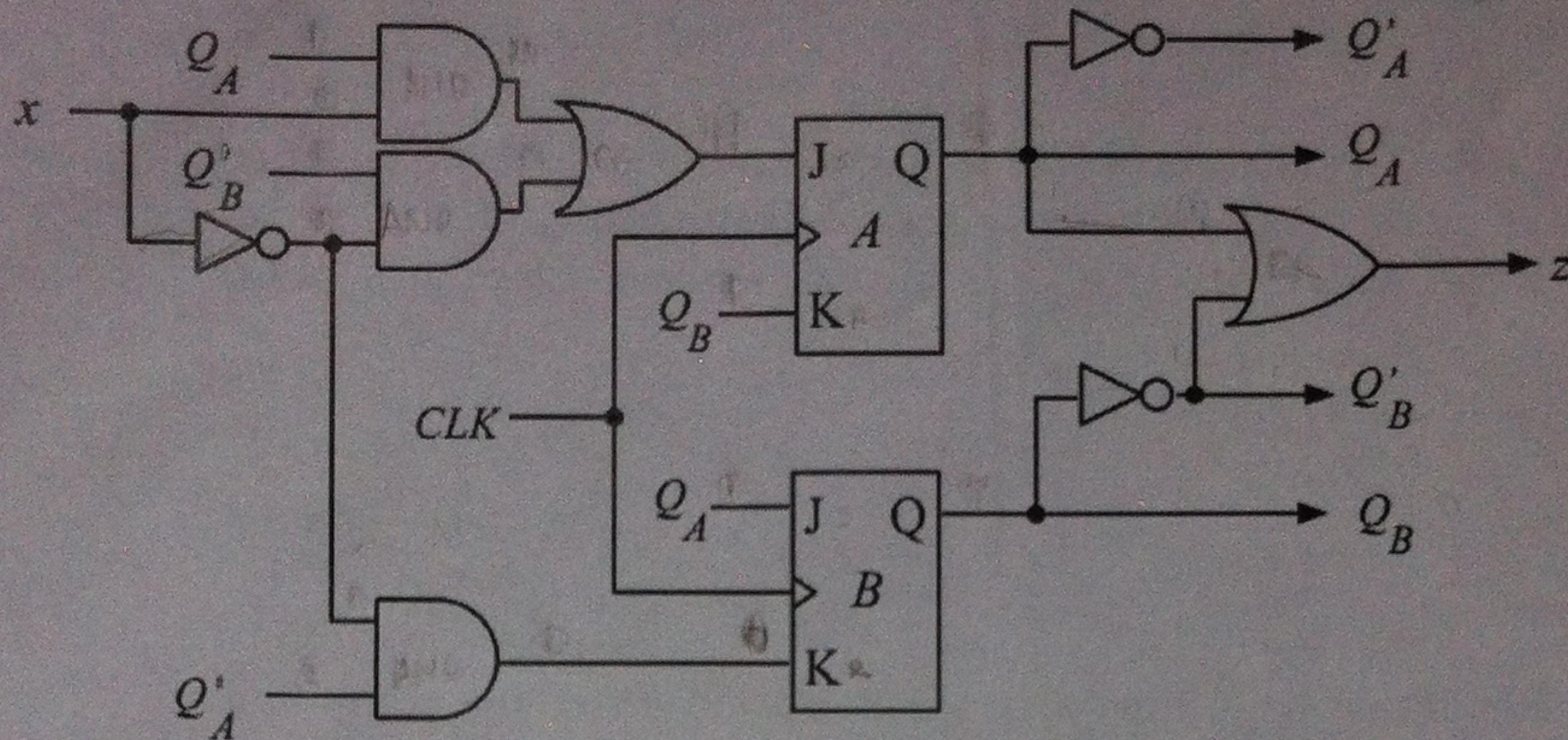


Figura 1 - Rede Seqüencial

- Supondo que o estado do sistema seja representado como um binário na forma $(Q_A \ Q_B)$, obtenha a tabela que descreve de maneira completa o comportamento da função de transição de estados e da função de saída.
- Tendo por base a tabela obtida, desenhe o diagrama de estados que rege o comportamento do sistema.
- Se o estado inicial é $s(0) = (00)$ e $x(0,3) = [0,1,1,0]$ obtenha $z(0,3)$.
- Desenhe, num diagrama de tempo, um sinal de clock. A seguir, apresente, nesse mesmo diagrama, a evolução temporal dos dois bits do estado, do bit de entrada e do bit de saída para a situação descrita no item c). Assuma que os flip-flops sejam sensíveis à subida da borda do relógio.

(2,3) 5 - Deseja-se projetar um circuito seqüencial síncrono que conte (módulo-4) o número de padrões "11" presentes num sinal de entrada bidimensional (x_1, x_0) . Deve-se adotar necessariamente uma estrutura de máquina de Moore, com saída igual ao estado da contagem.

- Desenhe o diagrama de estados associado a essa máquina.
- Projete a máquina, usando, para o bit mais significativo do registrador de estados, um flip-flop D, e, para o bit menos significativo, um flip-flop T. Utilize sempre a forma de soma de produtos e faça as simplificações usando mapas de Karnaugh. Desenhe o circuito resultante.