

## 广东外语外贸大学信息学院计算机系

2004—2005 学年第 2 学期

## 《计算机组成原理》期末考试试卷 A

考卷适用班级：计算机专业 03 级 考试时间：120分钟

班级\_\_\_\_\_ 学号\_\_\_\_\_ 姓名\_\_\_\_\_ 成绩\_\_\_\_\_

## 一、 填空题（每空 1 分，共 20 分）

1. 8 位二进制补码表示整数的最小值为 -128，最大值为 127。
2. 计算机常用的校验码有奇偶校验码、海明校验码、CRC 码。
3. 一个浮点数，当其补码尾数右移 1 位时，为使其值不变，阶码应该 加 1。
4. ALU 的基本逻辑结构是 快速进位 加法器，它比行波进位加法器优越，具有先行进位逻辑，不仅可以实现高速运算，还能完成逻辑运算。
5. 采用双符号位的方法进行溢出检测时，若运算结果中两个符号位 不相同，则表明发生了溢出。
6. 要组成容量为  $4M \times 8$  位的存储器，需要 8 片  $4M \times 1$  位的存储器芯片并联，或者需要 4 片  $1M \times 8$  位的存储器芯片串联。
7. 一台计算机所具有的各种机器指令的集合称为该计算机的 指令系统。
8. 指令编码中，操作码用来指定 操作的类型， $n$  位操作码最多可以表示  $2^n$  条指令。
9. CPU 中，保存当前正在执行的指令的寄存器为 指令寄存器 IR，保存下一条指令地址的寄存器为 程序计数器 PC，保存 CPU 访存地址的寄存器为 内存地址寄存器 AR。
10. 控制器在生成各种控制信号时，必须按照一定的 时序 进行，以便对各种操作实施时间上的控制。
11. 微程序控制器的核心部件是存储微程序的 控制存储器，它一般用 只读存储器 构成。
12. 任何指令周期的第一步必定是 取指 周期。
13. 异步方式下，总线操作周期时间不固定，通过 握手 (就绪/应答) 信号相互联络。
14. 输入输出操作实现的 CPU 与 I/O 设备的数据传输实际上是 CPU 与 IO 设备接口寄存器 之间的数据传输。

## 二、 选择题（每小题 1 分，共 20 分）

1. 冯·诺曼机工作方式的基本特点是                     。  
A. 多指令流单数据流                      B. 按地址访问并顺序执行指令  
C. 堆栈操作                                  D. 存储器按内容选择地址
- ②. 主机中能对指令进行译码的器件是 C。  
A. ALU    B. 运算器  
C. 控制器                                      D. 存储器
3. 运算器的主要功能是进行 C。  
A. 逻辑运算                                      B. 算术运算

- C. 逻辑运算和算术运算                      D. 中作加法
4. 32 位微型计算机的乘除法部件位于 \_\_\_\_\_ 中。  
A. CPU                      B. 接口  
C. 控制器                      D. 专用芯片
5. 串行运算器是一种最简单的运算器, 其运算规则是: 按时间先后次序 \_\_\_\_\_。  
A. 由低位到高位逐位运算                      B. 由高位到低位逐位运算  
C. 由低位到高位先行进位运算                      D. 由高位到低位先行借位运算  
*由低位到高位逐位运算*
6. 内存若为 16 兆 (MB), 则表示其容量为 \_\_\_\_\_ KB。  
A. 16                      B. 16384  
C. 1024                      D. 16000
7. 若 RAM 芯片的容量是  $2M \times 8$  位, 则该芯片引脚中地址线 and 数据线的数目之和是 \_\_\_\_\_。  
A. 21                      B. 29  
C. 18                      D. 不可估计  
*21 + 8 = 29*
8. 计算机的存储器采用分级方式是为了 \_\_\_\_\_。  
A. 减少主机箱的体积  
B. 解决容量、价格、速度三者之间的矛盾  
C. 保存大量数据方便  
D. 操作方便
9. 软磁盘、硬磁盘、磁带机、光盘、固态盘属于 \_\_\_\_\_ 设备。  
A. 远程通信                      B. 外存储器  
C. 内存储器                      D. 人机界面的 I/O
10. 假设微处理器的主振频率为 50MHz, 两个时钟周期组成一个机器周期, 平均三个机器周期完成一条指令, 则它的平均运算速度近似为 \_\_\_\_\_ MIPS。  
A. 2                      B. 3                      C. 8                      D. 15
11. CPU 内通用寄存器的位数取决于 \_\_\_\_\_。  
A. 存储器容量                      B. 机器字长  
C. 指令的长度                      D. CPU 的管脚数
12. 以硬连线方式构成的控制器也称为 \_\_\_\_\_。  
A. 组合逻辑控制器                      B. 微程序控制器  
C. 存储逻辑型控制器                      D. 运算器  
*组合逻辑控制器*
13. 一节拍脉冲持续的时间长短是 \_\_\_\_\_。  
A. 指令周期                      B. 机器周期  
C. 时钟周期                      D. 以上都不对
14. 在微程序控制器中, 机器指令和微指令的关系是 \_\_\_\_\_。  
A. 每一条机器指令由一条微指令来执行  
B. 一条微指令由若干条机器指令组成  
C. 每一条机器指令由一段用微指令组成的微程序来解释执行  
D. 一段微程序由一条机器指令来执行
15. 由于 CPU 内部的操作速度较快, 而 CPU 访问一次主存所花的时间较长, 因此机器周期通常用 \_\_\_\_\_ 来规定。  
A. 主存中读取一个指令字的最短时间  
B. 主存中读取一个数据字的最长时间  
C. 主存中写入一个数据字的平均时间

- D. 主存中取一个数据字的平均时间
16. 系统总线中地址线的功能是 D。
- A. 用于选择主存单元地址
- B. 用于选择进行信息传输的设备
- C. 用于选择外存地址
- D. 用于指定主存和 I/O 设备接口电路的地址
17. 在集中式总线仲裁中, B 方式响应时间最快。
- A. 菊花链
- B. 独立请求
- C. 计数器定时查询
18. 微型机系统中, 主机和高速硬盘进行数据交换一般采用 B 方式。 DMA
- A. 程序中断控制
- B. 直接存储器访问 ( DMA )
- C. 程序直接控制
- D. 通道控制
19. 在微机中, VGA 代表 C。
- A. 微机的型号
- B. 键盘的型号
- C. 显示标准
- D. 显示器的型号
20. 在中断响应过程中, 保护程序计数器 PC 的作用是 B。
- A. 使 CPU 能找到中断处理程序的入口地址
- B. 使中断返回后, 能回到断点处继续原程序的执行
- C. 使 CPU 和外部设备能并行工作
- D. 为了实现中断嵌套

### 三、简答题 ( 每小题 5 分 , 共 20 分 )

1. 什么叫总线? 它有什么用途? 试举例说明。

答: 所谓总线就是指若干信号线的集合, 由这些信号线组成在两个以上部件间传送信息的公共通路。

总线的作用主要是沟通计算机各部件的信息传递, 并使不同厂商提供的产品能互换组合。总线根据其规模、数据传输方式、应用的不同场合等可分为多种类别, 比如: 系统总线是用来连接 CPU、存储器、I/O 插件等, 设备总线则提供计算机与计算机之间、计算机与外设之间的连接。

答:

2. 机器指令包括哪两个基本要素? 微指令又包括哪两个基本要素? 程序靠什么实现顺序执行?

答

:

答: 机器指令包括操作码和地址码。微指令包括微命令字段和下址地址字段。程序中靠程序计数器 PC 计数实现程序的顺序执行, 靠转移指令实现转移。微程序中: 若采用计数法, 则靠微程序计数器  $\mu$ PC 计数实现微程序的顺序执行, 靠微转移指令实现转移。若采用下址法, 则靠下址字段和控制字段决定下一条微指令的地址, 可能是顺序执行也可能是转移执行。

3. 说明层次结构的存储系统中 Cache 和虚拟存储器的作用有何不同。

答

:

答: 引入 Cache 结构的目的是为了解决主存和 CPU 之间的速度匹配问题。而采用虚拟存储结构目的是解决主存容量不足的问题。



4. 说明程序 I/O 方式和中断 I/O 方式的差别。

答：

答：程序 I/O 与中断 I/O 的差别主要有以下几点：

(1) 在程序 I/O 中，何时对何设备进行输入或输出操作完全受 CPU 控制；在中断 I/O 中，何时对设备操作由外围设备主动通知 CPU。

(2) 程序 I/O 方式中，CPU 与外围设备不能并行工作；中断方式由于不需要 CPU 与外围设备同步工作，所以它们可以并行操作。

(3) 程序 I/O 方式无法处理异常事件，如掉电、非法指令、地址越界等；中断 I/O 方式可以处理随机事件，从而处理这些异常。

(4) 程序查询方式的优点是硬件结构比较简单，缺点是 CPU 效率低，且只能进行数据传送。中断方式硬件结构相对复杂一些。

#### 四、 综合题（每小题 10 分，共 20 分）

1. 设 CPU 内有下列部件：PC、IR、MAR、MDR、AC、CU。

(1) 写出取指周期的全部微操作；

(2) 写出加法指令 ADD X，无条件转移指令 JMP Y，结果为零则转指令 BAZ Y 在执行阶段所需的全部微操作；

(3) 当上述的加法指令为间接寻址时，写出运行加法指令所需的全部微操作。

解：(1) 取指周期的全部微操作：

T0 PC → MAR, 1 → R

T1 Ad(CMDR) → CMAR

T2 M(MAR) → MDR, (PC)+1 → PC

T3 Ad(CMDR) → CMAR

T4 MDR → IR

T5 OP(IR) → 微地址形成部件 → CMAR

(2) 加法指令 ADD @X 在间址周期和执行周期的全部微操作

间址周期

T0 Ad(IR) → MAR, 1 → R

T1 Ad(CMDR) → CMAR

T2 M(MAR) → MDR

T3 Ad(CMDR) → CMAR

T4 MDR → Ad(IR)

T5 OP(IR) → 微地址形成部件 → CMAR

执行周期

T0 Ad(IR) → MAR, 1 → R

T1 Ad(CMDR) → CMAR

T2 M(MAR) → MDR

T3 Ad(CMDR) → CMAR

T4 (AC)+(MDR) → AC

T5 Ad(CMDR) → CMAR

2． 某机有五个中断源 L<sub>0</sub>、 L<sub>1</sub>、 L<sub>2</sub>、 L<sub>3</sub>、 L<sub>4</sub>， 按中断响应的优先次序由高向低排序为 L<sub>0</sub> L<sub>1</sub> L<sub>2</sub> L<sub>3</sub> L<sub>4</sub>， 现要求中断处理次序改为 L<sub>1</sub> L<sub>3</sub> L<sub>4</sub> L<sub>0</sub> L<sub>2</sub>， 根据下示格式， 写出各中断源的屏蔽字。

中断源	屏蔽字				
	0	1	2	3	4
L <sub>0</sub>	1	0	1	0	0
L <sub>1</sub>	1	1	1	1	1
L <sub>2</sub>	0	0	1	0	0
L <sub>3</sub>	1	0	1	1	1
L <sub>4</sub>	1	0	1	0	1

五、 计算题（共 20 分）

1． 设有效信息为 101， 试用生成多项式 G(x)=11011， 将其编成循环冗余校验码（ 7 分）。

解： 有效信息 M(x)=101= $x^2+1$  (n=3)  
G(x)=11011= $x^4+x^3+x+1$  得 k+1=5 k=4  
 $M(x) \cdot x^4=1010000=x^6+x^4$

$$\begin{array}{r} M(x) \cdot x^4 \\ \hline G(x) \end{array} \quad \begin{array}{r} 1010000 \\ 11011 \\ \hline 110 \end{array} \quad \begin{array}{r} 1010 \\ 11011 \\ \hline \end{array}$$

$M(x) \cdot x^4+R(x)=1010000+1010=1011010$  为 CRC 码

2． 设机器数字长为 8 位（含 1 位符号位在内）， 写出真值 - 87 对应的原码、 补码和反码（ 7 分）。

解： 原码 =11010111  
反码 =10101000  
补码 =10101001

3． 设机器数字长为 8 位（含 1 位符号位在内）， 用补码运算规则计算 A - B（ 6 分）。

其中： A=18/32， B=15/128

解： A=0.1001000 B=0.0001111  
[-B]<sub>补</sub>=1.1110001  
A - B=A+[-B]<sub>补</sub>=0.0111001=57/128