

计算机组成原理期末试题及答案

一、选择题 (共 20 题, 每题 1 分, 共 20 分)

1. 在下列机器数 B 中, 零的表示形式是唯一的。
A. 原码 B. 补码 C. 反码 D. 原码和反码
2. CRT 的分辨率为 1024×1024 , 颜色深度为 8 位, 则刷新存储器的存储容量是 B。
 $8 \times 2^{20} / 8 = 1 \text{ MB}$
A. 2MB B. 1MB C. 8MB D. 1024B
3. 在定点二进制运算器中, 减法运算一般通过 D 来实现。
A. 原码运算的二进制减法器 B. 补码运算的二进制减法器
C. 补码运算的十进制加法器 D. 补码运算的二进制加法器
4. 在指令的地址字段中, 直接指出操作数本身的寻址方式, 称为 B。
A. 隐含寻址 B. 立即寻址 C. 寄存器寻址 D. 直接寻址
5. 信息只用一条传输线, 且采用脉冲传输的方式称为 A。
A. 串行传输 B. 并行传输 C. 并串行传输 D. 分时传输
6. 和外存储器相比, 内存储器的特点是 C。
A. 容量大、速度快、成本低 B. 容量大、速度慢、成本高
C. 容量小、速度快、成本高 D. 容量小、速度快、成本低
7. CPU 响应中断的时间是 C。
A. 中断源提出请求 B. 取指周期结束 C. 执行周期结束。
8. EPROM 是指 C。
A. 读写存储器 B. 只读存储器
C. 可编程的只读存储器 D. 光擦除可编程的只读存储器
9. 下列数中最小的数是 B。
 $64 \div 8 = 8$ 42 $64 +$ 48
A. $(1101001)_2$ B. $(52)_8$ C. $(133)_8$ D. $(30)_{16}$
10. 假定下列字符码中有奇偶校验位, 但没有数据错误, 采用偶校验的字符码是 D。
A. 11001011 B. 11010110 C. 11000001 D. 11001001
11. 单地址指令中为了完成两个数的算术运算, 除地址码指明的一个操作数外, 另一个数常需采用 C。
A. 堆栈寻址方式 B. 立即寻址方式 C. 隐含寻址方式 D. 间接寻址方式
12. 用于对某个寄存器中操作数的寻址方式称为 C 寻址。
A. 直接 B. 间接 C. 寄存器直接 D. 寄存器间接
13. 中央处理器 (CPU) 包含 C。
运算器, 控制器, Cache
A. 运算器 B. 控制器
C. 运算器、控制器和 cache D. 运算器、控制器和主存储器
14. 在 CPU 中跟踪指令后继地址的寄存器是 B。

A. 主存地址寄存器 B. 程序计数器 C. 指令寄存器 D. 状态条件寄存器

15. 在集中式总线仲裁中, C 方式响应时间最快。
A. 链式查询 B. 计数器定时查询 C. 独立请求 D. 以上三种相同

16. PCI 总线的基本传输机制是 D。
A. 串行传输 B. 并行传输 C. DMA 式传输 D. 猝发式传输

17. 中断向量地址是 B。
A. 子程序入口地址 B. 中断服务子程序入口地址
C. 中断服务子程序出口地址 D. 中断返回地址

18. CD-ROM 是 C 型光盘。
A. 一次 B. 重写 C. 只读

19. 某计算机字长是 16 位, 它的存储容量是 1MB, 按字编址, 它的寻址范围是 A。

A. 512K B. 1M C. 512KB

20. 一个 16K × 32 位的存储器, 其地址线和数据线的总和是 B。
A. 48 B. 46 C. 36 D. 40

二、填空题 (共 7 题, 每空 1 分, 共 20 分)

1. 计算机系统是由 硬件 和软件两大部分组成, 软件又分为 系统软件 和 应用软件。

2. 系统总线按传输信息的不同分为地址总线、数据总线、控制总线 三大类。

3. 四位二进制补码所能表示的十进制整数范围是 -8 至 7。

4. 半导体 SRAM 靠 触发器 存储信息, 半导体 DRAM 靠 电容器 存储信息。

5. 动态 RAM 的刷新方式通常有 集中刷新、分散刷新、异步刷新 三种。

6. 完整的指令周期包括取指、间址、执行、中断 四个子周期, 影响指令流水线性能的三种相关分别是 结构 相关、数据 相关和控制相关。

7. Cache 和主存地址的映射方式有 直接、全相联、组相联 三种。

三、简答题 (共 2 题, 每题 5 分, 共 10 分)

1. 什么叫指令? 什么叫指令系统?

指令

2. 一次程序中断大致可分为哪几个阶段?

四、应用题（共 5 题，每题 10 分，共 50 分）

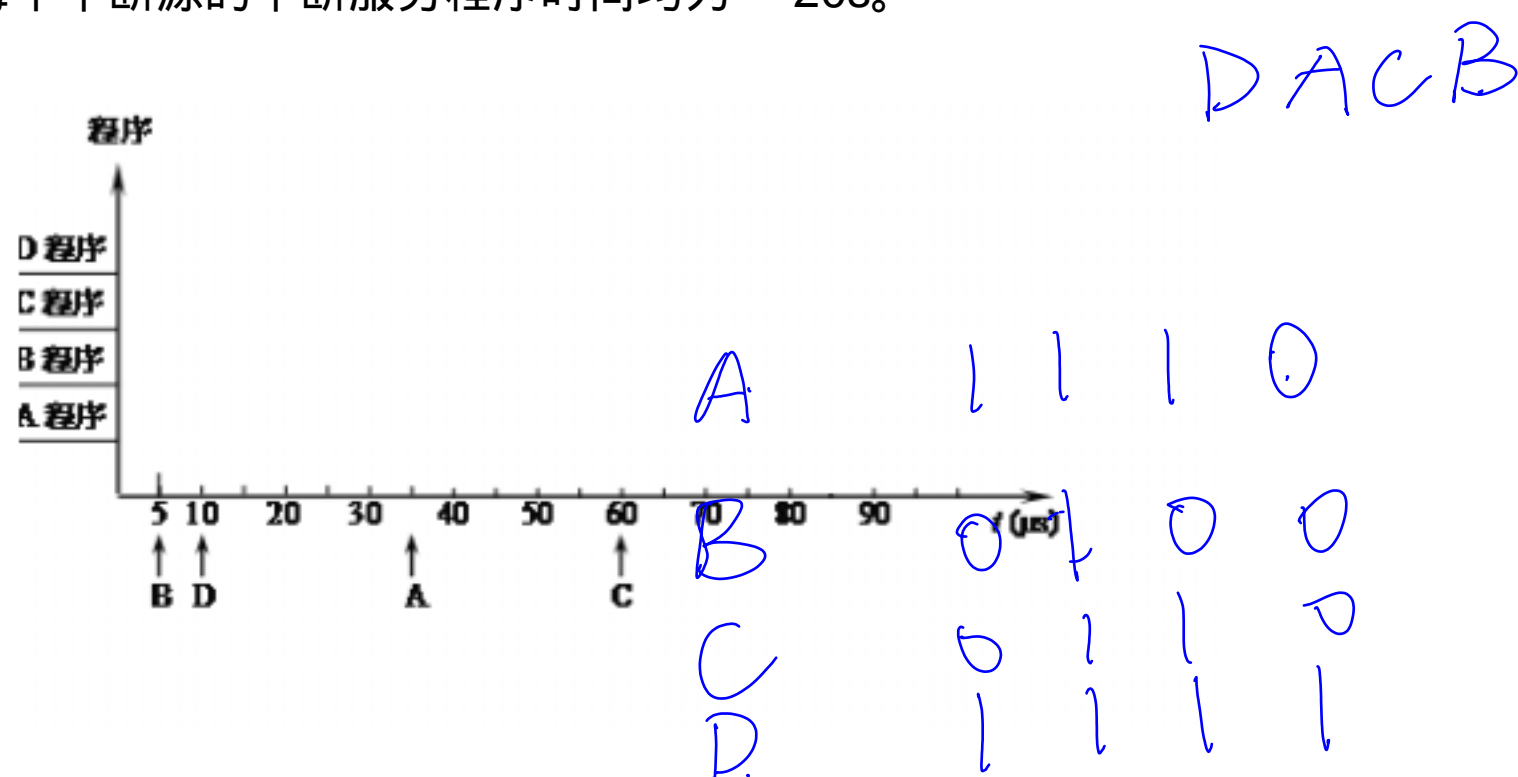
1. 设某机主频为 8MHz, 每个机器周期平均含 2 个时钟周期, 每条指令平均有 2.5 个机器周期, 试问该机的平均指令执行速度为多少 MIPS? 若机器主频不变, 但每个机器周期平均含 4 个时钟周期, 每条指令平均有 5 个机器周期, 则该机的平均指令执行速度又是多少 MIPS? 由此可得出什么结论?

解:

$$2.5 \times 2 \times \frac{1}{8M} \quad \text{S/指令}$$

2. 设某机有四个中断源 A、B、C、D, 其硬件排队优先次序为 A、B、C、D, 现要求将中断处理次序改为 D、A、C、B。(1) 写出每个中断源对应的屏蔽字。

(2) 按下图时间轴给出的四个中断源的请求时刻, 画出 CPU 执行程序的轨迹。设每个中断源的中断服务程序时间均为 20s。

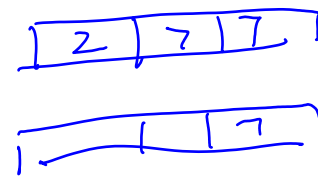


3. 设机器数字长为 8 位 (含一位符号位), 若 $A = +15$, $B = +24$, 求 $[A+B]_{补}$ 和 $[A-B]_{补}$ 并还原成真值。

$$\begin{aligned}
 A &= +15 & B &= +24 \\
 [A]_{补} &= 0001111 \\
 [B]_{补} &= 00011000 \\
 [A+B]_{补} &= [A]_{补} + [B]_{补} \\
 &= 00100111 \\
 &= 32 + 7 = 39
 \end{aligned}$$

4. 某机字长 16 位，存储字长等于指令字长，若存储器直接寻址空间为 128 字，变址时的位移量为 -64~+63, 16 个通用寄存器可作为变址寄存器。设计一套指令格式，满足下列寻址类型的要求。

- (1) 直接寻址的二地址指令 3 条；
- (2) 变址寻址的一地址指令 6 条；
- (3) 寄存器寻址的二地址指令 9 条；
- (4) 直接寻址的一地址指令 13 条。



5. 设 CPU 共有 16 根地址线，8 根数据线，并用 \overline{MREQ} (低电平有效) 作访存控制信号， R/\overline{W} 作读写命令信号 (高电平为读，低电平为写)。现有 8 片 8KX8 位的 RAM 芯片与 CPU 相连，试回答：

- (1) 用 74138 译码器画出 CPU 与存储芯片的连接图；
- (2) 写出每片 RAM 的地址范围；
- (3) 根据图 (1)，若出现地址线 A13 与 CPU 断线，并搭接到高电平上，将出现什么后果？

答案

一、选择题

1. B 2. B 3. D 4. B 5. A 6. C 7. C 8. C 9. B 10. D
11. C 12. C 13. C 14. B 15. C 16. D 17. B 18. C 19. A 20. B

二、填空题

1. 硬件 系统软件 应用软件 2 数据 地址控制 3 +15 -16 4. 触发器 电容
5 集中 分散 异步 6 间址 执行 中断 结构 数据 控制 7 直接映射 全相连 组相连

三、简答题

1 指令是计算机执行某种操作的命令，也就是常说的机器指令。一台机器中所有机器指令的集合，称这台计算机的指令系统。

2 答：一次程序中断大致可分为五个阶段。中断请求 (1 分) 中断判优 (1 分) 中断响应 (1 分) 中断服务 (1 分) 中断返回 (1 分)

四、应用题

1 解：先通过主频求出时钟周期，再求出机器周期和平均指令周期，最后通过平均指令周期的倒数求出平均指令执行速度。计算如下：

时钟周期 =1/8MHz=0.125× 10⁻⁶ =125ns

机器周期 =125ns× 2=250ns

平均指令周期 =250ns× 2.5=625ns

平均指令执行速度 =1/625ns=1.6MIPS

当参数改变后：机器周期 = 125ns × 4=500ns=0.5 μ s

平均指令周期 =0.5 μ s× 5=2.5 μ s

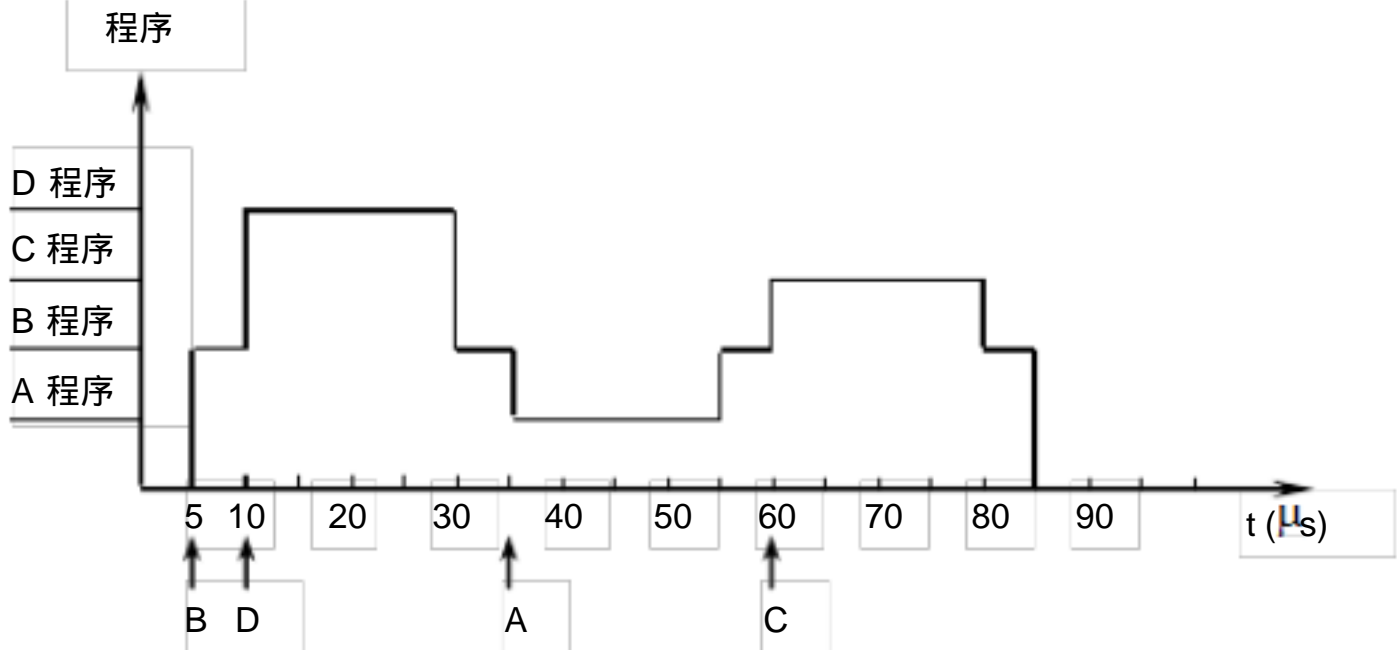
平均指令执行速度 =1/2.5 μ s=0.4MIPS

结论：两个主频相同的机器，执行速度不一定一样。

2 (1) 在中断处理次序改为 D > A > C > B 后，每个中断源新的屏蔽字如表所示。(5 分)

中断源	屏蔽字			
	A	B	C	D
A	1	1	1	0
B	0	1	0	0
C	0	1	1	0
D	1	1	1	1

(2) 根据新的处理次序， CPU执行程序的轨迹如图所示(5 分)



3 解： A = +15 = +0001111 , B = +24 = +0011000

[A]_补 = 0,0001111 , [B]_补 = 0,0011000 , [-B]_补 = 1,1101000

则[A-B]_补 = [A]_补 + [-B]_补 = 0,0001111

$$\begin{array}{r} 0,0001111 \\ +1,1101000 \\ \hline 1,1110111 \end{array}$$

[A-B]_补 = 1,1110111

故 A-B = -0001001 = -9

4 1) 地址指令格式为(2 分)

OP 2	A1 7	A2 7
00-10		

2) (2 分)

OP5	R1 4	A2 7
11000-11101		

3) (3 分)

OP8	R1 4	A2 4
-----	------	------

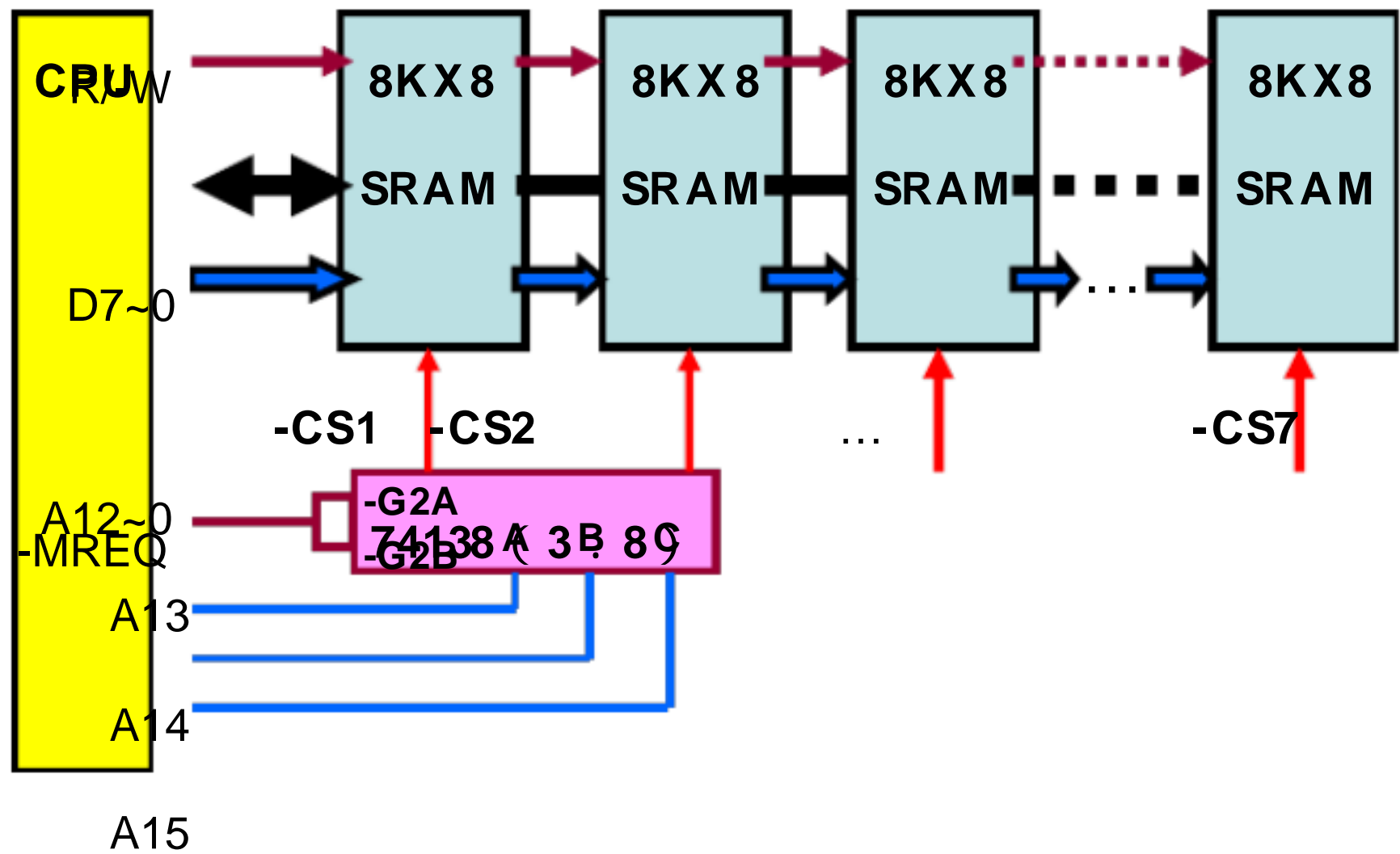
1111000-1111100

4) (3 分)

OP9	R1 7	
-----	------	--

111110001-11111101

5 1)



2) 0~8191

8192~16383

16384~24575

24576~32767

32768~40959

40960~49151

49152~57343

57344~65535

3) 如果地址线 A13 与 CPU 断线，并搭接到高电平上，将会出现 A13 恒为“1”的情况。此时存储器只能寻址 A13=1 的地址空间，A13=0 的另一半地址空间将永远访问不到。若对 A13=0 的地址空间进行访问，只能错误地访问到 A13=1 的对应空间中去。