|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称\_\_\_数字逻辑与数字系统实验\_\_\_\_**  **实验名称\_\_\_时序逻辑综合实验报告\_\_\_\_\_\_**  **计算机学院2020211306班 姓名 马天成**  **教师\_杨秦\_ 成绩\_\_\_\_\_\_**  **\_2021\_年\_11\_月\_30\_日** |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1.RS触发器**  **①核心功能**    (1) RS\_01\_置0 (2) RS\_10\_置1  这是最基本的置0和置1功能，实现信号的触发：   * RS = 01 : Q = 1 , Q’ = 0 ; * RS = 10 : Q = 0 , Q’ = 1 ;       (3) RS\_00\_保持\_输出01 (4) RS\_00\_保持\_输出10  这是在置0置1功能基础上的保持功能:   * + - * RS = 00 : Qn = 0 , Qn’ = 1 -> Qn = 0 , Qn’ = 1 ;       * RS = 00 : Qn = 1 , Qn’ = 0 -> Qn = 1 , Qn’ = 0 ;   **②不稳状态** (RS = 11) - > “不合法状态”    (5) RS\_11\_不稳\_稳定输出11  在这种情况下，因为已经断了电，反馈使得其输入“**不合法状态**” -- 11。  这种输出在RS触发器之中是不允许的，这使得会出现后面分析的“不定状态”。  **③不定状态**  在调试过程中，出现了上课并未提到的“不定状态”：    (6) RS\_00\_不稳\_输出00 (7) RS\_00\_不稳\_输出01    (8) RS\_00\_不稳\_输出10 (9) RS\_00\_不稳\_输出11  由此可见，出现“不定状态”之前，触发器一定处于“**不合法状态**”，即RS触发器两输入端都有有效的信号；但触发器处于“不合法状态”的话，其后不一定会进入“**不定状态**”，除非撤销CP或同时撤销两有效的输入信号。  **④ 总结**  **上述状态分别为**： （1）输入01，置1态   1. 输入10，置0态 2. 输入11，保持现态 3. 输入00：  * 若之前处于不合法状态，则进入**不定状态**； * 若之前处于合法状态，两输出端有效。     **真值表：**   |  |  |  | | --- | --- | --- | | S(1) | S(2) | Q^n+1 | | 0 | 0 | 不稳定 | | 0 | 1 | 1 | | 1 | 0 | 0 | | 1 | 1 | Q^n |   **结论：**  当S1，S2不同为1 时可以置0或1  当S1=S2=1时，次态不变  当S1=S2=0时，若之前处于不稳态，则进入不定状态；否则两输出端有效。 |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **2.D触发器**  （1）CLR , PR  **①. 功能**    (1) CLR=0 PR=0\_输出01 (初态)    (2) CLR=1 PR=0\_输出10 (3) CLR=0 PR=1\_输出01   * 知道**CLR功能是高电平置1**，**PR功能是高电平置0**。     (4) (2) CLR=1 PR=1\_输出10   * 知道**CLR置1的优先级高于PR置0的优先级**。   真值表：   |  |  |  | | --- | --- | --- | | CLR | PR | Q | | 0 | 0 | 0 | | 0 | 1 | 0 | | 1 | 0 | 1 | | 1 | 1 | 0 |   结论：   1. 当CLR置0，PR置1时为复位信号，Q变为0 2. 当CLR置1，PR置0时为置位信号，Q变为1 3. 当CLR和PR都为1或者都为0时，Q为0。   (2) D 核心功能  (1) 置位前\_输出10 (2) 置位后\_输出01    (3) 置位前\_输出01 (4) 置位后\_输出10   * **D就是转换功能，跳转当前输出。**   真值表：   |  |  |  |  | | --- | --- | --- | --- | |  |  |  |  | |  | （上升沿） |  |  | |  | （上升沿） |  |  | |  | （非上升沿） |  |  |   结论：   1. 使用单脉冲，每次运行触发一次； 2. 由D触发器的次态方程知Q^n+1=D，故当D=0时，Q=0，D=1时，Q=1。   **（3） 波形图**  **① CK&D**    ② **Q&Q'**    其实放大后*Q端输出波形相较D端输入波形稍有滞后，是因为两上升沿之间有时间差。*  （4）结论   * CLR和PR均置为1，不产生复位和置位信号，故触发器能正常触发； * 触发器会在输入的CLK信号的上升沿触发； * 由D触发器的次态方程，Q^n+1=D，输出波形会随着输入D端波形变化。   **D触发器功能**：Q^n+1=D。  **特点**：次态同于D端输入。 |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **3. 双JK触发器（74LS107实现）**  ① J=1 K=1    (1) J=1 K=1\_1->0前 (2) J=1 K=1\_1->0后    (3) J=1 K=1\_0->1前 (4) J=1 K=1\_0->1后  ② J=1 K=0    (5) J=1 K=0\_置0前 (6) J=1 K=0\_置0后  ③ J=0 K=1    (7) J=0 K=1\_置1前 (8) J=0 K=1\_置0后  ④ J=0 K=0    (9) J=0 K=0\_保持0 (10) J=0 K=0\_保持1   * **波形图**没有必要测，并没有波形图的叠加，输入什么波形输出什么波形； * 最多是输出与输入不同时输出相反波形。   功能：（真值表）   |  |  |  | | --- | --- | --- | | J | K | Qn+1 | | 1 | 1 | ~Qn | | 0 | 1 | 0 | | 0 | 0 | Qn | | 1 | 0 | 1 |   JK触发器结论：  功能：J=1 K=1时可以进行现态和次态交替  特点：避免了SR触发器的不稳定的情况 |

|  |
| --- |
| **实验四 简单时序电路**  电路图如下：    **①. 连线**    **②. 功能实现**  0000： 0001: 0010: 0011: 0100:  **->  ->  ->  ->**  1001: 1000: 0111: 0110: 0101:  **<-  <-  <-  <-**  具体可以看文件夹- **实验4** 里的mp4视频  **③. 波形图（三张对比图）**    **③. 分析功能**  状态转移表：        **④ 总结**  计数器是一个用以实现计数功能的时序部件，它不仅可用来计脉冲数，还常用作数字系统的定时、分频和执行数字运算以及其它特定的逻辑功能。其特殊的逻辑功能使得其具有很强的实用性。  计数器种类很多。按构成计数器中的各触发器是否使用一个时钟脉冲源来分，有同步计数器和异步计数器。根据计数制的不同，分为二进制计数器，十进制计数器和任意进制计数器。根据计数的增减趋势，又分为加法、减法和可逆计数器。还有可预置数和可编程序功能计数器等等。我们这里用到的是异步十进制计数器。  Ex：其中波形图只和输入波形有关。 |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |