

四川大学期末考试试题（闭卷）

（2022——2023 学年第 1 学期） A 卷

课程号：304036030 课序号：

课程名称：计算机组成原理

任课教师：倪云竹 罗川 蒋欣荣 陈延涛 熊勇 应三丛

成绩：

适用专业年级：计算机学院 2021 级 学生人数：393

印题份数：

学号：

姓名：

考生承诺

我已认真阅读并知晓《四川大学考场规则》和《四川大学本科学生考试违纪作弊处分规定（修订）》，郑重承诺：

- 1、已按要求将考试禁止携带的文具用品或与考试有关的物品放置在指定地点；
- 2、不带手机进入考场；
- 3、考试期间遵守以上两项规定，若有违规行为，同意按照有关条款接受处理。

考生签名：

一、单项选择题（本大题共 15 小题，每小题 2 分，共 30 分）在每小题列出的四个备选项中只有一个是符合题目要求的，请将其代码填写在题后的括号内。错选、多选或未选均无分。

1. 下列哪个不属于教材中提到的计算系统结构中的 7 个伟大思想（ ）。
A. 使用抽象设计 B. 通过流水线提高性能
C. 面向摩尔定律的设计 D. 通过冗余提高可靠性
2. 冯诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是（ ）。
A. 指令操作码的译码结果 B. 指令和数据的寻址方式
C. 指令周期的不同阶段 D. 指令和数据所在的存储单元
3. 以下描述不匹配的项是（ ）。
A. 编译器——将指令从助记符形式翻译成二进制形式的程序
B. DRAM——用于构建内存的器件
C. 高速缓存——一种解决主存访问速度不匹配的方法
D. PMD——连接到网络上的小型无线设备
4. 关于 MIPS 指令系统描述正确的是（ ）。
A. 操作码长度固定不变 B. 属于 CISC 指令系统
C. 寻址方式固定不变 D. 操作数个数固定不变
5. 已知带符号整数用补码表示。变量 X, Y, Z 的机器数分别为 0xFFFFD, 0xFFDF, 0x7FFC, 下列结论中，正确的是（ ）。

- A. 若 X, Y, Z 为无符号数, 则 $Z < X < Y$
 B. 若 X, Y, Z 为无符号数, 则 $X < Y < Z$
 C. 若 X, Y, Z 为带符号数, 则 $X < Y < Z$
 D. 若 X, Y, Z 为带符号数, 则 $Y < X < Z$
6. 某机器字长 32 位, 采用定点整数表示, 符号位 1 位, 尾数 31 位, 则可表示的最大正整数为 ()。
- A. $+(2^{31}-1)$ B. $+(2^{30}-1)$
 C. $+(2^{32}-1)$ D. $+(2^{32})$
7. 在 MIPS 指令集中, 若需要将一个 32 位常数 0x002B8012 加载到寄存器 \$S0 中, 以下哪些方法可以实现? ()
- ① lui \$s0, 0x002B ② lui \$s0, 0x002B
 ori \$s0, \$s0, 0x8012 addi \$s0, \$s0, 0x8012
- ③ lui \$s0, 0x002B ④ li \$s0, 0x002B8012
 addiu \$s0, \$s0, 0x8012
- A. ①② B. ①③ C. ①③④ D. ①④
8. 在 MIPS 中, 访问静态数据区时, 需要使用到的寄存器是 ()。
- A. \$fp B. \$gp C. \$sp D. \$at
9. 某机器字长为 16 位, 主存按字节编址。转移指令采用相对寻址, 由两个字节组成, 第一字节为操作码字段, 第二字节为相对位移量字段。假定取指令时, 每取一个字节 PC 自动加 1。若某转移指令所在主存地址为 0x2000, 相对位移量字段的内容为 0x06, 则该转移指令成功转移后的目标地址是 ()。
- A. 0x2006 B. 0x2007 C. 0x2008 D. 0x2009
10. 在浮点加减运算中, ()。
- A. 阶码部分与尾数部分分别进行加减运算
 B. 阶码与尾数作为一个整体相加
 C. 阶码对齐后, 尾数相加减
 D. 尾数单独加减, 取两数中最大阶码值作为结果的阶码值
11. 下列不属于组合逻辑部件的是 ()。
- A. 比较器 B. 寄存器 C. 多路选择器 D. 加法器
12. 下列关于数据通路的叙述中, 错误的是 ()。
- A. 数据通路包含 ALU 组合逻辑 (操作) 元件
 B. 数据通路包含寄存器等时序逻辑 (状态) 元件
 C. 数据通路不包含用于异常事件检测及相应的电路
 D. 数据通路中的数据流动路径由控制信号进行控制

13. 以下描述不正确的是（ ）。

- A. 存储器层次利用了时间局部性
- B. 存储器层次结构的大部分容量处于最低层
- C. 在 DRAM 中，是利用双稳态触发器来存储信息
- D. 在 DRAM 中，需要定期进行刷新以保持数据

14. 相同容量下命中率最高的 Cache 地址映射方式为（ ）。

- A. 直接映射
- B. 全相联映射
- C. 组相联映射
- D. 混合映射

15. 1001 的汉明校验码（分组采用偶校验）为（ ）。

- A. 10011110
- B. 00111001
- C. 10010001
- D. 1110001

二、分析计算题（本大题共 4 小题，每小题 5 分，共 20 分）

1. （5 分）假定计算机 M1 和 M2 具有相同的指令集体系结构，主频分别为 1.5 GHz 和 1.2 GHz。在 M1 和 M2 上运行某基准程序 P，平均 CPI 分别为 2 和 1，则程序 P 在 M1 和 M2 上运行时间的比值是多少？

2. （5 分）请用 IEEE754 单精度浮点数表达 $8.25_{(10)}$ 。（要求写出计算过程）。

3. （5 分）使用改进版的除法器硬件计算无符号除法 $9_{(10)} \div 3_{(10)}$ 。（要求写出计算过程及每一步中各个寄存器的值）。

4. （5 分）有如下 C 语言程序段：

```
for(k=0; k<1000; k++)  
    a[k] = a[k] + 32;
```

若数组 a 中的元素及变量 k 均为 int 型，int 型数据占 4B，数据 Cache 采用直接映射方式，数据区大小为 1KB、块大小为 16B，该程序段执行前 Cache 为空，则该程序段执行过程中访问数组 a 的 Cache 缺失率约为多少？为什么？

三、综合题（本大题共 2 小题，每小题 10 分，共 20 分）

1. （10 分）请将下面的 C 语言函数翻译成 MIPS 汇编语言。假设函数 func 的声明为“int func (int a, int b);”，函数 f 的代码如下：

```
int f ( int a, int b ) {  
    return func(a, func(a+b, b));  
}
```

2. （10 分）假设某 MIPS 系统内存地址为 32 位，按字节编址，每个主存块大小为 32B，Cache 的容量为 512B。

（1）（5 分）若采用直接映射方式，则请问索引 Index 位是多少位？标记 Tag 位是多少位？

（2）（5 分）若采用 2 路组相联映射方式（即每组 2 块）。主存 129 号单元所在主存块的块地址是多少？应装入到的 Cache 组号又是多少？

四、数据通路分析与设计（本大题共 2 小题，每小题 15 分，共 30 分）

1. (15 分) 图 1 是单周期处理器的数据通路（能够实现 LW、SW、R-Type、Beq 以及 J 指令），请回答下述问题。

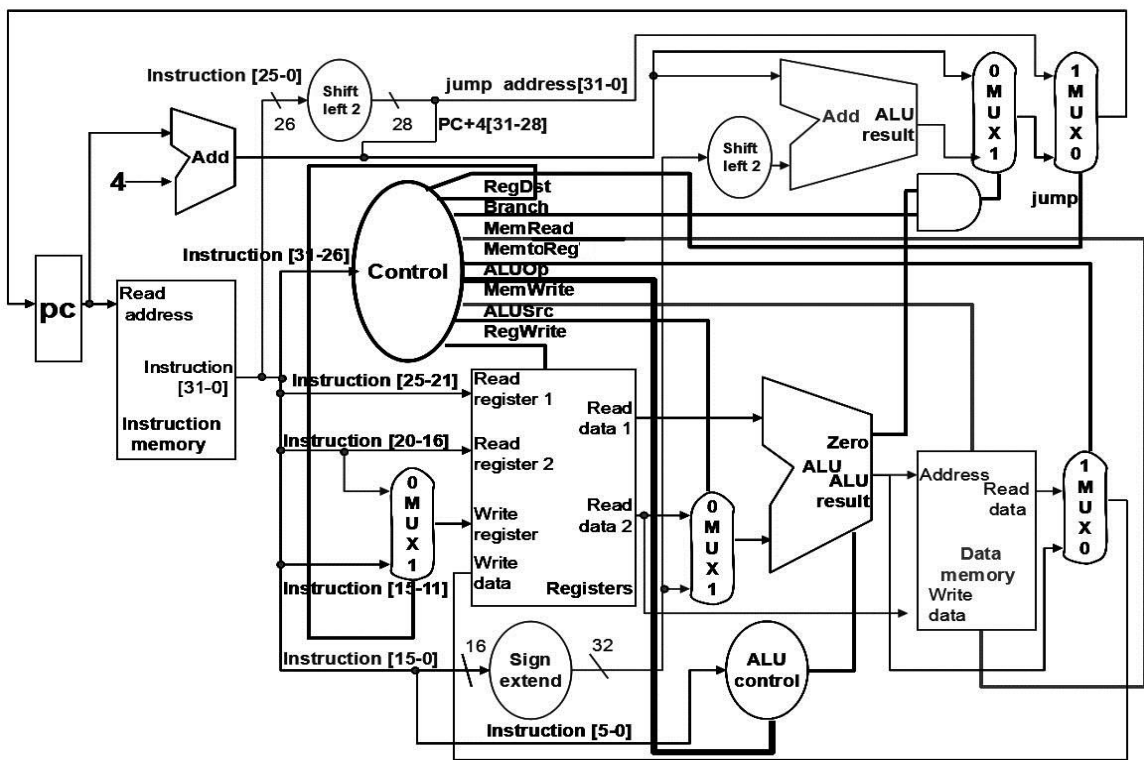


图 1 单周期处理器数据通路

(1) 与多周期数据通路中只有一个存储器相比，单周期数据通路中存储器分为了独立的指令存储器和数据存储器，请分析其原因。(5 分)

(2) 请在表 1 中写出处理器执行以下指令时，控制器产生的控制信号值 (10 分)
SUB \$s1,\$s2, \$s3

表 1：单周期数据通路控制信号

RegDst	ALUSrc	MemtoReg	RegWrite	MemRead	MemWrite	Branch	ALUOp1	ALUOp0	Jump

2. (15 分) 下图 2 是多周期处理器的数据通路（能够实现 lw、sw、R-type、beq 以及 j 指令），请回答下述问题。

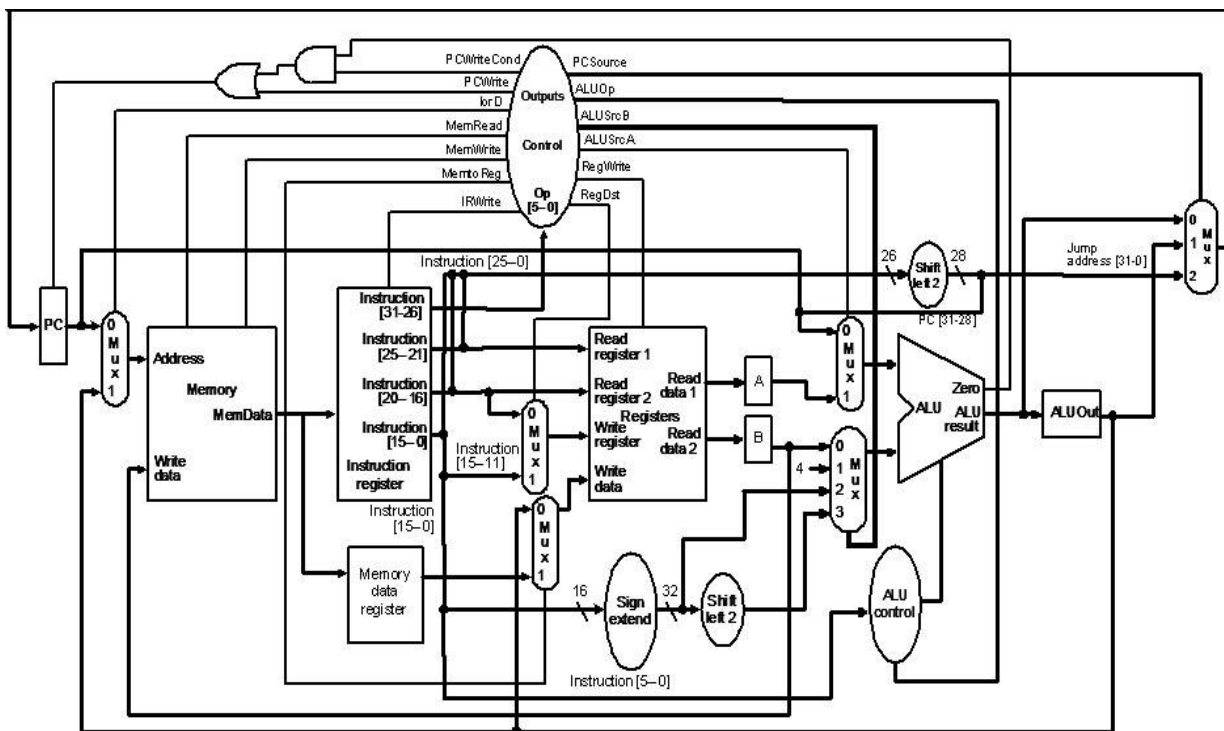


图 2 多周期处理器数据通路

(1) (3 分) 若该多周期处理器执行指令 `beq $s1, $s2, L1` 时, 请用 RTL 语言写出该指令在各周期的操作过程。

(2) (6 分) 请将该 `beq` 指令在第三个周期 (执行周期) 主控制单元所产生相应控制信号填入表 2。

表 2: 多周期数据通路控制信号

PCWrite	PCWriteCond	IOrd	MemWrite	MemRead	IRWrite	MemtoReg	RegWrite	RegDst	ALUSrcA	ALUSrcB	PCSource

(3) (6 分) 假设要在图 2 所示的数据通路上实现一条新指令 `bne $s1, $s2, L1`。

1) 是否需要增加新的硬件和控制信号? 若需要, 如何增加? (3 分)

2) 该 `bne` 指令在第三个周期 (执行周期) 时, 主控制单元所产生的控制位 (ALUOp) 的值是多少? 与实现 `beq` 指令时相同吗? 为什么? (3 分)