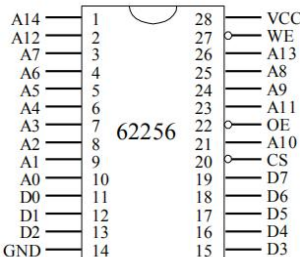


四川大学计算机学院、软件学院

实验报告

学号：2022141460176 姓名：杨一舟 专业：计算机科学与技术 第 11 周

课程名称	微机原理与接口技术实验	实验课时	4
实验项目	静态存储器扩展实验	实验时间	2024. 5. 10
实验目的	1. 了解存储器扩展的方法和存储器的读/写。 2. 掌握 CPU 对 16 位存储器的访问方法。		
实验环境	WindowsXP，TD-PITE 实验装置		
实验内容（算法、程序、步骤和方法）	<p>实验原理：</p> <p>存储器是用来存储信息的部件，是计算机的重要组成部分，静态 RAM 是由 MOS 管组成的触发器电路，每个触发器可以存放 1 位信息。只要不掉电，所储存的信息就不会丢失。因此，静态 RAM 工作稳定，不要外加刷新电路，使用方便。但一般 SRAM 的每一个触发器是由 6 个晶体管组成，SRAM 芯片的集成度不会太高，目前较常用的有 6116（2K×8 位），6264（8K×8 位）和 62256（32K×8 位）。本实验平台上选用的是 62256，两片组成 32K×16 位的形式，共 64K 字节。62256 的外部引脚图如图 4.1 所示。</p> <div></div> <p>图 4.1 62256 引脚图</p> <p>本系统采用准 32 位 CPU，具有 16 位外部数据总线，即 D0、D1、…、D15，地址总线为 BHE#（#表示该信号低电平有效）、BLE#、A1、A2、…、A20。存储器分为奇体和偶体，分别由字节允许线 BHE# 和 BLE# 选通。存储器中，从偶地址开始存放的字称为规</p>		

则字，从奇地址开始存放的字称为非规则字。处理器访问规则字只需要一个时钟周期，BHE# 和 BLE# 同时有效，从而同时选通存储器奇体和偶体。处理器访问非规则字却需要两个时钟周期，第一个时钟周期 BHE# 有效，访问奇字节；第二个时钟周期 BLE# 有效，访问偶字节。处理器访问字节只需要一个时钟周期，视其存放单元为奇或偶，而 BHE# 或 BLE# 有效，从而选通奇体或偶体。写规则字和非规则字的简单时序图如图 4.2 所示。



图 4.2 写规则字（左）和非规则字（右）简单时序图

实验要求：

【基础实验要求】

1. 编写实验程序，将 0000H ~ 000FH 共 16 个数写入 SRAM 的从 0000H 起始的一段空间中，然后通过系统命令查看该存储空间，检测写入的数据是否正确。
2. 改变实验程序，按非规则字写存储器，观察实验结果。
3. 改变实验程序，按字节方式写存储器，观察实验结果。

【扩展实验要求】

将学号按字节方式写入从 0000H 起始的一段空间中，然后通过 D 命令查看该存储空间。

实验步骤：

1. 实验接线如后续记录所示。
2. 编写实验程序，经编译、链接无误后装入系统。
3. 先运行程序，待程序运行停止。
4. 通过 D 命令查看写入存储器中的数据 D8000: 0000 回车，即可看到存储器中的数据，应

为 0000、0001、0002、…、000F 共 16 个字。

5. 改变实验程序，按非规则字写存储器，观察实验结果。

6. 改变实验程序，按字节方式写存储器，观察实验现象。

实验程序：（在 VS code 中展示）

【问题 1】

编写实验程序，将 0000H ~ 000FH 共 16 个数写入 SRAM 的从 0000H 起始的一段空间中，然后通过系统命令查看该存储空间，检测写入的数据是否正确。

#问题1

```
SSTACK SEGMENT STACK
|      | DW 32 DUP(?)
SSTACK ENDS
CODE SEGMENT
START PROC FAR
|      | ASSUME CS:CODE
|      | MOV AX, 8000H           ;段地址8000H
|      | MOV DS, AX
AA0:   | MOV SI, 0000H         ;数据首地址0000H
|      | MOV CX, 0010H
|      | MOV AX, 0000H
AA1:   | MOV [SI], AX          ;把AX的值放到地址8000:SI
|      | INC AL
|      | INC SI                ;地址偏移量+1
|      | INC SI                ;地址偏移量+1
|      | LOOP AA1              ;循环，不断把AX的值放入地址
|      | MOV AX, 4C00H
|      | INT 21H               ;程序终止
START ENDP
CODE ENDS
|      | END START
```

【问题 2】

改变实验程序，按非规则字写存储器，观察实验结果。对于规则字，需要从偶地址开始写，对于规则字，需要从奇地址开始写，因此只需要修改 SI 寄存器，将其初始化为 0001H，即可以从奇地址开始写。

#问题2

```
SSTACK SEGMENT STACK
|      DW 32 DUP(?)
SSTACK ENDS
CODE SEGMENT
START PROC FAR
|      ASSUME CS:CODE
|      MOV AX, 8000H           ;段地址8000H
|      MOV DS, AX
AA0:   MOV SI, 0001H           ;数据首地址0001H
|      MOV CX, 0010H
|      MOV AX, 0000H
AA1:   MOV [SI], AX           ;把AX的值放到地址8000:SI
|      INC AL
|      INC SI                 ;地址偏移量+1
|      INC SI                 ;地址偏移量+1
|      LOOP AA1              ;循环，不断把AX的值放入地址
|      MOV AX, 4C00H
|      INT 21H               ;程序终止
START ENDP
CODE ENDS
END START
```

【问题3】

改变实验程序，按字节方式写存储器，观察实验现象。将 AL 的内容写到地址 DS: SI 中，每次 AL+1，SI 寄存器每次+1。

#问题3

```
SSTACK  SEGMENT STACK
|         DW 32 DUP(?)
SSTACK  ENDS
CODE     SEGMENT
START    PROC FAR
|         ASSUME CS:CODE
|         MOV AX, 8000H           ;段地址8000H
MOV DS, AX
AA0:     MOV SI, 0000H           ;数据首地址0000H
|         MOV CX, 0010H
|         MOV AL, 00H           ;低位用来递增，代表16个数
AA1:     MOV [SI], AL           ;把AL的值放到地址8000:SI
|         INC AL
|         INC SI                 ;地址偏移量+1，按字来记，所以地址移一位
|         LOOP AA1              ;循环，不断把AL的值放入地址
|         MOV AX, 4C00H
|         INT 21H               ;程序终止
START    ENDP
CODE     ENDS
|         END START
```

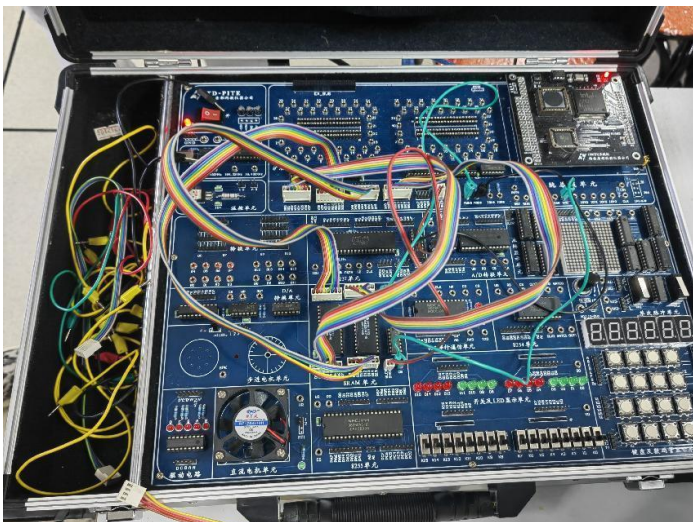
【问题4】

扩展实验：把自己的学号写入 80000H 开始的存储单元中并显示出来

#问题4

```
SSTACK  SEGMENT STACK
        DW 32 DUP(?)
SSTACK  ENDS
CODE    SEGMENT
START   PROC FAR
        ASSUME CS:CODE
        A DB 20H,21H,14H,14H,60H,20H,10H
        MOV AX,8000H
        MOV DS,AX
AA0:    MOV SI,0000H
        MOV CX,0006H
        MOV DI,0000H
        MOV AX,0000H
AA1:    MOV AL,A[DI]
        MOV [SI],AL
        INC DI
        INC SI
        LOOP AA1
        MOV AX,4C00H
        INT 21H
START   ENDP
CODE    ENDS
        END START
```

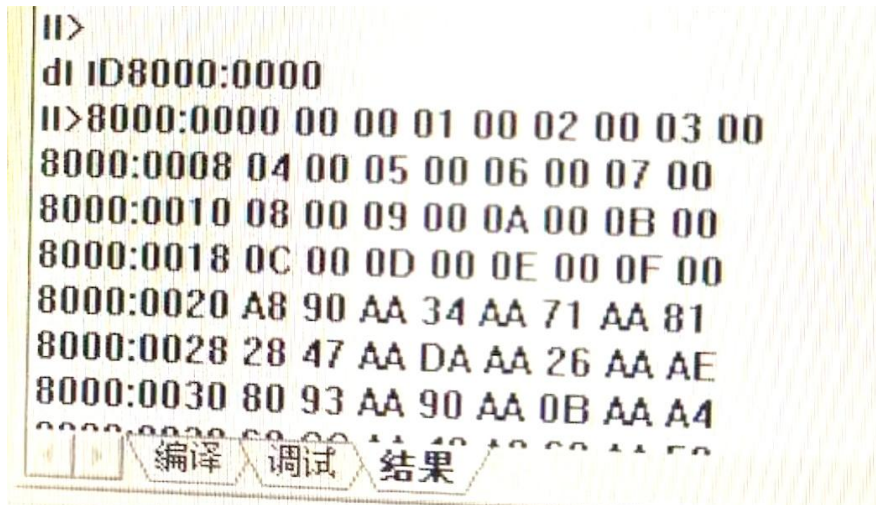
1. 接线图



数据
记录
和计
算

2. 数据记录

【问题 1】：



```
II>
di ID8000:0000
II>8000:0000 00 00 01 00 02 00 03 00
8000:0008 04 00 05 00 06 00 07 00
8000:0010 08 00 09 00 0A 00 0B 00
8000:0018 0C 00 0D 00 0E 00 0F 00
8000:0020 A8 90 AA 34 AA 71 AA 81
8000:0028 28 47 AA DA AA 26 AA AE
8000:0030 80 93 AA 90 AA 0B AA A4
```

编译 调试 结果

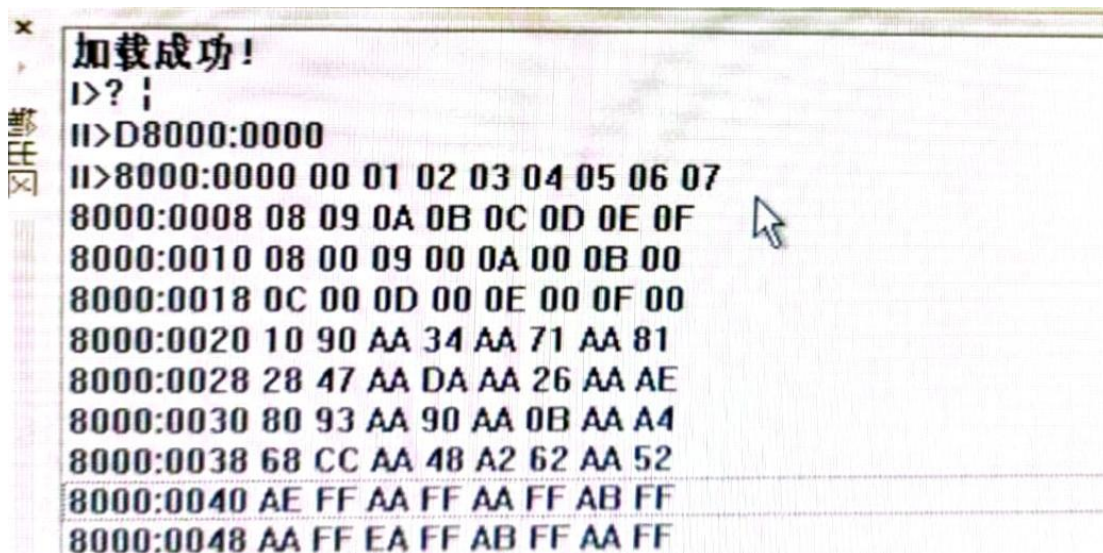
【问题 2】



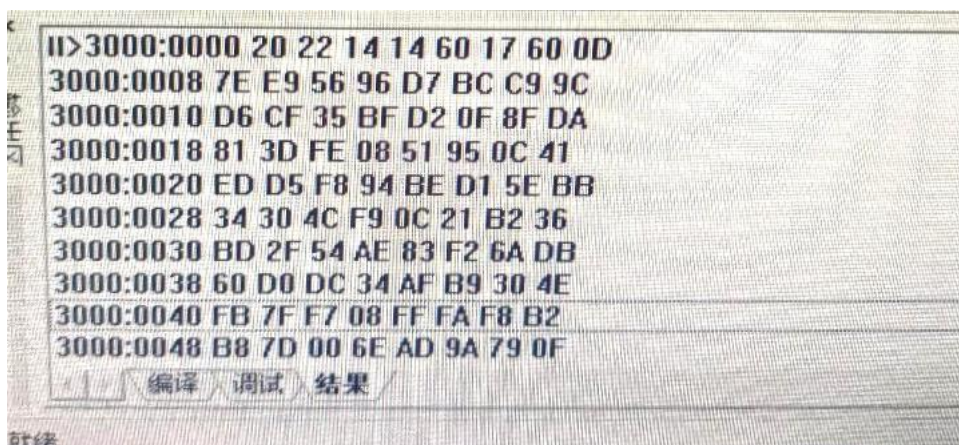
```
II>di ID8000:0000
II>8000:0000 00 00 00 01 00 02 00 03
8000:0008 00 04 00 05 00 06 00 07
8000:0010 00 08 00 09 00 0A 00 0B
8000:0018 00 0C 00 0D 00 0E 00 0F
8000:0020 00 90 AA 34 AA 71 AA 81
8000:0028 28 47 AA DA AA 26 AA AE
8000:0030 80 93 AA 90 AA 0B AA A4
8000:0038 68 CC AA 48 A2 62 AA 52
8000:0040 AE FF AA FF AA FF AB FF
8000:0048 AA FF EA FF AB FF AA FF
```

编译 调试 结果

【问题 3】



【问题 4】



通过 D 命令查看写入存储器中的数据： D8000: 0000 回车；

验证性实验一：内存地址 8000:0000 后面的内容为：00 00 01 00 02 00 03 00……0F 00。

验证性实验二：内存地址 8000:0001 后面的内容为：00 00 01 00 02 00 03 00…0F 00。

验证性实验三：内存地址 8000:0000 后面的内容为：00 01 02 03 04……0E 0F

扩展性实验：内存地址 8000:0000 后面的内容为：20 22 14 14 60 17 60

顺利完成了三个基础实验和输出自己学号的扩展实验。

结
论
(结
果)

小 结	本次实验成功实现了静态存储器的扩展，加深了我对存储器工作原理和扩展技术的理解。实验过程中，我掌握了存储器扩展的硬件设计和软件配置方法，验证了扩展后存储容量的有效性，对存储器的访问和读/写有了进一步的理解。
指导 老师 评 议	<div>成绩评定：</div> <div>指导教师签名：</div>