第一章  
名词解释  
1.  
第一章  
  
2.  
微处理器：指由一片大规模集成电路组成的中央处理器。  
  
3.  
微型计算机：指以微型处理器为基础，配以内存储器以及输入输出接口电路和相应的辅助电路构成的裸机。  
  
4.  
微型计算机系统：指由微型计算机配以相应的外围设备及其他专用电路、电源、面板、机架以及足够的软件构成的系统。  
  
5.  
单片机：把构成一个微型计算机的一些功能部件集成在一块芯片之中的计算机。  
  
6.  
单板机：把微处理器、RAM、ROM以及一些接口电路，加上相应的外设键盘、7段显示器以及监控程序固件等安装在一块印刷电路板上所构成的计算机系统。  
  
7.  
芯片组：采用VLSI技术，把主板上众多的接口芯片和支持芯片按不同功能分别集成到一片集成芯片中。这种用少量几片VLSI芯片的组合称为控制芯片组，简称芯片组。  
  
8.  
总线：总线是微处理器、内存储器和I/O接口之间相互交换信息的公共通路。

9.  
片总线：又称元件级总线，芯片总线，是微处理器芯片内部引出的总线，它是用微处理器构成一个部件如CPU插件或是一个很小的系统时，信息传输的通路。

10.  
内总线：又称系统总线或板级总线，也就是常指的微机总线。它是用于微机系统中插件之间信息传输的通路，是微机系统所特有的，应用最多。

11.  
外总线：又称通信总线，它是微机系统之间，或是微机系统与其他系统如仪表、仪器、控制装置等之间信息传输的通路，往往借用电子工业其他领域已有的总线标准。

12.  
第二章。

**13.  
执行部件EU：8086微处理器内部的一个功能部件，有通用寄存器、标志寄存器、算术逻辑部件ALU和EU控制系统等组成，负责全部指令的执行，向BIU提供数据和所需访问的内存或I/O端口的地址，并对通用寄存器、标致寄存器和指令操作数进行管理。**

**14.  
总线接口部件BIU：8086微处理器内部的另一个功能部件，由段寄存器、指令指针、地址形成逻辑、总线控制逻辑和指令队列等组成，BIU同外部总线连接为EU完成所有的总线操作，并形成20位的内存物理地址。**

15.  
最小方式：8086微处理器的一种工作方式，在  
该方式下，由8086提供系统所需要的全部控制信号，用以构成一个单处理器系统。此时MN/MX\_\_线接Vcc（高电平）。

16.  
最大方式：8086微处理器的一种工作方式，在  
该方式下，系统的总线控制信号由专用的总线控制8288提供，构成一个多处理机或协处理机系统。此时MN\MX\_\_线接地。

**17.  
指令周期：执行一条指令所需要的时间称指令周期，包括取指令、译码和执行等操作所需的时间。**

**18.**

**总线周期：CPU通过总线操作完成同内存储器或I/O接口之间一次数据传送所需的时间。**

19.  
时钟周期：CPU时钟脉冲的重复周期称为时钟周期，时钟周期是CPU的时间基准。

20.  
等待周期：在CPU对内存或外设接口进行读写操作时，当被选中进行数据读写的内存或外设接口无法在3个时钟周期内完成数据读写时就由该内存或外设接口发出一个请求延长总线周期的信号，CPU在接受到该请求信号后，就在T3与T4之间插入一个时钟周期称为等待周期Tw，在Tw期间，总线信号保持不变。

21.  
MMX：多媒体扩展：这是为提高PC机处理多媒  
体信息和增强通信能力而推出的新一代处理器技术，通过增加4种新的数据类型，8个64位寄存器和57条新指令来实现的。

22.  
SEC：单边接触：这是PentiumⅡ处理器所采用的新的封装技术。先将芯片固定在基板上，然后用塑料和金属将其完全封装起来，形成一个SEC插盒封装的处理器，这一SEC插盒通过slot1插槽同主板相连。

23.  
SSE：数据流单指令多数据扩展技术：采用SSE技术的指令集称为SSE指令集，Pentium  
III微处理器增加了70条SSE指令使Pentium III微处理器在音频、视频和3D图形领域的处理能力大为增强。

24.  
数据总线：用来在CPU与内存储器或I/O设备之间交换信息，是双向、三态信号。

25.  
地址总线：由CPU发出用来确定CPU要访问的内存单元或I/O端口的地址信号，是输出、三态信号。

26.  
控制总线：是传送控制信号的一组信号线，有些是输出线，用来传输CPU送到其他部件的控制命令如读、写命令、终端响应等；有时是输入线，由外部向CPU输入控制及请求信号如复位、中断请求等。

27.  
内操作：是控制ALU（算术逻辑单元）进行算术运算，控制寄存器组进行寄存器选择以及送往数据线还是地址线，进行读操作还是写操作等。

28.  
外部操作：是系统对CPU的控制或是CPU对系统的控制。

29.  
微指令操作融合：又称批量微指令处理，在多个可同时执行的指令的情况下，将多个指令操作合并成一条指令，进而同时处理，以提高CPU的性能和使用效率。

30.  
乱序执行：指不完全按程序规定的指令顺序依次执行，它同推测执行结合，使指令流能最有效地利用内部资源。这是Pentium Pro微处理器为进一步提高性能而采用的新技术。

31.  
推测执行：是指遇到转移指令时，不等结果出来便先推测可能往哪坐转移而提前执行。由于推测不一定全对，带有一定的风险，又称为“风险执行”。

32.  
第三章

33.  
程序：是为实现某一特定目的如对数据进行某种处理等而编写的一组指令的有序集合。

34.  
标识符：是程序在编程时建立的有特定意义的字符序列，标识符可用作符号常量、名字、变量和标号等。

35.  
标号：是程序员编程时按标识符规定取定的，并常常具有指出它在程序中的作用的含义，如NEXT，AGAIN等，并且标号一定要用冒号（：）结尾。

36.  
寻址方式：是指令中指明操作数或操作数所在地址的方法。

37.  
第四章  
38.  
存储器芯片的存储容量：指存储器芯片可以容纳的二进制信息量，以存储器中存储地址寄存器的编址数与存储字位数的乘积表示。

**39.  
存储器芯片的存取时间：定义为从启动一次存储器操作，到完成该操作所经历的时间。**

40.  
“对准的”字：在8086系统中要访问的16位字的低8位字节存放在偶存储体中，称为“对准的”字，对于对准的字，8086CPU只要一个总线周期就能完成该字的访问。

41.  
“未对准的”字：当要访问的16位字的低8位字节存放在奇存储体中，称为“未对准的”字，这是一种非规则的存放字。必须用两个总线周期才能访问该字。

42.  
奇偶分体：8086系统中1M字节的存储器地址空间实际上分成两个512K字节的存储体“偶存储体”和“奇存储体”，偶存储体同8086的低8位数据总线D0~D7相连，地址总线的A1~A19同两个存储体中的地址线A0~A18相连，最低位地址线A0和BHE\_\_\_用来分别选择偶存储体何奇存储体。这种连接方式称为“奇偶分体”。

43.  
存储字：作为一个整体一次存放或取出内存储器的数据称为存储字。

44.  
存取时间Ta：为从启动一次存储器操作，到完成该操作所经历的时间。

45.  
存储周期Tmc：为启动两次独立的存储器操作之间所需要的最小时间间隔。

46.  
实现片选控制的方法：全译码、部分译码和线选。

**47.  
线选：只用CPU的一条地址线来控制存储器芯片的片选端。**

**48.  
地址重叠：在线选电路中存储器芯片的一个存储字有多个地址对应，也就是说，多个存储地址可以选中同一个存储字，这种情况称为地址重叠。**

49.  
第五章  
50.  
**I/O接口：I/O接口是把微处理器同外围设备连接起来实现数据传送的控制电路**，又称为外设接口或外设接口电路。各种I/O卡都是I/O接口，如显卡、声卡、打印卡等。

51.  
**I/O端口：**I/O接口与外设之间传送三种信息，数据信息、控制信息和状态信息，这三种信息实际上是CPU通过接口同外设之间相互传送的信息，因此，**在接口中必须有存放并传送这三种信息的寄存器。这些可以CPU用IN和OUT指令来读写的寄存器就称为I/O端口。**

52.  
周期挪用：这是DMA操作的三种方法之一，周期挪用是指利用CPU不访问存储器的那些周期来实现DMA操作，DMAC可以使用总线而不用通知CPU，也不会妨碍CPU的工作。周期挪用并不减慢CPU的操作，但可能需要复杂的时序电路，而且数据传送过程是不连续的和不规则的。

53.  
**中断向量：就是中断服务程序的入口地址。**

54.  
自动EOI方式：这是8259A的三种中断结束方式的一种。这种EIO方式在第二个INTA\_\_\_\_响应信号的后沿时由8259A自动清除ISR中已置位的中断优先级最高的位，不必在中断服务程序结束前由CPU向8259A发出EOI命令。

1. 正常EOI方式：这是8259A三种中断结束方式中的一种，属于EOI命令方式：EOI命令方式是指当中断服务程序结束之前向8259A发出EOI命令，将正在执行的中断服务寄存器ISR中的对应位清零；正常EOI方式采用普通EOI命令将ISR中所有已置位的位中优先级最高的位清零。它适用于完全嵌套办式的中断结束。

56.  
特殊EOI方式：这也是8259A的三种中断结束方式中的一种，也属于EOI命令方式。特殊EOI方式是采用特殊EOI命令在中断服务程序结束前向8259A发出结束命令，用来清除正在服务的中断服务寄存器中的相应位（此时正在服务的中断优先级不一定是已置位中的最高位）、特殊EOI命令中带有用于指定ISR中相应位清零的三位编码信息。特殊EOI命令可以作为任何优先级管理方式的中断结束命令。

57.  
溢出中断：这是8986内部中断的一种。当程序中遇到指令INTO，而且当前的益处标志OF＝1时，产生的中断为溢出中断。注意INTO指令与OF＝1两个条件必须同时具备，缺一不可。

58.  
数字量：是以二进制码形式提供的信息，通常是8位、16位和32位数据。

59.  
开关量：是用2个状态表示的信息，一个开关量只用一位二进制码表示。

60.  
模拟量：是指由传感器等提供的物理量转换为相应的连续变化的电信号。

61.  
屏蔽：是指CPU能拒绝响应中断请求信号，不允许打断CPU所执行的主程序。

62.  
**DMA：直接存储器存取传送方式，是一种不需要CPU干预也不需要软件介入的高速数据传输方式。**

63.  
**周期扩展：使用专门的时钟发生器/驱动器电路，当需要进DMA操作时，由DMAC发出请求信号给时钟电路，时钟电路把供给CPU的时钟周期加宽，而提供给存储器和DMAC的时钟周期不变。**

64.  
中断等待时间：CPU识别一个外部中断请求所需的时间。

65.  
硬中断：指由CPU外部事件引起的中断，分为可  
屏蔽中断和不可屏蔽中断。

66.  
软中断：指由CPU指令引起的中断以及由于执行指令过程中产生不正常的事件而引起的中断。

67.  
第六章  
68.  
片选：可编程接口芯片都有一个片选端，通常以CE\_\_表示，只有当该输入端处于有效电平，接口芯片才进入电路工作状态，实现数据的输入/输出。片选端通常同I/O地址译码器的输出端相连接。因此，片选也是由一指定的I/O地址选中该接口芯片，以使其进入电路工作状态的过程。

69.  
可编程：通过编制相应的程序段，用软件使一块  
通用的I/O接口芯片按不同的工作方式完成不同功能的接口任务；也可在工作过程中通过编程手段对通用的I/O对接口芯片进行实时、动态操作，改变共方式，发送操作命令、读取接口芯片内部状态等。

1. **INTE：82255A的中断允许信号，既不是输入信号，也不是输出信号，是一个无外部引出端的位于8255A内部的中断允许触发器的状态位。**通过指令对8255A中PCi的位操作来设定INTE是0还是1，以确定相应数据口能否用于中断传输。INTE＝1，允许中断，INTE＝0，屏蔽中断。

71.  
**OBF\_\_\_：输出缓冲器满信号；低电平有效。由8255A输出。当其有效时，表示CPU已经将数据输出但指定的端口，通过外设可以将数据取走。**

1. **STB\_\_\_：8255A工作与方式1输入时，外设给8255A的选通信号，STB\_\_\_＝L时，把输入数据锁存入相应的数据口PA口或PB口。**

73.  
**ACK\_\_\_：8255A工作与方式1输出时，外设给8255A的响应信号。AKC\_\_\_为L表示外设已从8255A相应端口接收到CPU输出的数据。**

74.  
串行通信：串行通信是计算机与计算机之间，一级计算机与外围设备之间进行信息交换的一种方式，数据的各位按时间顺序依次通过一条传输线传送。

75.  
异步通信：异步通信是串行通信的一种方式，以字符为单位传送信息，字符与字符之间不一点连续传送，采用每个字符加规定的起始位一标识字符开始，位于位之间是同步的，字符与字符之间是异步的。