

学校代码: 10286
分类号: TN4
密 级: 公开
U D C: 621.38
学 号: 163757



东南大学

硕士学位论文

6~18GHz SiGe BiCMOS 宽带有源移相器设计

研究生姓名: 薛永彬
导师姓名: 李智群 教授

申请学位类别 工学硕士 学位授予单位 东南大学
一级学科名称 电子科学与技术 论文答辩日期 2019 年 4 月 30 日
二级学科名称 集成电路设计 学位授予日期 2019 年 月 日
答辩委员会主席 周建江 教授 评 阅 人 周建江 教授
李文渊 教授

2019 年 月 日

Design of 6~18GHz Wideband Active Phase Shifter in SiGe BiCMOS Technology

A Thesis Submitted to
Southeast University
For the Academic Degree of Master of Engineering

BY
Xue Yongbin

Supervised by
Professor Li Zhiquan

School of Microelectronics
Southeast University
May 2019

摘要

随着人们对雷达的需求越来越高，相控阵雷达凭借极快的反应速度、较强的抗干扰能力以及多目标追踪能力等优势，在我国军用、民用领域得到了广泛的应用。移相器作为相控阵系统中最核心的模块，其性能决定了整个相控阵系统的性能。传统的无源移相器由于较大的芯片面积、较高的移相误差、较窄的工作带宽以及较高的损耗等缺点，严重影响了相控阵系统的性能。近年来，伴随着硅基工艺的成熟，应用 SiGe BiCMOS 工艺的有源移相器解决了传统无源移相器集成度低、损耗高等缺点，推动了相控阵系统在 X、Ku 波段的应用与发展。因此，基于 SiGe BiCMOS 工艺宽带有源移相器的设计成为当下一个研究热点。

本论文基于 $0.13\mu\text{m}$ SiGe BiCMOS 工艺设计 6-18 GHz 宽带有源移相器。该宽带有源移相器采用矢量调制式的有源移相器结构，该结构主要包括输入巴伦、正交信号产生电路、矢量调制器、数模转换电路（DAC）以及宽带插损补偿放大器。其中输入巴伦采用 Marchand 无源巴伦结构，正交信号产生电路采用多相滤波器结构。矢量调制器由两个基于吉尔伯特单元（Gilbert）电路的可变增益放大器（VGA）构成，而两路 VGA 电路的增益由 DAC 模块控制。本文对传统有源移相器结构进行了一定的改进与创新，在 Marchand 无源巴伦和多相滤波器级间插入一级宽带全差分放大器。该宽带全差分放大器的作用在于提供输入输出阻抗匹配，给前级 Marchand 无源巴伦提供一个 50Ω 的负载，给后级多相滤波器提供一个 50Ω 的源阻抗。插入该宽带全差分放大器的优点在于降低了 Marchand 无源巴伦和多相滤波器输出信号的相位误差和幅度误差，相对传统结构取得了很大的改进与突破。本文给出了有源移相器的电路设计、版图设计和路场混合仿真结果。路场混合仿真表明：在 tt 工艺角和 27°C 温度下，6-18GHz 工作频段内，电源电压 3.3V，输出移相精度为 6bit，相位误差 RMS 值为 $0.51\text{--}1.14^\circ$ ，增益误差 RMS 值为 $0.28\text{--}0.4\text{dB}$ ，增益为 $9.2\text{--}11.66\text{dB}$ ， $S_{11}\leq -12.3\text{dB}$ ， $S_{22}\leq -11.4\text{dB}$ ，输入 1dB 压缩点 $\geq 1.07\text{dBm}$ ，版图面积为 $2.46\text{ mm}\times 1.38\text{ mm}$ ，工作电流为 33.7mA。

本文设计的宽带有源移相器具有移相精度高、移相误差小、工作带宽宽和线性度高的特点，满足指标要求，经流片验证后可以应用于相控阵雷达中。

关键词：宽带有源移相器，SiGe BiCMOS 工艺，矢量调制器，正交信号产生电路，宽带全差分放大器

Abstract

With the increasing demand for radar, phased array systems have been widely used in military and civilian applications in China for their extremely fast response speed, strong anti-interference ability and multi-target tracking capabilities. The phase shifter is the core module in the phased array system, and its performance determines the performance of the entire phased array system. Conventional passive phase shifters affect the performance of phased array systems seriously due to their large chip area, high phase shift error, narrow operating bandwidth, and high loss. At the same time, with the maturity of silicon-based processes, active phase shifters using SiGe BiCMOS technology have solved the shortcomings of traditional passive phase shifters in recent years, such as low integration and high loss. It accelerates the application and development of phased array systems using in X and Ku bands. Therefore, broadband active phase shifters based on SiGe BiCMOS technology have become the next research hotspot.

This paper designs a 6-18 GHz wideband active phase shifter based on 0.13 μ m SiGe BiCMOS process. The wideband active phase shifter adopts the structure of the vector modulation active phase shifter. Specific modules include an input balun, a wideband differential amplifier, a quadrature signal generator, a vector modulator, a digital-to-analog converter (DAC) and a wideband loss-compensation amplifier. The input balun adopts the structure of the passive Marchand balun. The quadrature signal generator is composed of a wideband differential amplifier and a poly-phase filter. The vector modulator includes two VGAs based on Gilbert cells, and the gain of VGAs is controlled by the DAC. This paper has made some improvements and innovations on the structure of the traditional active phase shifter, which inserts a wideband differential amplifier between the passive Marchand balun and the poly-phase filter. It performs the function of input-output impedance matching, providing a 50 Ω load to the pre-stage passive Marchand balun and a 50 Ω source impedance to the post-stage poly-phase filter. The advantage of this structure is that it reduces the phase error and amplitude error of the output of the passive Marchand balun and poly-phase filter, and has made great improvements and breakthroughs compared with the traditional structure. Under the TT process corner and the common temperature, the result of the EM simulation of this active phase shifter shows a 0.51-1.14 $^\circ$ RMS phase error and a 0.28-0.4dB RMS gain error for 64 phase states in the 6-18GHz range. The simulation result also shows a 9.2-11.66dB power gain with the S_{11} less than -12.3dB and the S_{22} less than -11.4dB in the 6-18 GHz range. Meanwhile, the phase shifter achieves an input P1dB more than 1 dBm in the 6-18 GHz range for 64 phase state. The core area of the phase shifter is 2.46 mm \times 1.38mm, with a total current consumption of 33.7 mA from a 3.3V supply voltage.

The wideband active phase shifter designed in this paper has high phase shift precision, small phase shift error, wide bandwidth and high linearity. It meets the requirements of indicators and can be used in the phased array radar.

Keywords: wideband active phase shifter, SiGe BiCMOS process, vector modulator, quadrature signal generator, wideband differential amplifier

目 录

摘要.....	I
Abstract.....	III
目 录.....	V
第 1 章 绪论.....	1
1.1 课题背景与意义.....	1
1.2 国内外研究现状.....	2
1.2.1 国外研究状况.....	2
1.2.2 国内研究状况.....	3
1.3 研究内容与设计指标.....	4
1.3.1 研究内容.....	4
1.3.2 设计指标.....	5
1.4 论文组织结构.....	5
第 2 章 移相器设计理论基础.....	7
2.1 相控阵系统理论基础.....	7
2.1.1 相控阵系统的工作原理.....	7
2.1.2 相控阵接收机的基本结构.....	9
2.2 移相器的理论基础.....	11
2.2.1 移相器的基本工作原理.....	11
2.2.2 移相器的性能指标.....	12
2.2.3 移相器的分类.....	13
2.3 本章小结.....	18
第 3 章 有源移相器核心电路模块的设计.....	19
3.1 输入巴伦的设计.....	19
3.2 正交信号产生电路的设计.....	22
3.2.1 正交全通滤波器.....	22
3.2.2 三级级联的多相滤波器.....	25
3.2.3 级联 Marchand 无源巴伦的高精度正交信号产生电路.....	27
3.3 矢量调制器的设计.....	30

3.3.1 带开关控制的吉尔伯特单元电路	30
3.3.2 矢量调制器电路的设计	32
3.4 DAC 逻辑控制单元的设计	34
3.5 插损补偿放大器的设计	35
3.6 本章小结	37
第 4 章 有源移相器总体电路设计与路场混合仿真.....	39
4.1 有源移相器总体电路设计	39
4.1.1 移相特性提高技术	39
4.1.2 工作带宽拓展技术	40
4.1.3 线性度提高技术	40
4.1.4 增益补偿技术	43
4.2 移相器的版图设计	43
4.2.1 芯片版图布局考虑	44
4.2.2 芯片焊盘布局考虑	44
4.3 移相器整体版图路场混合仿真	44
4.3.1 移相器 S 参数路场混合仿真	44
4.3.2 移相器的相位特性路场混合仿真	46
4.3.3 移相器的幅度特性路场混合仿真	49
4.3.4 移相器的线性度路场混合仿真	50
4.4 路场混合仿真结果总结	53
4.5 本章小结	53
第 5 章 总结与展望.....	55
5.1 总结	55
5.2 展望	56
参考文献.....	59
致谢.....	63
读硕士期间发表的论文.....	65

第 1 章 绪论

1.1 课题背景与意义

本课题来源于东南大学射频与光电集成电路研究所与某研究所合作项目。本课题对 6-18GHz 6bit 有源移相器 (Active Phase Shifter) 进行研究与设计, 旨在研究 6-18GHz 有源移相器的高移相精度、宽工作带宽、高线性度等关键技术, 并最终完成有源移相器的设计。

随着当下无线通信技术的迅猛发展, 人们对雷达探测、航空航天、卫星通信等领域的探索越来越深入, 传统机械扫描式的雷达已无法满足社会的需求。相控阵雷达采用一种新型的电扫描方式, 这种新型的电扫描方式克服了传统机械式扫描反应速度慢、抗干扰能力差等缺点。一个完整的相控阵雷达由多个可单独控制的天线单元组成, 这些天线单元排成一个天线阵列, 每个天线单元发射波束的时间差 (即相位差) 通过开关来控制, 最终各天线单元发射的波束在空间进行矢量合成产生新的波束, 波束的发射方向可以通过控制各天线单元之间的相位差来灵活改变, 因此这种雷达可以在空间实现不同目标方向的扫描。最终合成的波束主波瓣得到增强, 而旁瓣则因为干涉相消而大幅降低^[1]。这种雷达相对传统雷达更新速率和反应速度更快, 分辨率更高, 目标追踪能力更强, 且抗干扰能力更强, 已被广泛投入到军用和民用系统中。

作为控制和改变电磁波相移的核心器件, 移相器一直在相控阵系统中扮演最重要的角色。系统的工作速率、灵敏度、功耗、增益等指标都受移相器性能的影响, 因此设计一个高精度、高速率、高线性度、低噪声并且低插入损耗的移相器对研究相控阵系统具有重要的意义。目前应用于相控阵系统的移相器多为无源移相器, 无源移相器的优点在于功耗低且移相精度较高。但无源移相器较大的芯片面积、较高的损耗以及较窄的工作带宽等缺点限制了其在相控阵系统中的应用, 因此设计一款具有低损耗、高精度、宽工作带宽、较小芯片面积等优点的有源移相器成为当下一个研究热点。

由于具有较小的衬底寄生参数、较好的隔离特性以及较高的工作截止频率等优点, III-V 族化合物一直是设计高性能半导体移相器的首选。然而 III-V 族化合物较大的芯片面积、昂贵的成本, 对于移相器的商用和民用存在很大的劣势。传统的 CMOS 工艺虽然集成度高且价格便宜, 但其工作截止频率低、衬底寄生参数较大等缺点对于设计高性能的半导体移相器存在致命的缺陷。随着当下硅基集成电路技术的飞速发展, 特别是 SiGe BiCMOS 工艺的发展, SiGe BiCMOS 工艺的各方面性能在原有 CMOS 工艺的基础上得到了极大地提高, 因此该工艺被广泛应用于射频和微波频段。同时相对于 III-V 族半导体化合物, SiGe BiCMOS 工艺集成度高且价格便宜等优点为相控阵系统的商用和民用开辟了道路。C、X、Ku 波段作为雷达探测、航空航天、卫星通信的常用工作频段, 工作于该频段的相控阵系统的研究一直是业界一个巨大的难题。因此, 开展基于 SiGe BiCMOS 工艺的 6-18GHz 有源移相器的设计与研究具有巨大的学术研究价值与潜在的市场商业价值。

1.2 国内外研究现状

1.2.1 国外研究状况

移相器作为相控阵雷达中最核心的模块，他的发展一直伴随着工艺的发展和社会的需求。早在上世纪中期，由于技术水平的限制，人们对移相器的探索主要停留在传统复杂笨重的机械式结构上。这种传统机械扫描式移相器移相性能较差且反应速度也较慢。到了 20 世纪 50 年代后期，Reggia 等人研究出了一种新型的铁氧体移相器，区别于传统机械扫描式移相器，该移相器采用天线阵列扫描的工作方式^[1-2]，移相器的速度得到了极大地加快，移相器的各方面性能得到了全面地提高，该技术的提出为以铁氧体为材料的移相器的研究开辟了一条全新的道路。1968 年，White 在电控式移相器的技术研究领域进行了探索。由于传统移相器中使用的射频开关的寄生参数较高，对移相器的性能造成了很大的影响，因此 White 对移相器中所涉及的射频开关均采用 PIN 二极管器件进行设计^[3]，结合 PIN 二极管器件的性能优势，移相器的性能得到了很大地提高。在此技术的基础上，移相器的研究进入一个繁荣的阶段，出现了一批又一批优秀研究成果^[4-6]。

20 世纪末期，III-V 族化合物的兴起在半导体行业刮起了一阵旋风，其中 GaAs 工艺作为 III-V 族化合物最典型的代表在半导体器件中得到了广泛的应用。相对于传统工艺，III-V 族化合物凭借较小的寄生参数、较好的高频性能等优势牢牢占据了半导体市场，该工艺推动了单片微波集成电路移相器的研究与发展。1982 年，Yalcin Ayasli 团队基于 GaAs 工艺设计了一款工作于 X 波段 4-bit 开关型单片移相器^[7]，该移相器的工作状态通过 GaAs FET 开关来切换，实现了 22.5°、45°、90° 和 180° 的相移，移相器芯片面积仅为 6.4×7.9mm²，带内插损为 5.1±0.6dB。1983 年，Geddes.J 团队基于 GaAs 工艺设计了一款工作于 Ka 波段的栅自对准型移相器^[8]，其中创新性的提出了一种栅自对准技术，该技术极大地降低了移相器中开关晶体管的寄生效应，从而降低了移相器的插入损耗，提高了移相器的工作速度。测试结果表明：在 27.5-30GHz 内，移相器每比特插入损耗仅为 2.5-3dB。1999 年，Nagra.A.S、Xu J 等人基于 GaAs 工艺设计了一款低插损、较宽移相范围的移相器^[9]，该移相器采用可变传输线结构，其中传输线采用变容二极管作负载的共面波导传输线(CPW)。测试结果表明：在 20GHz 处，可以实现 0~360°连续的移相范围，并且只有 4.2dB 的插入损耗。21 世纪初，Campbell C F 和 Brown S A 基于 PHEMT 工艺设计了一款工作于 K 波段 5-bit 单片微波集成电路 (MMIC) 移相器^[10]，该移相器对电源电压的变化不敏感，测试结果表明：在 19GHz 处，相位误差 RMS 值仅为 3°，功率增益为 5dB，芯片面积为 1.27 mm²，当电源电压从 -2.5V 变化到 -5V 时，移相器功率增益变化仅为 0.5dB，相位误差 RMS 值变化仅为 1.2°。2011 年，Jung Gil Yang 和 Yang K 基于 GaAs 工艺设计了一款工作于 Ka 频段 5-bit MMIC 移相器^[11]，该移相器中射频开关均采用 InGaAs PIN 二极管设计，降低了移相器的插入损耗，提高了移相器的性能。测试结果表明：在 26-30GHz 内，带内插入损耗小于 7.8dB，相位误差 RMS 值小于 5.6°，增益误差 RMS 值小于 0.7dB，输入 1dB 压缩点大于 -21dBm，芯片面积为 2.17×1.08mm²。

近年来，随着 SiGe BiCMOS 工艺的发展，SiGe BiCMOS 工艺相较于传统 III-V 族化合物拥有更好的集成度、更小的芯片面积以及更低的成本，并且该工艺对比 CMOS 工艺又有更好的频率特性以及

更高的击穿电压,因此 SiGe BiCMOS 工艺成为当下研究射频移相器的主流工艺。2010 年, Kwang-Jin Kohl 和 Gabriel M. Rebeiz 基于 $0.18\mu\text{m}$ SiGe BiCMOS 工艺设计出一款 6-18GHz 5-bit 有源移相器^[12], 该移相器采用矢量调制式的有源移相器结构, 创新性的提出了一种控制正交矢量信号幅度的大小实现移相的方法, 该结构相对于传统的移相器结构, 移相精度得到了很大的提高, 移相误差较小, 取得了很大的突破。同时, 为了进一步提高移相器的移相精度、降低移相器的移相误差, 该移相器中信号产生电路采用一种新型的正交全通滤波器结构, 该正交全通滤波器存在两个极点, 相对于传统正交信号产生电路工作带宽更宽、精度更高。该移相器中 VGA 电路由带开关控制的吉尔伯特单元电路构成, 负载采用有源电感, 极大地缩小了芯片面积。测试结果表明: 在 6-18GHz 内, 相位误差 RMS 值小于 5.6° , 增益误差 RMS 值小于 1.1dB, 功率增益为 16.5-19.5dB, 噪声为 4-5.7dB, 功耗为 62mW, 芯片面积为 $1.2\times 0.75\text{mm}^2$ 。2013 年, 华盛顿州立大学的 Suman P. Sah 和 Deukhyoun Heo 基于 $0.18\mu\text{m}$ SiGe BiCMOS 工艺设计了一款 15-35GHz 超宽带移相器^[13], 提出了一种单端输入电感作负载的多相滤波器, 该多相滤波器输出产生的正交信号精度较高, 且误差较小。该宽带移相器由三个模块构成: 多相滤波器、信号选择电路和矢量调制电路。其中信号选择电路和矢量调制电路分时工作, 因此低功耗是该类移相器的一大特点。测试结果表明, 在 15-35GHz 内, 相位误差 RMS 值小于 12° , 增益误差 RMS 值小于 2.2dB, 功耗为 25mW, 芯片面积为 $0.52\times 0.37\text{mm}^2$ 。2016 年, Barbaros Cetindogan 团队采用 $0.25\mu\text{m}$ SiGe BiCMOS 工艺, 设计了一款 X 波段的 6-bit 有源移相器^[14]。该移相器采用矢量调制式有源移相器结构, 其中 VGA 电路由带开关切换的共射共基放大器 (cascode) 构成。cascode 电路采用 HBT 管设计, 共基极通过开关切换来改变输入共射极的工作电流, 从而改变放大器的增益。相对于传统的由吉尔伯特单元构成的 VGA 电路, 该结构 VGA 电路线性度较高, 且增益较高, 因此总体有源移相器的线性度较高、插入损耗较低。同时该移相器输入巴伦采用有源巴伦, 因此芯片面积较小。正交信号产生电路采用两级级联的多相滤波器结构, 输出正交信号误差较小。测试结果表明: 在 8-12GHz 范围内, 相位误差 RMS 值小于 6.4° , 增益误差 RMS 值小于 2dB, 功率增益小于 -2.5dB, 输入 1dB 压缩点为 -11dBm, 功耗为 110mW, 芯片面积为 $1.87\times 0.88\text{mm}^2$ 。

1.2.2 国内研究状况

相较国外, 国内研究所和高校开展移相器研究多年, 但由于大规模集成电路工艺和生产技术发展较慢, 与国外移相器的研究存在一定的差距。2004 年, 台湾的黄天伟等人设计了两款工作于 K 波段的 3-bit 有源移相器^[15], 两款有源移相器分别基于 GaAs HBT 工艺和 HEMT 工艺, 均采用矢量调制式有源移相器的结构。基于 GaAs HBT 工艺设计的有源移相器测试结果表明: 在 18GHz 处, 移相器平均功率增益为 8.87dB, 相位误差 RMS 值为 6.9° , 输入回波损耗大于 5dB, 输出回波损耗大于 8dB, 芯片面积为 $3\text{mm}\times 2\text{mm}$; 基于 HEMT 工艺设计的有源移相器测试结果表明: 在 20GHz 处, 移相器平均功率增益为 3.85dB, 相位误差 RMS 值为 4.7° , 输入回波损耗大于 20dB, 输出回波损耗大于 5dB, 芯片面积为 $3\text{mm}\times 2\text{mm}$; 2013 年, 台湾的黄天伟团队基于 TSMC 90nm CMOS 工艺设计了一款工作于 62GHz 的 5-bit 有源移相器^[16], 其中创造性的提出了一种相位补偿技术, 应用该技术的 VGA 电路在进行正交矢量信号调制时, 可以保证几乎恒定的相位特性, 从而极大地降低了相控阵系

统中相位调制的复杂度。测试结果表明：在 57-64GHz 内，相位误差 RMS 值小于 10° ，增益波动小于 1.8dB，且在 62GHz 处相位误差 RMS 值仅为 2° ，芯片面积为 0.34mm^2 。2016 年，复旦大学的李伟团队基于 65nm CMOS 工艺设计了一款 6-18GHz 6-bit 有源移相器^[17]，其中提出了一种全新的 VGA 电路，该 VGA 电路消除了传统 VGA 电路偏置电流变化造成的相位误差的影响。该移相器中 VGA 电路的 I 路径和 Q 路径具有不同的跨导 g_m ，从而可以合理地调整输出正交矢量信号的幅度，降低相位误差。测试结果表明：在 7-17GHz 内，相位误差 RMS 值小于 1.1° ，在 6-18GHz 内，相位误差 RMS 值小于 1.8° ，增益误差 RMS 值小于 0.55dB，功耗为 43mW。2017 年，东南大学的姚艳等人基于 $0.13\mu\text{m}$ SiGe BiCMOS 工艺设计一款工作于 Ku 波段的有源移相器^[18]，该有源移相器基于矢量调制式有源移相器结构，其中输入巴伦采用 Marchand 无源巴伦结构，相对于有源巴伦和其他无源巴伦结构，该巴伦工作带宽较宽、输出信号误差较小，并且线性度较高。同时为了减小移相误差，该移相器中的正交信号产生电路采用两级级联的多相滤波器结构。后仿真结果表明：在 12-18GHz 内，相位误差 RMS 值小于 2.61° ，增益误差 RMS 值小于 0.4dB，带内插损为 -11.16~-20.39dB，输入 1dB 压缩点为 9.98dBm，功耗为 44.2mW，版图面积为 $1.1\times 0.9\text{mm}^2$ 。2018 年，全兴等人采用 40nm CMOS 工艺，设计了一款 52-57GHz 6-bit 移相器^[19]，该移相器巧妙地结合了有源移相器和无源移相器结构。其中无源移相器采用开关 LC 结构，实现 5.625° 和 11.25° 的移相功能；有源移相器采用矢量调制式移相器结构，实现 $N\times 22.5^\circ$ 的移相功能。最终移相器在所需工作带宽内达到了 6-bit 移相精度，兼顾有源移相器高精度和无源移相器低面积的优点。测试结果表明：在 52-57GHz 内，带内相位误差 RMS 值小于 3.76° ，增益误差 RMS 值小于 2.23dB，功耗为 14.3mW，功率增益为 -19~-9dB，输入 1dB 压缩点大于 10dBm，芯片面积仅为 $0.5\text{mm}\times 0.3\text{mm}$ 。

对比国内外移相器研究现状，国外近年来在国际顶尖期刊上涌现了一批又一批优秀研究成果，并在移相器的结构上取得很大地改进和突破。而国内对移相器的研究投入也越来越大，发表优秀研究成果也逐渐增多，但在国际顶尖期刊上发表的论文较少。国内论文所引用的移相器结构和其中所涉及的技术广泛来源于国外多年前的研究成果，并没有在其中取得很大的改进与创新，并且移相器的各方面性能与国外也存在一定的差距。因此，国内必须加大对移相器的技术研究以加快追赶的步伐。

1.3 研究内容与设计指标

1.3.1 研究内容

本课题以相控阵雷达系统需求为背景，基于 IBM $0.13\mu\text{m}$ SiGe BiCMOS 工艺开展 6-18GHz 超宽带有源移相器芯片的设计与研究。降低移相器的相位误差和增益误差是本课题研究的难点和重点，同时兼顾移相器的工作带宽、功率增益、线性度、功耗等性能。主要研究内容包括：

- 1) 提高有源移相器的移相精度的技术研究。
- 2) 降低有源移相器的相位误差和增益误差的技术研究。
- 3) 扩展有源移相器的工作带宽的技术研究。

- 4) 提高有源移相器的功率增益的技术研究。
- 5) 提高有源移相器的线性度的技术研究。

1.3.2 设计指标

本课题研究的有源移相器要求满足多项严格的设计指标，具体要求实现的移相器设计指标如表 1.1 所示。

表 1.1 有源移相器设计指标

技术参数	设计指标
工艺	0.13 μ m SiGe BiCMOS
工作频率 (GHz)	6-18
移相精度	6bit
相位误差 RMS 值 ($^{\circ}$)	$\leq 5^{\circ}$
增益误差 RMS 值 (dB)	≤ 1
增益 (dB)	≥ 4
S_{11} 、 S_{22} (dB)	≤ -10
输入 1dB 压缩点 (dBm)	≥ 0
带内增益平坦度 (dB)	$\leq \pm 1.5$
电源电压 (V)	3.3
工作电流 (mA)	50

1.4 论文组织结构

本文共分为 5 章，各章的主要内容安排如下：

第 1 章为绪论。主要介绍移相器的课题背景和意义、国内外的研究现状以及本课题的研究内容和设计指标。

第 2 章为移相器设计理论基础。主要介绍了相控阵系统的工作原理和相控阵接收机的基本结构，同时介绍了移相器的理论基础，包括移相器的基本工作原理、性能指标和分类。

第 3 章为移相器核心电路模块的设计。主要介绍了有源移相器中输入巴伦、正交信号产生电路、矢量调制器、DAC 逻辑控制单元和插损补偿放大器的设计，给出了部分模块的仿真结果。

第 4 章为有源移相器总体电路的设计以及路场混合仿真。主要介绍了有源移相器总体电路的设计，给出了总体电路设计需要注意的关键点以及具体电路解决方案；随后给出了移相器的版图设计，说明了移相器版图设计过程中版图布局和焊盘布局的注意点，最终对移相器进行了路场混合仿真。

第 5 章为工作总结及展望。本章主要对本文所设计的 6~18GHz 有源移相器进行归纳总结，并指出了下一步研究方向。

第 2 章 移相器设计理论基础

2.1 相控阵系统理论基础

相对于传统机械扫描式雷达，相控阵雷达采用一种新型的电扫描方式。传统机械扫描式雷达的缺点在于反应速度慢、抗干扰能力差，而相控阵雷达克服了这一弊端，该雷达更新速率和反应速度更快、分辨率更高、目标追踪能力更强且抗干扰能力更强。一个完整的相控阵雷达由多个可单独控制的天线单元组成，每个天线单元都配备一个移相器和一个衰减器，这些天线单元排成一个天线阵列。通过控制各个天线单元中的移相器，来改变各个天线单元输出信号的相位差；通过控制各个天线单元中的衰减器，来改变各个天线单元输出信号的幅度，最终使得雷达发射的波束在空间按规律扫描。

2.1.1 相控阵系统的工作原理

典型的 N 元线性排列相控阵系统^[20]如图 2.1 所示，该图具体说明了相控阵系统电扫描方式的基本工作原理。假设各天线单元之间的物理间距都为 d ，且各单元间间距均匀，每个天线单元都存在一个移相器。当天线阵列扫描时，移相器根据具体的扫描方式改变各个天线单元间的相位关系，最终在天线阵列的表面形成按一定规律扫描的电磁波波束^[20]。

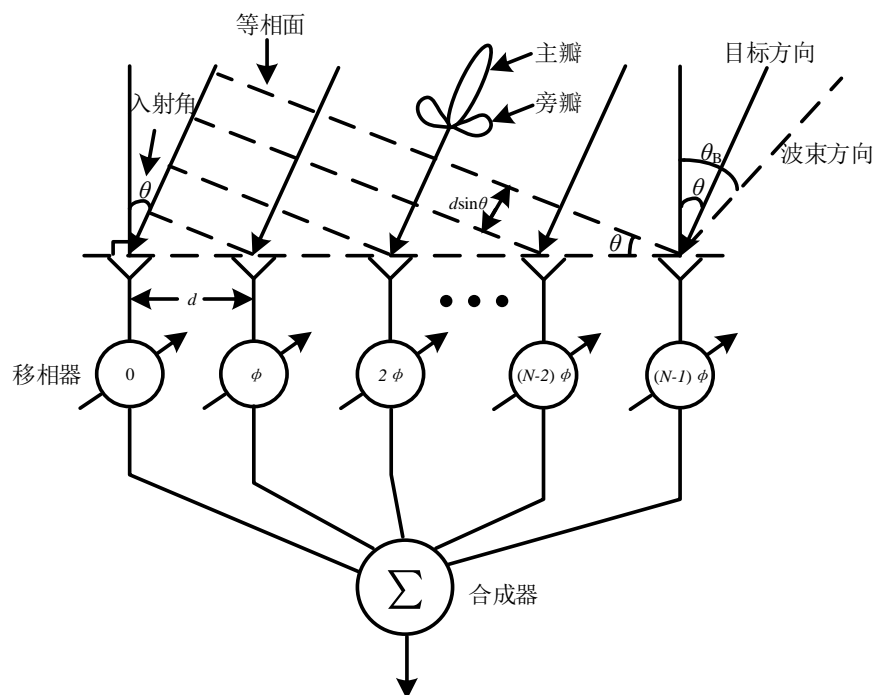


图 2.1 典型的 N 元线性排列相控阵系统

假设某目标扫描点距离该天线阵列很远（可近似各阵列单元到达该目标扫描点为同一方向），目标方向与天线阵列单元法线的夹角为 θ ，各天线阵列单元之间的距离为 d ，因此，相邻天线阵列单元到达该目标点的波程差为 $d\sin\theta$ 。根据相位与波长之间的转换公式可得相位差为：

$$\Delta\Psi = \frac{2\pi}{\lambda} d \sin\theta \quad (2.1)$$

其中 λ 为该波束信号的波长^[21]。

假设各天线阵列单元向所有方向均匀辐射，各天线阵列单元的激励电流幅度为 A_i ，相邻相位差为 ϕ ，则相邻天线阵列单元到达该目标点的相位差为^[21]：

$$\Delta\Psi = \frac{2\pi}{\lambda} d \sin\theta + \phi \quad (2.2)$$

根据公式(2.2)，可数学推导出第 N 个阵列与第一个阵列到达该目标点相位差为：

$$(N-1)\Delta\Psi = (N-1)\left(\frac{2\pi}{\lambda} d \sin\theta + \phi\right) \quad (2.3)$$

则 N 个阵列单元在该目标点的叠加为^[21]：

$$E = \sum_{i=1}^N A_i e^{j(i-1)\Delta\Psi} \quad (2.4)$$

若各天线阵列的振幅 A_i 相等，则阵列函数为^[21]：

$$E = A \left[1 + e^{j\Delta\Psi} + e^{2j\Delta\Psi} + \dots + e^{j(N-1)\Delta\Psi} \right] \quad (2.5)$$

化简得^[21]：

$$E = A e^{j\frac{N-1}{2}\Delta\Psi} \frac{\sin(N\Delta\Psi/2)}{\sin(\Delta\Psi/2)} \quad (2.6)$$

分析公式(2.6)，阵列函数 E 存在一个最大值，数学求导可得极值在 $\Delta\Psi=0$ 时取到。因此，当 $\Delta\Psi=0$ 时，极值为：

$$E = \lim_{\Delta\Psi \rightarrow 0} A \cdot N \quad (2.7)$$

即当

$$\Delta\Psi = \frac{2\pi}{\lambda} d \sin\theta + \phi = 0 \quad (2.8)$$

时阵列函数最大，公式(2.8)可化简为^[21]：

$$\theta = \arcsin\left(-\frac{\lambda\phi}{2\pi d}\right) \quad (2.9)$$

由公式(2.7)、(2.8)和(2.9)可知，当目标方向 θ 为某一固定值时，阵列单元叠加函数 E 取得最大值。当各移相器间的相邻相位差 ϕ 发生改变时，此时的目标方向 θ 也相应改变，由此可知，阵列函数取最大值时的目标方向与移相器相邻相位差属于一一对应的关系。因此，相控阵系统的波束指向可定义为：相控阵系统阵列单元叠加函数取最大值时，信号发射的方向为波束指向^[22]。一个相邻相位差 ϕ 对应一个波束指向 θ ，因此可以通过改变天线阵列单元之间的相邻相位差来改变阵列的波束指向，天线阵列的波束扫描可以通过控制天线阵列单元相邻相位差的连续变化来实现，而相邻相位差的连续变化则通过移相器来控制。同时相控阵系统波束扫描的速度由天线阵列相位改变的速度来决定，速度明显优于传统机械扫描方式，并且控制较为灵活。这种扫描方式完全采用电控制方式，可以称为电扫描方式，该技术也称为相控阵技术。

2.1.2 相控阵接收机的基本结构

相控阵接收机按照工作频段以及移相器在系统中所处位置，可以分为射频移相接收机、中频移相接收机、本振移相接收机和基带移相接收机^[23]。

射频移相接收机结构如图 2.2 所示，根据接收机的结构射频移相接收机又可以分为无源射频移相接收机和有源射频移相接收机。无源射频移相接收机结构如图 2.2(a)所示，无源射频移相器每个天线阵列后都接一个射频移相器，各移相器输出信号再通过射频合成器进行合成，功率合成后的信号接一个低噪声放大器（Low Noise Amplifier, LNA）和混频器以产生中频信号。该接收机的优点在于只需要使用一个 LNA 电路，降低了系统设计的复杂性和接收机的功耗，同时降低了对 LNA 性能指标的设计要求。由于该接收机的前级电路模块损耗较大，因此 LNA 的噪声、线性度等指标对整体接收机系统影响较小。该架构的缺点在于接收机前级模块的插入损耗较大，因此接收机噪声较大、灵敏度较差。有源射频移相接收机结构如图 2.2(b)所示，有源移相器每个天线阵列后都接一个 LNA 电路，LNA 输出接射频移相器、射频合成器以及混频器。与无源射频移相接收机相比，该架构 LNA 电路位于接收机系统最前级，因此接收机噪声较低、灵敏度较好。但缺点在于所包含的 LNA 模块较多，系统功耗较大、面积较大。同时接收机对 LNA 的噪声、线性度等设计指标有较高的要求，增加了电路设计的复杂性。

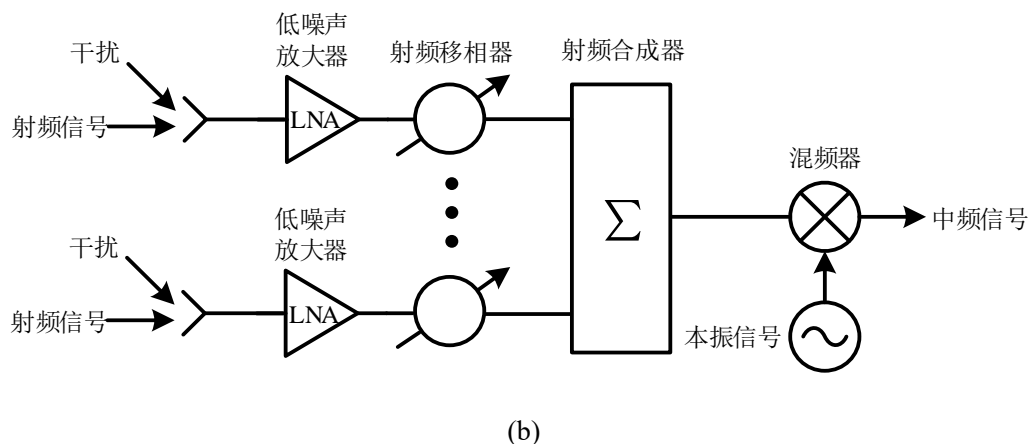
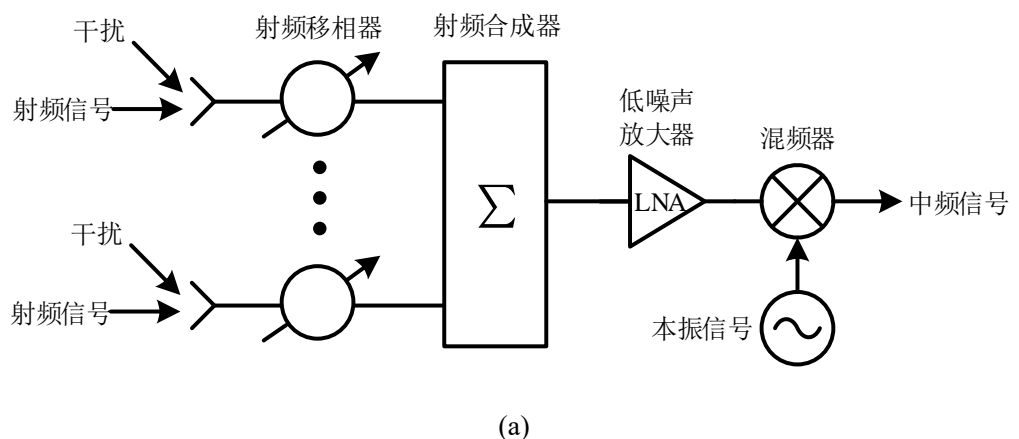


图 2.2 射频移相接收机结构图 (a)无源射频移相接收机结构图
(b)有源射频移相接收机结构图

中频移相接收机结构如图 2.3 所示，相对于射频移相接收机，中频移相接收机每个阵列通道都

存在一个混频器，混频器输出接中频移相器。由于移相器的工作频段较低，因此移相器的设计难度降低，降低了移相器的功耗和插损。但移相器中的无源器件由于工作频段的降低尺寸将会增大，芯片面积变大。同时，由于本振信号存在噪声，且不同通道间的本振信号存在串扰和延时，因此本振信号的误差将对接收机的性能产生很大的影响。

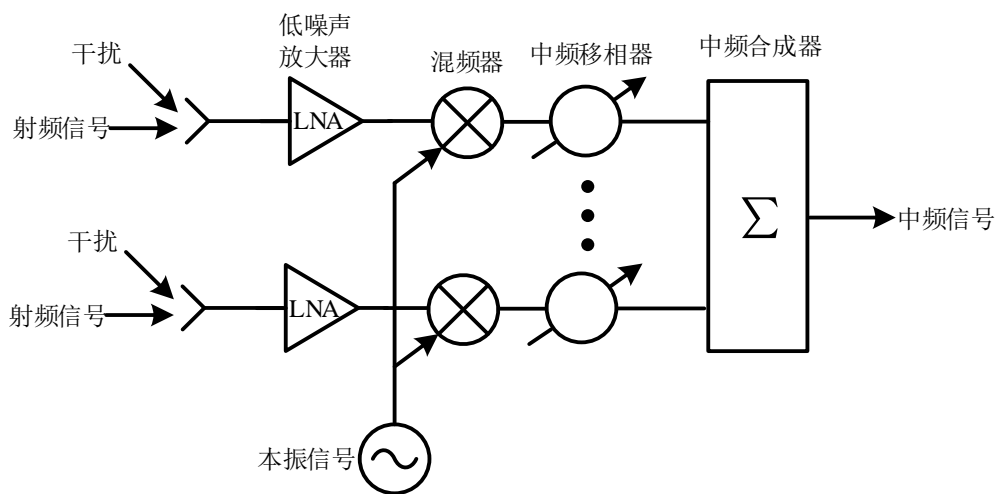


图 2.3 中频移相接收机结构图

为了提高接收机的性能，提出了一种本振移相接收机结构，本振移相接收机的结构如图 2.4 所示。该结构移相器位于本振信号通路上，移相器起到隔离本振信号和接收机主信号通路的作用，降低了本振信号的误差对接收机性能的影响^[24]。但该接收机设计的复杂性较高并且不易集成。

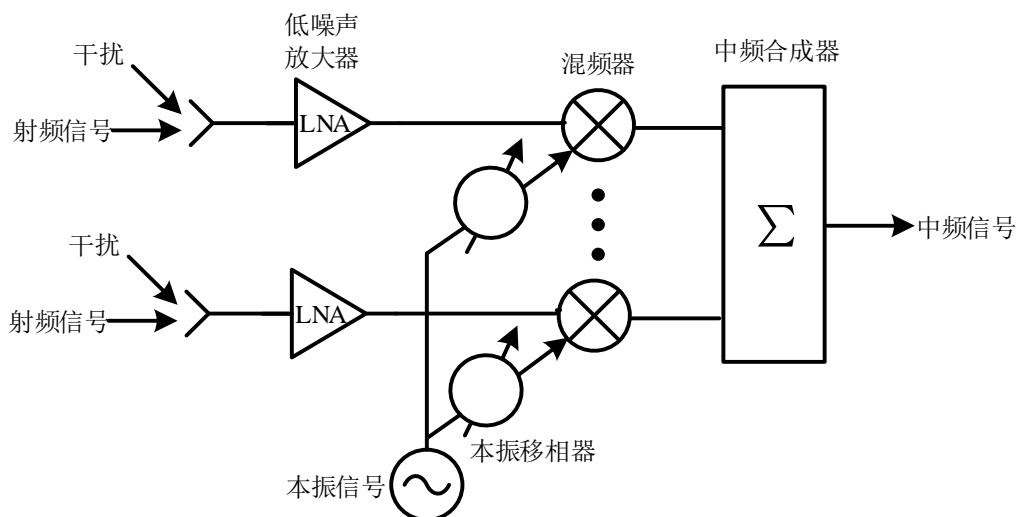


图 2.4 本振移相接收机结构图

随着工艺的飞速发展，基于数字移相的相控阵接收机结构也得到了广泛的发展，集成数字信号处理模块（DSP）的基带移相接收机结构如图 2.5 所示。该结构在数字基带部分对信号的相位进行处理，因此具有很高的灵活性。但该接收机对模数转换电路的设计要求较高，存在很大的设计挑战，同时 DSP 部分的设计也会增加了系统的成本和功耗。

综上所述，综合考虑接收机的面积、功耗、线性度、噪声、工作带宽、成本等指标要求，有源射频移相接收机凭借较高的性能一直在相控阵接收机市场中占据主导地位。本论文设计的 6 位有源移

相器可以应用于有源射频移相接收机，因此具有很高的研究价值和商业价值。

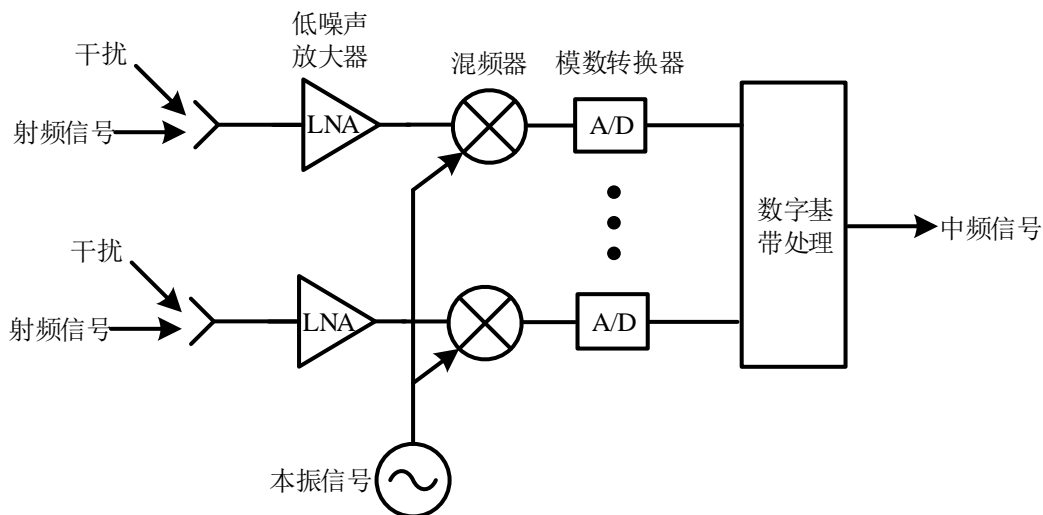


图 2.5 集成数字信号处理模块（DSP）的基带移相接收机结构图

2.2 移相器的理论基础

相控阵系统中，改变系统相位的电路称为移相器。作为相控阵系统中最核心的模块，移相器的移相精度、相位误差、增益误差、工作带宽、线性度、插入损耗等指标决定了整个相控阵系统的性能。

2.2.1 移相器的基本工作原理

移相器顾名思义就是改变信号相位的电路模块，移相器的相位变化分为绝对相移和相对相移两种。任何一个移相器都可以看成一个二端口网络，典型的二端口网络如图 2.6 所示，当一个信号输入该二端口网络时，其输出信号相位相对于输入信号相位会发生变化，该相移称为绝对相移。假设二端口网络输入信号相位为 θ_1 ，输出信号相位为 θ_2 ，因此输入输出信号相位之差为： $\Delta\theta=\theta_2-\theta_1$ ，该相位差为绝对相移。通常来说，任何一个传输网络由于电路结构以及寄生参数的影响，信号通过该传输网络都会产生绝对相移。绝对相移一般都不能精确控制并且不可避免，因此该参数对衡量移相器的性能并没有太大的实际意义。

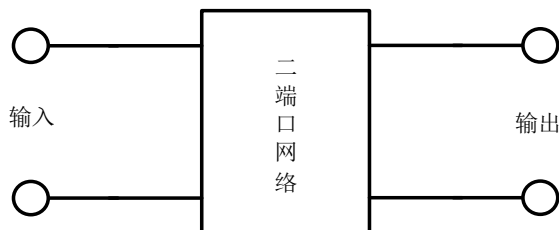


图 2.6 典型的二端口网络

相对相移指一个输入信号通过一个传输网络产生一个相应的输出信号，假设输出信号相位为 φ_1 ，当传输网络状态发生改变时，对于同一输入信号，通过该网络产生对应输出信号，假设输出信号相位为 φ_2 ，则该传输网络状态改变之前和改变之后相位之差为： $\Delta\varphi=\varphi_2-\varphi_1$ ，该相位差为相对相移^[25]。

相对相移可以通过改变传输网络的工作状态来精确控制并且其相移值可以为 0，因此相对相移是衡量移相器移相特性的重要参数。移相器的工作原理就是通过改变移相器网络的具体工作状态，使得输出信号的相位发生改变，即相对于移相器网络状态改变前产生相对相移，实现移相功能。

2.2.2 移相器的性能指标

移相器作为相控阵系统中最核心的模块，衡量其性能的指标有很多，具体如下：

1) 工作频率

移相器的工作频率指一定条件下，满足移相器能够正常工作的频带范围。

2) 移相范围

移相器的移相范围指满足一定工作条件下，移相器不同工作状态相对参考状态所能实现的相对相移大小的范围，通常为 $0\sim 180^\circ$ ， $0\sim 360^\circ$ 等。

3) 移相精度

移相器的移相精度是指移相器能够实现的最小相位差值，该相位差为移相器不同工作状态相对于参考态的相对相移。若一个移相器的移相范围为 $0\sim 360^\circ$ ，移相精度为 n 位，则移相器共有 2^n 个工作状态，移相的步进长为 $360^\circ / 2^n$ 。

4) 相位误差

移相器的相位误差指某一工作状态下，移相器的实际相对相移和理想相对相移之间的差值。对于相位误差，移相器相同工作状态，不同工作频率下，移相器实际相移与理想相移之间产生的相位误差不同；同时对于同一个工作频率，不同工作状态下，移相器实际相移与理想相移之间的相位误差也不同。因此常见的衡量移相器相位误差的计算方法有两种，一种是最大相位误差，具体指对于所有的工作频率和步进值下，移相器输出信号相移的实际值和理想值之间的最大误差；另一种是均方根相位误差，指同一工作频率，移相器所有工作状态下，实际相移与理想值之间相位差的均方根值，计算公式为：

$$\theta_{\Delta, \text{rms}} = \sqrt{\frac{1}{N-1} \sum_{i=2}^N |\Delta \theta_i|^2} \text{ (deg)} \quad (2.10)$$

其中 N 为移相器的状态个数， $\Delta \theta_i$ 是指第 i 个工作状态下，实际相移与理想相移之间的差值^[26]。

5) 增益误差

移相器的增益误差指在不同工作频率、不同工作状态下，移相器的增益会存在波动。对于这种增益波动，一般用增益误差的均方根值来表示，即：

$$A_{\Delta, \text{rms}} = \sqrt{\frac{1}{N} \sum_{i=1}^N |\Delta A_i|^2} \text{ (deg)} \quad (2.11)$$

其中 N 为移相器的状态个数， $\Delta A_i = A_i - A_{\text{ave}}$ 是指对于同一工作频点第 i 个工作状态下，实际增益与所有工作状态增益平均值之间的差值。

6) 插入损耗

移相器的插入损耗指信号通过移相器网络后，输出信号的功率会发生变化，输入信号功率与输

出信号功率的比值即为插入损耗，用 IL 表示，单位用 dB 表示，计算公式为：

$$IL = -20\lg|S_{21}|(\text{dB}) \quad (2.12)$$

7) 电压驻波比

电压驻波比定义为电磁波传播时产生驻波的电压波峰值和波谷值振幅之比，用 $VSWR$ 表示。当电路阻抗完全匹配时，电压驻波比等于 1；当输入、输出阻抗不匹配时，由于存在反射，因此任何一处的驻波等于入射波和反射波的叠加。 $VSWR$ 与 S_{11} 满足下式：

$$VSWR = \frac{1+|\Gamma|}{1-|\Gamma|} = \frac{1+|S_{11}|}{1-|S_{11}|} \quad (2.13)$$

8) 相移切换时间

移相器从一个工作状态切换到另一个工作状态需要一定的切换时间，这一转换时间称为移相器的相移切换时间。移相器的相移切换时间决定了相控阵系统电扫描速度的快慢。

9) 线性度

移相器的线性度决定了整个相控阵系统的线性度，是移相器的一个重要的指标。衡量移相器的线性度一般用 1dB 压缩点来表示。图 2.7 为 1dB 压缩点示意图，当移相器的输入信号功率不断增大时，由于电路非线性的影响，输入信号达到一定功率后输出信号不再线性变换，产生功率压缩，当输出功率下降到线性输出功率 1dB 处对应的输入信号功率称为输入 1dB 压缩点，单位用 dBm 表示。

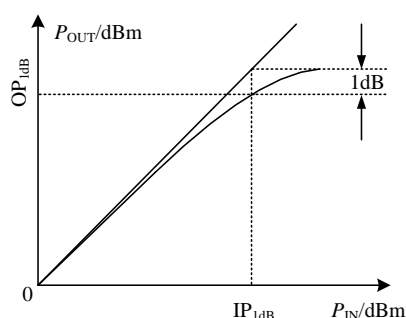


图 2.7 1dB 压缩点示意图

10) 功耗

移相器作为相控阵系统的主体电路，它的功耗对整个相控阵系统的功耗具有决定作用，因此在保证移相器其他性能的基础上，如何降低移相器的功耗成为当下研究的一个重要难题。

2.2.3 移相器的分类

伴随着通信技术和工艺的发展，移相器经历了一代又一代的更迭。常用的移相器有反射式移相器、加载线式移相器、开关线式移相器、高通低通式移相器以及矢量调制式移相器。

1) 反射式移相器

反射式移相器由二端口网络、可变电抗负载以及开关控制单元组成。其基本的工作原理是通过开关控制单元控制传输网络的可变电抗负载，当负载的电抗改变时，负载的反射系数也反生改变，

进而改变反射系数的相位，该反射系数作为二端口网络的输出，输出信号的相位发生改变，实现移相功能。假设初始电抗负载的反射系数为 $\Gamma_1 = |\Gamma_1| e^{j\phi_1}$ ，电抗负载改变后的反射系数为 $\Gamma_2 = |\Gamma_2| e^{j\phi_2}$ ，则输出相移变化为 $\Delta\phi = \phi_1 - \phi_2$ [27]。

常用的反射移相器采用两种结构：环流器耦合型反射移相器和定向耦合型反射移相器 [22]。环流器耦合型反射移相器的原理图 [22] 如图 2.8 所示，环流器耦合型反射移相器的二端口网络采用一个环流器来实现，网络接一个可变反射电抗负载，移相器输出的相移量由不同工作状态下负载电抗的反射特性来决定。同时环流器还起到隔离输入输出的作用，但由于环流器的成本较高且损耗较大，因此没有得到广泛的运用。

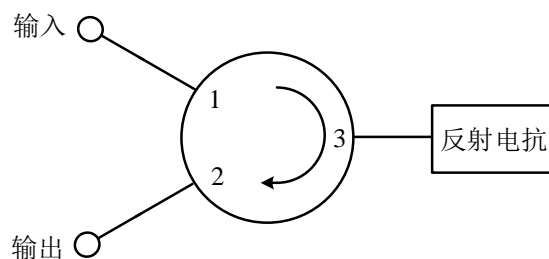


图 2.8 环流器耦合型反射移相器原理图

相对于环流器来说，定向耦合器以微带电路的形式实现并且易于集成、成本较低，因此被广泛应用于移相器设计中。定向耦合型反射移相器原理图 [22] 如图 2.9 所示，传输网络采用四端口的 3dB 电桥来实现，端口 2、3 分别接两个完全相同的反射电抗，假设其归一化电抗为 jB_i ($i=1, 2$)，因此根据反射系数与阻抗的转换关系得 [22]：

$$\Gamma_i = |\Gamma_i| e^{j\phi_i} = \frac{1 - jB_i}{1 + jB_i} = \frac{1 - B_i^2 - j2B_i}{1 + B_i^2} \quad (2.14)$$

化简可得：

$$\phi_i = \tan^{-1} \frac{2B_i}{B_i^2 - 1} \quad (2.15)$$

则输出相移变化为 [22]：

$$\Delta\phi = \phi_1 - \phi_2 = 2 \tan^{-1} \frac{B_1 - B_2}{1 + B_1 B_2} \quad (2.16)$$

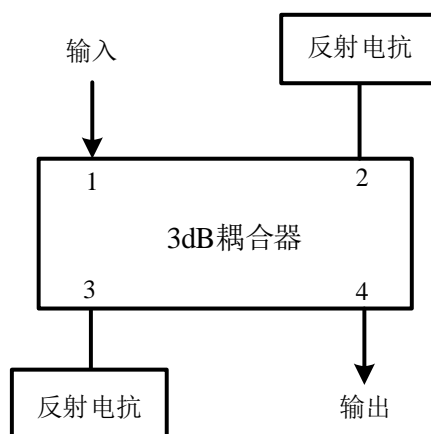


图 2.9 定向耦合型反射移相器原理图

2) 加载线式移相器

当移相范围要求比较小时,可以考虑采用加载线式移相器。加载线式移相器的原理图^[28]如图 2.10 所示,该移相器由传输线、开关控制模块以及一些电抗原件构成。开关 S_1 和 S_2 之间的传输线长度为 d , 其中 $d=\lambda/4$, 对应的电长度 $\theta=\beta d$ 。开关可以在各个电抗间切换,当开关 S_1 和 S_2 位于左端时,传输线并联导纳 jB_1 , 同理,当开关 S_1 和 S_2 位于右端时,传输线并联导纳 jB_2 。电长度为 θ 的传输线和两路并联电纳构成的传输网络的传递函数可以通过开关 S_1 和 S_2 的切换来改变,即输入、输出信号的相位可以通过开关的切换来改变,实现移相功能^[28]。

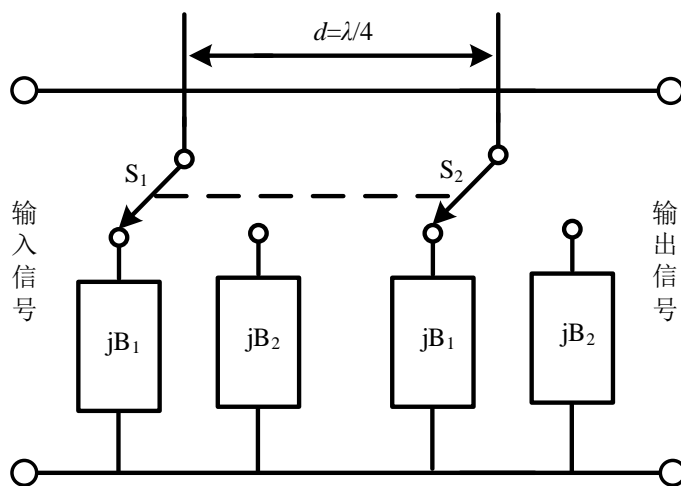


图 2.10 加载线式移相器原理图

如图 2.10 所示,传输线和并联导纳 jB_N (jB_1 或 jB_2) 构成网络的 A 矩阵为^[28]:

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ jB_N & 1 \end{bmatrix} \begin{bmatrix} \cos \theta & jZ_0 \sin \theta \\ jY_0 \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jB_N & 1 \end{bmatrix} \quad (2.17)$$

化简得:

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta - Z_0 B_N \sin \theta & jZ_0 \sin \theta \\ j(2B_N \cos \theta + (Y_0 - Z_0 B_N^2) \sin \theta) & \cos \theta - Z_0 B_N \sin \theta \end{bmatrix} \quad (2.18)$$

根据 S 矩阵与 A 矩阵的转换关系可得^[28]:

$$S_{21} = \frac{2}{A + B + C + D} \quad (2.19)$$

即

$$S_{21} = \frac{2}{\cos \theta - Z_0 B_N \sin \theta + j(Z_0 B_N \cos \theta) + \left(1 - \frac{(Z_0 B_N)^2}{2}\right) \sin \theta} \quad (2.20)$$

可得相移为^[28]:

$$\phi_{21} = \tan^{-1} \left(-\frac{\text{Im}(S_{21})}{\text{Re}(S_{21})} \right) = \tan^{-1} \left[-\frac{Z_0 B_N + \left(1 - \frac{(Z_0 B_N)^2}{2}\right) \tan \theta}{1 - Z_0 B_N \tan \theta} \right] \quad (2.21)$$

当 $\theta=\pi/2$, $B_N=jB_1=-jB_2$ 时^[28]:

$$\phi_{21} = \phi_{B2} - \phi_{B1} = 2 \tan^{-1} \left[\frac{B_N}{1 - 0.5 Z_0 B_N^2} \right] \quad (2.22)$$

一般而言, 加载线式移相器的移相范围较小, 如 22.5° 和 45° 等。

3) 开关线式移相器

开关线式移相器的原理图如图 2.11 所示, 该结构相对比较简单, 由开关控制单元和两段不同长度的均匀传输线构成^[29]。当开关控制信号在两条传输线间切换时, 输出信号的相位就会发生相对变化, 变化为:

$$\Delta\phi = \phi_1 - \phi_2 = \frac{2\pi}{\lambda}(l_1 - l_2)(\text{deg}) \quad (2.23)$$

其中 l_1 和 l_2 为两段传输线的长度, λ 为信号在传输线中的波长。

由公式(2.23)可知, 相位差是信号波长的函数, 对信号波长和频率的改变较为敏感, 因此开关线式移相器通常运用于窄带系统。同时, 当信号在传输线间传递时, 两传输线间会存在耦合效应, 对移相器的相位误差以及插损产生较大的影响。由于开关控制单元的存在, 开关的一致性和隔离度也对移相器的性能产生较大影响。因此该移相器对开关的设计要求较高, 设计高性能的开关电路是现阶段的一个巨大难题。

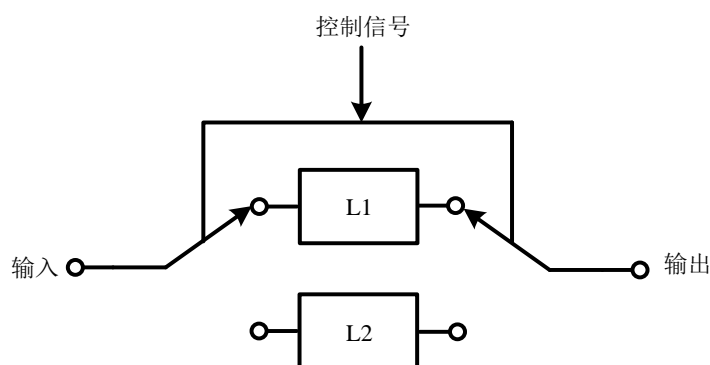


图 2.11 开关线式移相器原理图

4) 高通低通式移相器

高通低通式移相器由低通滤波器、高通滤波器以及开关控制单元构成。根据滤波器基础理论可知, 当信号通过低通滤波器后, 输出信号的相位会产生滞后, 而当信号通过高通滤波器后, 输出信号的相位会超前, 因此高通低通式移相器就是建立在这一理论基础设计的。通过开关控制信号在低通滤波器和高通滤波器间切换, 两种工作状态下输出信号相位之差即为相移。由于低通滤波器滞后的相移和高通滤波器超前的相移之间可以相互补偿, 因此高通低通式移相器可以在较宽的频带范围内实现移相功能。

典型的低通和高通滤波器电路如图 2.12 所示, 常见的低通和高通滤波器常采用 T 型或 Π 型结构。由于低通和高通滤波器电路中无源电感、电容的使用较多, 因此高通低通式移相器的插损较大并且芯片面积较大, 这也是限制其使用的一个主要因素^[30]。

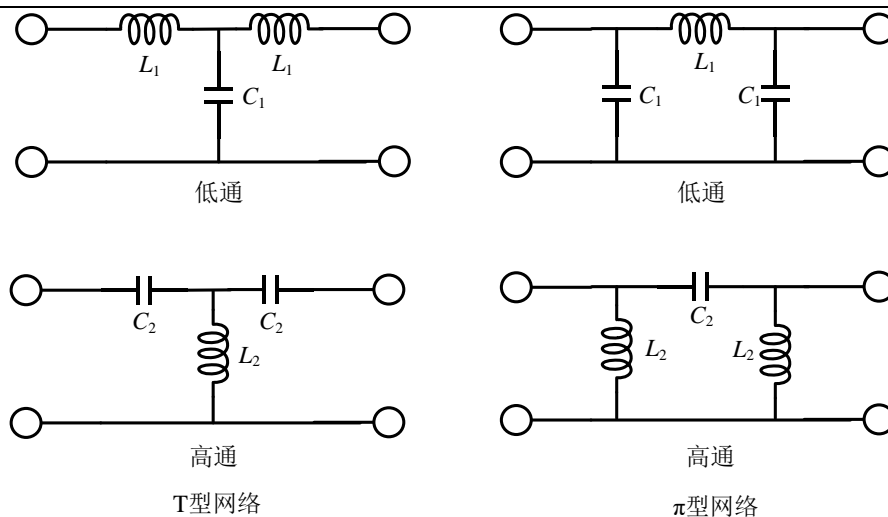


图 2.12 典型的低通和高通滤波器电路

5) 矢量调制式移相器

矢量调制式移相器^[31]的移相功能是通过控制一对正交矢量信号幅度的相对大小来实现的，具体电路的工作原理可以通过矢量图来解释。矢量调制式移相器的矢量图如图 2.13 所示，首先将输入信号分解为一对正交分量，即 I 分量和 Q 分量。然后通过相关电路控制两个正交分量的幅度，最终两个幅度可调的正交分量在矢量平面内进行矢量求和，输出产生新的矢量信号。假设 I 分量的幅度为 A ，Q 分量的幅度为 B ，矢量求和产生的新的矢量信号为 R ^[31]。

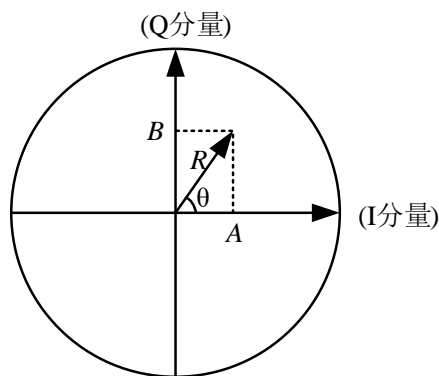


图 2.13 矢量调制式移相器的矢量图

输出矢量信号的幅度为：

$$R = \sqrt{A^2 + B^2} \quad (2.24)$$

输出矢量信号的相位为：

$$\theta = \tan^{-1} \left(\frac{B}{A} \right) \quad (2.25)$$

由公式(2.24)、(2.25)可知，输出矢量信号的幅度与两个正交分量幅度的大小相关，输出矢量信号的相位与两个正交分量幅度之比相关，因此矢量调制式移相器输出信号相移的改变可以通过改变两个正交矢量信号幅度的相对大小来实现。同时输出信号幅度的改变可以通过改变两个正交矢量信号的幅度来实现，所以该移相器兼具衰减器的功能。这种移相器的优点在于：

- 1) 正交矢量信号幅度的调控通常采用有源电路来实现,相对于无源电路而言面积更小,更易集成,但缺点是功耗较高;
- 2) 输出信号的相位受频率影响较小,相对于无源移相器工作带宽更宽,适合于宽带应用;
- 3) 正交矢量信号幅度的调控通过有源电路来精确控制,因此移相器的相位误差和增益误差较小,且移相精度较高;
- 4) 移相范围更广,可以实现 $0\sim 360^\circ$ 的相移;
- 5) 移相相移由两组正交矢量信号幅度之比来决定,受温度、工艺角等因素的影响较小,移相器 PVT 特性较好。

2.3 本章小结

本章主要介绍了相控阵系统和移相器的基础理论知识:首先简要介绍了相控阵系统的基本工作原理和相控阵接收机的分类;然后阐述了移相器的主要性能指标,包括移相精度、相位误差、增益误差、插入损耗、线性度等;最后重点介绍了移相器的基本工作原理以及几种常见的移相器结构,包括反射式移相器、加载线式移相器、开关线式移相器、高通低通式移相器以及矢量调制式移相器。通过对这些相关基础知识的介绍,可以对移相器有全面的了解,为设计射频有源移相器打下基础。

第 3 章 有源移相器核心电路模块的设计

本设计对移相器的工作带宽、移相精度、相位特性以及增益特性要求较高，前文介绍的几种传统无源移相器由于工作带宽窄、移相误差大且移相精度较低等缺点无法满足本设计的指标要求，因此本设计采用矢量调制式的有源移相器结构^[13]。有源移相器的系统框图如图 3.1 所示，本章主要介绍有源移相器核心电路模块的设计，包括输入巴伦、正交信号产生电路、矢量调制器^[13]、DAC 逻辑控制单元以及插损补偿放大器的设计。具体电路工作流程为：首先输入巴伦将单端射频输入信号转化为差分信号 I_+ 、 I_- ，然后差分信号通过正交信号产生电路转化为两组正交差分信号 I_{in+} 、 I_{in-} 、 Q_{in+} 、 Q_{in-} ；两组正交差分信号输入矢量调制器转换为单端信号 V_O ，其中矢量调制器由 DAC 逻辑控制单元来控制；最终矢量调制器输出的单端信号经过一个插损补偿放大器放大输出。下文重点介绍有源移相器核心电路模块的设计。

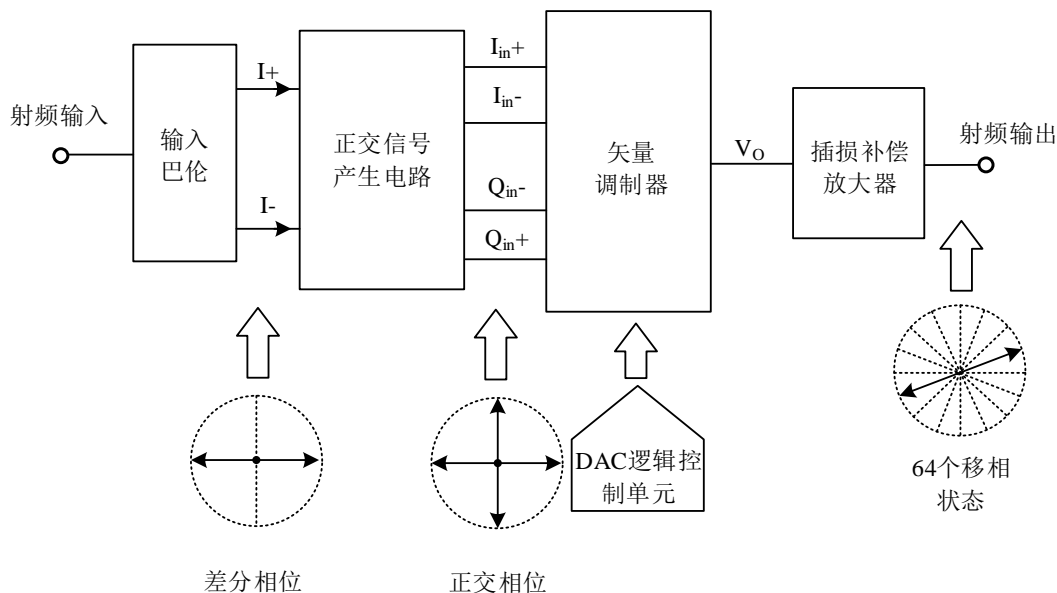


图 3.1 有源移相器的系统框图

3.1 输入巴伦的设计

传统的巴伦分为有源巴伦和无源巴伦。有源巴伦的优点在于插损较小、占用芯片面积较小，但缺点在于线性度较差、工作带宽较窄。相对于有源巴伦，无源巴伦输出差分信号的相位误差和幅度误差更小、工作带宽更宽并且线性度更好，但该巴伦占用芯片面积较大。对于本课题，设计实现工作于 6-18GHz 高线性度、低移相误差的有源移相器，对巴伦的工作带宽、线性度、输出幅度特性和相位特性都有较高要求，综合考虑，本设计采用 Marchand 无源巴伦结构，典型的 Marchand 无源巴伦的示意图如图 3.2 所示。

图 3.2(a)为 Marchand 无源巴伦的原理图^[18]。该巴伦由两段完全相同的耦合线、耦合线间的一段互连线以及中间一段开路短截线构成，对应的电长度分别为 λ 、 λ_θ 、 λ_φ 。当信号工作在高频时，耦合

线间的互连线会对巴伦性能产生较大的影响，增大了输出差分信号的相位误差和幅度误差^[32]。根据文献[33]，开路短截线的引入降低了互连线的影响，极大的改善了巴伦的性能。

图 3.2(b)为 Marchand 巴伦集总 LC 等效电路图^[32]，其中电感 L 模拟 Marchand 无源巴伦的耦合线，电容 C 模拟传输线间由于耦合效应产生的耦合电容，原理图 3.2(a)中端口 P_1 、 P_2 、 P_3 分别对应集总模型图 3.2(b)中端口 LO 、 $LO-$ 、 $LO+$ 。由图 3.2(b)可以看出，该集总模型可以看成是一个由高通滤波器和低通滤波器直接相连构成的功分器，其中输出信号功率相同而相位相差 180° ^[32]。所有端口输入阻抗都为 50Ω ，集总模型中电感 L 与电容 C 之间的关系可以表示为^[32]：

$$\omega L = \frac{1}{\omega C}, \quad \omega L = 70.7\Omega \quad (3.1)$$

输出端口的相位可以表示为^[32]：

$$\frac{V_{LO+}}{V_{LO}} = \frac{1}{\sqrt{2}} \angle 90^\circ, \quad \frac{V_{LO-}}{V_{LO}} = \frac{1}{\sqrt{2}} \angle -90^\circ \quad (3.2)$$

其中 ω 为工作角频率。

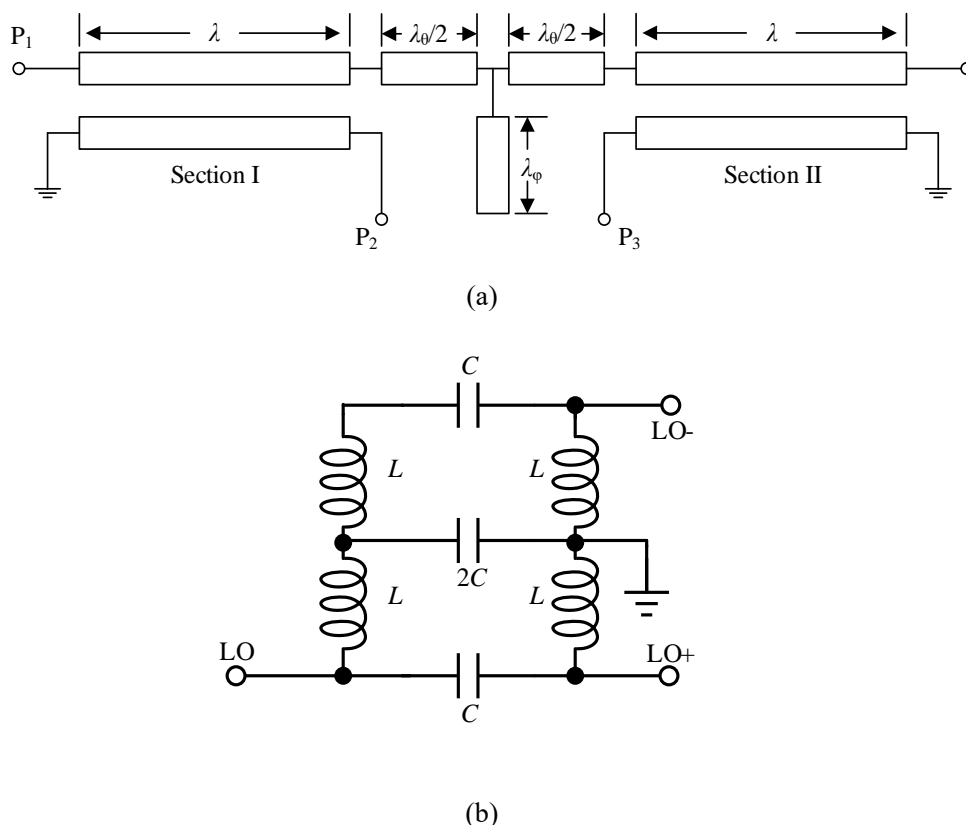


图 3.2 典型的 Marchand 无源巴伦示意图 (a)Marchand 巴伦原理图

(b)Marchand 巴伦集总 LC 等效电路图

图 3.3 为 Marchand 无源巴伦版图，该 Marchand 巴伦采用 $0.13\mu\text{m}$ SiGe BiCMOS 工艺来设计。为了减少版图面积，该巴伦采用两层不同金属作耦合线，耦合线层与层之间上下相互耦合实现巴伦的性能。输入信号线采用上层 LY 层金属，输出信号线采用下层 MQ 层金属，两层金属上下相互重叠耦合产生差分输出。图 3.2(a)中端口 P_1 、 P_2 、 P_3 分别对应图 3.3 中 P_1 、 P_2 、 P_3 。

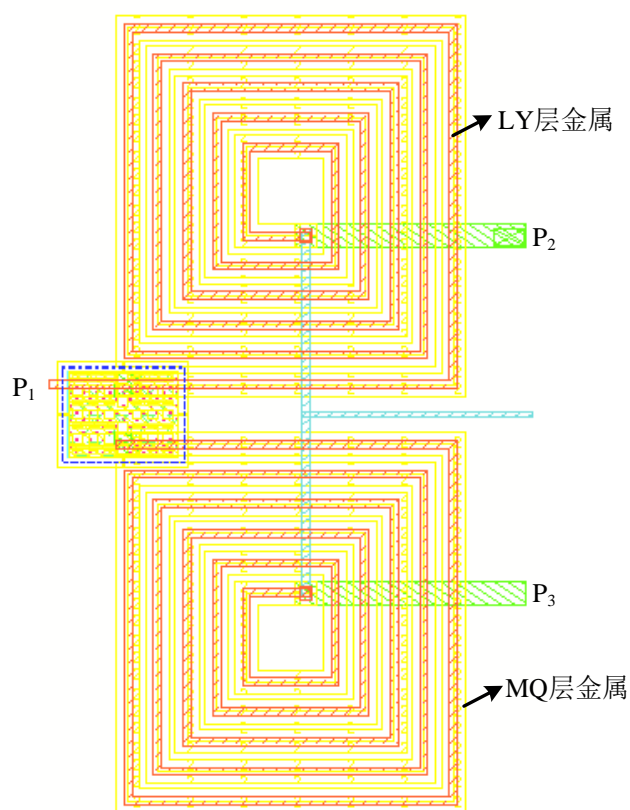
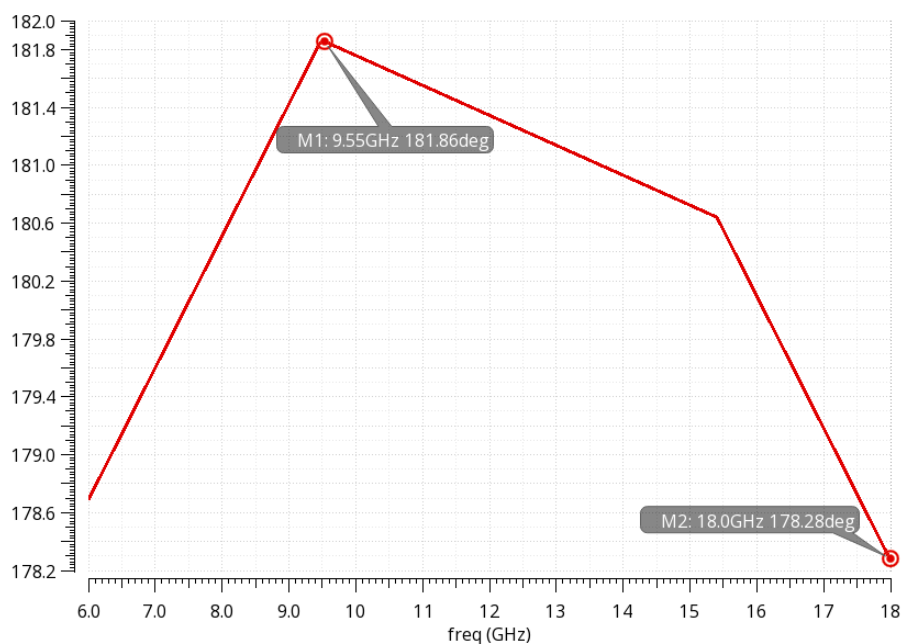


图 3.3 Marchand 无源巴伦版图

将如图 3.3 所示的 Marchand 无源巴伦整体做电磁场仿真， P_1 、 P_2 、 P_3 端口分别接 50Ω 阻抗，图 3.4 为 tt 工艺角温度为 27°C 时 Marchand 巴伦输出信号相位差仿真特性曲线，仿真结果为： tt 工艺角温度为 27°C 时，在 $6\text{--}18\text{GHz}$ 内，输出信号相位差为 $178.2^\circ\text{--}181.9^\circ$ ，理想输出差分信号相位差应为 180° ，因此带内相位误差 $\leq 1.9^\circ$ ；图 3.5 为在 tt 工艺角温度为 27°C 时 Marchand 巴伦输出信号幅度差仿真特性曲线，仿真结果为： tt 工艺角温度为 27°C 时，在 $6\text{--}18\text{GHz}$ 内，输出信号幅度差为 $-0.03\text{--}0.66\text{dB}$ ，理想输出差分信号幅度差应为 0dB ，带内幅度误差 $\leq 0.66\text{dB}$ 。

图 3.4 tt 工艺角温度为 27°C 时 Marchand 巴伦输出信号相位差仿真特性曲线

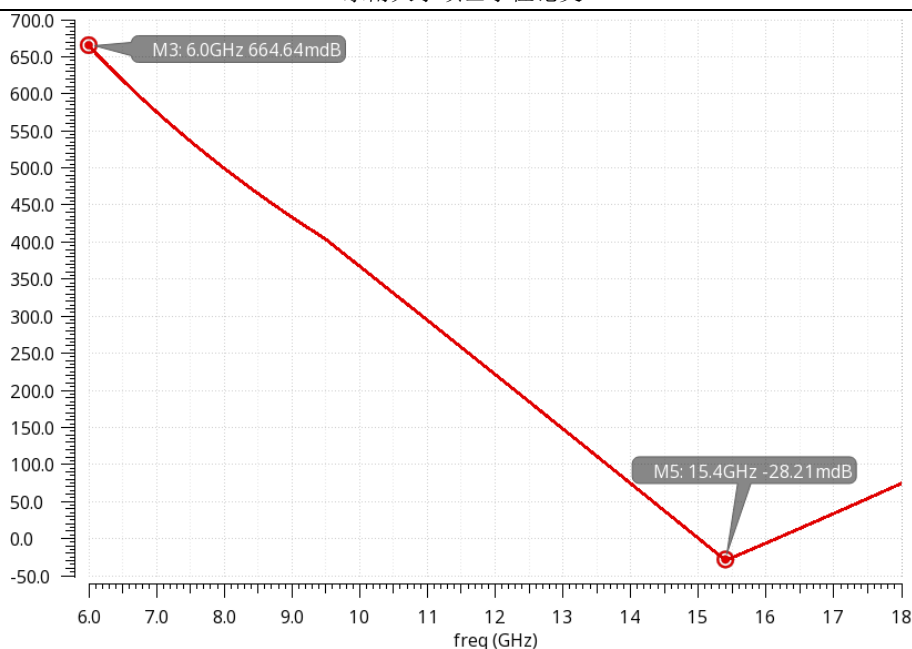


图 3.5 tt 工艺角温度为 27°C 时 Marhand 巴伦输出信号幅度差仿真特性曲线

3.2 正交信号产生电路的设计

正交信号产生电路常被广泛应用于有源移相器、频率源等系统中以产生正交信号。常见的正交信号产生电路分为 RC - CR 网络构成的正交信号产生电路、正交全通滤波器以及多级级联的多相滤波器等。

3.2.1 正交全通滤波器

传统 RC - CR 网络构成的正交信号产生电路^[34]如图 3.6 所示，该正交信号产生电路由 RC 低通滤波器和 CR 高通滤波器构成，产生的输出信号 I_{out} 和 Q_{out} 相位相差 90° ，当且仅当角频率 $\omega=1/RC$ 时，输出信号 I_{out} 和 Q_{out} 幅度相等，因此该正交信号产生电路常用于窄带系统^[34-35]，不适用于本设计有源移相器电路。

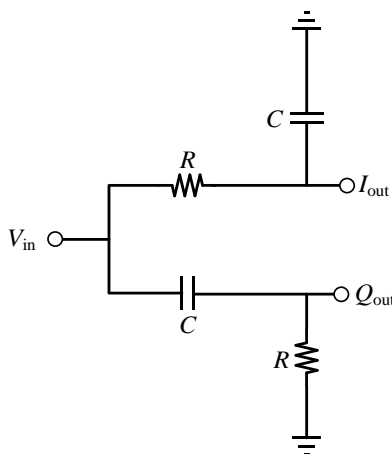


图 3.6 传统 RC - CR 网络构成的正交信号产生电路

考虑到本设计工作带宽的需求，为了扩展正交信号产生电路的工作带宽，对传统滤波器结构进

行了改进, 有了如图 3.7 所示的基于 LC 谐振的正交全通滤波器电路结构^[36]。其中电感 $L_1=L_2=L$, 电容 $C_1=C_2=C$, 电阻 $R_1=R_2=R$ 。

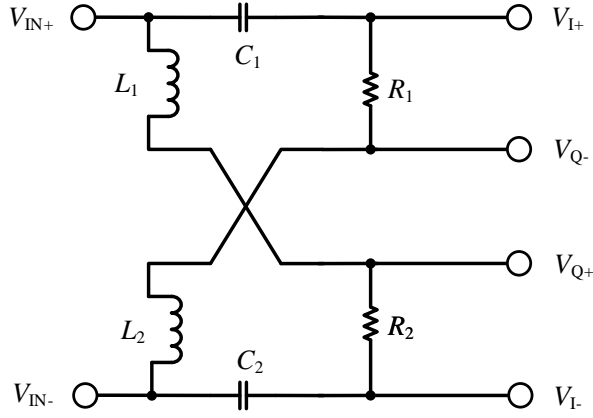


图 3.7 基于 LC 谐振的正交全通滤波器电路结构

由图 3.7 可得:

$$V_{I+} = \frac{2R+sL}{2R+sL+\frac{1}{sC}}(V_{IN+}-V_{IN-})+V_{IN-} = \frac{s^2+s\frac{2R}{L}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN+} + \frac{\frac{1}{LC}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN-} \quad (3.3)$$

同理可得:

$$V_{I-} = \frac{\frac{1}{LC}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN+} + \frac{s^2+s\frac{2R}{L}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN-} \quad (3.4)$$

$$V_{Q+} = \frac{s\frac{2R}{L}+\frac{1}{LC}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN+} + \frac{s^2}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN-} \quad (3.5)$$

$$V_{Q-} = \frac{s^2}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN+} + \frac{s\frac{2R}{L}+\frac{1}{LC}}{s^2+s\frac{2R}{L}+\frac{1}{LC}}V_{IN-} \quad (3.6)$$

令 $Q=\sqrt{L/C}/R$, $\omega_0=1/\sqrt{LC}$, 则电路的传输函数为^[26]:

$$\begin{bmatrix} V_{I\pm} \\ V_{Q\pm} \end{bmatrix} = \begin{bmatrix} s^2 + \frac{2\omega_0}{Q}s - \omega_0^2 \\ \pm \frac{Q}{s^2 + \frac{2\omega_0}{Q}s + \omega_0^2} \\ s^2 - \frac{2\omega_0}{Q}s - \omega_0^2 \\ \mp \frac{Q}{s^2 + \frac{2\omega_0}{Q}s + \omega_0^2} \end{bmatrix} \cdot V_{in} \quad (3.7)$$

由公式(3.7)可得, 输出正交差分信号存在两个极点和四个零点, 分别为:

$$\omega_{p\pm} = \left(-\frac{1}{Q} \pm \frac{1}{Q} \sqrt{1-Q^2} \right) \omega_0 \quad (3.8)$$

$$\omega_{z1\pm} = \left(-\frac{1}{Q} \pm \frac{1}{Q} \sqrt{1+Q^2} \right) \omega_0 \quad (3.9)$$

$$\omega_{zQ\pm} = \left(\frac{1}{Q} \pm \frac{1}{Q} \sqrt{1+Q^2} \right) \omega_0 \quad (3.10)$$

由于极点相同，因此输出正交信号相位误差由零点产生，可得^[26]：

$$\begin{aligned} \theta_{\text{error}} &= 90^\circ - \left[\tan^{-1} \left(\frac{\omega}{\omega_{z1+}} \right) - \tan^{-1} \left(\frac{\omega}{\omega_{zQ+}} \right) + \tan^{-1} \left(\frac{\omega}{\omega_{z1-}} \right) - \tan^{-1} \left(\frac{\omega}{\omega_{zQ-}} \right) \right] \\ &= 90^\circ - 2 \tan^{-1} \left(\frac{\frac{2\omega_0}{Q} \cdot \omega}{\omega_0^2 + \omega^2} \right) \end{aligned} \quad (3.11)$$

令 $\omega = \omega_0 + \Delta\omega$ ，则上式可化为^[26]：

$$\theta_{\text{error}} = 90^\circ - 2 \tan^{-1} \left(\frac{\frac{1}{Q} \cdot \left(1 + \frac{\Delta\omega}{\omega_0} \right)}{1 + \frac{\Delta\omega}{\omega_0} + \frac{1}{2} \left(\frac{\Delta\omega}{\omega_0} \right)^2} \right) (\text{deg}) \quad (3.12)$$

由公式(3.12)可知， θ_{error} 随 $\Delta\omega$ 的变化较小，对 $\Delta\omega$ 不敏感。

同理，幅度误差 M_{error} 推导可得^[26]：

$$M_{\text{error}} = 10 \log \left[\frac{1 + 2 \frac{\Delta\omega}{\omega_0} + \frac{3}{2} \left(\frac{\Delta\omega}{\omega_0} \right)^2 + \frac{1}{2} \left(\frac{\Delta\omega}{\omega_0} \right)^3 + \frac{1}{8} \left(\frac{\Delta\omega}{\omega_0} \right)^4}{1 + 2 \frac{\Delta\omega}{\omega_0} + 2 \left(\frac{\Delta\omega}{\omega_0} \right)^2 + \left(\frac{\Delta\omega}{\omega_0} \right)^3 + \frac{1}{4} \left(\frac{\Delta\omega}{\omega_0} \right)^4} \right] (\text{dB}) \quad (3.13)$$

由公式(3.13)可得， M_{error} 随 $\Delta\omega$ 的变化较小，对 $\Delta\omega$ 不敏感。

综上，正交全通滤波器输出产生的正交信号相位误差和幅度误差对工作频率的变化不敏感，可以在很宽的频带内产生正交信号。因此，正交全通滤波器常用于超宽带系统。

采用 $0.13\mu\text{m}$ SiGe BiCMOS 工艺设计并搭建仿真电路，对正交全通滤波器进行前仿真。用电阻 R_L 串联电容 C_L 作为正交全通滤波器的负载以模拟后级 VGA 的输入阻抗，取 $R_L=50\Omega$ 、 $C_L=50\text{f}$ 。输入信号为理想差分信号，图 3.8 为 tt 工艺角温度为 27°C 时正交全通滤波器的输出正交信号相位误差和幅度误差前仿真结果。图 3.8(a)为 tt 工艺角温度为 27°C 时正交全通滤波器输出正交信号相位误差仿真特性曲线，参见图 3.8(a)，tt 工艺角温度为 27°C 时，在 6-18GHz 工作范围内，正交全通滤波器输出正交信号最高相位误差 8.61° ；图 3.8(b)为 tt 工艺角温度为 27°C 时正交全通滤波器输出正交信号幅度误差仿真特性曲线，参见图 3.8(b)，tt 工艺角温度为 27°C 时，在 6-18GHz 工作范围内，正交全通滤波器输出正交信号最高幅度误差为 0.83dB 。

由仿真结果可知，在很宽的工作频带范围内，基于 LC 谐振的正交全通滤波器输出正交信号误差较小，因此该电路可以应用于超宽带系统中。

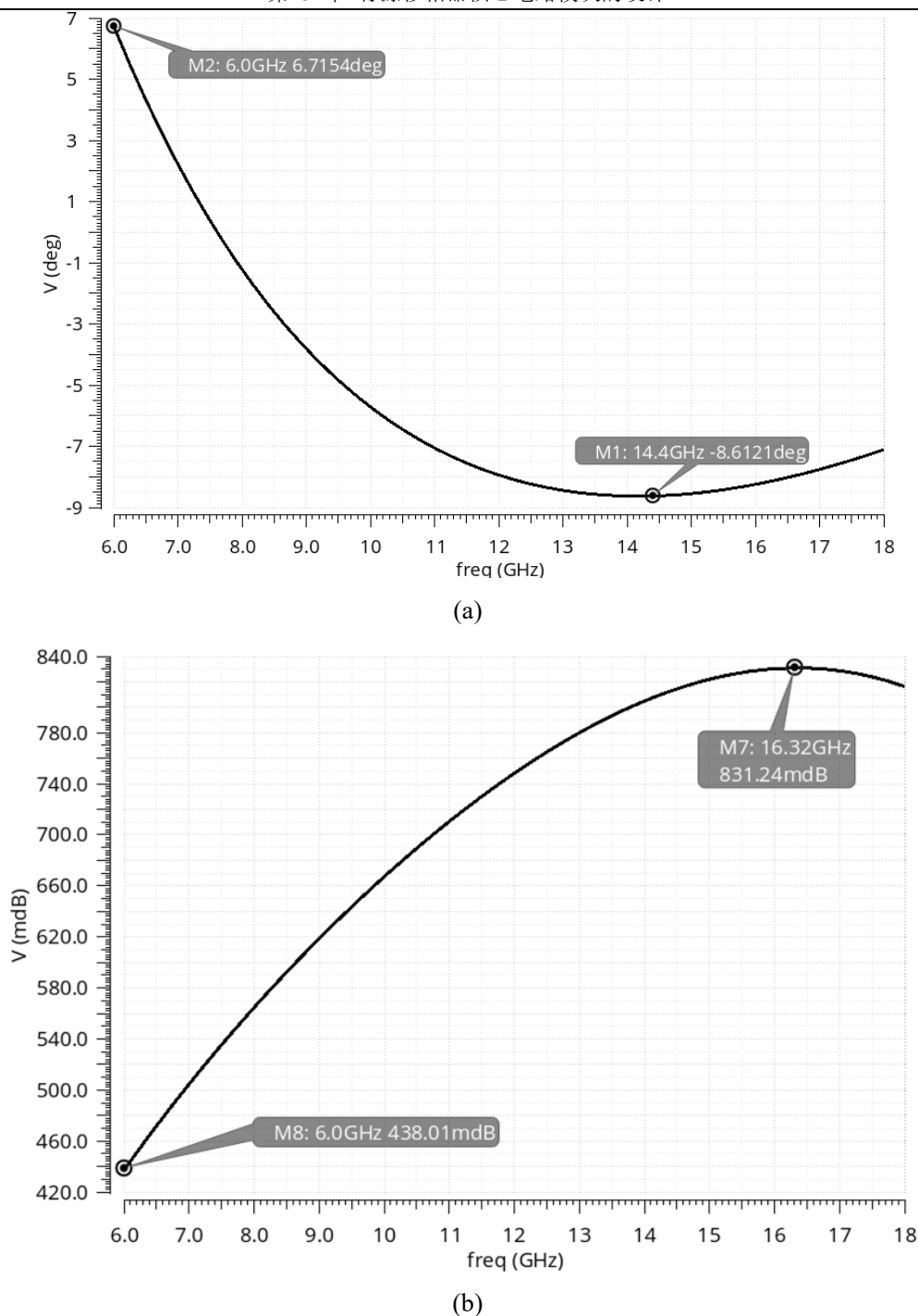


图 3.8 tt 工艺角温度为 27°C 时正交全通滤波器的输出正交信号相位误差和幅度误差前仿真结果

(a) tt 工艺角温度为 27°C 时正交全通滤波器输出正交信号相位误差仿真特性曲线

(b) tt 工艺角温度为 27°C 时正交全通滤波器输出正交信号幅度误差仿真特性曲线

3.2.2 三级级联的多相滤波器

相对于单极点的 $RC-CR$ 网络构成的正交信号产生电路, 双极点正交全通滤波器显然工作带宽更宽, 且在宽带范围内输出正交差分信号误差较小。由上文仿真结果可知, 在 6-18GHz 的范围内, 正交全通滤波器的输出幅度误差较小, 但相位误差仍然较大, 因此为了进一步降低正交信号产生电路的误差, 考虑采用另一种多相滤波器结构。

上文提到的传统 $RC-CR$ 网络构成的正交信号产生电路只能在单频点产生理想正交信号，工作带宽较窄。因此为了扩展工作带宽，考虑将 $RC-CR$ 网络进行多级级联，在多个频点产生理想的正交信号，该结构称为多相滤波器结构。

多相滤波器结构相对于正交全通滤波器结构的优点在于：通过多级 $RC-CR$ 网络级联，引入了多个极点，进一步扩展了工作带宽；同时该结构对输出端的负载电容不敏感，输出端负载电容的变化对电路影响较小。 $RC-CR$ 网络级联的级数越多，产生的正交信号覆盖的工作带宽越宽，但插入损耗越大。综合考虑本设计移相器的工作带宽、移相误差和插入损耗等指标要求，最终本设计采用三级级联的多相滤波器结构，三级级联多相滤波器的电路图^[37]如图 3.9 所示。

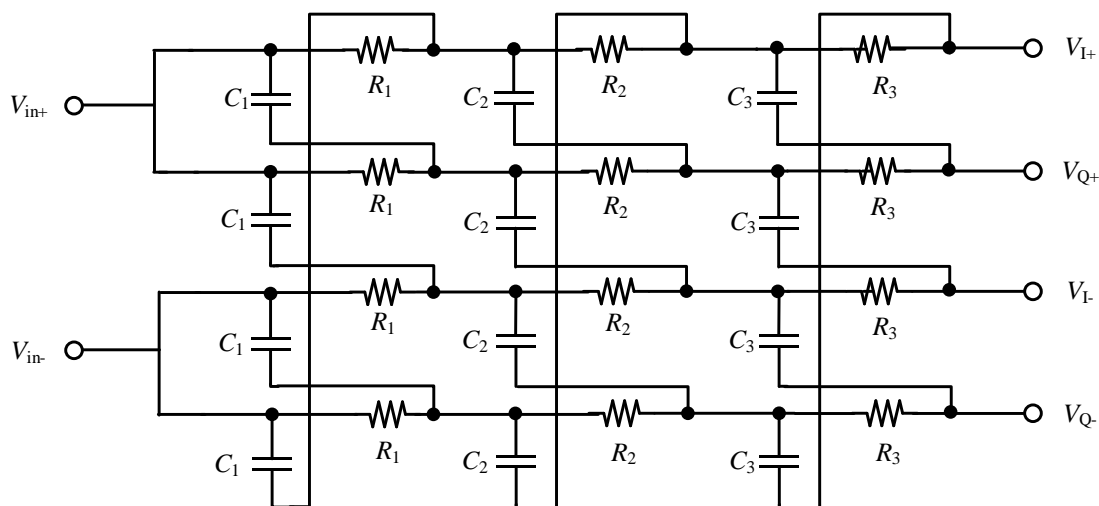
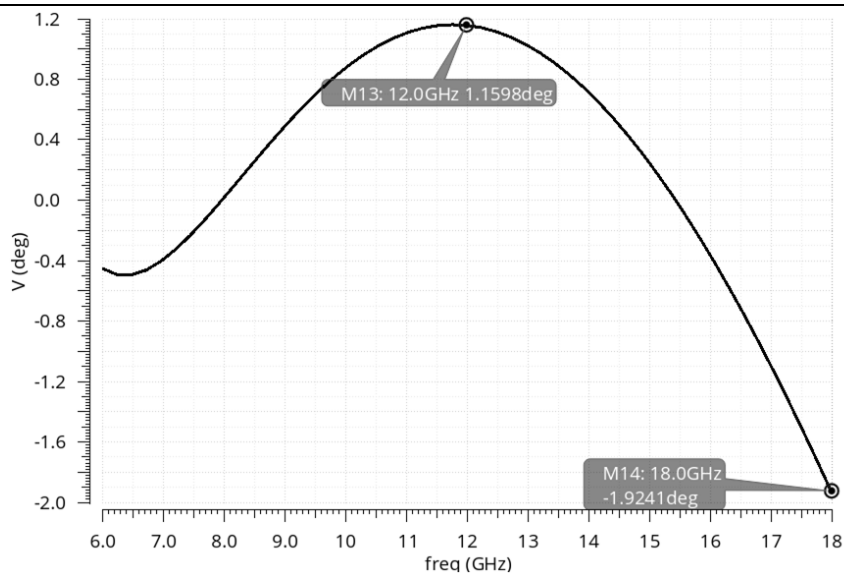


图 3.9 三级级联多相滤波器电路图

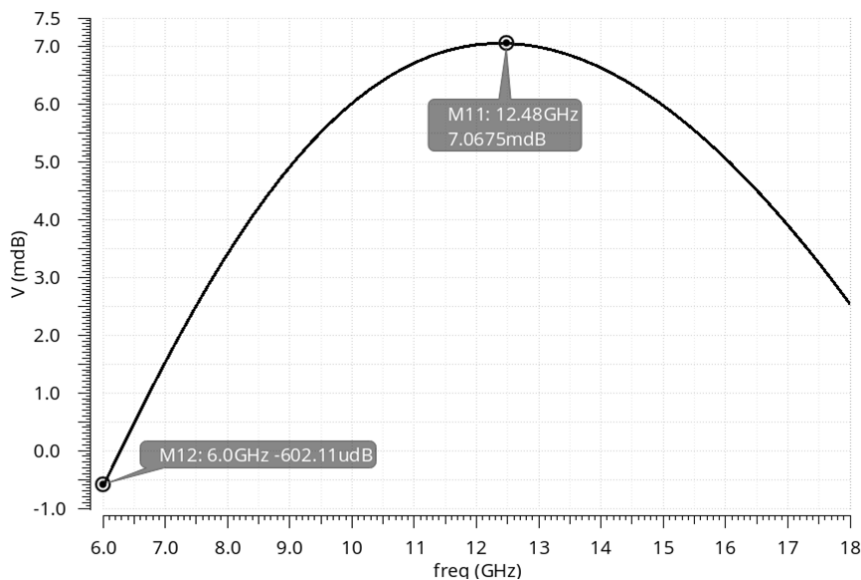
为了覆盖 6-18GHz 的工作带宽，三级级联多相滤波器的三个极点分别谐振于 6GHz，12GHz 和 18GHz，进而覆盖整个 6-18GHz 的工作带宽。相对于正交全通滤波器结构，三级级联的多相滤波器虽然插入损耗较大，但该结构存在三个极点，相对于双极点的正交全通滤波器工作带宽更宽，输出正交信号相位误差和幅度误差更小。

采用 0.13 μm SiGe BiCMOS 工艺来设计并搭建仿真电路，对三级级联多相滤波器进行前仿真。用电阻 R_L 串联电容 C_L 作为多相滤波器的负载以模拟后级 VGA 的输入阻抗，取 $R_L=50\Omega$ 、 $C_L=50\text{f}$ ，输入信号为理想差分信号。图 3.10 为 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时多相滤波器的输出正交信号相位误差和幅度误差前仿真结果。图 3.10 (a) 为 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时多相滤波器输出正交信号相位误差仿真特性曲线，参见图 3.10 (a)，在 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时，6-18GHz 工作范围内，多相滤波器输出正交信号最高相位误差 1.92 $^{\circ}$ ；图 3.10(b) 为 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时多相滤波器输出正交信号幅度误差仿真特性曲线，参见图 3.10(b)，在 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时，6-18GHz 工作范围内，多相滤波器输出正交信号最高幅度误差为 7.1mdB。

对比正交全通滤波器的前仿真结果，在 6-18GHz 工作范围内，三级级联的多相滤波器结构输出正交信号的相位误差和幅度误差的仿真结果明显优于正交全通滤波器结构。考虑到本设计对移相器的移相性能和移相精度要求较高，因此本设计有源移相器中的正交信号产生电路采用三级级联的多相滤波器结构。



(a)



(b)

图 3.10 tt 工艺角温度为 27°C 时多相滤波器的输出正交信号相位误差和幅度误差前仿真结果

(a) tt 工艺角温度为 27°C 时多相滤波器输出正交信号相位误差仿真特性曲线

(b) tt 工艺角温度为 27°C 时多相滤波器输出正交信号幅度误差仿真特性曲线

3.2.3 级联 Marchand 无源巴伦的高精度正交信号产生电路

多相滤波器实际运用于有源移相器电路中时，其输入差分信号由前级 Marchand 无源巴伦产生，因此输入差分信号的误差对整体正交信号产生电路输出产生的正交差分信号有较大的影响。由上文 Marchand 无源巴伦的仿真结果可知，当 Marchand 无源巴伦输出端负载接 50Ω 时，产生的差分信号误差较小，但实际 Marchand 巴伦的负载为正交信号产生电路的输入阻抗。当正交信号产生电路采用三级级联的多相滤波器时，由于三级级联的多相滤波器输入阻抗为容性，而 Marchand 无源巴伦对容性负载阻抗较为敏感，因此 Marchand 巴伦的输出端会产生一个很大的差分信号误差，进而影响正交信号产生电路输出产生的正交差分信号。

根据该电路结构的缺点,考虑在 Marchand 无源巴伦和多相滤波器级间插入一级宽带全差分放大器。插入该宽带全差分放大器主要起到两个作用:

- 1) 宽带全差分放大器输入端匹配到 50Ω , 给前级 Marchand 无源巴伦提供一个 50Ω 的负载, 进而降低了 Marchand 无源巴伦输出端产生的差分信号误差。同时宽带全差分放大器输出端匹配到 50Ω , 给后级多相滤波器提供一个 50Ω 的源阻抗, 进一步降低了多相滤波器输出产生的正交信号误差;
- 2) 宽带全差分放大器还起到一个隔离的作用, 隔离了 Marchand 无源巴伦和多相滤波器级间的相互影响, 降低了整体电路架构输出产生的正交差分信号误差。

综上, 一种宽带单端输入高精度正交差分输出信号产生电路的结构如图 3.11 所示, 该结构由三个模块构成: Marchand 无源巴伦、宽带全差分放大器和多相滤波器, 其中输出负载为电阻 R_L 串联电容 C_L 以模拟后级 VGA 的输入阻抗。

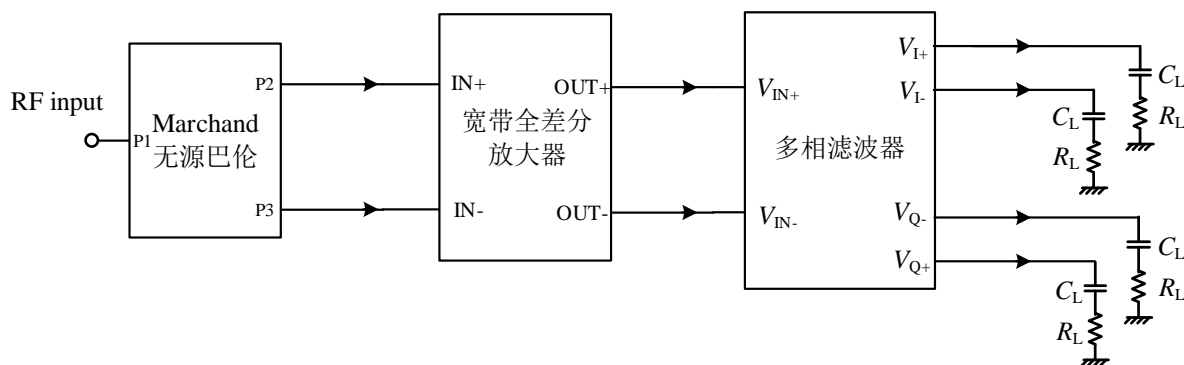


图 3.11 一种宽带单端输入高精度正交差分输出信号产生电路的结构图

图 3.12 为该宽带全差分放大器的电路图, 输入输出端口 ($IN+$ 、 $IN-$ 、 $OUT+$ 、 $OUT-$) 分别对应图 3.11 中相应端口 ($IN+$ 、 $IN-$ 、 $OUT+$ 、 $OUT-$)。考虑到 HBT 管较小的寄生参数、较高的截止频率, 因此该放大器使用 HBT 管设计。同时该放大器采用共射共基 (cascode) 结构, 该结构主要存在几个方面的优点:

- 1) 降低了输入 HBT 管 Q_1 、 Q_2 的基极和集电极级间密勒电容的影响, 提高了放大器输入输出间的隔离度, 从而提高了 Marchand 无源巴伦和多相滤波器级间的隔离度;
- 2) cascode 结构提高了放大器的稳定性;
- 3) cascode 结构进一步提高了放大器的输出电阻, 提高了放大器的增益。

为了拓展放大器的工作带宽, 同时在所需工作带宽内实现输入输出阻抗同时匹配到 50Ω , 该放大器采用电压并联负反馈结构, 如图 3.12, 该放大器引入负反馈网络 R_1 、 R_2 、 C_3 、 C_4 。电压并联负反馈结构降低了输入输出匹配网络的 Q 值, 进而降低了放大器输入输出阻抗。同时输入输出阻抗在很宽的工作频带范围内趋于一个常数, 对工作频率的变化不敏感, 因此在较宽的工作频带范围内, 该放大器可同时实现输入输出阻抗匹配, 拓展了带宽。通过密勒等效, 输入阻抗可近似等效为: $R_{IN}=R_1/(1-A_V)$; 输出阻抗可近似等效为: $R_{out}=R_1/(1-A_V^{-1})//R_7$, 其中 A_V 为放大器的前向闭环增益。调节放大器相关参数, 当输入输出等效阻抗都等于 50Ω 时, 实现了放大器输入输出宽带阻抗匹配。为了进一步提高放大器的线性度, 该放大器采用射极负反馈结构, 引入反馈电阻 R_{11} 、 R_{12} 。

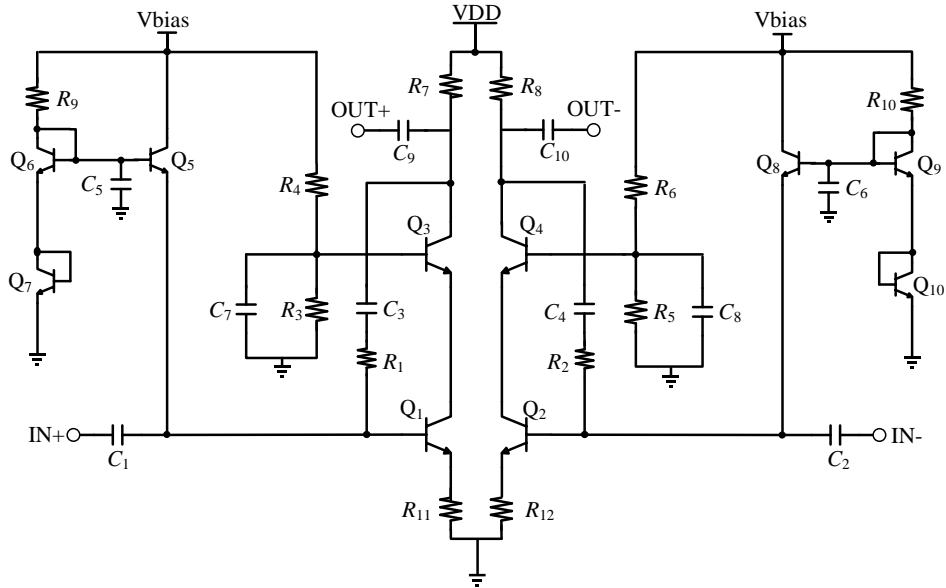


图 3.12 宽带全差分放大器的电路图

根据图 3.11 架构搭建仿真电路，采用 0.13 μm SiGe BiCMOS 工艺来设计，其中 Marchand 无源巴伦和多相滤波器均采用上文所设计的电路结构并提取电磁场仿真数据结果，取 $R_L=50\Omega$ 、 $C_L=50\text{f}$ 。将改进型正交信号产生电路与传统结构正交信号产生电路（即巴伦与多相滤波器级间不插入宽带全差分放大器）输出正交信号的相位误差和幅度误差仿真结果进行对比，仿真结果为：图 3.13 为 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时正交信号产生电路的输出相位误差仿真特性曲线，参见图 3.13，在 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时，6-18GHz 工作范围内，传统正交信号产生电路结构最高相位误差 44.61 $^{\circ}$ ，而本设计所采用的改进型结构在 6-18GHz 内最高相位误差 3.52 $^{\circ}$ 。图 3.14 为 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时正交信号产生电路的输出幅度误差仿真特性曲线，参见图 3.14，在 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时，6-18GHz 工作范围内，传统正交信号产生电路最高幅度误差为 5.34dB，而本设计所采用的改进型结构在 6-18GHz 内最高幅度误差 0.653dB。通过分析比较仿真结果，本设计改进型正交信号产生电路结构的性能远优于传统电路结构。因此，本设计采用图 3.11 所示改进型正交信号产生电路结构。

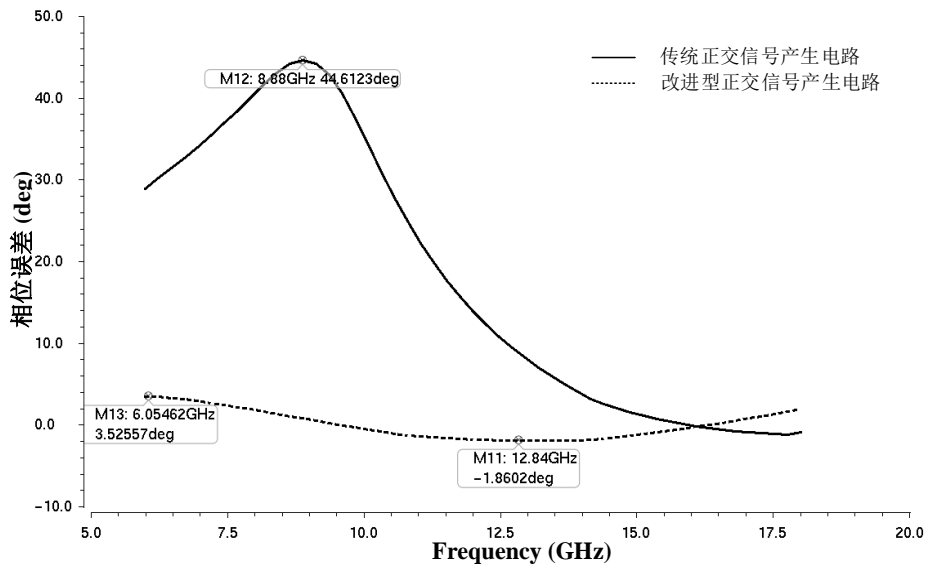


图 3.13 tt 工艺角温度为 27 $^{\circ}\text{C}$ 时正交信号产生电路的输出相位误差仿真特性曲线

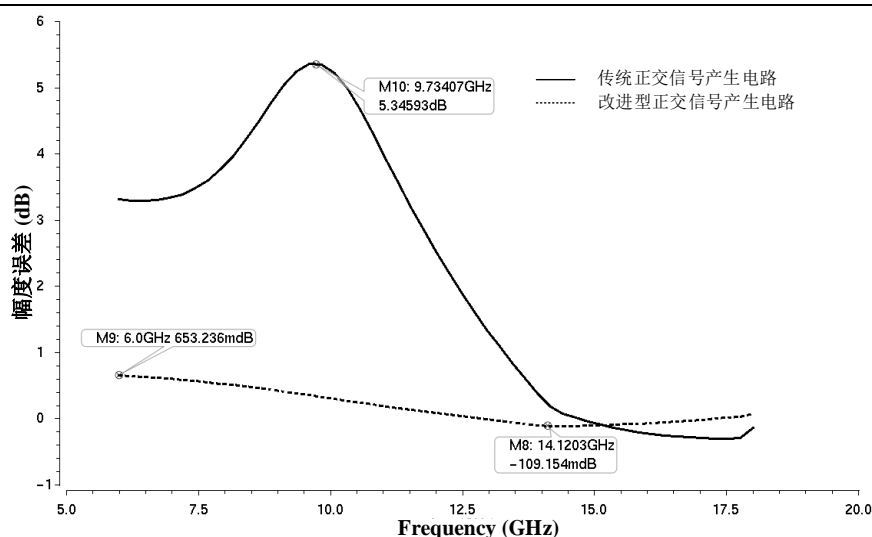


图 3.14 tt 工艺角温度为 27°C 时正交信号产生电路的输出幅度误差仿真特性曲线

3.3 矢量调制器的设计

矢量调制器是有源移相器中实现移相功能最核心的模块,该模块由两组可变增益放大器(VGA)构成,两组 VGA 电路分别对前级正交信号产生电路输出的两对正交信号进行幅度的调控,并在 VGA 的输出端对两对幅度可调的正交信号进行矢量求和,得到相应的输出矢量信号^[13]。输出矢量信号的相位由正交信号幅度的相对大小来决定,该相位决定了移相器最终的移相相位。其中 VGA 电路由带开关控制的吉尔伯特单元电路构成,因此吉尔伯特单元电路的设计是研究本模块电路设计的前提。

3.3.1 带开关控制的吉尔伯特单元电路

吉尔伯特单元电路作为模拟集成电路的基础电路,在模拟射频集成电路设计中有着广泛的应用。常见的吉尔伯特单元电路被广泛运用于乘法器、混频器等电路中,典型的带开关控制的吉尔伯特单元电路如图 3.15 所示。

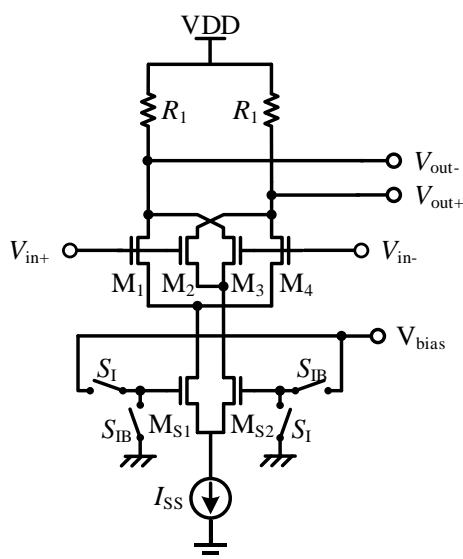


图 3.15 典型的带开关控制的吉尔伯特单元电路

该电路由输入 NMOS 管 M_1 、 M_4 和 M_2 、 M_3 构成的两组差分放大器构成。 S_1 和 S_{1B} 构成开关控制单元，保证 S_1 和 S_{1B} 开关任意时刻一个开启另一个断开。当 S_1 开启， S_{1B} 断开时， M_1 、 M_4 组成的差分放大器正常工作， M_2 、 M_3 断开；当 S_1 断开， S_{1B} 开启时， M_2 、 M_3 组成的差分放大器正常工作， M_1 、 M_4 断开，因此任意时刻只有一对差分放大器正常工作，两组差分放大器电路输出差分信号相位相差 180° 。因此任意工作时刻，电路可简单等效为如图 3.16 所示基本差分放大器电路。

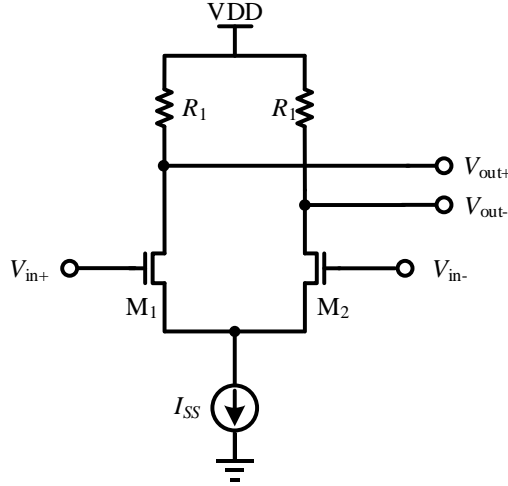


图 3.16 基本差分放大器电路

如图 3.16，假设 NMOS 管 M_1 、 M_2 都工作于饱和区，忽略沟道长度调制效应和衬底偏置效应，由 MOS 管的 I-V 特性方程可得：

$$I_{D1} = K(V_{GS1} - V_{TH})^2 \quad (3.14)$$

$$I_{D2} = K(V_{GS2} - V_{TH})^2 \quad (3.15)$$

其中 $K = 1/2 \mu_n \cdot C_{ox} \cdot W/L$ ， μ_n 为电子迁移率， C_{ox} 为单位面积的栅极氧化层电容， W 为 MOS 管的沟道宽度， L 为 MOS 管的沟道长度， V_{GS} 为 MOS 管的栅极和源极电压， V_{TH} 为 MOS 管的阈值电压。将公式(3.14)和公式(3.15)化简可得：

$$V_{GS1} = \sqrt{\frac{I_{D1}}{K}} + V_{TH} \quad (3.16)$$

$$V_{GS2} = \sqrt{\frac{I_{D2}}{K}} + V_{TH} \quad (3.17)$$

因此电路输入差模电压 v_{id} 为：

$$v_{id} = V_{GS1} - V_{GS2} = \sqrt{\frac{I_{D1}}{K}} - \sqrt{\frac{I_{D2}}{K}} \quad (3.18)$$

假设输出差模电流 $i_{od} = I_{D1} - I_{D2}$ ，而 $I_{SS} = I_{D1} + I_{D2}$ ，结合公式(3.18)化简可得：

$$i_{od} = v_{id} \sqrt{2KI_{SS} - K^2 v_{id}^2} \quad (3.19)$$

则输出差模电压 v_{od} 为^[38]：

$$v_{od} = i_{od} R_D = I_{SS} R_D \frac{v_{id}}{V_{GS} - V_{TH}} \sqrt{1 - \frac{1}{4} \left(\frac{v_{id}}{V_{GS} - V_{TH}} \right)^2} \quad (3.20)$$

由公式(3.20)可得, 当 $|v_{id}| \geq \sqrt{2}(V_{GS}-V_{TH})$ 时, M_1 、 M_2 晶体管必有一截止, 此时 $|v_{od}| = I_{SS}R_D$ 。当且仅当 $|v_{id}|$ 远小于 $\sqrt{2}(V_{GS}-V_{TH})$ 时, M_1 、 M_2 晶体管都处于饱和区, 公式(3.20)才有实际意义, 因此作出如图 3.17 所示差分放大电路输入输出传输特性曲线^[38]。

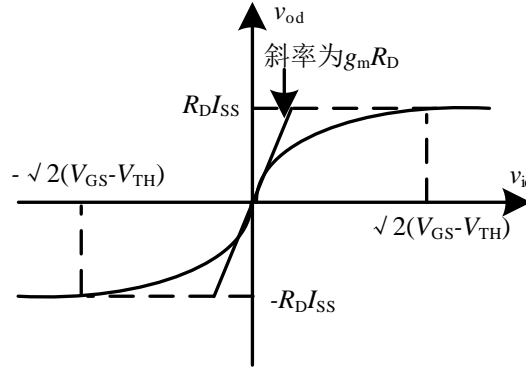


图 3.17 差分放大电路输入输出传输特性曲线

由图 3.17 可得, 当 v_{id} 近似于 0 时, 差分放大电路增益为 $g_m R_D$; 当 $|v_{id}| \geq \sqrt{2}(V_{GS}-V_{TH})$ 时, 输出差动电压保持不变, 此时 $|v_{od}| = I_{SS}R_D$, $V_{GS}-V_{TH}$ 决定了输入差模电压范围和跨导 g_m 。当 $V_{GS}-V_{TH}$ 变小时, 差分放大电路输入差模电压范围变小, 而跨导 g_m 变大, 差分放大器小信号电压增益变大; 当 $V_{GS}-V_{TH}$ 变大时, 差分放大电路输入差模电压范围变大, 而跨导 g_m 变小, 差分放大器小信号电压增益变小。将公式(3.19)进行泰勒展开, 可得:

$$\begin{aligned} i_{od} &= \left(\frac{\partial i_{od}}{\partial v_{id}} \bigg|_{v_{id}=0} \right) v_{id} + \frac{1}{3!} \left(\frac{\partial^3 i_{od}}{\partial v_{id}^3} \bigg|_{v_{id}=0} \right) v_{id}^3 \\ &= \left(\sqrt{2KI_{SS}} \right) v_{id} + \left(-\frac{K^2}{2} \sqrt{\frac{1}{2KI_{SS}}} \right) v_{id}^3 + \left(-\frac{1}{16} \frac{K^3}{I_{SS}} \sqrt{\frac{1}{2KI_{SS}}} \right) v_{id}^5 + \dots \end{aligned} \quad (3.21)$$

则理想情况下, 差分放大器小信号电压增益为:

$$A_v = g_m R_D = \frac{\partial i_{od}}{\partial v_{id}} R_D = \sqrt{\mu_n C_{ox} \frac{W}{L}} \cdot R_D \cdot \sqrt{I_{SS}} \quad (3.22)$$

因此基本差分放大电路增益与尾电流 I_{SS} 成正比。

输入三阶交调点 $IIP3$ 为:

$$IIP3 = \sqrt{\frac{4}{3} \left| \frac{\alpha_1}{\alpha_3} \right|} = \sqrt{\frac{16}{3} \frac{I_{SS}}{K}} = \sqrt{\frac{32}{3}} (V_{GS} - V_{TH}) \quad (3.23)$$

因此基本差分放大电路的线性度与输入 MOS 管的过驱动电压 $V_{GS}-V_{TH}$ 成正比。过驱动电压越大, 则输入三阶交调点越高, 线性度越好。

3.3.2 矢量调制器电路的设计

应用于有源移相器的矢量调制器由两组 VGA 电路构成, 而 VGA 电路由上文带开关控制的吉尔伯特单元电路构成, 图 3.18 为矢量调制器的电路图。一组 VGA 电路由输入 NMOS 管 M_1 、 M_2 、 M_3 、 M_4 构成, S_1 和 S_{IB} 构成开关控制单元, 保证 S_1 和 S_{IB} 开关任意时刻一个开启另一个断开, 由上文分析

可知两种开关状态下输出差分信号相位相差 180° 。矢量调制器输入信号为正交信号产生电路输出产生的差分信号 V_{I+} 、 V_{I-} ，通过控制尾电流 I_{IB} 的大小来控制差分放大电路的增益，从而改变 I 路输出差分信号幅度的大小。同理，另一组 VGA 电路由输入 NMOS 管 M_5 、 M_6 、 M_7 、 M_8 构成， S_Q 和 S_{QB} 构成开关控制单元，保证 S_Q 和 S_{QB} 开关任意时刻一个开启另一个断开，由上文分析可知两种开关状态下输出信号相位相差 180° 。输入信号为正交信号产生电路输出产生的差分信号 V_{Q+} 、 V_{Q-} ，通过控制尾电流 I_{QB} 的大小来控制差分放大电路的增益，从而改变 Q 路输出差分信号幅度的大小。两组 VGA 电路输出的 I 路和 Q 路信号在输出端进行电流叠加，从而实现了 I、Q 路输出信号矢量的求和。通过控制开关 S_I 、 S_{IB} 、 S_Q 、 S_{QB} 的关断，可以改变输出信号的极性，从而产生四种不同的输出状态，每种状态下矢量调制器输出只有一对正交信号矢量求和，开关控制输出信号相应的移相范围分别为： $0\sim\pi/2$ 、 $\pi/2\sim\pi$ 、 $\pi\sim3\pi/2$ 、 $3\pi/2\sim2\pi$ ^[39]。注意：此时相移仍为相对相移，初始选定一种状态为基态，相对相移为任意一个工作状态与该基态相位之差。

由图 3.18，根据公式(3.22)可推导出该矢量调制器电路的电压增益为^[12]：

$$A_v = \sqrt{\mu_n C_{OX} \frac{W}{L}} \cdot Z_{eq} \sqrt{I_{IB} + I_{QB}} \quad (3.24)$$

其中 Z_{eq} 为矢量调制器中吉尔伯特单元电路输出端的等效负载电阻。

矢量调制器输出信号的相位 θ 为^[12]：

$$\tan \theta = \frac{A_{v,Q}}{A_{v,I}} = \frac{\sqrt{\mu_n C_{OX} \frac{W}{L}} \cdot Z_{eq} \sqrt{I_{QB}}}{\sqrt{\mu_n C_{OX} \frac{W}{L}} \cdot Z_{eq} \sqrt{I_{IB}}} = \sqrt{\frac{I_{QB}}{I_{IB}}} \quad (3.25)$$

化简可得：

$$\theta = \tan^{-1} \sqrt{\frac{I_{QB}}{I_{IB}}} \text{ (deg)} \quad (3.26)$$

由公式(3.24)、(3.26)可知，矢量调制器输出信号的相移由两组吉尔伯特单元电路尾电流 I_{QB} 、 I_{IB} 之比决定^[40]。同时为了减小移相增益误差，必须保证矢量调制器电压增益为常数，即 $I_{IB} + I_{QB}$ 之和保持不变。由于 I_{QB} 、 I_{IB} 分别由电流源 I_Q 、 I_I 镜像产生，因此两路电流源 I_Q 、 I_I 的设计要求为：

- 1) 产生两路电流 I_Q 、 I_I ，其中电流 I_Q 、 I_I 之比决定输出信号的相移；
- 2) $I_I + I_Q$ 之和必须为一固定常数以保证移相器电压增益不变，减小移相器的幅度波动；
- 3) 为了使移相器的移相精度达到 6 位，即产生 64 个移相状态，移相步进为 $360^\circ / 2^6$ ，则必须产生 64 组 I_Q 、 I_I 电流。

因此，最终确定 I_Q 、 I_I 电流由数模转换电路（DAC）电路产生，DAC 电路的设计在下文阐述。

由于本设计对移相器的线性度要求较高，根据上文简单差动放大器的分析可知，矢量调制器的线性度与输入 MOS 管的过驱动电压 $V_{GS} - V_{TH}$ 成正比，因此可以提高输入 MOS 管的过驱动电压 $V_{GS} - V_{TH}$ 来提高移相器的线性度。

吉尔伯特单元电路输出的差分信号通过有源巴伦进行信号差分转单端的转换，如图 3.18 所示，有源巴伦由 HBT 管 H_3 、 H_4 和电阻 R_5 构成。由于有源巴伦差分输入端的输入阻抗不相等，若 HBT

管 H_3 、 H_4 的基极直接连到吉尔伯特单元的差分输出端，则吉尔伯特单元差分输出端的负载阻抗不相等，造成移相增益误差变大。因此在吉尔伯特单元和有源巴伦级间需插入一级缓冲器，以减少有源巴伦差分输入阻抗不匹配对吉尔伯特单元电路的影响。本设计缓冲器采用射极跟随器来实现，如图 3.18 所示，射极跟随器由 HBT 管 H_1 、 H_2 和电阻 R_3 、 R_4 构成。

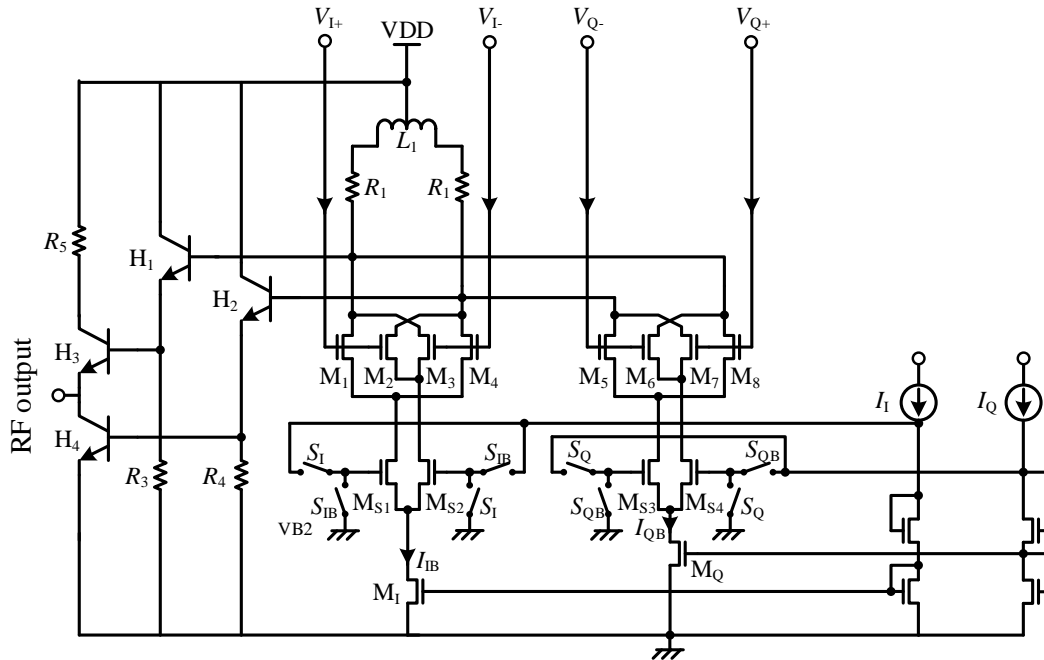


图 3.18 矢量调制器电路图

3.4 DAC 逻辑控制单元的设计

由上文分析可知，有源移相器的输出矢量信号相位由两组吉尔伯特单元尾电流 I_{QB} 、 I_{IB} 之比来决定。同时为了减小移相增益误差，必须保证矢量调制器电压增益为常数，即 $I_{IB} + I_{QB}$ 之和保持不变。 I_{QB} 、 I_{IB} 分别由电流源 I_Q 、 I_I 镜像产生，考虑到 64 个移相状态，必须产生 64 组 I_Q 、 I_I 电流，这为数模转换电路（DAC）电路的设计提供了条件。充分考虑以上电路设计条件以及移相器相位特性的设计要求，本设计 DAC 电路采用 7 位共源共栅电流镜型 DAC 电路，图 3.19 为 7 位数模转换电路原理图。

由上文分析可知，通过控制吉尔伯特单元电路中开关 S_I 、 S_{IB} 、 S_Q 、 S_{QB} 的开断，得到相应的移相范围分别为： $0 \sim \pi/2$ 、 $\pi/2 \sim \pi$ 、 $\pi \sim 3\pi/2$ 、 $3\pi/2 \sim 2\pi$ 。通过控制 DAC 电路开关 S_0 、 S_{0B} 、 S_1 、 S_{1B} 、 S_2 、 S_{2B} 、 S_3 、 S_{3B} 、 S_4 、 S_{4B} 、 S_5 、 S_{5B} 、 S_6 、 S_{6B} 的开断，可将上述四个象限移相范围进行细分，最终得到 6 位移相精度。7 位 DAC 电路和吉尔伯特单元电路开关的开断可实现总共 512 个移相状态，而本设计实现 6 位移相精度需要 64 个移相状态，因此最终移相器需从 512 个移相状态中选出 64 个合适的移相状态，从而实现 6 位移相精度且相位误差较小。例如，当移相相位为 5.625° ，此时 $S_I = S_Q = S_6 = S_5 = S_4 = S_3 = S_2 = 1$ （开关开启）， $S_1 = S_0 = 0$ （开关关断）， $I_Q/I_I = 3/135$ ；当移相相位为 45° ，此时 $S_I = S_Q = S_6 = 1$ ， $S_5 = S_4 = S_3 = S_2 = S_1 = S_0 = 0$ ， $I_Q/I_I = 68/70$ ；当移相相位为 84.375° ， $S_6 = S_5 = S_4 = S_3 = S_2 = 0$ ， $S_I = S_Q = S_1 = S_0 = 1$ ，此时 $I_Q/I_I = 135/3$ 。对于任意移相相位，移相规则不变。考虑到 MOS 管沟道长度调制效应造成的电流

镜镜像误差的影响, 为了提高电流镜的镜像匹配度、降低误差, DAC 电路和吉尔伯特单元电路中电流源的 MOS 管沟道长度都取得足够大, 本设计取沟道长度 L 取 $1\mu\text{m}$ 。

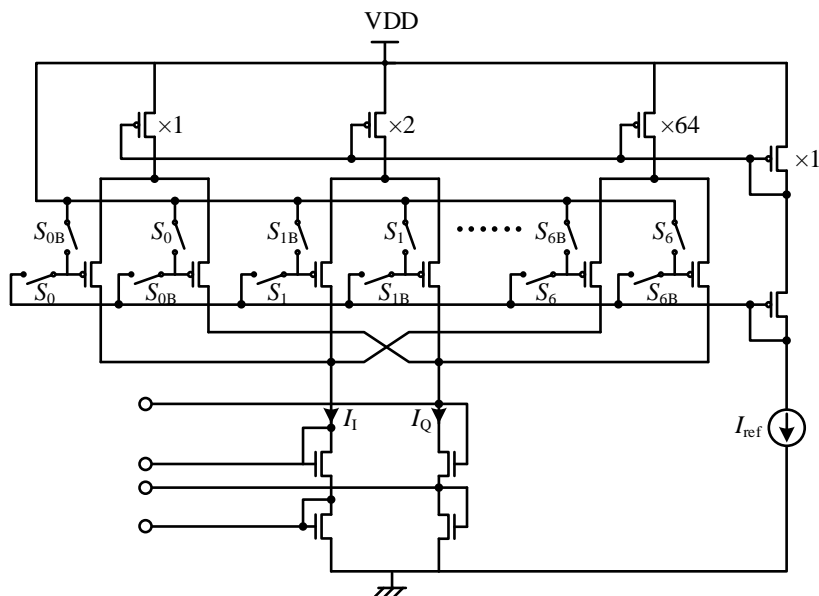


图 3.19 7 位数模转换电路原理图

3.5 插损补偿放大器的设计

本设计对有源移相器的增益要求较高, 而移相器前级 Marchand 无源巴伦和多相滤波器的插损较大, 因此本设计在有源移相器末级加入一个插损补偿放大器以补偿整体移相器的增益。图 3.20 为插损补偿放大器电路图, 为了充分补偿有源移相器的增益, 该电路采用两级级联的放大器结构。考虑到本设计的工作带宽较宽, 该放大器采用并联峰化结构来扩展工作带宽, 接下来重点说明并联峰化结构。

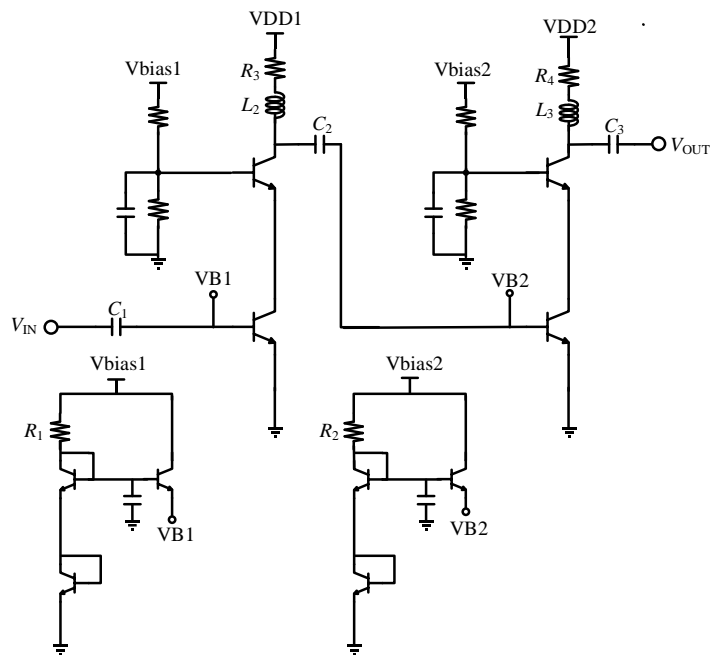


图 3.20 插损补偿放大器电路图

图 3.21 为并联峰化基本电路图, 考虑到晶体管存在一定的寄生电容 C_L , 高频时共源极放大器由于输出端寄生电容 C_L 的影响, 放大器的增益下降严重, 极大地恶化了放大器的工作带宽。因此, 放大器在原有负载电阻 R 的基础上串联了一个电感 L , 该电感补偿了由于晶体管寄生电容 C_L 造成的放大器高频增益的下降, 扩展了放大器的工作带宽。

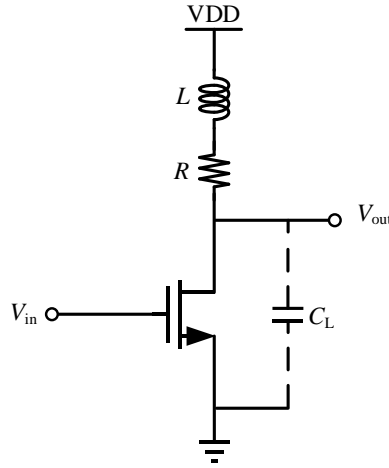


图 3.21 并联峰化基本电路图

通过理论推导可得放大器的输出阻抗为:

$$Z(s) = \frac{R[s(L/R) + 1]}{s^2 LC_L + sRC_L + 1} \quad (3.27)$$

放大器的增益为^[38]:

$$A_v = \frac{g_m R(s\tau + 1)}{s^2 \tau^2 m + s\tau m + 1} \quad (3.28)$$

其中 $m = RC_L/(L/R)$ 。由公式(3.27)、(3.28)可知, 电感 L 的引入相当于引入了一个零点, 补偿了放大器高频的增益。通过选择合适的 m 值, 可以有效的扩展放大器的工作带宽。其中几个特殊的 m 值及频响特性如表 3.1 所示^[38]:

表 3.1 并联峰化小结

m 因子	归一化后的 -3dB 带宽	归一化后的 峰值响应	归一化后的 峰化响应
∞	1.00	1.00	无峰化
3.10	1.60	1.00	最佳群延时
2.41	1.72	1.00	最大平坦响应
1.41	1.85	1.19	最大带宽

从表 3.1 可知, m 因子的选取决定了放大器的工作带宽和相位特性, 因此在设计中需兼顾放大器的工作带宽和相频特性来选取最佳的 m 因子。

综合考虑本设计移相器的性能要求, 最终确定插损补偿放大器的 m 因子取 1.41, 使得放大器的工作带宽足够宽以满足移相器的工作带宽需求。

3.6 本章小结

本章介绍了有源移相器的电路结构以及所包含的具体电路模块，说明了各个模块的具体功能。然后详细介绍了有源移相器核心电路模块的设计，包括输入巴伦、正交信号产生电路、矢量调制器、DAC 逻辑控制单元和插损补偿放大器电路的设计。在各个模块的详细设计过程中，给出了部分模块的仿真结果，仿真结果表明各模块性能较好，能够达到本设计指标要求。

第 4 章 有源移相器总体电路设计与路场混合仿真

4.1 有源移相器总体电路设计

上章节具体介绍了有源移相器核心电路模块的设计, 由于有源移相器包含的电路模块较多, 包括输入 Marchand 无源巴伦、正交信号产生电路、矢量调制器^[13]、DAC 逻辑控制单元和插损补偿放大器, 因此移相器的总体性能受各模块的影响较大。图 4.1 为有源移相器总体系统框图, 在移相器各模块设计初步完成的基础上, 需要对移相器系统进行总体的把握, 在系统层面上关注移相器设计的难点与关键点, 从而进一步优化移相器各模块的性能, 提高总体有源移相器的性能。本设计对移相器的设计指标要求较为严格, 设计指标主要包括相位误差、幅度误差、移相精度、增益、工作带宽、线性度等, 下文重点介绍本设计所采用的提高移相器总体性能的措施与方法。

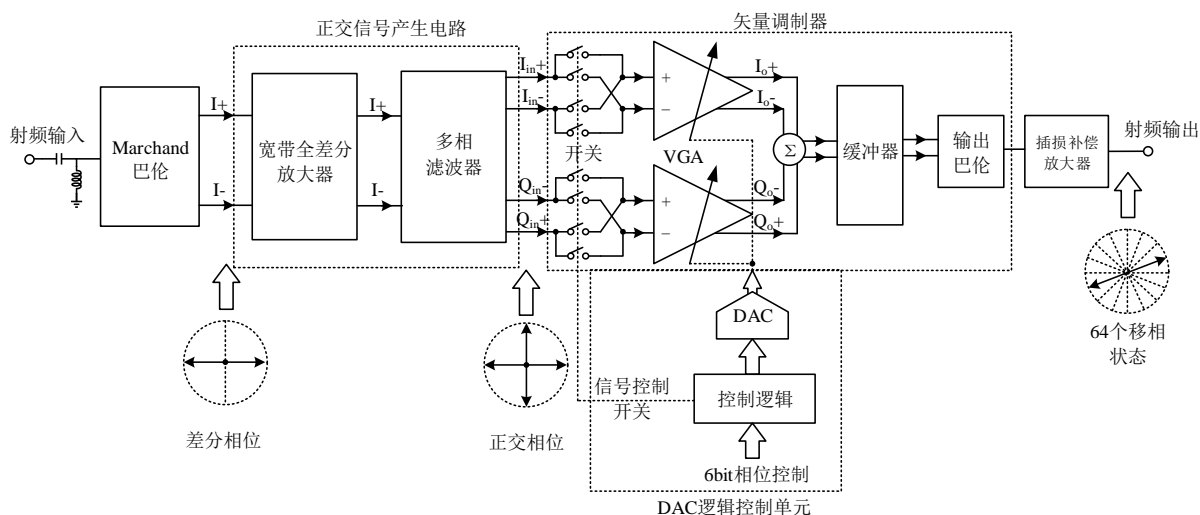


图 4.1 有源移相器总体系统框图

4.1.1 移相特性提高技术

本设计对移相器的移相特性要求较为严格, 相位误差 RMS 值要求小于 5° , 增益误差 RMS 值要求小于 1dB, 同时需要实现 6 位移相精度。为了达到这一指标要求, 必须对移相器进行整体电路的分析。经分析, 移相误差主要来源于以下几个模块: 输入无源巴伦、正交信号产生电路、矢量调制器和 DAC 逻辑控制单元。

输入无源巴伦位于有源移相器的系统最前级, 其输出的差分信号对整体有源移相器的移相特性有着决定性影响。由上章节分析可知, 传统的有源巴伦工作带宽较窄且误差较大, 因此本设计采用工作带宽较宽且误差较小的 Marchand 无源巴伦结构。该巴伦能够完全覆盖 6~18GHz 的工作带宽且在工作频带范围内输出差分信号的误差较小, 进而减小了整体有源移相器的移相误差。

正交信号产生电路输出的正交差分信号对整体有源移相器的移相特性也存在很大的影响, 由上章节分析可知, 本设计正交信号产生电路采用三级级联的多相滤波器结构, 该结构相对于正交全通

滤波器等正交信号产生电路误差更小。

在 Marchand 无源巴伦和多相滤波器模块设计完成的基础上, 输入 Marchand 无源巴伦与多相滤波器的级间匹配也对输出的正交差分信号造成较大影响。由上章节分析可知, 本设计在 Marchand 无源巴伦和多相滤波器级间插入一级宽带全差分放大器以进行级间阻抗匹配, 该结构减小了多相滤波器输出产生的正交差分信号误差, 进一步减小了整体有源移相器的相位误差和增益误差。

矢量调制器的电路结构也对有源移相器的移相特性造成一定的影响, 移相误差主要来源于吉尔伯特单元电路差分输出端负载阻抗的不匹配。传统的吉尔伯特单元电路差分输出端直接接有源巴伦电路, 由于有源巴伦的差分输入阻抗不相等, 其作为吉尔伯特单元电路的负载会造成很大的移相误差。本设计在吉尔伯特单元电路和有源巴伦级间插入一级射极跟随器电路, 该射极跟随器起到隔离的作用, 减小了有源巴伦差分输入阻抗不匹配对移相器的移相特性造成的影响。

DAC 电路的精度也对有源移相器的移相特性造成较大影响。本设计移相器为 6 位, 存在 64 个移相状态。由上章节分析可知, 吉尔伯特单元电路尾电流的开关状态控制移相相位的象限, 因此为了达到 64 个移相状态, 每个象限需存在 16 个移相状态。为了实现 16 个移相状态, 至少需要 4 位 DAC 电路。理论上, DAC 的精度越高, 移相器的移相误差就越小, 但功耗变大且芯片面积变大。实际工作过程中, 由于移相器其他电路模块对移相特性的影响, DAC 到达一定精度后, 移相器的移相误差保持不变, 收敛到一定值, 该误差主要由移相器其他电路模块产生。综合权衡各方面设计要素, 本设计采用 7 位 DAC 电路。同时为了减小由于 DAC 电路电流镜镜像不匹配造成的影响, 本设计 DAC 电路采用 7 位共源共栅电流镜型 DAC 电路。

4.1.2 工作带宽拓展技术

本设计有源移相器适用于超宽带系统, 要求覆盖 X 波段、Ku 波段的工作带宽。为了实现如此宽的工作带宽, 对移相器各模块的宽带设计存在较高的要求。由上章节所述, Marchand 无源巴伦和三级级联的多相滤波器的超宽带特性适用于本设计的工作频带。同时两模块级间插入的宽带全差分放大器采用电压并联负反馈结构拓展了工作带宽, 实现了宽带应用。

针对吉尔伯特单元电路以及插损补偿放大器电路, 为了实现宽带功能, 本设计该部分电路都采用并联峰化结构补偿了放大器高频的增益, 拓展了工作带宽。同时对于多级级联的放大器而言, 单级共射极放大器输入输出级间存在一个寄生电容, 该寄生电容由于放大器密勒效应的影响等效到放大器的输入端会产生一个很大的电容, 该等效电容作为前级放大器的负载, 严重影响了前级放大器的工作带宽。因此本设计放大器均采用 cascode 结构, 该结构抑制了放大器的密勒效应, 提高了放大器的工作带宽。

本设计对移相器输入输出阻抗匹配也有较高的要求, 因此在有源移相器的输入端和输出端都加入了相应宽带无源匹配网络, 实现了输入输出驻波比都小于 2 的指标, 优化了移相器的宽带性能。

4.1.3 线性度提高技术

本设计对移相器的线性度要求较高, 要求工作频带内输入 1dB 压缩点大于 0dBm。经分析, 有

源移相器中宽带全差分放大器、吉尔伯特单元电路以及插损补偿放大器电路对移相器线性度的影响起着决定性作用。

宽带全差分放大器位于有源移相器的第二级，因此该放大器的线性度极大地影响了整体移相器的线性度。为了提高线性度，该宽带全差分放大器采用射极负反馈的结构，如图 3.12 所示，引入射极负反馈电阻 R_{11} 和 R_{12} 。接下来重点介绍射（源）极负反馈结构对线性度的影响，典型的带源极负反馈的共源极电路如图 4.2 所示，其中 R_S 为负反馈电阻。从物理概念的角度出发，当输入信号 V_{in} 增大时，输出工作电流 I_D 增大，负反馈电阻 R_S 上的电压增大，输入 MOS 管 M_1 的栅源电压变小，使得 I_D 的变化趋于平缓。负反馈电阻 R_S 的引入相当于降低了输入 MOS 管栅极和源极的信号，提高了线性度。

由公式推导可得，电路的等效跨导为：

$$G_m = \frac{\partial I_D}{\partial V_{in}} = \frac{\partial I_D}{\partial V_{GS}} \cdot \frac{\partial V_{GS}}{\partial V_{in}} = g_m \cdot \frac{\partial V_{GS}}{\partial V_{in}} \quad (4.1)$$

其中 g_m 为 MOS 管 M_1 的跨导。根据电路直流工作特性，可得：

$$V_{GS} = V_{in} - I_D R_S \quad (4.2)$$

等式两边同时求导可得：

$$\frac{\partial V_{GS}}{\partial V_{in}} = 1 - R_S \frac{\partial I_D}{\partial V_{in}} \quad (4.3)$$

将公式(4.3)带入公式(4.1)可得：

$$G_m = \frac{g_m}{1 + g_m R_S} \quad (4.4)$$

电路的增益为：

$$A_v = -G_m R_D = \frac{-g_m R_D}{1 + g_m R_S} \quad (4.5)$$

从公式(4.4)可知，随着 R_S 变大， G_m 变为 g_m 的弱函数。当 R_S 远大于 $1/g_m$ 时， $G_m \approx 1/R_S$ ，此时，输出漏电流是输入电压的线性函数。由此可得 R_S 越大，该放大器线性度越好，但增益越低。由于本设计宽带全差分放大器位于移相器的前级，当该宽带全差分放大器的增益变大时，移相器后级模块输入信号变大，后级模块面临的线性度设计要求变得更为严格。因此，宽带全差分放大器射极负反馈电阻 R_{11} 和 R_{12} 的引入降低了放大器的增益，进而降低了移相器后级模块线性度的设计要求。

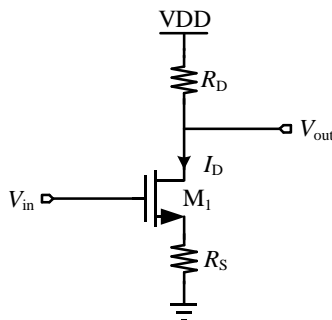


图 4.2 典型的带源极负反馈的共源极放大电路

针对 HBT 管构成的放大电路，由于 HBT 管的整流效应，该效应会对放大器的线性度产生较大

的影响^[41]，因此放大器的偏置电路的选择对放大器的线性度也存在较大的影响。传统的电阻分压偏置电路如图 4.3 所示。当输入信号变大时，由于 HBT₀ 管发射极的箝位效应，该效应使得放大器输入信号大的正向电压和负向电流被限幅^[41]。此时，放大器的输出平均直流电流增大，输入平均直流电压 V_{BE0} 降低，线性度变差^[41]。

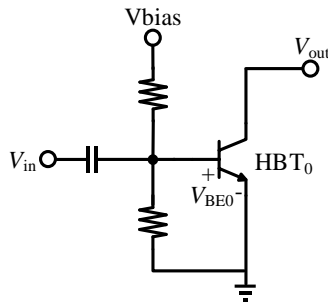


图 4.3 传统电阻分压偏置电路

为了降低放大器由于输入信号变大，输入 HBT 管的基极平均直流电压降低造成的线性度变差的影响，本设计采用自适应偏置电路来提高线性度。典型的自适应偏置电路^[41]如图 4.4 所示，当输入信号变大时，由于 HBT₁ 管发射极的箝位效应^[41]， V_{BE1} 变小。同时由于电容 C_b 的作用，流入偏置点 P₁ 的交流电流被短路到地， I_b 近似不变。由于输入直流电压为：

$$V_{BE0} = V_{bias} - I_b * R_1 - V_{BE1} \quad (4.6)$$

随着输入信号变大， V_{BE1} 变小，进而 V_{BE0} 变大，补偿了由于输入信号变大 V_{BE0} 的降低，提高了放大器的线性度^[42-43]。由于该偏置电路在线性度方面的优势，移相器的插损补偿放大器模块也采用自适应偏置电路来提高线性度。

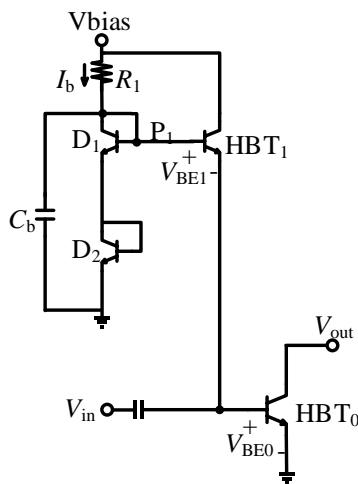


图 4.4 典型的自适应偏置电路

移相器的线性度还与矢量调制器中吉尔伯特单元电路有着很大的关联。由上章节分析可知，矢量调制器的线性度与输入 MOS 管的过驱动电压 $V_{GS}-V_{TH}$ 成正比，因此可以提高矢量调制器输入 MOS 管的过驱动电压 $V_{GS}-V_{TH}$ ，降低输入 MOS 管的沟道宽长比来提高矢量调制器的线性度。同时输入 MOS 管的过驱动电压又与吉尔伯特单元电路的尾电流呈正相关，而该尾电流由 DAC 模块控制。由于不同移相状态下尾电流的大小不同，因此必须保证在吉尔伯特单元电路某一尾电流最小的移相状态下（此时矢量调制器输入 MOS 管的过驱动电压 $V_{GS}-V_{TH}$ 最小，线性度最差），选择合适的输入 MOS

管尺寸使得移相器线性度仍能满足设计指标要求。若该极限状态下移相器仍能达到线性度指标要求，则移相器其他移相状态也一定能达到线性度指标要求。因此，本设计吉尔伯特单元电路选取合适的晶体管尺寸，使移相器在所有移相状态下都能达到线性度指标要求。

4.1.4 增益补偿技术

本设计对移相器的增益和增益平坦度提出了一定的设计要求，由于移相器前级各模块中的无源器件衰减较大，因此本设计在移相器的末级插入两级宽带放大器来补偿整体移相器的增益。为了实现移相器工作频带范围内的增益平坦度，移相器各模块间的增益分配也尤为重要。本设计插损补偿放大器前级各模块总体增益随频率的上升而上升，而插损补偿放大器的增益则设计为随频率的上升而下降。因此，前后级各模块级联移相器总体的增益在很宽的工作频带范围内较为平坦。

4.2 移相器的版图设计

本设计有源移相器的整体版图如图 4.5 所示，总体版图面积为 2.46 mm×1.38mm。表 4.1 为芯片版图中标号所对应的具体电路模块。

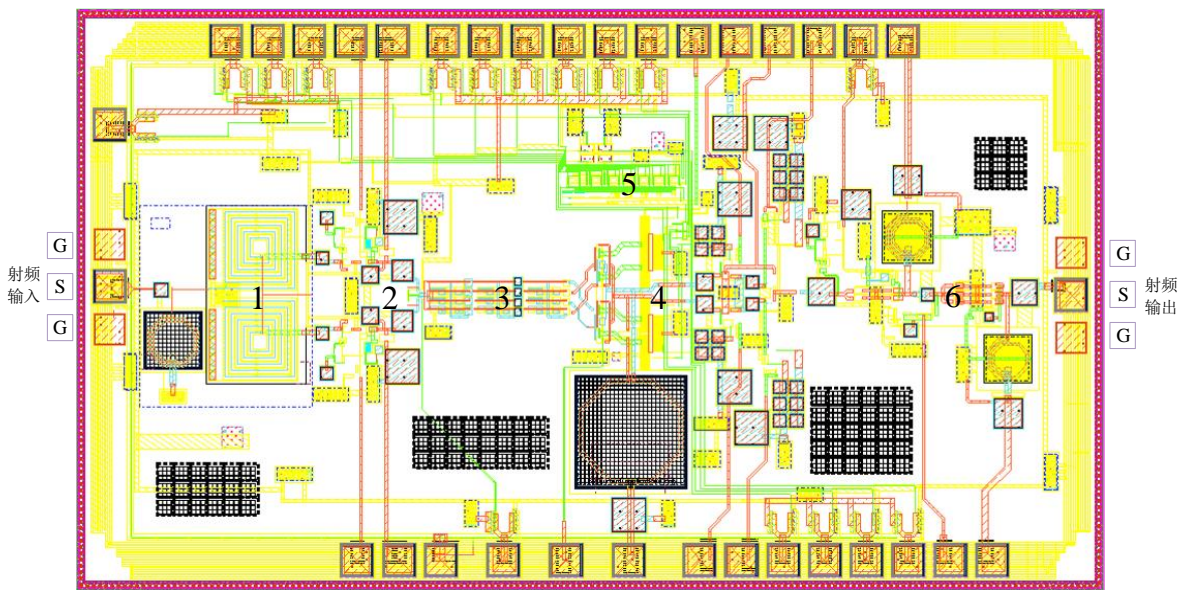


图 4.5 有源移相器整体版图

表 4.1 芯片版图标号对应

标号	模块
1	Marchand 无源巴伦
2	宽带全差分放大器
3	多相滤波器
4	矢量调制器
5	DAC 逻辑控制单元
6	插损补偿放大器

4.2.1 芯片版图布局考虑

由于有源移相器包含的模块较多，因此模块间的合理的版图布局对节省版图面积、提高电路性能至关重要。如图 4.5 所示，本设计版图充分考虑了版图布局的注意点：射频平行信号走线保证三倍线宽以上的距离；差分平行信号走线尽量保持一倍线宽以充分发挥差分电路的优势，抵消噪声的影响（吉尔伯特单元电路中差分平行信号走线保持一倍的线宽）；芯片版图空闲部分大面积铺地，起到一定的隔离作用；部分敏感模块间隔离充分（Marchand 无源巴伦和移相器的输入宽带无源匹配网络级间插入从底层 M1 层金属一直打到顶层 AM 层金属的屏蔽墙，底层 M1 层金属通过 TSV 打到地，减小了 Marchand 无源巴伦和移相器输入宽带无源匹配网络中电感间的互感效应，充分起到隔离屏蔽作用）；电感选用加地屏蔽层的电感，且与射频平行信号走线保持足够的间距，减小了相互间的互感效应；走线线宽、电阻宽度留有充分的余量以承受相应的电流大小；模拟电路部分版图面积尽量小以缩小移相器的版图面积（DAC 电路的版图布局较为紧凑，缩小了版图面积）。

4.2.2 芯片焊盘布局考虑

由于本设计移相器包含的焊盘较多，因此采用半键合半在片式的测试方案，射频输入、输出端口的焊盘直接通过探针扎针加入射频信号，其余焊盘通过键合线键合到 PCB 板上再加直流信号。如图 4.5 所示，芯片左右焊盘均为 GSG 焊盘（地焊盘、信号焊盘、地焊盘），芯片左侧为输入焊盘，芯片右侧为输出焊盘，焊盘间距 $100\mu\text{m}$ 。芯片上侧和下侧分别为直流供电焊盘和开关焊盘，这些焊盘键合到 PCB 板上。由于直流供电焊盘键合到 PCB 板上需要一段键合线，该键合线存在很大的寄生电感，该电感严重影响了电路的性能。因此，为了减少该寄生电感的影响，需在每个直流供电焊盘处接滤波电容以形成良好的交流地。该滤波电容选取合适的值使其自谐振频率谐振在工作频带中心频点处，在目标频点处阻抗为 0，消除键合线电感的影响。同时直流供电焊盘、开关焊盘均加入了 ESD 保护电路，以防止外界静电的影响。由于焊盘存在一定的寄生电容，因此电路在仿真时也充分考虑了焊盘的影响。

4.3 移相器整体版图路场混合仿真

本设计仿真将版图分为两部分：射频信号走线部分和模拟电路部分。射频信号走线部分包括 Marchand 无源巴伦、多相滤波器以及移相器其他模块中所有射频信号走线。将这些射频信号走线从版图中提取出来，采用 ADS 中 Momentum 软件对整个射频信号走线部分进行 EM 仿真。模拟电路部分包括 DAC 电路、各模块部分偏置电路等，将这部分电路采用 assura 软件进行寄生参数提取。最终将射频信号走线的 EM 仿真数据和模拟电路部分的寄生参数提取数据联合起来进行混合仿真，仿真移相器的各项性能。

4.3.1 移相器 S 参数路场混合仿真

本文对移相器的 S 参数性能进行了路场混合仿真，在 tt 工艺角，电源电压为 3.3V，分别在 27、

-45、125℃多个温度下分别仿真了移相器的 S_{11} 、 S_{21} 、 S_{22} 性能参数。

在 tt 工艺角，温度 27℃，移相器的 S 参数路场混合仿真曲线如图 4.6 所示。从图中可以看出在 6-18GHz 范围内，移相器的 S_{21} 为 9.2-11.6dB， $S_{11} \leq -12.3$ dB， $S_{22} \leq -11.39$ dB，带内增益平坦度 $\leq \pm 1.15$ dB；

在 tt 工艺角，温度 -45℃，移相器的 S 参数路场混合仿真曲线如图 4.7 所示。从图中可以看出在 6-18GHz 范围内，移相器的 S_{21} 为 9.8-12.6dB， $S_{11} \leq -12$ dB， $S_{22} \leq -11.38$ dB，带内增益平坦度 $\leq \pm 1.4$ dB；

在 tt 工艺角，温度 125℃，移相器的 S 参数路场混合仿真曲线如图 4.8 所示。从图中可以看出在 6-18GHz 范围内，移相器的 S_{21} 为 4.8-7.5dB， $S_{11} \leq -12.4$ dB， $S_{22} \leq -11.6$ dB，带内增益平坦度 $\leq \pm 1.35$ dB；

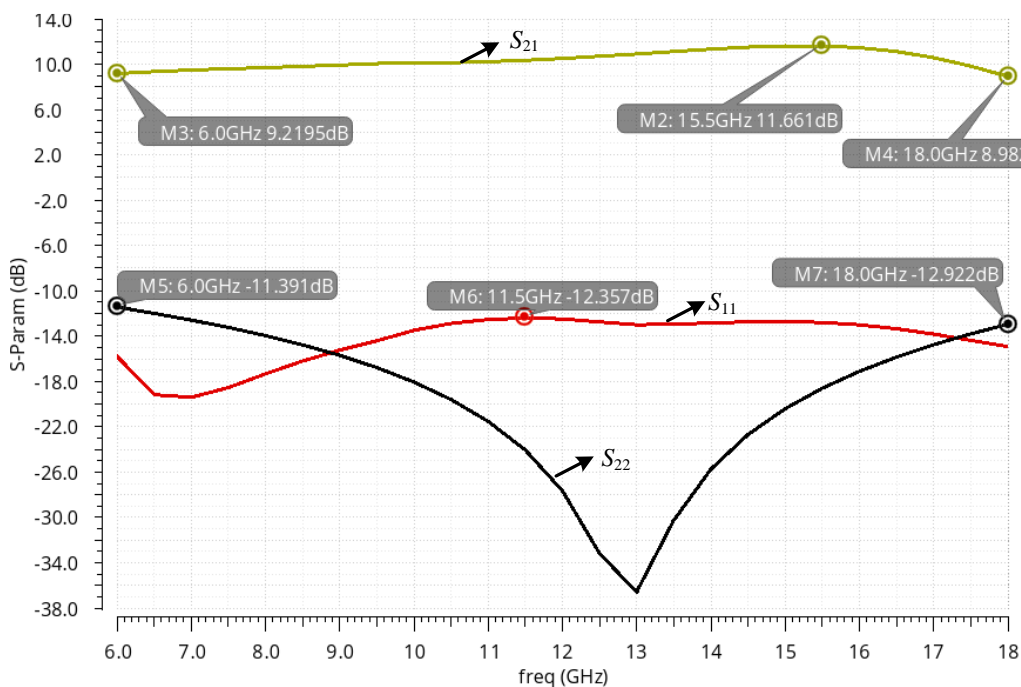


图 4.6 tt 工艺角温度为 27℃时移相器的 S 参数路场混合仿真曲线

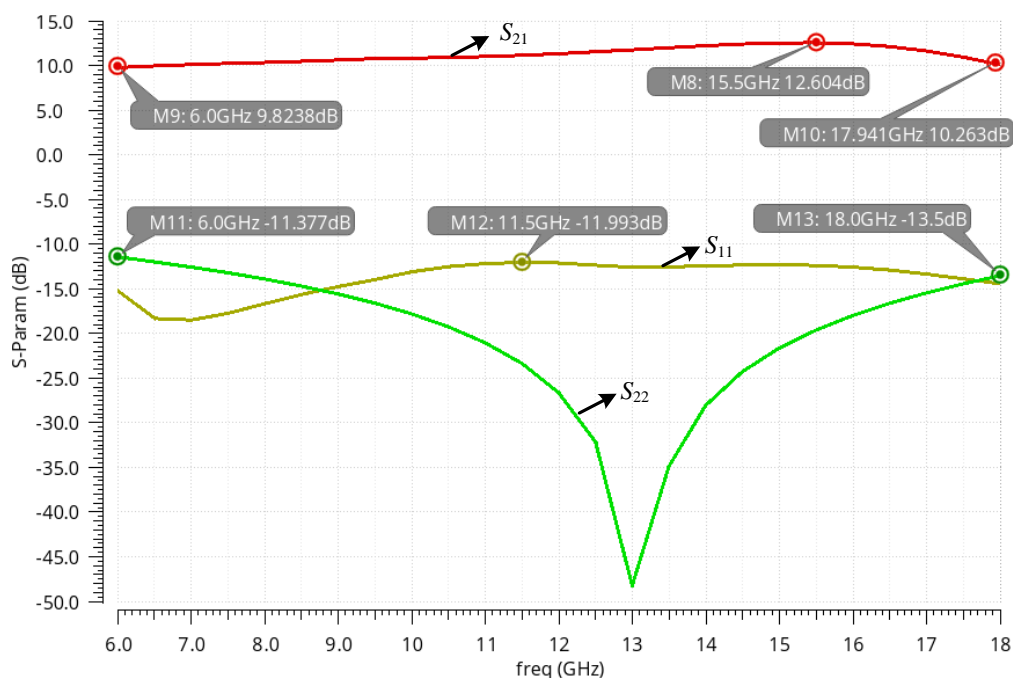


图 4.7 tt 工艺角温度为 -45℃时移相器的 S 参数路场混合仿真曲线

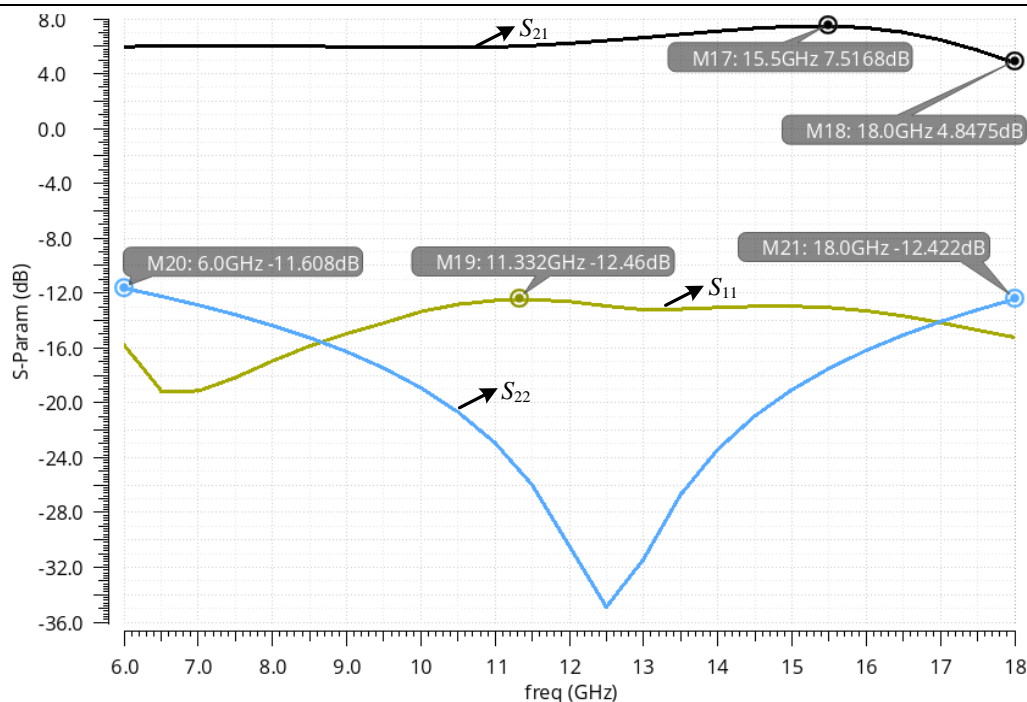


图 4.8 tt 工艺角温度为 125°C 时移相器的 S 参数路场混合仿真曲线

4.3.2 移相器的相位特性路场混合仿真

本文对移相器的相位特性进行了路场混合仿真，在 tt 工艺角，电源电压为 3.3V 时，分别在 27、-45、125°C 多个温度下分别仿真了移相器的输出相对相移和相位误差 RMS 值。

在 tt 工艺角，温度为 27°C 时移相器的输出相对相移路场混合仿真曲线如图 4.9 所示。从图中可以看出，在 6-18GHz 内，移相器的移相精度为 6bit；

在 tt 工艺角，温度为 27°C 时移相器的相位误差 RMS 值路场混合仿真曲线如图 4.10 所示。从图中可以看出，在 6-18GHz 内，移相器的输出相位误差 RMS 值为 0.51-1.14°；

在 tt 工艺角，温度为 -45°C 时移相器的输出相对相移路场混合仿真曲线如图 4.11 所示。从图中可以看出，在 6-18GHz 内，移相器的移相精度为 6bit；

在 tt 工艺角，温度为 -45°C 时移相器的相位误差 RMS 值路场混合仿真曲线如图 4.12 所示。从图中可以看出，在 6-18GHz 内，移相器的输出相位误差 RMS 值为 1.14-1.52°；

在 tt 工艺角，温度为 125°C 时移相器的输出相对相移路场混合仿真曲线如图 4.13 所示。从图中可以看出，在 6-18GHz 内，移相器的移相精度为 6bit；

在 tt 工艺角，温度为 125°C 时移相器的相位误差 RMS 值路场混合仿真曲线如图 4.14 所示。从图中可以看出，在 6-18GHz 内，移相器的输出相位误差 RMS 值为 0.96-2.1°；

由仿真结果可知，在 27、-45、125°C 多个温度下，移相器的移相精度都达到了 6bit，存在 64 个移相状态。不同工作频率下，移相器的输出相位误差 RMS 值不同，输出相位误差 RMS 值都小于 2.1°。

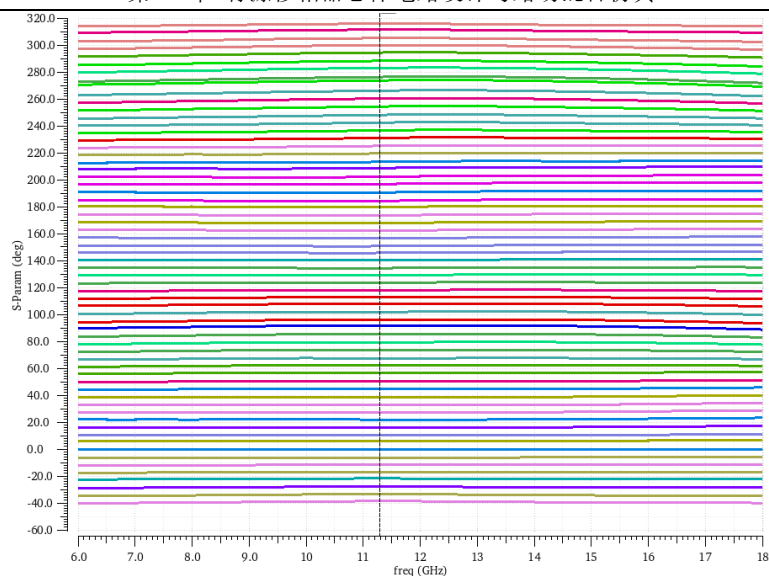


图 4.9 tt 工艺角温度为 27°C 时移相器的输出相对相移路场混合仿真曲线

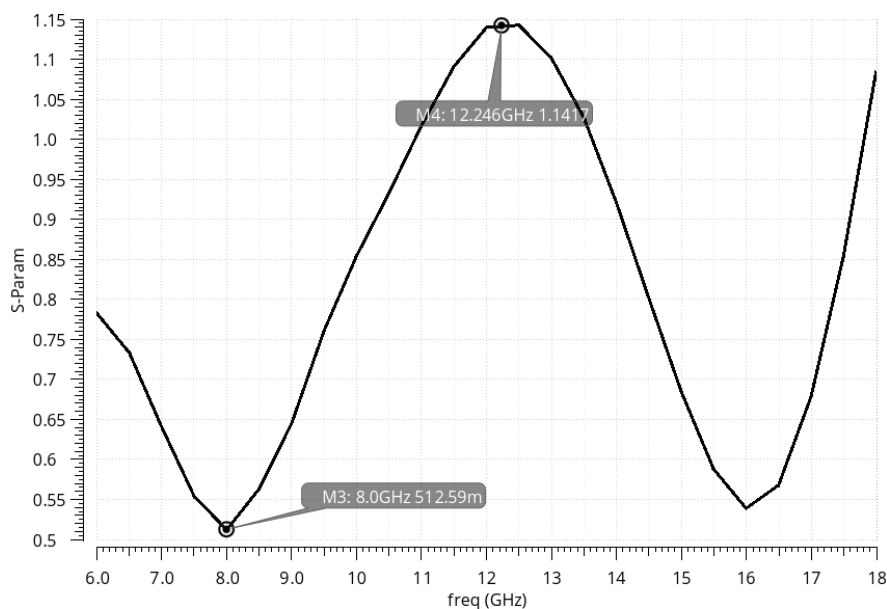


图 4.10 tt 工艺角温度为 27°C 时移相器的相位误差 RMS 值路场混合仿真曲线

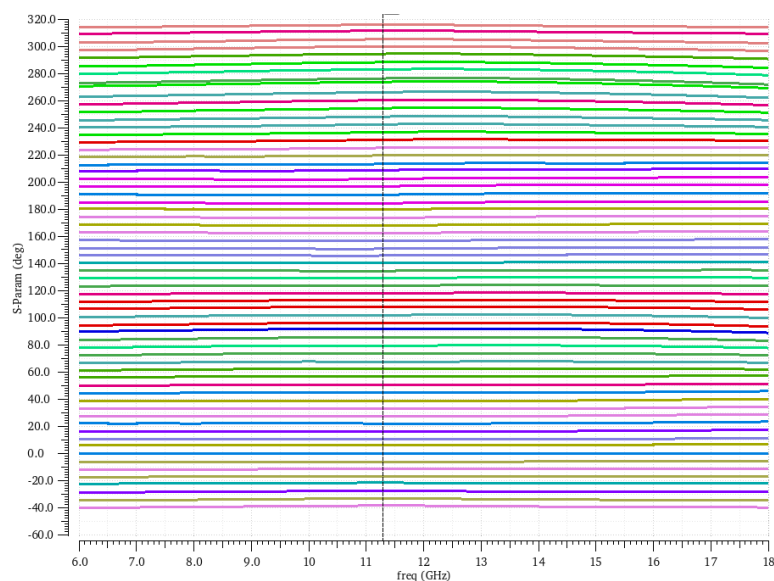


图 4.11 tt 工艺角温度为 -45°C 时移相器的输出相对相移路场混合仿真曲线

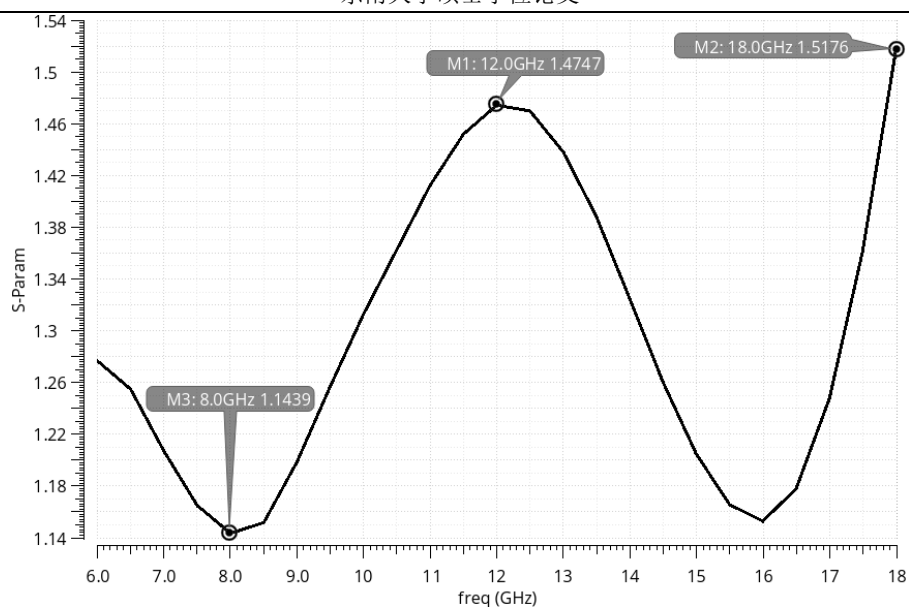


图 4.12 tt 工艺角温度为-45°C时移相器的相位误差 RMS 值路场混合仿真曲线

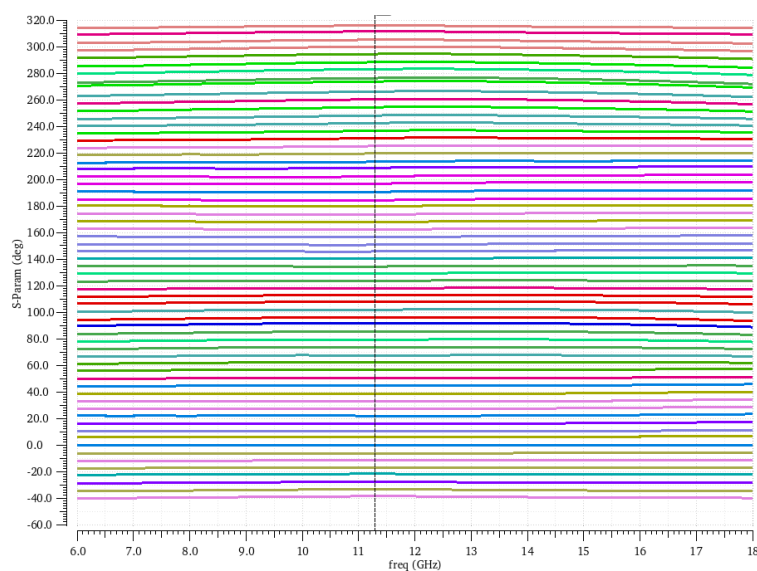


图 4.13 tt 工艺角温度为 125°C时移相器的输出相对相移路场混合仿真曲线

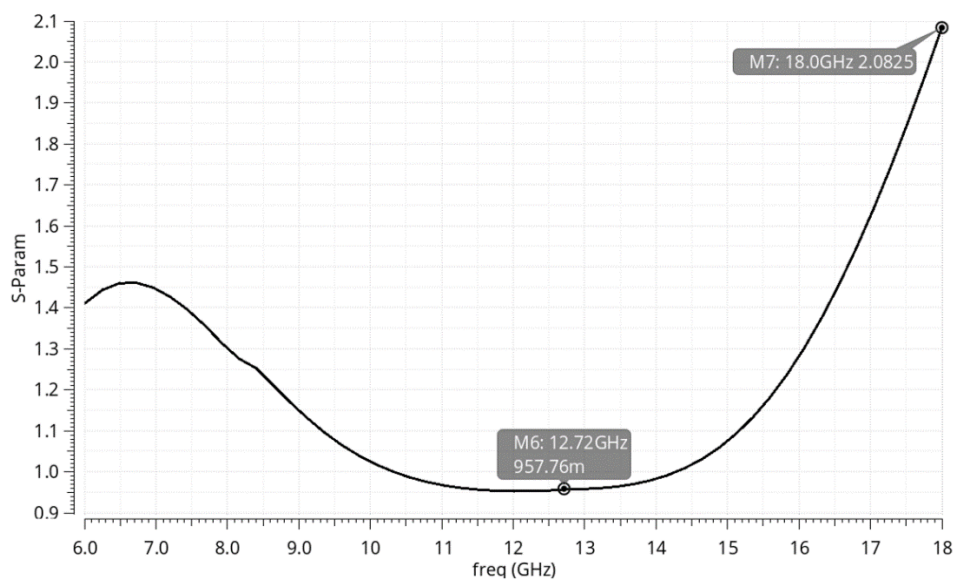


图 4.14 tt 工艺角温度为 125°C时移相器的相位误差 RMS 值路场混合仿真曲线

4.3.3 移相器的幅度特性路场混合仿真

本文对移相器的幅度特性进行了路场混合仿真，在 tt 工艺角，电源电压为 3.3V 时，分别在 27、-45、125°C 多个温度下分别仿真了移相器的增益误差 RMS 值。

在 tt 工艺角，温度为 27°C 时移相器的增益误差 RMS 值路场混合仿真曲线如图 4.15 所示。从图中可以看出，在 6-18GHz 内，移相器的增益误差 RMS 值为 0.28-0.4dB；

在 tt 工艺角，温度为 -45°C 时移相器的增益误差 RMS 值路场混合仿真曲线如图 4.16 所示。从图中可以看出，在 6-18GHz 内，移相器的增益误差 RMS 值为 0.38-0.55dB；

在 tt 工艺角，温度为 125°C 时移相器的移相增益误差 RMS 值路场混合仿真曲线如图 4.17 所示。从图中可以看出，在 6-18GHz 内，移相器的增益误差 RMS 值为 0.38-0.4dB；

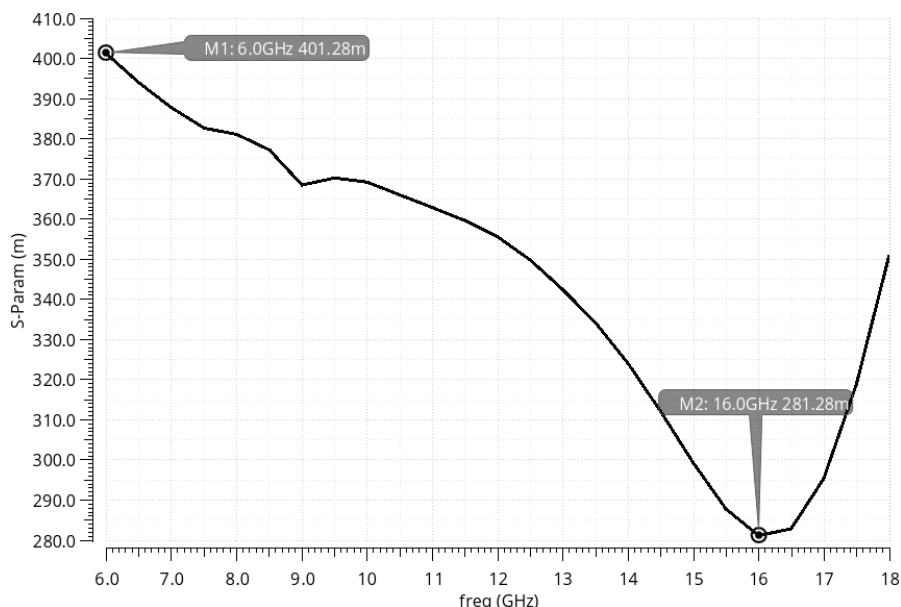


图 4.15 tt 工艺角温度为 27°C 时移相器的增益误差 RMS 值路场混合仿真曲线

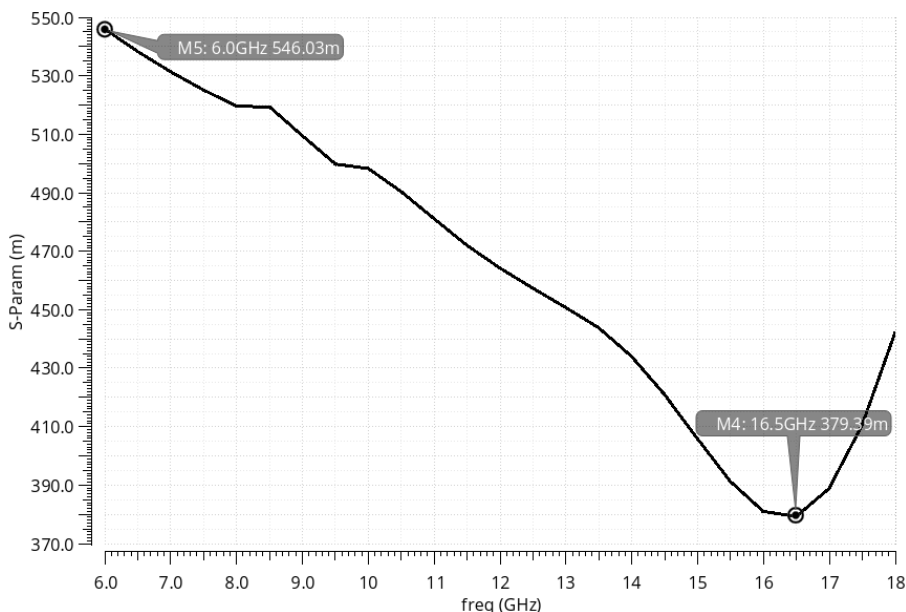


图 4.16 tt 工艺角温度为 -45°C 时移相器的增益误差 RMS 值路场混合仿真曲线

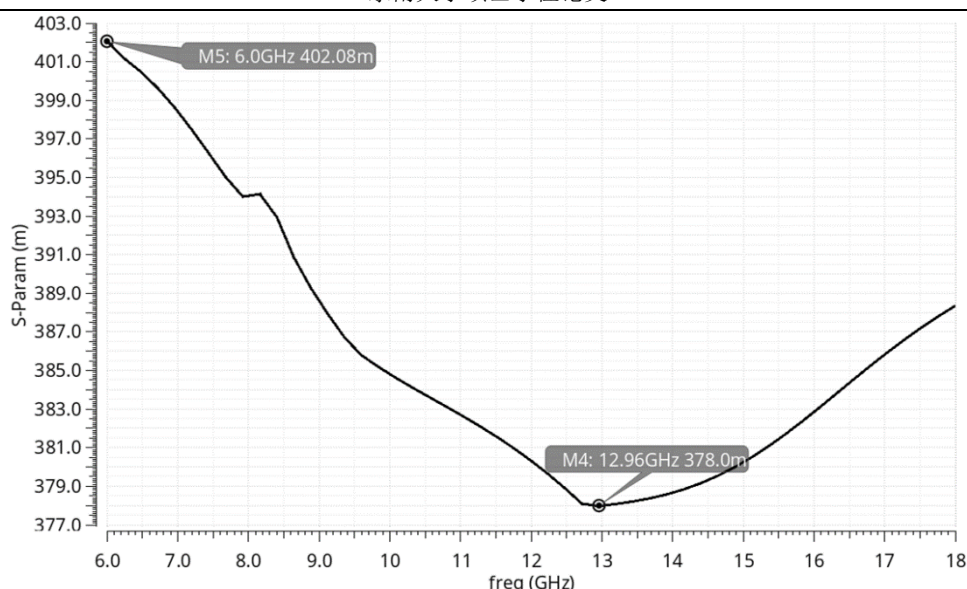


图 4.17 tt 工艺角温度为 125°C 时移相器的增益误差 RMS 值路场混合仿真曲线

4.3.4 移相器的线性度路场混合仿真

本文对移相器线性度进行了路场混合仿真，在 tt 工艺角，电源电压为 3.3V 时，分别在 27、-45 和 125°C 多个温度下分别仿真了移相器的输入 1dB 功率压缩点。

由移相器的 S21 仿真特性可知，移相器在工作频率为 15GHz 时，S21 最大，因此，根据理论知识分析，理论上当工作频率为 15GHz 时，移相器输入 1dB 压缩点最低。电路的实际输入 1dB 压缩点仿真特性曲线如下图所示。

在 tt 工艺角，温度为 27°C，工作频率为 6GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.18 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 1.68dBm；

在 tt 工艺角，温度为 27°C，工作频率为 12GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.19 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 2.16dBm；

在 tt 工艺角，温度为 27°C，工作频率为 15GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.20 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 1.07dBm；

在 tt 工艺角，温度为 27°C，工作频率为 18GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.21 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 3.16dBm；

由图 4.18-4.21 可知，移相器的输入 1dB 压缩点的路场混合仿真特性曲线随频率的变化符合理论分析结果，输入 1dB 压缩点随频率变化的趋势与 S21 近似相同。因此，当工作频率为 15GHz 时，输入 1dB 压缩点最低，即 tt 工艺角，温度为 27°C，在 6-18GHz 范围内，输入 1dB 功率压缩点 ≥ 1.07 dBm；

在 tt 工艺角，温度为 -45°C，工作频率为 15GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.22 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 0.68dBm，即在 tt 工艺角，温度为 -45°C，在 6-18GHz 范围内，输入 1dB 功率压缩点 ≥ 0.68 dBm；

在 tt 工艺角，温度为 125°C，工作频率为 15GHz 时移相器的输入 1dB 功率压缩点路场混合仿真曲线如图 4.23 所示。从图中可以看出移相器的输入 1dB 功率压缩点为 3.24dBm，即在 tt 工艺角，温

度为 125°C，在 6-18GHz 范围内，输入 1dB 功率压缩点 $\geq 3.24\text{dBm}$ 。

由仿真特性曲线可得，温度越高，移相器的输入 1dB 功率压缩点越高。

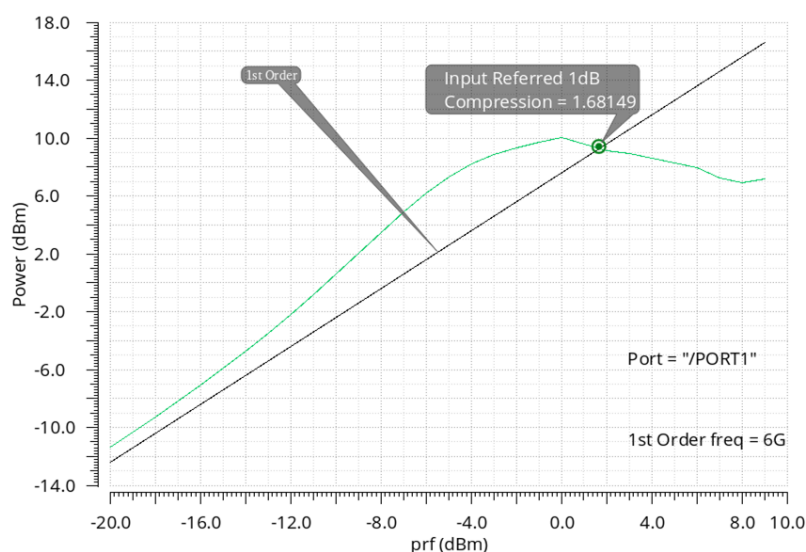


图 4.18 tt 工艺角温度为 27°C 时移相器的输入 1dB 压缩点路场混合仿真曲线 (@6GHz)

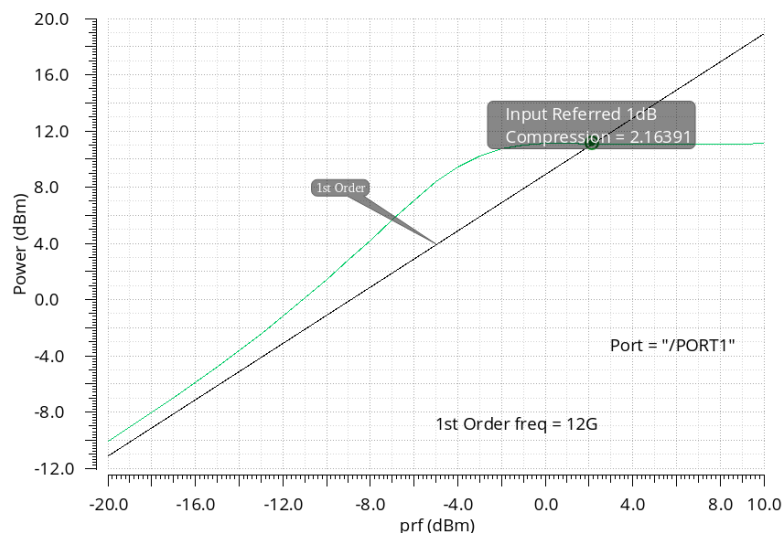


图 4.19 tt 工艺角温度为 27°C 时移相器的输入 1dB 压缩点路场混合仿真曲线 (@12GHz)

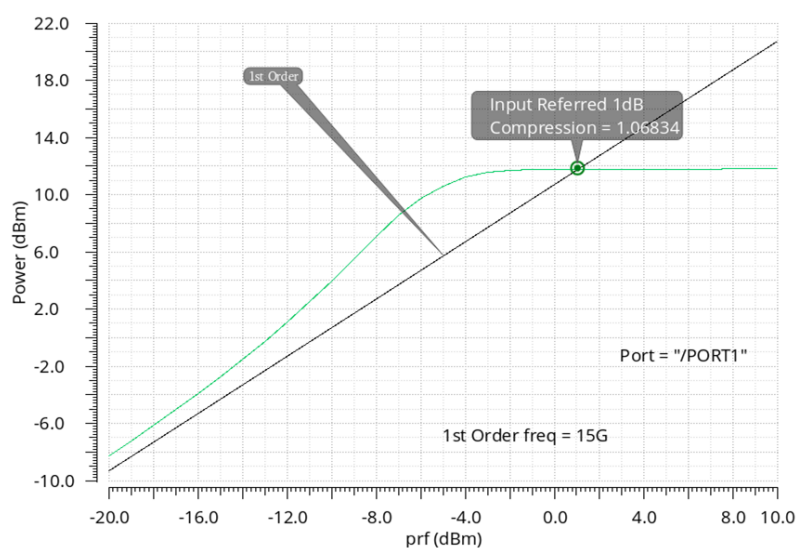
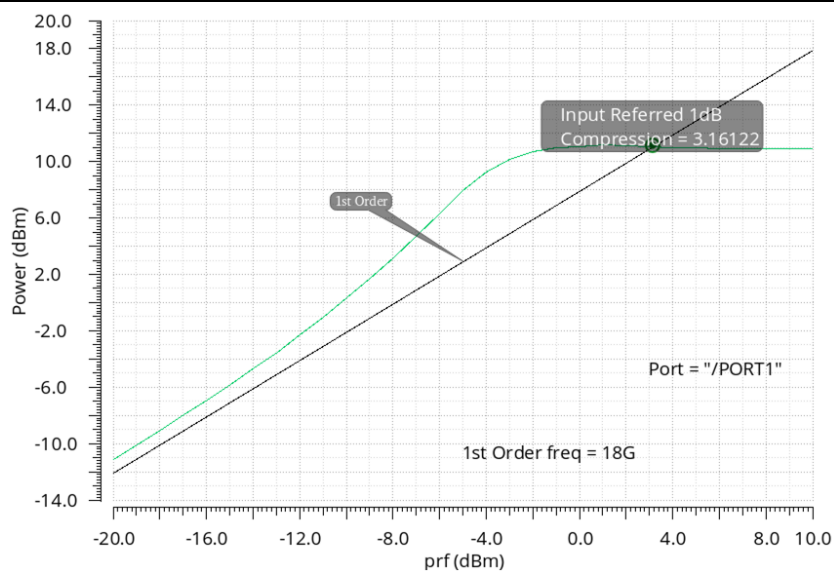


图 4.20 在 tt 工艺角温度为 27°C 时移相器的输入 1dB 压缩点路场混合仿真曲线 (@15GHz)



4.4 路场混合仿真结果总结

移相器的路场混合仿真结果汇总如表 4.2 所示。从表中可以看出电路在 tt 工艺角和 27°C、-45°C、125°C 多种温度条件下都满足项目的指标要求。移相器的移相精度都达到了 6bit，并且在不同温度条件下，移相器的增益误差 RMS 值随频率变化的趋势相同，在某一工作频点处都存在一个最小值。从低温到高温，移相器的增益逐渐降低。移相器增益的降低主要是由于宽带全差分放大器和插损补偿放大器中放大管的跨导降低引起的，放大器的跨导为 $g_m=I/V_T$ ，其中 V_T 呈正温度系数，因此当温度升高时，放大器的跨导降低，进而增益降低。同时移相器的输入 1dB 压缩点随温度变化的趋势与增益相反，温度越高，移相器的输入 1dB 压缩点越高。

表 4.2 移相器的路场混合仿真结果汇总

技术参数	设计指标	路场混合仿真（tt 工艺角）		
		27°C	-45°C	125°C
工艺	0.13μm SiGe BiCMOS	0.13μm SiGe BiCMOS	0.13μm SiGe BiCMOS	0.13μm SiGe BiCMOS
工作频率（GHz）	6-18	6-18	6-18	6-18
移相精度	6bit	6bit	6bit	6bit
相位误差 RMS 值（°）	≤5	0.51-1.14	1.14-1.52	0.96-2.1
增益误差 RMS 值（dB）	≤1	0.28-0.4	0.38-0.55	0.38-0.4
增益（dB）	≥4	9.2-11.66	9.8-12.6	4.8-7.5
S_{11} 、 S_{22} （dB）	≤-10	$S_{11} \leq -12.3$ $S_{22} \leq -11.4$	$S_{11} \leq -12$ $S_{22} \leq -11.38$	$S_{11} \leq -12.4$ $S_{22} \leq -11.6$
输入 1dB 压缩点（dBm）	≥0	≥1.07	≥0.68	≥3.24
带内增益平坦度（dB）	≤±1.5	≤±1.15	≤±1.4	≤±1.35
电源电压（V）	3.3	3.3	3.3	3.3
工作电流（mA）	50	33.7	29.4	40.8

4.5 本章小结

本章主要介绍了有源移相器总体电路设计、版图设计以及路场混合仿真。首先介绍了有源移相器总体电路设计时需要注意的一些关键点，包括移相特性、增益、工作带宽和线性度，针对这些关键点，本设计具体采用哪些措施方案来提高移相器的性能。随后介绍了有源移相器的版图设计，包括芯片的版图布局考虑和焊盘布局考虑。最后给出了本设计有源移相器的路场混合仿真结果，仿真结果包括移相器的移相范围、相位误差、增益误差、S 参数和线性度，并且对比了 27°C、-45°C 和 125°C 不同温度下有源移相器的各项指标性能。仿真结果均达到了指标要求，但仍需根据测试结果对移相器的性能进行优化。

第5章 总结与展望

5.1 总结

移相器作为相控阵系统中最核心的部分被广泛应用于军用和民用系统中。有源移相器相对于传统无源移相器芯片面积更小且精度更高。随着当下硅基工艺的迅猛发展,开展基于硅基工艺的有源移相器的研究成为当下技术研究的热点,具有广泛的商业价值和军用价值。本文基于 $0.13\mu\text{m}$ SiGe BiCMOS 工艺设计工作于 6-18GHz 频段的 6bit 宽带有源移相器,该移相器的优点在于移相精度较高、相位误差和增益误差较小,插损较小、线性度较高并且工作带宽较宽。

本设计采用矢量调制式有源移相器结构,该结构的优点在于移相精度高、移相误差较小。移相器由五个模块构成,分别为 Marchand 无源巴伦、正交信号产生电路、矢量调制器、DAC 逻辑控制单元以及宽带插损补偿放大器。具体移相器的工作方式为:首先单端射频输入信号通过 Marchand 无源巴伦产生一对差分信号,产生的差分信号输入正交信号产生电路产生两对正交差分信号,其中正交信号产生电路采用三级级联的多相滤波器结构。考虑到 Marchand 无源巴伦和多相滤波器级间的阻抗匹配问题,因此在两模块级间插入一级宽带全差分放大器进行级间阻抗匹配。多相滤波器输出的两对正交差分信号通过矢量调制器进行正交矢量信号幅度的调控与矢量合成,实现输出矢量信号相位的控制。矢量调制器由 DAC 逻辑控制单元来控制,DAC 采用 7 位电流型 DAC 电路结构。由于移相器前级各模块的插损较大,因此移相器的末级插入一个插损补偿放大器补偿整体移相器的增益,其中插损补偿放大器采用两级级联的放大器结构。本文对移相器做了整体路场混合仿真,仿真结果达到了设计指标要求,并留有充分的余量。路场混合仿真结果为:在 tt 工艺角和 27°C 下,6-18GHz 工作频段内,电源电压 3.3V,移相精度为 6bit,相位误差 RMS 值为 $0.51\text{--}1.14^{\circ}$,增益误差 RMS 值为 $0.28\text{--}0.4\text{dB}$,增益为 $9.2\text{--}11.66\text{dB}$, $S_{11}\leq -12.3\text{dB}$, $S_{22}\leq -11.4\text{dB}$,输入 1dB 压缩点 $\geq 1.07\text{dBm}$,工作电流为 33.7mA;在 tt 工艺角和 -45°C 下,6-18GHz 工作频段内,电源电压 3.3V,移相精度为 6bit,相位误差 RMS 值为 $1.14\text{--}1.52^{\circ}$,增益误差 RMS 值为 $0.38\text{--}0.55\text{dB}$,增益为 $9.8\text{--}12.6\text{dB}$, $S_{11}\leq -12\text{dB}$, $S_{22}\leq -11.38\text{dB}$,输入 1dB 压缩点 $\geq 0.68\text{dBm}$,工作电流为 29.4mA;在 tt 工艺角和 125°C 下,6-18GHz 工作频段内,电源电压 3.3V,移相精度为 6bit,相位误差 RMS 值为 $0.96\text{--}2.1^{\circ}$,增益误差 RMS 值为 $0.38\text{--}0.4\text{dB}$,增益为 $4.8\text{--}7.5\text{dB}$, $S_{11}\leq -12.4\text{dB}$, $S_{22}\leq -11.6\text{dB}$,输入 1dB 压缩点 $\geq 3.24\text{dBm}$,工作电流为 40.8mA。

表 5.1 为本设计移相器与业界移相器的性能指标对比。如表 5.1 所示,相对业界移相器性能,本设计移相器的移相精度较高,相位误差 RMS 值和增益误差 RMS 值较低。同时本设计移相器的输入 1dB 压缩点较高,线性度较好,解决了业界移相器普遍线性度较差的难题。并且本设计移相器的工作频带较宽,插入损耗较小。但对比业界移相器的其他性能,本设计移相器的功耗较大,芯片面积较大,这也是后续移相器设计过程中需要解决的难题。

表 5.1 本设计移相器与业界移相器的性能指标对比

参考文献	本设计	[12]	[13]	[18]	[35]
工艺	0.13 μm SiGe BiCMOS	0.18 μm SiGe BiCMOS	0.18 μm SiGe BiCMOS	0.13 μm SiGe BiCMOS	0.13 μm SiGe BiCMOS
工作频率 (GHz)	6-18	6-18	6-18	12-18	8-12
移相精度	6bit	5bit	4bit	6bit	6bit
相位误差 RMS 值 ($^{\circ}$)	0.51-1.14	≤ 5.6	4.2-13	≤ 2.61	≤ 5.6
增益误差 RMS 值 (dB)	0.28-0.4	≤ 1.1	1-2.2	≤ 0.4	
增益 (dB)	9.2-11.66	16.5-19.5	-13.5-5	-20.39--11.16	-10 \pm 1
输入 1dB 压缩点 (dBm)	≥ 1.07	≥ -36.5	≥ -6.25	≥ 9.98	
电源电压 (V)	3.3	3.3	1.8	3.3	2
功耗 (mW)	111.2	61.7	25.2	44.2	16.6
芯片面积 (mm^2)	3.39	0.9	0.19	0.99	0.45

本论文的主要贡献为：

- 1) 调研了移相器的技术背景并对当下国内外移相器的研究进行了总结；
- 2) 介绍了移相器和相控阵系统的基础理论知识并对有源移相器进行了重点介绍；
- 3) 详细介绍了有源移相器的设计过程和各模块电路的设计方法；
- 4) 提出了一种全新的宽带单端输入高精度正交差分输出的信号产生电路，该电路运用于移相器电路中，移相器的性能得到全面提高；
- 5) 采用多种方法全面提高移相器的移相精度，降低移相器的移相误差；
- 6) 采用对种线性度提高技术全面优化了移相器的线性度。
- 7) 选取合适的移相器电路结构以及采用各种工作带宽拓展技术，扩展了移相器的工作带宽，实现了移相器的超宽带应用。

5.2 展望

本文设计的移相器已经完成路场混合仿真，满足设计指标要求，并留有充分的余量，但还需通过流片、测试进一步验证优化移相器的性能。在设计过程中，本设计采用了多种技术全面提高了移相器的性能，并在原有技术基础上进行了一定的创新，取得了一定的突破，但设计过程中部分设计指标仍有很大的提升空间，并且还有诸多问题需要得到解决。

1) 本文所设计的移相器相位误差较小，但增益误差较大，有很大的改进提升空间。具体的原因出在 Marchand 无源巴伦、宽带全差分放大器、多相滤波器以及矢量调制器几个模块上，因此如何全面优化这几个模块降低移相器的增益误差成为接下来研究的难题。

2) 本文所设计的移相器功耗较大,经分析,功耗主要来源于宽带全差分放大器、矢量调制器以及插损补偿放大器这几个模块,因此如何降低功耗成为今后移相器研究的一个难题。经分析,移相器功耗大的主要原因在于插损补偿放大器的引入,由于移相器的前级 Marchand 无源巴伦和三级级联的多相滤波器插损较大,因此插损补偿放大器必须提供足够的增益来补偿移相器的整体增益。插损补偿放大器的大增益必然带来工作电流的增大,进而功耗变大。为了降低插损补偿放大器的功耗,必须降低插损补偿放大器前级各模块的插入损耗,因此设计低插损、高精度的巴伦和正交信号产生电路成为移相器降低功耗设计的重中之重。

3) 本文所设计的移相器版图面积较大,面积较大的原因主要在于:移相器的模块较多,包括了五个模块;同时无源器件较多,主要因为 Marchand 无源巴伦、多相滤波器、矢量调制器、插损补偿放大器等模块中无源电感、电容的使用较多;版图布局不够合理,各模块版图间的级联不够紧凑。针对无源器件较多的问题,今后可考虑采用有源电感来代替无源电感,极大地缩小版图面积。针对芯片版图布局的问题,今后可考虑进一步优化版图,合理布局布线,缩小版图面积。

参考文献

- [1] Reggia F, Spencer E G. A New Technique in Ferrite Phase Shifting for Beam Scanning of Microwave Antennas[J]. Proceedings of the Ire, 1957, 45(11):1510-1517.
- [2] M. A. Treuhafat and L. M. Sliber. Use of microwave ferrite toroids to eliminate external magnets and reduce switching powers[J]. Proceedings of the Ire, 1958:1538.
- [3] White J F. Review of semiconductor microwave phase shifters[J]. Proceedings of the IEEE, 1968, 56.
- [4] Wu P S, Chang H Y, Tsai M D, et al. New miniature 15-20-GHz continuous-phase/amplitude control MMICs using 0.18 μ m CMOS technology[J]. IEEE Transactions on Microwave Theory and Techniques, 2006, 54(1):10-19.
- [5] Xue W, Sales S, Capmany J, et al. Microwave phase shifter with controllable power response based on slow- and fast-light effects in semiconductor optical amplifiers[J]. Optics Letters, 2009, 34(7):929-31.
- [6] Erker E G, Nagra A S, Liu Y, et al. Monolithic Ka-band phase shifter using voltage tunable BaSrTiO₃ parallel plate capacitors[J]. IEEE Microwave and Guided Wave Letters, 2002, 10(1):10-12.
- [7] Ayasli Y, Vorhaus J, et al. A monolithic single-chip X-band four-bit phase shifter[J]. IEEE Transactions on Microwave Theory and Techniques, 1982, 30(12):2201-2206.
- [8] Sokolov V, Geddes J, Contolatis T, et al. A Ka-Band GaAs Monolithic Phase Shifter[J]. IEEE Transactions on Microwave Theory and Techniques, 1983, 31(12):1077-1083.
- [9] Nagra A S, Xu J, Erker E, et al. Monolithic GaAs phase shifter circuit with low insertion loss and continuous 0-360° phase shift at 20 GHz[J]. IEEE Microwave and Guided Wave Letters, 1999, 9(1):31-33.
- [10] Campbell C F, Brown S A. A compact 5-bit phase-shifter MMIC for K-band satellite communication systems[J]. IEEE Transactions on Microwave Theory and Techniques, 2000, 48(12):2652-2656.
- [11] Yang J G, Yang K. Ka-Band 5-Bit MMIC Phase Shifter Using InGaAs PIN Switching Diodes[J]. IEEE Microwave and Wireless Components Letters, 2011, 21(3):151-153.
- [12] Koh K J, Rebeiz G M. A 6–18 GHz 5-bit active phase shifter[C]. IEEE Microwave Symposium Digest, 2010:792-795.
- [13] Sah S P, Yu X, Heo D. Design and Analysis of a Wideband 15–35-GHz Quadrature Phase Shifter With Inductive Loading[J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(8):3024-3033.
- [14] Cetindogan B, Ozeren E, Ustundag B, et al. A 6 Bit Vector-Sum Phase Shifter With a Decoder Based Control Circuit for X-Band Phased-Arrays[J]. IEEE Microwave and Wireless Components Letters, 2016, 26(1):64-66.
- [15] Chen P Y, Huang T W, Wang H, et al. K-band HBT and HEMT monolithic active phase shifters using vector sum method[J]. IEEE Transactions on Microwave Theory and Techniques, 2004, 52(5):1414-1424.
- [16] Li W T, Chiang Y C, Tsai J H, et al. 60-GHz 5-bit Phase Shifter With Integrated VGA Phase-Error Compensation[J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(3):1224-1235.
- [17] J. Hu, W. Li, L. He, S. Liu, Y. Xu and J. Gong. A 65nm CMOS 6–18 GHz full 360° 6-bit phase shifter[C]. 18th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), 2018: 51-53.

- [18] Y. Yao, Z. Li, G. Cheng and L. Luo. A 6-bit active phase shifter for Ku-band phased arrays[C]. 9th International Conference on Wireless Communications and Signal Processing (WCSP), 2017: 1-5.
- [19] Xing Q, Xiang Y, Boon C C, et al. A 52-57 GHz 6-Bit Phase Shifter With Hybrid of Passive and Active Structures[J]. IEEE Microwave and Wireless Components Letters, 2018, 28(3):236-238.
- [20] Kim S. Phase shifter approaches for compact low-power phased array transmitters[J]. Electronic Theses and Dissertations, 2010.
- [21] 朱新亮. 超宽带五位有源数控移相器设计[D]. 西安电子科技大学, 2013.
- [22] 曹超. 基于 BiCMOS 超宽带低噪声有源数控移相器设计[D]. 西安电子科技大学, 2014.
- [23] Hajimiri A, Hashemi H, Natarajan A, et al. Integrated Phased Array Systems in Silicon[J]. IEEE Communications Magazine, 2004, 42(8):122-130.
- [24] Jeon S, Wang Y J, Hua W, et al. A Scalable 6-to-18 GHz Concurrent Dual-Band Quad-Beam Phased-Array Receiver in CMOS[J]. IEEE Journal of Solid-State Circuits, 2008, 43(12):2660-2673.
- [25] 郑清友. 硅基 CMOS 毫米波移相器的研究与设计[D]. 电子科技大学, 2015.
- [26] Koh K J, Rebeiz G M. 0.13- μm CMOS Phase Shifters for X-, Ku-, and K-Band Phased Arrays[J]. IEEE Journal of Solid-State Circuits, 2007, 42(11):2535-2546.
- [27] Ellinger F, Vogt R, Bachtold W. Ultracompact reflective-type phase shifter MMIC at C-band with 360° phase-control range for smart antenna combining[J]. IEEE Journal of Solid-State Circuits, 2002, 37(4):481-486.
- [28] Atwater, H. A. Circuit Design of the Loaded-Line Phase Shifter[J]. IEEE Transactions on Microwave Theory and Techniques, 1985, 33(7):626-634.
- [29] Pillans B, Eshelman S, Malczewski A, et al. Ka-band RF MEMS phase shifters[J]. IEEE Microwave and Guided Wave Letters, 1999, 9(12):520-522.
- [30] Marc A. Antoniadou. Compact Linear Metamaterial Phase Shifters for Broadband Application[D]. University of Toronto, 2004.
- [31] Chua M, Martin K W. 1 GHz programmable analog phase shifter for adaptive antennas[C]. IEEE Custom Integrated Circuits Conference, 1998:71-74.
- [32] Yeh P C, Liu W C, Chiou H K. Compact 28-GHz subharmonically pumped resistive mixer MMIC using a lumped-element high-pass/band-pass balun[J]. IEEE Microwave and Wireless Components Letters, 2005, 15(2):62-64.
- [33] Cao J, Li Z, Li Q, et al. A Wideband Transformer Balun With Center Open Stub in CMOS Process[J]. IEEE Microwave and Wireless Components Letters, 2014, 24(9):614-616.
- [34] Sang Y K, Kang D W, Koh K J, et al. An Improved Wideband All-Pass I/Q Network for Millimeter-Wave Phase Shifters[J]. IEEE Transactions on Microwave Theory and Techniques, 2012, 60(11):3431-3439.
- [35] Kibaroglu K, Ozeren E, Kalyoncu I, et al. An X-band 6-bit active phase shifter[C]. 14th IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems, 2014:62-64.
- [36] Koh K J, Rebeiz G M. A 0.13- μm CMOS Digital Phase Shifter for K-band Phased Arrays[C]. IEEE Radio Frequency Integrated Circuits Symposium, 2007.

-
- [37] LE Milner, JT Harvey, LT Hall, and ME Parker. A polyphase RC filter implemented in ring Configuration for a SiGe Millimetre-wave receiver[C]. 2nd IEEE Australian Microwave Symposium (AMS), 2016: 15-16.
- [38] 李智群, 王志功. 射频集成电路与系统设计[M]. 科学出版社, 2008.
- [39] 段宗明, 马强, 王晓东等. 200-800MHz 6-Bit CMOS 有源移相器设计[J]. 中国集成电路, 2015, 24(10):37-42.
- [40] 王巍, 徐巍, 钟武等. 一种基于 0.18 μm SiGe BiCMOS 工艺的 X/Ku 波段数字有源移相器[J]. 微电子学, 2014(1):59-63.
- [41] 彭艳军, 宋家友, 王志功. HBT MMIC 功率放大器的自适应线性化偏置技术[J]. 中国集成电路, 2006, 15(11):32-37.
- [42] Noh Y S, Park C S. PCS/W-CDMA dual-band MMIC power amplifier with a newly proposed linearizing bias circuit[J]. IEEE Journal of Solid-State Circuits, 2002, 37(9):1096-1099.
- [43] Fujita K, Shirakawa K, Takahashi N, et al. A 5 GHz high efficiency and low distortion InGaP/GaAs HBT power amplifier MMIC[C]. IEEE MTT-S International Microwave Symposium Digest, 2003:871-874.

致谢

本论文即将完成之际，本人在东南大学的三年研究生生涯也走到了尾声。时光匆匆而过，回顾在东大射光所的这段日子里，每一天都过的非常充实且开心。在此我要向那些一直以来指导和帮助我的老师和同学们表达最诚挚的谢意和最衷心的祝福。

首先，我要感谢我的研究生导师李智群教授。入学初始，李老师严谨的治学态度和丰富的教学经验给我留下了很深刻的印象。李老师为我们提供了良好的科研条件和学习环境，并且悉心授课，让我们掌握了扎实的专业基础知识，积累了丰富的集成电路设计经验。当我学习和项目中遇到困难时，李老师都会给我耐心的指导。李老师对待工作、生活的热情深深感染了我，使我收益终身。

我还要感谢东南大学射光所所长王志功教授。王老师作为我国第一代集成电路设计人才，一手创办了东南大学射频与光电集成电路研究所，为我们国家孜孜不倦的输送了一批又一批芯片领域设计人才，为我国集成电路的发展做出了不可磨灭的贡献。同时我还要感谢章丽老师、李伟老师在芯片设计过程中为我提供的硬件和软件的支持，以及在版图设计和芯片测试过程中对我耐心的指导。

其次我要感谢姚艳、程国泉、罗磊、刘扬、阎述昱等师兄师姐在我项目和学习上的建议和帮助。感谢徐涛、何伟鹏、张怡年、卢宇等实验室同学，与他们的日常讨论让我受益匪浅。感谢班级同学和东大的朋友们，与他们一起在东大度过的时光让我毕生难忘。

最后，特别感谢我的家人。感谢他们数十年如一日对我的辛勤照顾。他们对我的支持是我努力前行的不竭动力。祝愿他们身体健康，生活幸福。

读硕士期间发表的论文

- [1] 薛永彬, 李智群. A 6-18GHz 6-Bit Active Phase Shifter[C]. 东南大学校庆研究生学术报告会, 2018.