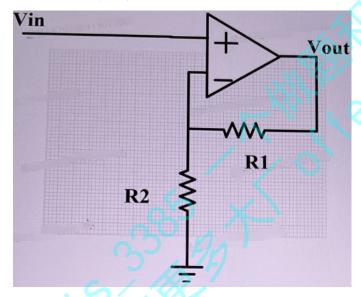
华为 2025 届秋招-射频芯片

(2024-9-26)

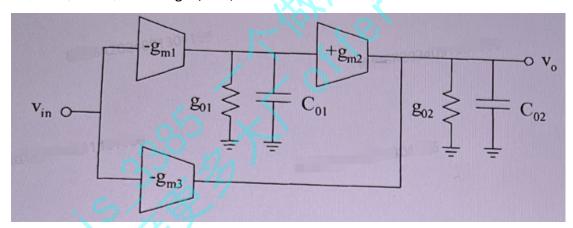
单选题

- 1. 对于相同阶数和带宽的滤波器,以下哪种类型具有最有的带内平坦特性? ()
 - A Chebychev(ripple=0.1dB
 - **B** Butterworth
 - C Bessel
- 2. 正反馈一定会造成环路不稳定()
 - A 错误
 - B 正确
- 3. 如图所示电路设计成额定增益为 10,即 1+R1/R2=10,要求增益误差为 1%,请确定 A1 的最小值()



- A 10
- B 990
- C 500
- 4. 在某一频率阻抗等于 100-j*200ohm 的负载,可以通过()结构的 LC 网络匹配 到 50ohm.
 - A 先并联电感再串联电容
 - B 先串联电容再并联电感
 - C 先串联电感再并联电容
 - D 先并联电容再并联电容
- 5. 关于动态 CMOS 比较器,以下说法正确的是()
- A 比较器采样时钟发生跳变的同时,比较器输入差分信号翻转,亚稳态出现的概率会更低

- B 比较器差分输入电压过大,会导致比较器出现亚稳态
- C 比较器处于亚稳态时, PMOS 管和 NMOS 管会同时导通
- D 亚稳态会导致比较器的延时变小
- 6. 工作在饱和区的 MOS 管,在偏置电流不变的情况下,以下哪项一定能提高其本征增益()
 - A 等比例增大 W 与 L
 - B 增大W,减小L
 - C 等比例减小 W 与 L
 - D 减小W,增大L
- 7. 下面有关开关电容电路的表述不正确的是()
 - A 由于漏电的存在, 开关电容电路往往需要周期性地复位
- B 开关电容放大器在放大过程中会经历两种不同的状态,需要关注两种状态下的稳定性
- C 开关电容电路的精度会受到沟道电荷注入和时钟馈通的影响,可以通过增加 晶体管尺寸降低这些影响
 - D开关电容电路主要依靠电荷的转移实现功能
 - 8. 假设零点频率远大于 go1/Co1,下图中零点的表达式是()?

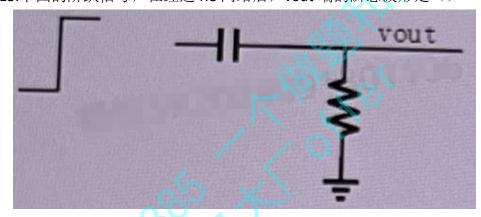


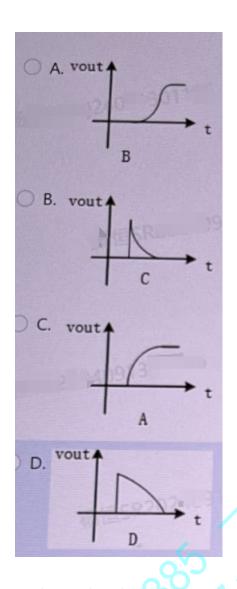
- A (gm1*gm2)/(C01*gm3)
- B -(gm2*gm3)/ (C01*gm1)
- C (gm2*gm3)/ (C01*gm1)
- D -(gm2*gm3)/(C01*gm3)
- 9. 通常对于射频接收机,以下哪个指标不是限制接收机解调信号门限的因素?()
 - A IIP3
 - B NF
 - C BW
- **10**.单项桥式整流电路变压器次级电压为 **10V** (有效值),则每个整流二级管所承受的最大反向电压为()
 - A 20V

- B 14.14V
- C 28.28V
- D 10V
- **11.**运算放大器直流增益 **40dB**,主极点在 **1MHz**,次级点 **100MHz**,右半平面的零点在 **100MHz**,那么相位裕度是多少?()
 - A 0°
 - B 45°
 - C 90°
 - D 60°
- 12.ESD 放电速度最快的模型是()
 - A CDM
 - B HBM
 - C TDDB

Chanbe

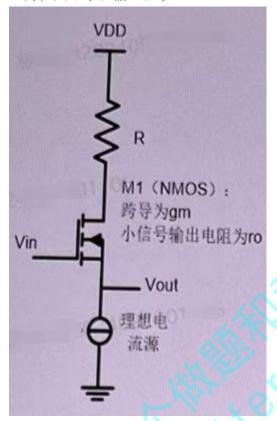
13.下图的阶跃信号,在经过 RC 网络后,vout 端的瞬态波形是()





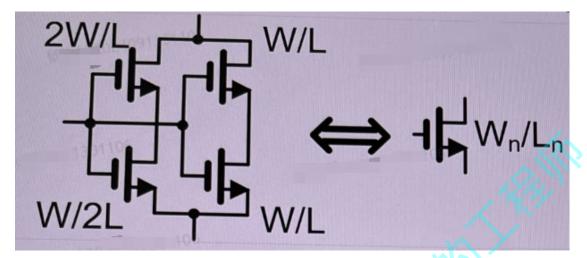
- 14.在空气介质中波长为 1cm 的电磁波, 其频率是()
- A 30GHz
- B 300GHz
- C 3GHz
- D 10GHz
- 15.关于版图匹配的描述,下面错误的是()
- A 匹配的器件面积越大, 匹配越好
- B 相同面积下,MOS 管的匹配比 BJT 管好
- C 差分对的匹配中,输入管的 gm 越大,输入失调电压越小
- D 需要匹配的版图需要靠近摆放
- 16.单平衡(Single Balance)混频器是指以下哪种信号是查分信号? ()
 - A 输入信号
- B 输出信号
- C 本振 (local oscillator)信号
- D 本振信号和输出信号

17.已知 R<<ro, 计算下图等效输出阻抗()



- A R+1/gm
- B R
- C R+ro
- D = 1/gm
- 18. 在 W/L 保持不变的情况下, 跨导随过驱动电压和漏电流变化的关系是()
 - A 跨导随过驱动电压增大而减小,跨导随漏电流增大而增大
 - B 跨导随过驱动电压增大而增大, 跨导随漏电流增大而减小
 - C 跨导随过驱动电压增大而减小, 跨导随漏电流增大而减小
 - D 跨导随过驱动电压增大而增大, 跨导随漏电流增大而增大
- 19. 射频通信系统中, OIP2 的计算公式为()
 - A 2Pout-IM2
 - B 2*Pout-0.5IM2
- 20. 一个 LNA 的输入 IP3 为-10dBm, 增益为 20dB; 后级模块 mixer 的输入 IP3 为 4dBm, 则哪一级对级联的 IP3 限制更多()
- A 两者贡献相同
- B LNA
- C MIXER
- 21.下列关于 cascode 架构阐述错误的是()

- A 输入输出隔离度优于共源电路
- B 输出阻抗大于共源架构
- C 减小密勒效应, 拓展带宽
- D 共栅极与共源级对 NF 贡献相当
- 22.1/f 噪声,又称闪烁噪声,受下列参数中,哪个项的影响最大()
 - A W
 - B W*L
 - C L
 - D W/L
- 23.封装寄生对 RF 电路性能的影响,通常来自于()
- A 寄生电源
- B 其他两个选项都是
- C 寄生电阻
- 24.提升 BJT 管子的 Gm 的有效方法有()
- A 增加 BJT 的偏置电流 IC
- B 减少 VCE
- C 选择 Beta 比较大的管子
- D 增加 VCE
- **25**.射频接收机由多级电路级联而成,通常而言()噪声收益更大,()线性度挑战更大。
- A 前级电路, 前级电路
- B 前级电路, 后级电路
- C 后级电路, 前级电路
- D 后级电路, 后级电路
- 26.1: 3 电阻比例负反馈 (negative feedback)的全查分运算放大器 (operational amplifier),输出 offset 电压为 10mV,则运放的等效输入 offset 电压为?
 - A 2.5mV
 - B 10mV
 - C 5mV
 - D 7.5mV
- 27.转角频率是以白噪声为参考对 1/f 噪声量化,在功率谱密度上能量相同处的频率,其一般由器件的面积和偏置跨导决定
- A 错误
 - B 正确
- 28.不考虑体效应(body effect)和沟道调制效应,且所有晶体管 vth 相同,下面 4 个 MOS 等效尺寸(Wn/Ln)是多少()



- A 2W/1.5L
- B 1.5W/L
- C 3.5W/2.5L
- D 4.5W/5L

29.在 PLL-Based CDR 电路中,环路滤波器传递函数为: Glpf(s)=R+1/sC,下列说法中正确的是:()

- A 增大 C, 环路稳定性降低
- B 减小R, 环路稳定性降低
- C 增大R, 环路带宽降低
- D 减小 C, 环路带宽降低

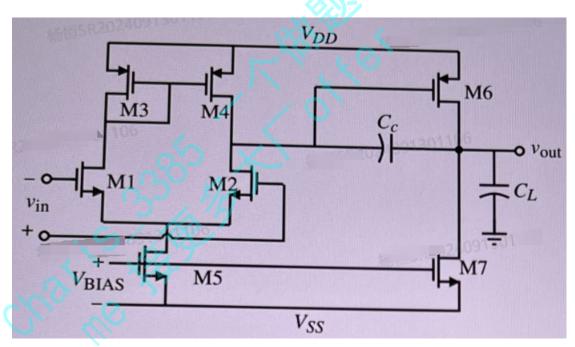
30.假设一个运放有两个极点,当接成单位增益负反馈时,其相位裕度是 30 度,则需要闭环增益设为多少 dB 时,相位裕度才能最接近 60 度? ()

- A -5
- B 10
- C 0
- D 5

多选题

- 31.下列哪些方法可以提高 MOS 的 FT()
 - A 增大器件的沟道长度
 - B 增大器件的沟道宽度
 - C 减小栅电阻
 - D 拉大器件距离 (poly pitch)
- 32.匹配性的优化,从电路和版图角度有效的措施有()
- A 采用中心线对称画法或者中心点对称画法
- B 保持面积不变,增加 MOS 管 W 值,降低 L 值
- C MOS 管周边增加 dummy
- 33.提高非线性的方法有哪些()

- A 使用自适应偏置
- B 使用交叉耦合四管单元
- c 使用源极负反馈电阻
- D 使用 MOS 电阻作为源极退化电阻
- 34.下列均衡方式中属于线性均衡的是()
 - A CTLE
 - B FFE
 - C LMSE
 - D DFE
- 35. 下列哪些因素会使 NMOS 管阈值电压上升? ()
- A 源+衬电压增加
- B衬度掺杂浓度增加
- C温度升高
- D栅氧化层厚度增加
- 36.针对下图所示的两级运放,为了增大其摆率,可能有效的方式有()



- A 减小 CL
- B 增大 M5 的漏级电流
- C 增大 M7 的漏级电流
- D 减小 Cc
- 37.下面哪种措施可以减小电流镜输出噪声(假定不同阈值对 MOS 管噪声系数没有影响)?
 - A 采用低阈值 MOS 管
 - BW/L不变,增大MOS管的L

- C 增大 MOS 管的 VGS
- DL不变,增大 MOS 管的 W
- 38.对于积分 rms 抖动为 50fs 的信号,下面说法正确的是()
 - A 二分频(不考虑二分频的附加噪声,不考虑噪声折叠)之后抖动为 50fs
 - B 二分频(不考虑二分频的附加噪声,不考虑噪声折叠)之后抖动为 25fs
 - C 若信号相噪改善 6dB,则积分 rms 抖动降低到 25fs
 - D 若两个噪声源非相干且分别贡献的 rms 抖动为 50fs,则总的 rms 抖动为 100fs
- 39.电流不变的情况下,增加单个电流源电阻 rout 的方式有()
 - A 增加W
 - B 增加 gm
 - C增加L
 - D 增加 cascode
- 40.考虑一个 Type-I PLL,若我们希望增大它的 Damping Factor,下列做法可行的是
- A 增大 LPF 带宽
- B 减小 LPF 带宽
- C 减小 KPD
- D 增大 KVCO