

• 电路与系统设计 •

一种基于 0.13 μm SiGe BiCMOS 工艺的 Ka 波段 宽带有源移相器

袁 刚¹, 郭宽田², 周小川², 叶力群³, 范 超³, 田 泽^{4,5}, 耿 莉¹, 桂小琰^{1,2}

(1. 西安交通大学 微电子学院, 西安 710049; 2. 广东顺德西安交通大学研究院, 广东 佛山 528000;

3. 成都振芯科技股份有限公司, 成都 610000; 4. 航空工业西安航空计算技术研究所, 西安 710049;

5. 集成电路与微系统设计航空科技重点实验室, 西安 710049)

摘 要: 采用 0.13 μm SiGe BiCMOS 工艺, 设计了一种工作在 32~38 GHz 的 Ka 波段有源移相器, 采用矢量合成的方法实现移相功能。该移相器电路包括输入无源巴伦、多相滤波网络、矢量合成单元、射随器和输出有源巴伦。后仿结果表明, 输入输出反射系数均小于 -9.5 dB, 反向隔离度小于 -80 dB, 插入损耗优于 -6.5 dB。在 -55 $^{\circ}\text{C}$ ~ 125 $^{\circ}\text{C}$ 宽温范围内相对相移最大误差小于 2.2 $^{\circ}$, 全频带 RMS 移相误差小于 1.5 $^{\circ}$, RMS 增益误差小于 0.35 dB。总功耗为 18.2 mW, 芯片核心面积为 0.21 mm²。

关键词: 有源移相器; 矢量合成; 多相滤波网络; BiCMOS 工艺; 宽温

中图分类号: TN623; TN433

文献标识码: A

文章编号: 1004-3365(2020)05-0615-06

DOI: 10.13911/j.cnki.1004-3365.200181

An Active Phase Shifter for Ka-Band Phased Arrays Based On 0.13- μm SiGe BiCMOS Process

YUAN Gang¹, GUO Kuantian², ZHOU Xiaochuan², YE Liquan³, FAN Chao³, TIAN Ze^{4,5},

GENG Li¹, GUI Xiaoyan^{1,2}

(1. School of Microelectronic, Xi'an Jiaotong University, Xi'an 710049, P. R. China; 2. Guangdong Xi'an Jiaotong University Academy,

Foshan, Guangdong 528000, P. R. China; 3. Chengdu Corpro Technology Co., Ltd, Chengdu 610000, P. R. China;

4. AVIC Computing Technology Research Institute, Xi'an 710049, P. R. China; 5. Aviation Key Laboratory of Science and Technology on Integrated Circuit and Microsystems Design, Xi'an 710049, P. R. China)

Abstract: An active phase shifter based on vector-sum technique for the frequency band from 32 GHz to 38 GHz was designed in a 0.13- μm SiGe BiCMOS process. Passive balun, poly-phase filter, vector-sum cell, buffer and active balun were included in the proposed phase shifter. Simulation results showed that S_{11} and S_{22} were better than -9.5 dB, S_{12} was better than -80 dB, and S_{21} was less than -6.5 dB. The maximum relative phase error was less than 2.2 $^{\circ}$, and the RMS phase error was less than 1.5 $^{\circ}$ within a wide temperature range from -55 $^{\circ}\text{C}$ to 125 $^{\circ}\text{C}$. The RMS gain error was better than 0.35 dB. The total power consumption was 18.2 mW with a core chip size of 0.21 mm².

Key words: active phase shifter; vector-sum; poly phase filter; BiCMOS process; wide temperature range

收稿日期: 2020-04-24; 定稿日期: 2020-05-29

基金项目: 广东省基础与应用基础研究基金资助项目(2020A1515010001); 航空科学基金资助项目(20184370006)

作者简介: 袁 刚(1996—), 男(汉族), 陕西渭南人, 硕士研究生, 主要研究方向为射频集成电路设计。

桂小琰(1981—), 男(汉族), 安徽舒城人, 博士, 副教授, 研究领域为高速宽带和射频集成电路设计。通信作者。

0 引言

移相器是相控阵系统中最重要的模块之一,广泛应用于卫星通讯、雷达、汽车驾驶辅助系统以及第五代移动通信技术(5G)等。传统的移相器主要由无源器件组成,结构有开关线式、加载线式、铁氧体式、高低通式和反射式等,统称为无源移相器^[1-4]。随着系统朝着芯片小型化和高集成度的方向发展,无源移相器由于精度低和体积大等缺点而面临技术瓶颈。相比于无源移相器,有源移相器具有插损小、体积小、成本低和可靠性高等优点,逐渐成为近年来的研究热点。

有源移相器主要采用矢量叠加的方式实现移相功能。文献[5]的输入巴伦采用有源结构,较无源巴伦增益有所提升,但加入了无源匹配网络及峰值电感,面积没有显著减小,还引入了额外噪声,且增加了功耗。文献[6]~[8]的正交信号电路采用全通滤波器,但该结构对温度及后级电路的寄生参数敏感,会恶化正交信号的精度,增大 RMS 相位误差,还使用了两个无源电感,使芯片面积增加。文献[9]的正交信号电路采用 1 阶多相滤波网络,带宽窄,受工艺波动影响较大。本文设计了一种应用于 Ka 波段的六位有源移相器,输入端采用无源巴伦的结构,使用了 2 阶多相滤波器产生正交信号,在提高正交信号精度的同时增大了工作带宽,在 $32\ \text{GHz}\sim 38\ \text{GHz}$ 频段内, RMS 相位误差小于 1.5° , RMS 增益误差小于 $0.35\ \text{dB}$, 芯片核心面积为 $0.21\ \text{mm}^2$ 。

文章第 1 节介绍有源移相器的整体结构,第 2 节为相关电路模块的设计与分析,第 3 节是移相器电路的版图以及后仿结果,第 4 节给出结论。

1 有源移相器整体架构

提出的有源移相器架构如图 1 所示。前级电路输出的单端信号通过巴伦转化为差分信号,经过 2 阶多相滤波器产生四路正交信号,吉尔伯特单元对产生的正交信号提供增益,实现正交信号的矢量合成。六位数字控制码中的高两位用于选择矢量合成象限,后四位控制两个吉尔伯特单元电流大小。输出级射随器和有源巴伦完成差分转单端的功能,射随器作为缓冲级,降低了后级有源巴伦对吉尔伯特单元输出阻抗的影响。考虑到功耗、噪声及线性度

限制,输入端巴伦采用无源结构。

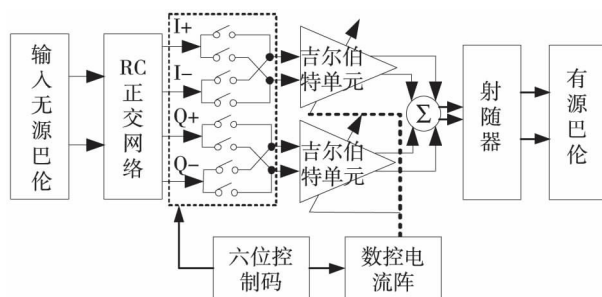


图 1 有源移相器整体架构

2 电路设计

2.1 无源巴伦

无源巴伦可以采用对称绕线或层叠绕线结构。对于对称绕线结构,需要上下两层金属交叉走线,然而两层金属存在特性上的差异,会恶化差分输出信号的相位及幅度不对称性,增大 RMS 相位误差。本设计中输入巴伦采用图 2 所示的层叠绕线结构,由两层绕线和尺寸相同的金属组成,一方面具有较大的耦合系数,可节省面积,另一方面输出端口具有良好的对称性。调整中心抽头位置可使相位和幅度的不对称性在可控范围内。

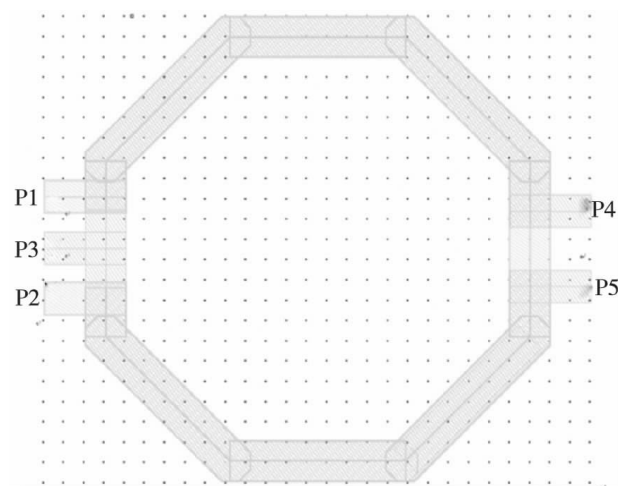


图 2 层叠绕线结构无源巴伦版图

输入无源巴伦相位及幅度不对称性的仿真结果如图 3 所示,在 $32\sim 38\ \text{GHz}$ 频段内,相位不对称性误差在 1.4° 以内,幅度不对称性误差小于 $0.2\ \text{dB}$,这可确保次级电路多相滤波器产生的正交信号的相位误差满足设计要求。

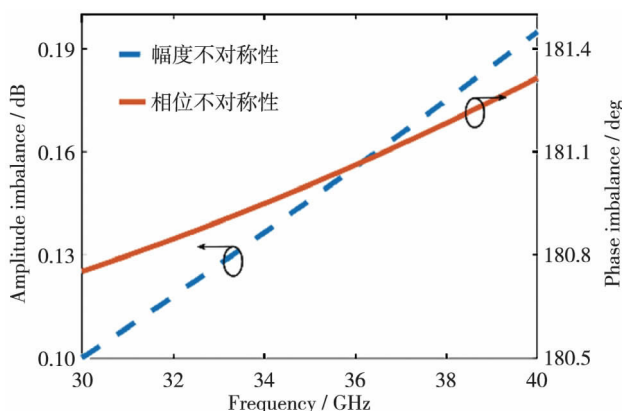


图3 输入无源巴伦相位及幅度不对称性

2.2 正交信号产生电路

正交信号产生电路用于产生四路正交信号,其相位误差直接影响有源移相器的性能。常用的正交信号产生电路有基于 L - C 谐振网络的正交全通滤波器和基于 R - C 的多相滤波网络。 LC 谐振滤波器对后级寄生参数以及温度变化较敏感,无法满足低相位误差正交信号的要求。为实现32 GHz到38 GHz的宽带工作频率的要求,同时尽量降低插损,采用2阶多相滤波网络,如图4所示。

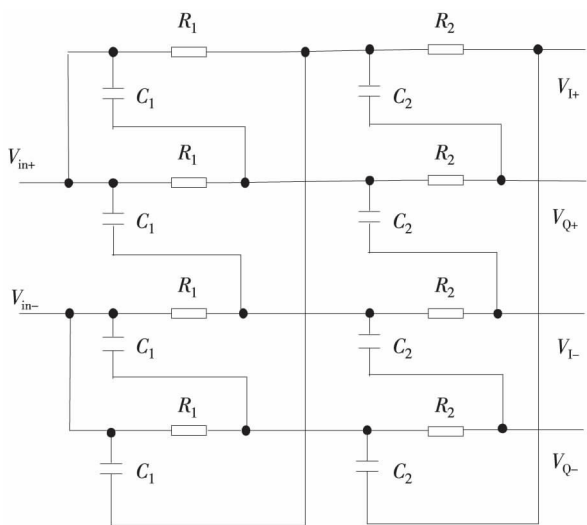


图4 2阶多相滤波网络

2阶多相滤波网络的传输函数为:

$$\begin{bmatrix} V_{I\pm} \\ V_{Q\pm} \end{bmatrix} = \begin{bmatrix} \pm \frac{(1-R_1R_2C_1C_2s^2)-(R_1C_1+R_2C_2)s}{R_1R_2C_1C_2s^2+(R_1C_1+R_2C_2)s+1} \\ \pm \frac{(1-R_1R_2C_1C_2s^2)+(R_1C_1+R_2C_2)s}{R_1R_2C_1C_2s^2+(R_1C_1+R_2C_2)s+1} \end{bmatrix} \quad (1)$$

由式(1)可知,四路正交信号的幅值在同频率处相等。当频率 ω_1 为 $1/(R_1C_1)$ 或 ω_2 为 $1/(R_2C_2)$ 时,四路正交信号的相位差为 90° 。通过调整电阻及电容值,使得 $1/(2\pi R_1C_1)$ 为33.5 GHz, $1/(2\pi R_2C_2)$ 为36.5 GHz,实现对32~38 GHz频段内

正交信号相位误差的优化。

典型工艺角分别为高温125℃、室温27℃和低温-55℃时的正交相位差仿真结果如图5所示。在高温和低温工艺角下,电阻阻值会有 $\pm 10\%$ 的变化,导致 ω_1 和 ω_2 同时向低频或高频处偏移,但仍然能保证单频点 ω_1 或 ω_2 处于32~38 GHz频段内,抑制了温度对频段内相位误差的影响。

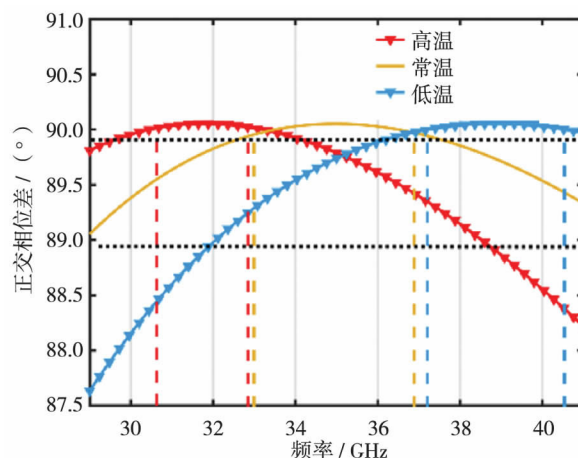


图5 高温、低温和常温状态下正交相位差图

常温状态下多相滤波器正交相位误差和插入损耗仿真结果如图6所示,本设计在32~38 GHz频段内正交信号相位误差小于 0.5° ,I路径和Q路径信号的插损均小于5.5 dB。

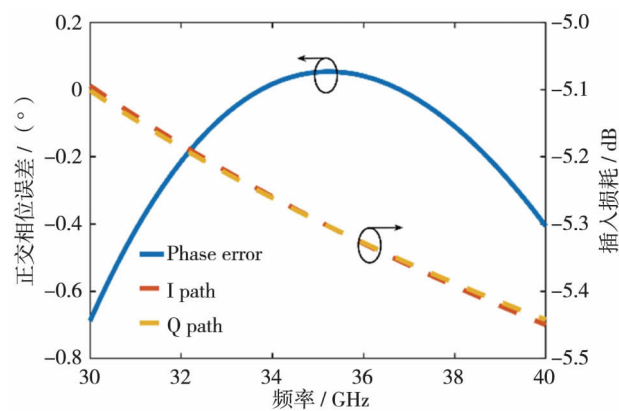


图6 常温状态下多相滤波器正交相位误差和插入损耗

2.3 矢量合成电路

矢量合成电路采用模拟差分加法器,电路图如图7所示。电路主要由两个吉尔伯特单元和共用的负载电阻实现,输入端分别接入正交信号产生电路所生成的同相差分信号 V_{I+} 、 V_{I-} 与正交差分信号 V_{Q+} 、 V_{Q-} 。由于I、Q两路吉尔伯特单元的输出端共用负载电阻,因此通过改变流入吉尔伯特单元各放大管的电流大小就可以在输出端合成不同相移的

输出信号。通过对开关管 SI+, SI-, SQ+, SQ- 进行控制, 可以实现信号在四个象限的合成, 从而使移相器的移相范围覆盖 360° 。在任何开关状态下, I、Q 两路吉尔伯特单元有且仅有一对差分放大器处于工作状态。

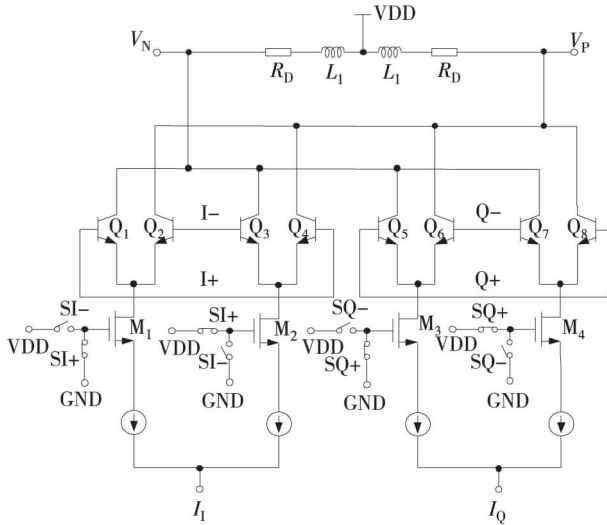


图 7 模拟差分加法器电路图

对电路进行分析, 当 SI+ 和 SQ+ 开关闭合时, 放大管 $Q_{3,4}$ 和 $Q_{5,6}$ 导通, 差分放大器的增益可以表示为:

$$A_v = 2R_D \sqrt{g_{m3,4}^2 + g_{m5,6}^2} = R_D \sqrt{I_1^2 + I_Q^2} V_T \quad (2)$$

式中, R_D 为输出负载电阻, V_T 为热势, 当温度为 300 K 时, V_T 约为 26 mV。负载端输出相位 θ 可以表示为:

$$\theta = \arctan(A_{VQ}/A_{VI}) = \arctan(I_Q/I_1) \quad (3)$$

因此为了得到相应的移相状态, 需要调整尾电流 I_1 与 I_Q 的比值大小。由于在工程设计中较难实现 $\sqrt{I_1^2 + I_Q^2}$ 恒为常数, 为了方便工程应用, 本设计中矢量合成的总电流值保证不变, 即 $I_1 + I_Q$ 为恒定值。

2.4 数控单元

本文设计的移相器由六位数字码 ABCDEF 来控制, 其中 EF 两位通过控制开关管 SI+, SI-, SQ+, SQ- 来选择合成的象限, 剩下的四位 ABCD 分别控制图 8 所示的数控电流源电路。该电路由六组共源共栅电流镜组成, 每组电流镜阵列是基准电流 I_{REF} 的整数倍, 各组 MOS 管宽长比为 2 : 4 : 7 : 15 : 20 : 48。每组电流镜阵列有两条通路, 为了得到 64 个不同的移相状态, 通过阵列上状态相反的两个单刀双掷开关来控制阵列所复制的电路流入 I 通路或 Q 通路。其中, S_n ($n=1, 2, 3, 4, 5, 6$) 为选择流

入 I 通路 MOS 管的单刀双掷开关的控制信号, $\overline{S_n}$ ($n=1, 2, 3, 4, 5, 6$) 为选择流入 Q 通路 MOS 管的单刀双掷开关的控制信号。数控电流源电路的总电流为 I 通路的电流 I_1 与 Q 通路的电流 I_Q 之和。

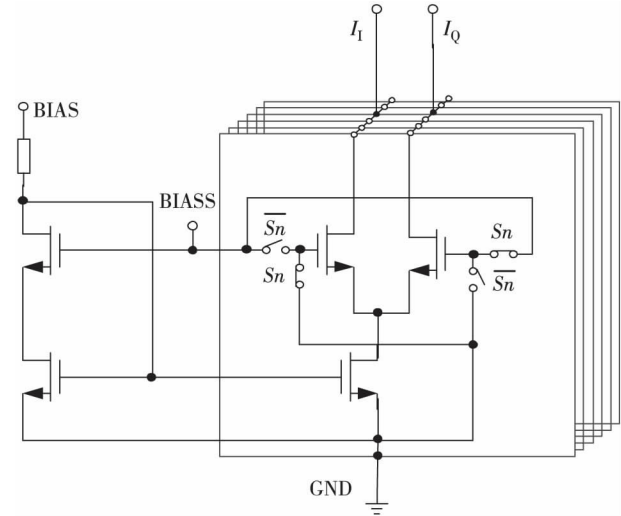


图 8 数控电流源电路图

2.5 输出有源巴伦

本设计输出级采用有源巴伦, 如图 9 所示。 V_N 和 V_P 为矢量合成电路生成的差分信号, 通过射随器减小有源巴伦对吉尔伯特单元负载的影响, 提升电路性能。输出巴伦的核心部分为 Q_{11} 和 Q_{12} , 工作在线性区, Q_{11} 和 Q_{12} 的集电极电流相等, 且两个晶体管尺寸相同, 因此它们的跨导 g_{m11} 和 g_{m12} 也相等。

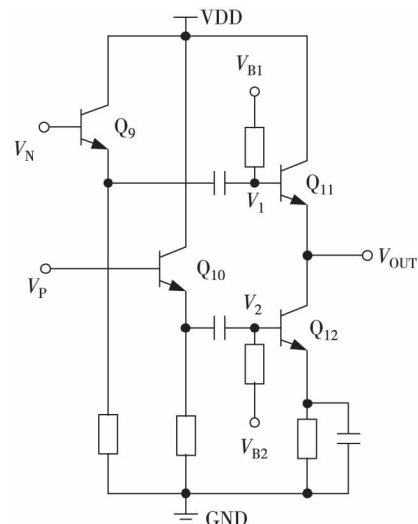


图 9 输出有源巴伦电路图

V_2 到输出端的小信号增益可以表示为:

$$A_{V2} = \frac{V_{out2}}{V_2} = \frac{-g_{m12}}{g_{m11} + 1/r_{o12}} \quad (4)$$

由于 $1/r_{o12} \gg g_{m11}$, Q_{11} 和 Q_{12} 的跨导相等, 故增

益 $A_{V2} \approx \frac{-g_{m12}}{g_{m11}} = -1$, 相位同输入信号 V_2 相反。

V_1 到输出的小信号增益可表示为：

$$A_{V1} = \frac{V_{out1}}{V_1} = \frac{g_{m11} r_{ol2}}{1 + g_{m11} r_{ol2}} \tag{5}$$

当 $g_{m11} r_{ol2} \gg 1$ 时, $A_{V1} \approx 1$ 。由式(4)和式(5)两式可得：

$$|A_{V1}| \approx |A_{V2}| \tag{6}$$

信号 V_1 经过 Q_{11} 后不改变极性, 信号 V_2 经过 Q_{12} 后在输出端反相, 实现了差分转单端的功能。通过调整晶体管尺寸和优化偏置电压, 输出阻抗在工作频段内接近 50 Ω。

3 版图设计和后仿

本文设计的 6 位有源移相器采用 0.13 μm SiGe BiCMOS 工艺, 电路整体版图如图 10 所示。版图尺寸为 0.624 mm × 0.77 mm, 其中核心尺寸为 0.55 mm × 0.39 mm(不含测试焊盘), 电路总功耗为 18.2 mW。

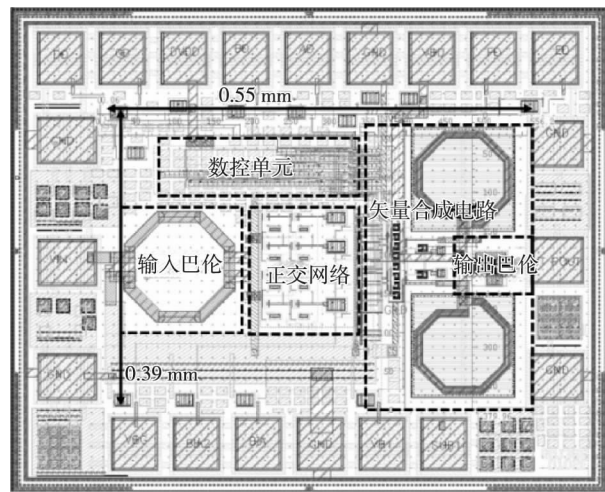


图 10 电路整体版图

64 个移相响应后仿结果如图 11 所示, 在全频段内本设计的各个步进相位无交叠, 相对相移最大误差小于 2.2°。S 参数仿真结果如图 12 所示, 其中

S_{11} 和 S_{22} 均小于 -9.5 dB, S_{21} 大于 -6.5 dB, 最大移相附加衰减小于 ±0.6 dB。在 32~38 GHz 内本文电路的 RMS 移相误差小于 1.5°, 增益 RMS 误差小于 0.35 dB。

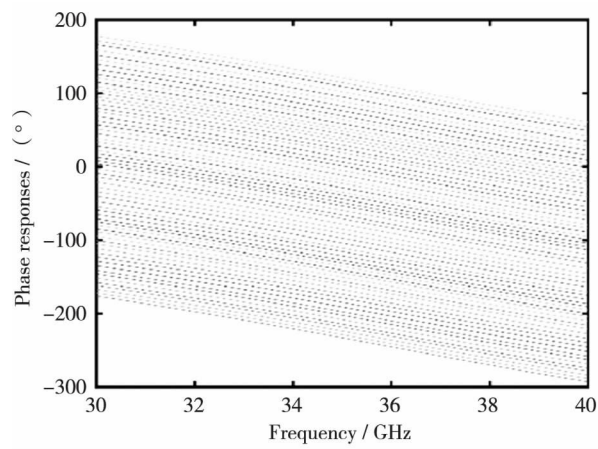


图 11 相位响应仿真图

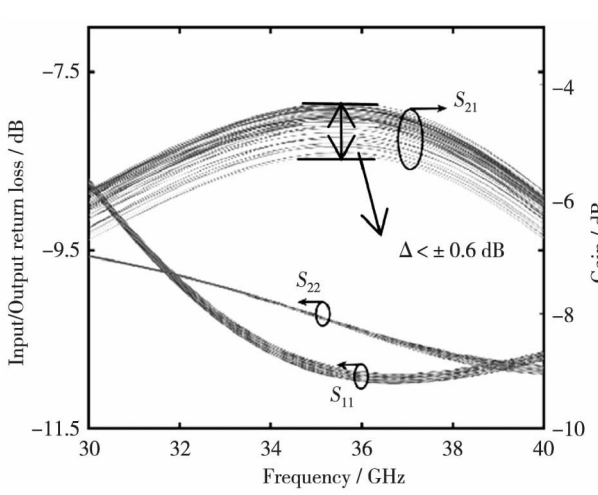


图 12 S 参数仿真结果

本文电路与近年发表的有源移相器的性能对比如表 1 所示。本文设计的有源移相器在实现较高的工作频率和较宽的工作带宽的同时, 其相位 RMS 误差和增益 RMS 误差指标均优于已有的移相器设计, 此外, 本文电路还具有较低的功耗和较高的集成度。

表 1 本文电路与近年有源数控移相器的性能比较

指标	文献[5]	文献[6]*	文献[7]	文献[10]	文献[11]	文献[12]	本文*
工艺	0.25 μm BiCMOS	0.18 μm BiCMOS	0.13 μm BiCMOS	0.18 μm BiCMOS	0.13 μm CMOS	40 nm CMOS	0.13 μm BiCMOS
工作频段/GHz	8~12	6~18	15~26	15~35	12~18	52~57	32~38
增益/dB	>-2.5	20.8~23.6	-4.6~-3	1~2.2	-2.5~1	-19~-9	-6.5~-4.3

续表

指标	文献[5]	文献[6]*	文献[7]	文献[10]	文献[11]	文献[12]	本文*
移相精度/bit	6	4	4	6	6	6	6
RMS 相位误差/(°)	<6.4	4	6.5~13	4.2~13	1.8~4	2.8~3.76	1.5
RMS 增益误差/dB	<2	1.1	1.1~2.1	1~2.2	-2.5~1	2.07~2.23	<0.35
功耗/mW	110	-	11.7	25.2	37.5	17.6	18.2
芯片面积/ mm^2	1.64	-	0.45	0.19	0.57	0.15	0.21

注：* 表示后仿结果

4 结 论

本文采用 0.13 μm BiCMOS 工艺,设计了一种应用于 32 GHz~38 GHz 频段的六位数控有源移相器。采用层叠型巴伦,在输入端抑制差分信号的相位和幅度不对称性,利用 2 阶多相滤波器在较宽频带内降低了正交相位误差,输出端采用有源巴伦,在实现输出信号差分转单端的同时,减小了芯片面积。后仿结果表明,本设计在 32 GHz~38 GHz 频段内实现了较低的相位及增益 RMS 误差,在功耗和面积上也有一定优势。

参 考 文 献:

- [1] LI T W, WANG H. A millimeter-wave fully integrated passive reflection-type phase shifter with transformer-based multi-resonance loads for 360° phase shifting [J]. IEEE Trans Circ Syst I: Reg Papers, 2018, 65(4): 1406-1419.
- [2] TOUSI Y, VALDES-GARCIA A. Ka-band digitally-controlled phase shifter with sub-degree phase precision [C] // IEEE RFIC. San Francisco, CA, USA. 2016: 356-359.
- [3] CHEN C Y, WANG Y S, LIN Y H, et al. A 36-40 GHz full 360° ultra-low phase error passive phase shifter with a novel phase compensation technique [C] //47th EURAD. Nuremberg, Germany. 2017: 1245-1248.
- [4] WANG C W, WU H S, TZUANG C C. CMOS passive phase shifter with group-delay deviation of 6.3 ps at K-band [J]. IEEE Trans Microw Theory

Techniques, 2011, 59(7): 1778-1786.

- [5] CETINDOGAN B, OZEREN E, USTUNDAG B, et al. A 6 bit vector-sum phase shifter with a decoder based control circuit for X-band phased-arrays [J]. IEEE Microw Wirel Compon Lett, 2016, 26(1): 64-66.
- [6] 王巍,徐巍,钟武,等. 一种基于 0.18 μm SiGe BiCMOS 工艺的 X/Ku 波段数字有源移相器 [J]. 微电子学, 2014, 44(1): 59-63.
- [7] KOH K J, REBEIZ G M. 0.13- μm CMOS phase shifters for X-, Ku-, and K-band phased arrays [J]. IEEE J Sol Sta Circ, 2007, 42(11): 2535-2546.
- [8] YAO Y, LI Z Q, CHENG G X, et al. A 6-bit active phase shifter for X-and Ku-band phased arrays [C] // ICTA. Beijing, China. 2018: 124-125.
- [9] SETHI A, AIKIO J P, SHAHEEN R A, et al. A 10-bit active RF phase shifter for 5G wireless systems [C] // NORCAS. Linkoping, Sweden. 2017: 1-4.
- [10] SAH S P, YU X M, HEO D H. Design and analysis of a wideband 15-35 GHz quadrature phase shifter with inductive loading [J]. IEEE Trans Microw Theory Techniques, 2013, 61(8): 3024-3033.
- [11] DUAN Z M, WANG Y, LV W, et al. A 6-bit CMOS active phase shifter for Ku-band phased arrays [J]. IEEE Microw Wirel Compon Lett, 2018, 28(7): 615-617.
- [12] QUAN X, YI X, BOON C C, et al. A 52-57 GHz 6-bit phase shifter with hybrid of passive and active structures [J]. IEEE Microw Wirel Compon Lett, 2018, 28(3): 236-238.