

LAB 09

Descrever os circuitos abaixo e simulá-los, verificando seu funcionamento. Usar VHDL em nível funcional:

- 1) Latch D com clock, usando IF...THEN**
- 2) FF D sensível a borda de subida, usando IF...THEN**
- 3) FF D sensível a borda de subida, usando WAIT...UNTIL**
- 4) FF D sensível a borda de subida, com RESET assíncrono, usando IF...THEN....ELSIF...THEN**
- 5) FF D sensível a borda de subida, com RESET síncrono, usando IF...THEN....ELSIF...THEN**
- 6) Registrador de n bits com clear assíncrono**
- 7) FF D com um MUX 2:1 na entrada D**
- 8) Registrador de deslocamento de 4 bits com código hierárquico**
- 9) Contador crescente de 4 bits**
- 10) Contador de 4 bits com carga paralela, usando sinais**
- 11) INTEGER**

Entregar VHDL e SCREENSHOT DAS SIMULAÇÕES