

电磁学 Project（2023 春）

V1.0531

简介描述

- 研究目标

1. 学习传输线和不同阻抗的概念，阻抗变换，史密斯圆图。
2. 掌握使用（1）原理图、（2）等效电路、（3）三维全波电磁仿真进行基本的射频电路设计、阻抗变换、负载设计。
3. 使用上述三种方法，在给定频点完成不同拓扑结构的单端口网络设计，使得端口输入阻抗尽可能接近给定的阻抗值。
4. 通过单端口网络的实物宽带测量值，推演其拓扑结构及各位置阻抗值

- 研究内容及方法

请按顺序进行以下任务：

任务一：

给定频点和目标端口输入阻抗 Z_L ，用“理想传输线”和“理想负载”进行**理想电路**原理图仿真与设计，使得端口输入阻抗 Z_{in} 在给定频点上的仿真值尽可能接近目标值 Z_L 。

任务二：

给定可选的不同射频电路板材参数值，用“微带传输线”的“等效电路模型”进行**等效电路**原理图仿真与设计，使得端口输入阻抗 Z_{in} 在给定频点上的仿真值尽可能接近目标值 Z_L 。

任务三：

通过三维建模，实现任务二中的**等效电路**原理图的“实际版图”，通过三维全波求解器计算和优化负载和传输线相关参数，使得端口输入阻抗 Z_{in} 在给定频点上的仿真值尽可能接近目标值 Z_L 。

任务四：

频点改为 2.4 GHz，学生自行设定端口输入阻抗，助教给定板材和微带线的设计图（包括尺寸和走线信息）、可选的不同 $R-L-C$ 阻抗值，通过**等效电路**原理图和三维建模

的仿真和设计，选择合适的 $R-L-C$ 阻抗值，使得端口输入阻抗 Z_{in} 在 2.4 GHz 的仿真值尽可能接近目标值 Z_L 。在与设计图一致的实物 PCB 上焊接与所选值对应的器件，用网络分析仪测量单端口 S 参数和 Z 参数，对比实测值与任务四的仿真值之间的误差并分析误差来源。

任务五：

给定未知的单端口网络，测量其 S 参数、 Z 参数以及负载在史密斯圆图上的宽带表现（曲线），推演其网络拓扑结构以及各位置阻抗值。

• 涉及的实验器材

1. 计算机，教学实验室会提供
2. CST MICROWAVE STUDIO (限 2022 版本)，教学实验室会提供
3. 仪表：网络分析仪
4. 器件：射频电阻、射频电感、射频电容
5. 板材：射频电路板
6. 连接器和线缆：Sub-Miniature Adaptor (SMA 连接器)和 50- Ω 同轴线
7. 电焊台套装：电烙铁、焊料（焊锡）、助焊剂、烙铁清洁套装
8. 尖头镊、弯头镊

• 注意事项

1. 数据安全（备份）、数据隐私（保护和学术诚信）
 - a) 请保护自己的实验数据，避免泄露和丢失。
 - b) 禁止数据的窃取和分享。
 - c) 抄袭判别：若经发现，按照《上海科技大学学生学术诚信规范与管理办法》处置。
2. 烙铁使用安全事项：进入实验室后请听助教和老师的指挥行动。
3. 仪器仪表使用规范：
 - a) 静电：仪器规范接地，操作者在使用仪器时必须佩戴静电手环。
 - b) 接头：不要用手或者其他物品接触接头内芯。
 - c) 器件连接：注意器件内径尺寸，不得将尺寸不同的器件强行连接在一起。
 - d) 校准件：注意校准内径尺寸，不得将内径尺寸不一致的校准件与同轴线强行相连。

任务一：理想传输线与理想负载的原理图仿真与设计

1. 目标:

使用 CST 2022 中的 Schematic 模块，分别针对以下两种情况完成仿真与设计。

情况（1）：使用两个器件（任意拓扑结构）完成设计与仿真，使得端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 一致；

情况（2）：使用三个器件（T 型或 Π 型拓扑结构）完成设计与仿真，使得端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 一致；

其中，拓扑结构可简单理解为各器件的摆放位置。

2. 设计说明:

（a）器件类型与传输线参数选择

器件类型：器件类型包括 R （电阻）， L （电感）和 C （电容）三种，不要求在设计中使用到全部三种器件。

传输线参数：特性阻抗为 $50\ \Omega$ 。电长度可自行调整，建议范围小于 1λ ，其中 λ 为真空中给定频率下的波长。

举例示意图：情况（1）下的一种拓扑结构（图 1）。

（b）频率选择

抽签决定各组频率。

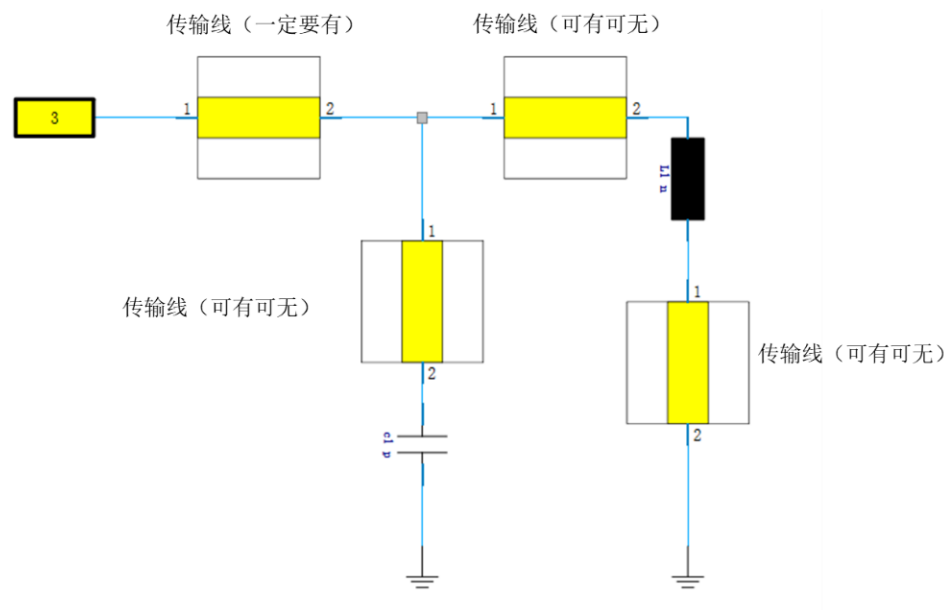


图 1. Schematic 单端口仿真

评分标准:

分为以下两个部分进行评判

(a) 原理图

针对情况 (1):

1. 完成任意拓扑结构下的器件连接并且正确添加端口, 得 1 分;
未能完成任意拓扑结构下的器件连接并且正确添加端口, 不得分;
2. 在器件连接中正确添加理想传输线, 得 1 分;
未能在器件连接中正确添加理想传输线, 不得分;

针对情况 (2):

1. 完成 T 型或 Π 型拓扑结构下的器件连接并且正确添加端口, 得 2 分;
未能完成 T 型或 Π 型拓扑结构下的器件连接并且正确添加端口, 不得分;
2. 在器件连接中正确添加理想传输线, 得 1 分;
未能在器件连接中正确添加理想传输线, 不得分;

(b) 仿真值

针对情况 (1):

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 2% 以下, 得 3 分;
仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以下, 得 1 分;
仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以上 ($>5\%$), 不得分;

针对情况 (2):

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 2% 以下, 得 3 分;
仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以下, 得 1 分;
仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以上 ($>5\%$), 不得分;

任务二：微带传输线的等效电路原理图仿真与设计

1. 目标:

使用 CST 2022 中的 Schematic 模块，使用微带线等效电路替换任务一中的理想传输线。仍然针对以下两种情况完成仿真与设计。

情况（1）：使用两个器件（任意拓扑结构）完成设计与仿真，使得端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 一致；

情况（2）：使用三个器件（T 型或 Π 型拓扑结构）完成设计与仿真，使得端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 一致；

2. 设计内容及要求:

（a）设计内容:

对于微带线等效电路，根据助教给出的射频电路板材参数（具有离散的板材厚度和对应的相对介电常数），选择合适的电路板厚度 $height$ 和相对介电常数 ϵ_r ，可以修改任务一中的 L , C , R 值或者修改微带线长度，宽度。

（b）要求:

其中所设计的微带线线宽要求不小于 0.15 mm（线宽加工最小极限），不大于 $1/4 \lambda$ 。

评分标准:

分为以下两个部分进行评判

（a）原理图

注意评分前提:

- 1、必须把任务一中的理想传输线替换为微带线。未完成替换，或替换的位置不对，任务二不得分。
- 2、电路板厚度 $height$ 和相对介电常数 ϵ_r 必须在给定的任务二说明书中选择。若没有选择给定的值，任务二不得分。
- 3、只能修改 RLC 值，或者修改微带线长度和宽度。其他一切设置不得修改，否则任务二不得分。
- 4、传输线的特征阻抗必须不小于 49 欧姆，不大于 51 欧姆，否则任务二不得分。

针对情况（1）

1. 完成任意拓扑结构下的器件连接并且正确添加端口，得 1 分；

未能完成任意拓扑结构下的器件连接并且正确添加端口，不得分；

2. 在器件连接中**正确**替换理想传输线为微带线等效电路，得 1 分；

在器件连接中**未能正确**替换理想传输线为微带线等效电路，不得分；

针对情况（2）

1. 完成 T 型或 Π 型拓扑结构下的器件连接并且正确添加端口，得 2 分；

未能完成 T 型或 Π 型拓扑结构下的器件连接并且正确添加端口，不得分；

2. 在器件连接中**正确**替换理想传输线为微带线等效电路，得 1 分；

在器件连接中**未能正确**替换理想传输线为微带线等效电路，不得分；

（b）仿真结果

针对情况（1）

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 2% 以下，得 3 分；

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以下，得 1 分；

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以上 (>5%)，不得分；

针对情况（2）

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 2% 以下，得 3 分；

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以下，得 1 分；

仿真结果中的端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 的误差值在 5% 以上 (>5%)，不得分；

任务三：三维全波求解器仿真与优化设计

1. 目标:

使用 CST 2022 3D Simulation 模块，建模具有实际结构的微带传输线等效电路模型。使用三维全波求解器，计算并优化负载和传输线的相关参数，使得端口输入阻抗 Z_{in} 与给定负载阻抗 Z_L 一致。

2. 设计内容及要求:

(1) 设计内容

- (a) **建模:** 在 CST 2022 3D Simulation 模块中完成任务二中的**情况（2）**的等效电路原理图的三维建模。注意将建模后的三维模型**截图**保存。
- (b) **端口设置:** 添加波端口，分别使用 Time solver 和 ~~Frequency solver~~ 进行仿真，完成比较分析。
- (c) **结果查看与分析:** 查看三维模型下的输入阻抗 Z_{in} ，分析与任务二中的输入阻抗 Z_{in} 误差来源。
- (d) **优化设计:** 根据误差分析，调整、优化三维几何模型，必要时微调 $R-L-C$ 器件的取值，使输入阻抗 Z_{in} 等于给定阻抗值 Z_L 。

(2) 要求

- (a) 三维模型中 Printed Circuit Board (PCB 印刷电路板) 面积大小: $1\lambda \times 1\lambda$ 。
- (b) PCB 厚度为任务二中自行选择的 $height$ 值。
- (c) PCB 的材料相对介电常数为任务二中自行选择的 ϵ_r 。

评分标准:

分为以下两个部分进行评判。

(a) 三维模型

- 1. 检查设计内容 (a) 中的三维模型，该三维模型的微带线线宽与任务二中**情况（2）**设置的微带线线宽误差在正负 20% 以内，得 1 分；

检查设计内容 (a) 中的三维模型，该三维模型的微带线宽度与任务二中**情况（2）**设置的微带线线宽误差在正负 20% 以外，不得分；

- 2. 检查设计内容 (a) 中的三维模型，该三维模型的微带线线长与任务二中**情况（2）**设置的微带线线长误差在正负 20% 以内，得 1 分；

检查设计内容（a）中的三维模型，该三维模型的微带线线长与任务二中情况（2）设置的微带线线长误差在正负 20%以外，不得分；

3. 检查设计内容（b）中的三维模型，该三维模型的波端口设置正确，得 1 分；

检查设计内容（b）中的三维模型，该三维模型的波端口设置不正确，不得分；

（b）仿真结果

仿真结果中的端口输入阻抗 Z_{11} 与给定负载阻抗 Z_L 的误差值在 10%以下，得 3 分；

仿真结果中的端口输入阻抗 Z_{11} 与给定负载阻抗 Z_L 的误差值在 20%以下,10%以上,得 2 分；

仿真结果中的端口输入阻抗 Z_{11} 与给定负载阻抗 Z_L 的误差值在 20%以上,30%以下,得 1 分；

仿真结果中的端口输入阻抗 Z_{11} 与给定负载阻抗 Z_L 的误差值在 30%以上，不得分；

上述误差计算公式： $\left| \frac{Z_{11}-Z_L}{Z_L} \right| \times 100\%$

任务四：实际电路制作及测量

1. 目标：

目标分为以下三个部分。

- (1) 自行设定两组负载阻抗 Z_L ；
- (2) 修改频率为 2.4 GHz，根据指定的 PCB 模型，使用 CST 2022 3D Simulation 模块完成等效电路仿真，使得两组负载值的输入端口 S_{11} 参数中的 dB 值一致，Phase 值相差 180° ；
- (3) 根据上述设计模型制作实际电路，使用矢量网络分析仪测量 S 参数和 Z 参数；

2. 设计内容及要求：

(1) 设计内容

- (a) **建模：**自行设定负载阻抗 Z_L 。根据指定的 PCB 模型，使用 CST 2022 3D Simulation 模块中完成该 PCB 模型的三维建模。
- (b) **器件选择：**添加 $R-L-C$ 器件构建完整的三维模型。
- (c) **端口设置：**添加波端口，使用 Time solver 和 ~~Frequency solver~~ 进行仿真。
- (d) **结果分析：**查看在 schematic 中的 $S_{11}(\text{dB \&Phase})$ 。
- (e) **优化设计：**导入 Murata 官网的电容电感文件，替换之前的理想器件。重新仿真，查看 $S_{11}(\text{dB \&Phase})$ ，分析比较与理想器件的仿真结果。
- (f) **实际电路制作：**根据最终确定的 Murata 电容电感，向助教领取自己需要的具体型号，将其焊接在电路板上。
- (g) **实际电路测量：**将矢量网络分析仪连接至焊接好的实际电路板，测量该电路板的 S 参数。

(2) 要求：

- (a) 在实际电路制作中，焊接点需饱满圆润（建议），焊接后的电路板干净整洁（建议）。
- (b) 仿真优化后的 $R-L-C$ 取值需要合理，举例说明： $C=1.555666\text{ pF}$ 这种就很不合理， 1.6 pF 为合理，助教会给出目前库存的 R, L, C 值表。
- (c) 在三维模型的建模与优化设计的各个环节中，微带线宽度与长度为固定值，不得修改。
- (d) 测量时必须听从助教指挥，切忌擅自行动。

评分标准：

分为以下两个部分进行评判。

实测结果（优化设计后）

第一个负载值的**仿真结果** S_{11} (dB)与第二个负载值的**仿真结果** S_{11} (dB)的误差值在正负 1 dB 以内（包括 1 dB），得 3 分；

第一个负载值的**仿真结果** S_{11} (dB)与第二个负载值的**仿真结果** S_{11} (dB)的误差值在正负 1 dB 以外，不得分；

第一个负载值的**仿真结果** S_{11} (Phase)与第二个负载值的**仿真结果** S_{11} (Phase)的误差值在正负 10 deg 以内（包括 10 deg），得 3 分；

第一个负载值的**仿真结果** S_{11} (Phase)与第二个负载值的**仿真结果** S_{11} (Phase)的误差值在正负 10 deg 以外，不得分；

第一个负载值**实测结果**中 S_{11} (dB)与第一个负载值**仿真结果** S_{11} (dB)的误差值在正负 3 dB 以下（包括 3 dB），得 4 分；**实测 S_{11} (Phase)不做考核。**

第一个负载值**实测结果**中 S_{11} (dB)与第一个负载值**仿真结果** S_{11} (dB)的误差值在正负 6 dB 以下（包括 6 dB），正负 3 dB 以上(不包括 3 dB)，得 3 分；

第一个负载值**实测结果**中 S_{11} (dB)与第一个负载值**仿真结果** S_{11} (dB)的误差值在正负 10 dB 以下（包括 10 dB），正负 6 dB 以上(不包括 6 dB)，得 2 分；

第一个负载值**实测结果**中 S_{11} (dB)与第一个负载值**仿真结果** S_{11} (dB)的误差值 10 dB 以上(不包括 10 dB)，得 1 分；

第二个负载值**实测结果**中 S_{11} (dB)与第二个负载值**仿真结果** S_{11} (dB)的误差值在正负 3 dB 以下（包括 3 dB），得 4 分；

第二个负载值**实测结果**中 S_{11} (dB)与第二个负载值**仿真结果** S_{11} (dB)的误差值在正负 6 dB 以下（包括 6 dB），正负 3 dB 以上(不包括 3 dB)，得 3 分；

第二个负载值**实测结果**中 S_{11} (dB)与第二个负载值**仿真结果** S_{11} (dB)的误差值在正负 10 dB 以下（包括 10 dB），正负 6 dB 以上(不包括 6 dB)，得 2 分；

第二个负载值**实测结果**中 S_{11} (dB)与第二个负载值**仿真结果** S_{11} (dB)的误差值 10 dB 以上(不包括 10 dB)，得 1 分；

注意：对实测结果不满意的，可向助教领取其他值的器件，每个位置可额外领取 5 个。

可领取值的范围：第一个申领的器件值的上下各 3 个值。

例如:第一次向助教领取了 2pF 的电容，根据提供的库存

2 pF 之上的三个值为 2.2 pF, 2.4 pF, 2.7 pF。

2 pF 之下的三个值为 1.8 pF, 1.6 pF, 1.5 pF。

也就是说只能向助教在这 6 个值中申领，超出这个范围的值

无法申领。

~~任务五：推演网络拓扑结构及器件取值~~

~~1. 目标：~~

~~根据其他小组所制作的负载的宽带测量结果（由助教提供任意一组结果，非本组），推测该负载电路的拓扑结构及其器件值。~~

~~2. 设计内容及要求：~~

~~在报告中详细阐述推导依据（如理论推导过程、或设计结果、或史密斯圆图轨迹等）。~~

~~评分标准：~~

~~1. 第一位置的器件类型判断正确，得 1 分~~

~~第一位置的器件类型判断不正确，不得分~~

~~2. 第二位置的器件类型判断正确，得 1 分~~

~~第二位置的器件类型判断不正确，不得分~~

~~3. 第三位置的器件类型判断正确，得 1 分~~

~~第三位置的器件类型判断不正确，不得分~~

~~4. 三个位置的阻抗值推演误差在指定范围内，得 2 分~~

~~三个位置的阻抗值推演误差在指定范围外，不得分~~

~~误差范围：（1）电容，20%；（2）电感，20%；（3）电阻，10%。~~

~~5. 推导过程，得 5 分。~~