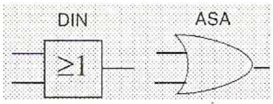
# 1 Electrónica Digital Básica

## PROBLEMA 1.

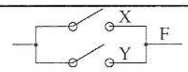
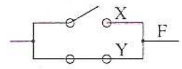
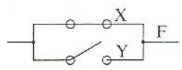
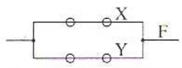
Indicar el símbolo y la función lógica correspondiente a la puerta OR de dos entradas. Mediante el empleo de interruptores establecer su tabla de verdad.

## SOLUCION:

**Símbolos:** 


**Función suma lógica:** F = X+Y («X or Y», «X o Y», «X ∪ Y»)

**Tabla de verdad:**

| X | Y | F | representación interruptores |
|---|---|---|---|
| 0 | 0 | 0 |  |
| 0 | 1 | 1 |  |
| 1 | 0 | 1 |  |
| 1 | 1 | 1 |  |

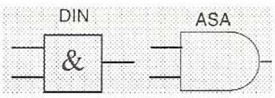
El estado bivalente que adopte la función *suma lógica* será «un *1*» cuando: una entrada sea «1» *or* lo sea la otra, *or* lo sean ambas.

La suma lógica se puede representar por dos interruptores asociados en derivación. Cada interruptor representa una entrada. Se considera que un estado es activo («un 1») cuando pueda circular intensidad de corriente. Se toma como «0» cuando no lo pueda hacer.

## PROBLEMA 2.

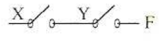
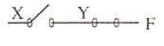
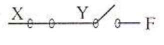
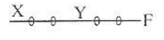
Indicar el símbolo y la función lógica de la puerta AND de dos entradas. Mediante el empleo de interruptores establecer su tabla de verdad.

## SOLUCION:

**Símbolos:** 


**Función producto lógico:** F = X·Y = X Y («X and Y», «X e Y», «X ∩ Y»)

**Tabla de verdad:**

| X | Y | F | representación interruptores |
|---|---|---|---|
| 0 | 0 | 0 |  |
| 0 | 1 | 0 |  |
| 1 | 0 | 0 |  |
| 1 | 1 | 1 |  |

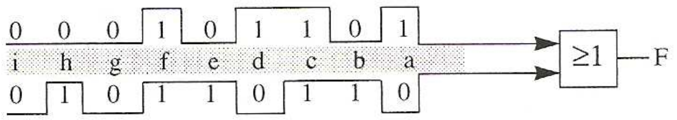
El valor que adopte la función *producto lógico* será «un *1*» («saldrá corriente») cuando: una entrada sea «1» *and* lo sean también las otras.

El producto lógico se puede representar por dos interruptores asociados en serie. Cada interruptor representa una entrada. Se considera que un estado es activo («un 1») cuando pueda circular intensidad de corriente (interruptor cerrado). Se considera como «0» cuando no circule intensidad de corriente (interruptor abierto).

*En la literatura técnica, y en la práctica, es frecuente encontrar esquemas con una u otra norma. Por esta razón en la resolución de los problemas de este capítulo se utilizarán alternativamente los símbolos DIN y ASA.*

## PROBLEMA 3.

Establecer la secuencia de salidas que se corresponden con el tren de pulsos que penetran en la puerta OR de la figura inferior.



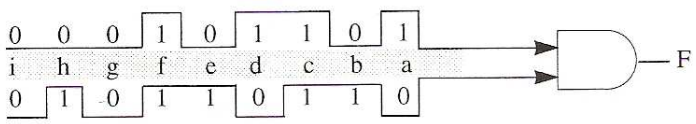

## SOLUCION:

El estado de salida será activo cuando una entrada sea activa *or* lo sea la otra, *or* lo sean ambas. Se van determinando las combinaciones de entradas para cada pulso como si fuera una tabla de verdad. En la tabla inferior se detalla el tren de pulsos de salida en función de las entradas.

| pulso entrada | pulso salida F | pulso entrada | pulso salida F |
|---|---|---|---|
| a | $1 + 0 = 1$ | f | $1 + 1 = 1$ |
| b | $0 + 1 = 1$ | g | $0 + 0 = 0$ |
| c | $1 + 1 = 1$ | h | $0 + 1 = 1$ |
| d | $1 + 0 = 1$ | i | $0 + 0 = 0$ |
| e | $0 + 1 = 1$ | | |

## PROBLEMA 4.

Establecer la secuencia de salidas que se corresponden con el tren de pulsos que penetran en la puerta AND de la figura inferior.



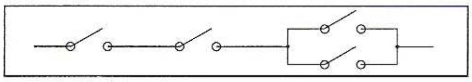

## SOLUCION:

El estado de salida será activo cuando una entrada sea activa *and* también lo sea la otra. En la tabla inferior se detalla el tren de pulsos de salida en función de las entradas.

| pulso entrada | pulso salida F | pulso entrada | pulso salida F |
|---|---|---|---|
| a | $1 \cdot 0 = 0$ | f | $1 \cdot 1 = 1$ |
| b | $0 \cdot 1 = 0$ | g | $0 \cdot 0 = 0$ |
| c | $1 \cdot 1 = 1$ | h | $0 \cdot 1 = 0$ |
| d | $1 \cdot 0 = 0$ | i | $0 \cdot 0 = 0$ |
| e | $0 \cdot 1 = 0$ | | |

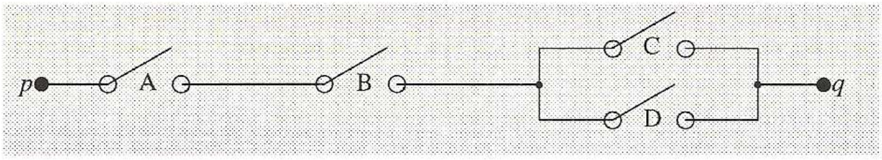
## PROBLEMA 5.

Hallar una función booleana que describa el siguiente circuito eléctrico.



## SOLUCION:

Se considera que cada interruptor del circuito eléctrico constituye una variable de entrada. La salida del circuito será activa (un «1») cuando entre los puntos *p* y *q* pueda circular intensidad de corriente. En el supuesto contrario será «un cero».




Para que entre *p* y *q* circule corriente se tiene que cumplir que: ***«A and*** también ***B and*** también ***«C or D»»*** deben estar cerrados (han de ser «1»). La función booleana correspondiente al circuito será:

$$F = A \cdot B \cdot (C + D)$$

Se observa como las asociaciones en derivación (C y D) son implementadas por una suma lógica mientras que las asociaciones en serie van unidas por un producto lógico.

## PROBLEMA 6.

Establecer un circuito eléctrico que, utilizando interruptores, responda a la siguiente expresión lógica.

$$F = (A + B) \cdot C + (D \cdot E)$$

## SOLUCION:

Como la expresión booleana posee cinco variables, su circuito eléctrico equivalente estará constituido por igual número de interruptores. Cuando se resuelvan funciones lógicas mediante circuitos eléctricos será conveniente tener presente que:

Las sumas lógicas se implementan mediante interruptores en paralelo.

Los productos lógicos a través de asociaciones en serie.

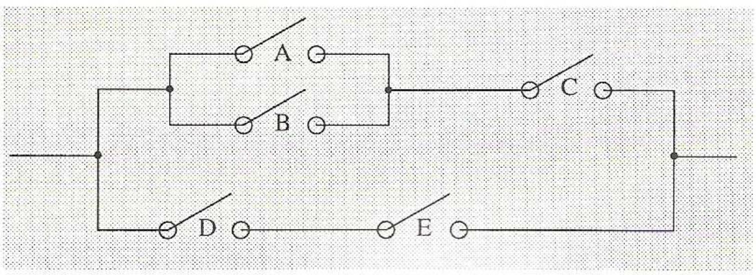
Se debe ser estricto en las jerarquías propias del álgebra de Boole: los paréntesis prevalecen sobre los productos y éstos sobre las sumas.

Para implementar, de una forma ordenada, la función problema se puede seguir una secuencia de resolución *«de salida a entrada»*:

La última operación que realizará el circuito será una suma lógica. Por ello los términos «(A+B) C» y «(D E)» procederán de la asociación de dos ramas en paralelo:

Una rama implementará la expresión «(D E)» a través de la asociación de sendos interruptores en serie.

La otra rama «(A+B) C» logrará la expresión mediante una composición mixta: una combinación en derivación de «A y B» asociada en serie con el interruptor «C».

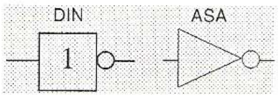



*Este procedimiento «de salida a entrada» es muy usado en la implementación de funciones por puertas lógicas.*

## PROBLEMA 7.

Indicar el símbolo, la función lógica y la tabla de verdad correspondiente a la puerta NOT.

## SOLUCION:

**Símbolos:** 


**Función inversión o complementación:** $F = \overline{X}$ (negado, inversión o complemento de X)

**Tabla de verdad:**

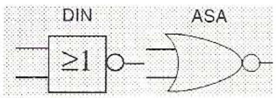
| entrada | salida |
|---|---|
| X | $F = \overline{X}$ |
| 0 | 1 |
| 1 | 0 |

La función *NOT* da como resultado el inverso de la variable.

## PROBLEMA 8.

Indicar el símbolo, la función lógica y la tabla de verdad correspondiente a la puerta NOR de dos entradas.

## SOLUCION:

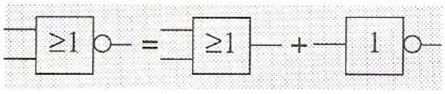
**Símbolos:** 


**Función inversión de suma lógica:** $F = \overline{X+Y}$ (negado, inversión o complemento de «X or Y»)

**Tabla de verdad:**

| X | Y | F |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Los resultados de la puerta *NOR* corresponden a la inversión de las salidas de la puerta *OR*. «*NOR = OR +NOT*»

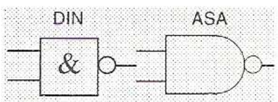



*en la negación inglesa se antepone el adverbio (No-OR).*

## PROBLEMA 9.

Indicar el símbolo, la función lógica y la tabla de verdad correspondiente a la puerta NAND de dos entradas.

## SOLUCION:

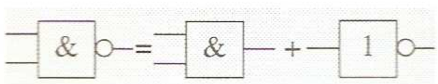
**Símbolo:** 


**Función inversión de producto lógico:** $F = \overline{X \cdot Y} = \overline{X \;\; Y}$ (negado, inversión o complemento de «X and Y»)

**Tabla de verdad:**

| X | Y | F |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Los resultados de la puerta *NAND* corresponden a la inversión de las salidas de la puerta *AND*. «*NAND = AND+NOT*».



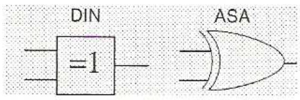

*en la negación inglesa se antepone el adverbio (No-AND).*

## PROBLEMA 10.

Indicar el símbolo, la función lógica y la tabla de verdad correspondiente a la puerta EXOR (OR exclusiva) de dos entradas.

## SOLUCION:

**Símbolo:**




**Función EXOR:** $F = X \oplus Y = \overline{X} \cdot Y + X \cdot \overline{Y}$ (exclusivamente X or exclusivamente Y)

**Tabla de verdad:**

| X | Y | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

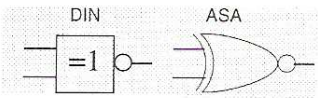
Los resultados a la salida de la puerta *EXOR* son «1» cuando *exclusivamente* una entrada es «uno». (La salida será activa cuando una y sólo una entrada está activada).

## PROBLEMA 11.

Indicar el símbolo, la función lógica y la tabla de verdad correspondiente a la puerta EXNOR (NOR exclusiva) de dos entradas.

## SOLUCION:

**Símbolos:**




**Función EXNOR:** $F = \overline{X \oplus Y} = \overline{\overline{X} \cdot Y + X \cdot \overline{Y}}$ (negado de exclusivamente X or exclusivamente Y)

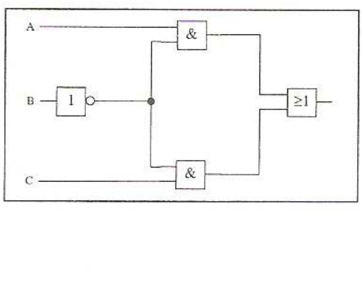
**Tabla de verdad:**

| X | Y | F |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Los resultados a la salida de la puerta *EXNOR* son «1» cuando los valores de las entradas coinciden. (La función EXNOR corresponde a la inversión de la función EXOR «*exnor = no-exor*»).

## PROBLEMA 12.

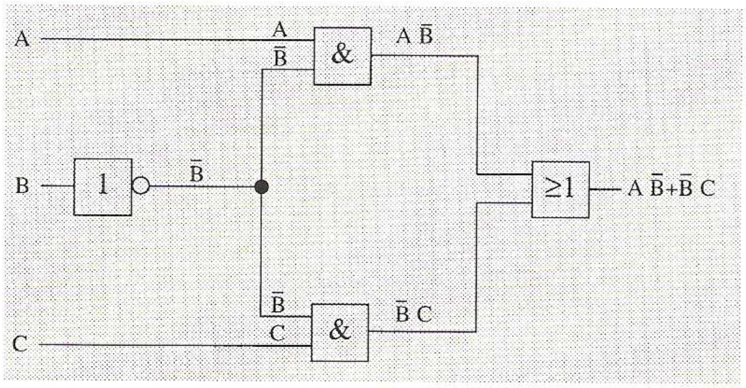
Determinar la función booleana para el siguiente diagrama lógico.



## SOLUCION:

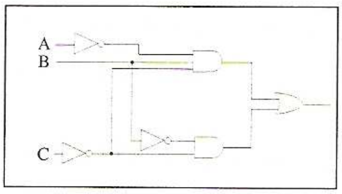
$F = A\,\bar{B} + \bar{B}\,C$ («A and not B» or «not B and C»)

Para obtener la función booleana correspondiente a un esquema de puertas lógicas, se parte de las variables de entrada y se coloca en la salida de cada puerta la ecuación que implementa en función de sus entradas. Las funciones de salida de las puertas serán las entradas de las puertas subsiguientes y así sucesivamente hasta alcanzar la salida del conjunto.




## PROBLEMA 13.

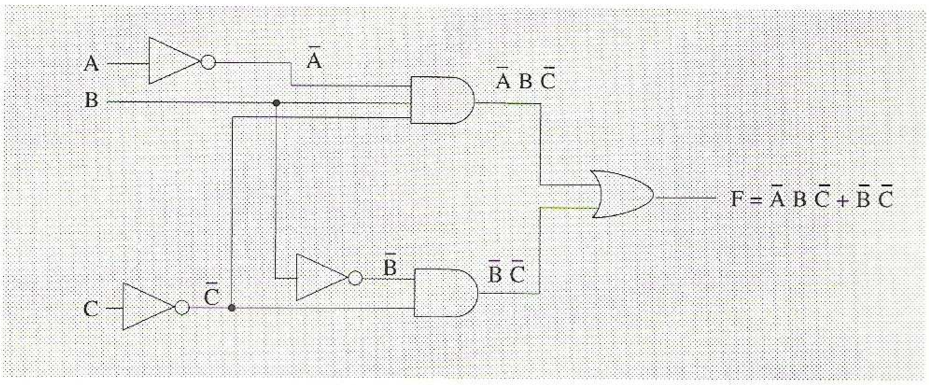
Hallar la función booleana para el siguiente circuito lógico.




## SOLUCION:

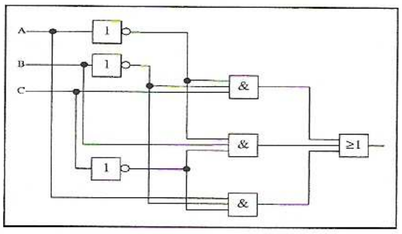
$F = \bar{A}\,B\,\bar{C} + \bar{B}\,\bar{C}$ («not A and B and not C» or « not B and not C»)

Para obtener la función lógica del circuito se sigue el procedimiento descrito en el problema anterior: cada variable de entrada (A, B y C) atraviesa una puerta NOT. A la salida de éstas aparece el negado de las variables que resulta ser la entrada de la siguiente etapa de puertas (las dos AND), sus productos lógicos forman la entrada a la última puerta del circuito (la OR). La suma lógica que da como salida es la solución del circuito lógico.



## PROBLEMA 14.

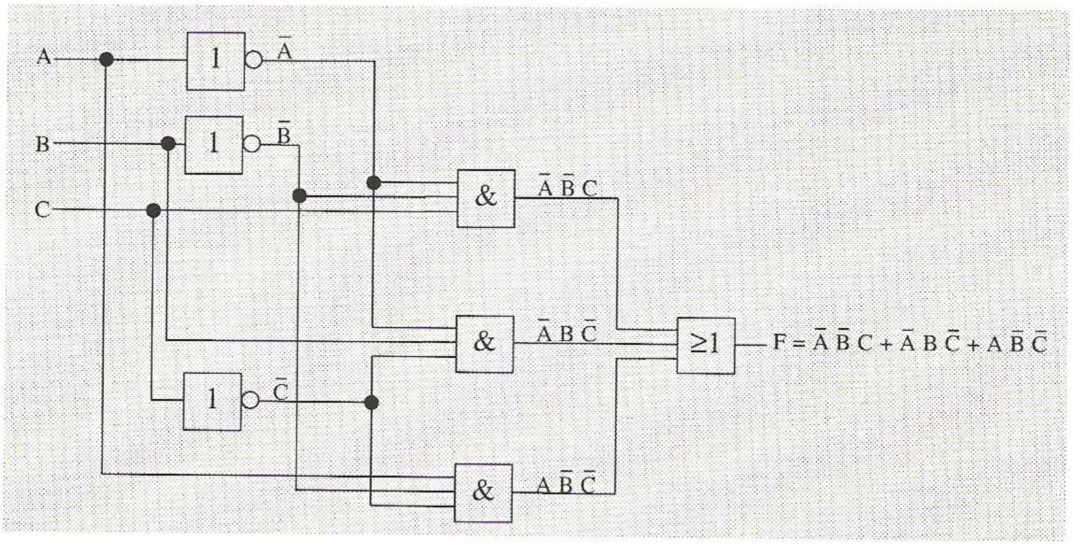
Determinar la función booleana para el siguiente circuito lógico.




## SOLUCION:

$$F = \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C}$$

Para obtener la función lógica del circuito se sigue el procedimiento establecido: de manera secuencial se va atravesando los bloques de puertas lógicas. Las funciones de salida de una etapa constituyen la entrada de las siguientes. Así hasta llegar al final.




## PROBLEMA 15.

Usando únicamente las tres puertas básicas, dibujar el logigrama correspondiente a la siguiente expresión.

$$F = \overline{A \cdot B \cdot C + \overline{A} \cdot \overline{(B + C)}}$$

## SOLUCION:

Cualquier expresión booleana puede ser representada por una combinación de las tres puertas básicas. En cada operación lógica que se desee realizar sólo resulta necesario emplear la puerta adecuada. Para las sumas lógicas se usarán puertas OR, para los productos lógicos puertas AND y para las negaciones la puerta NOT.

Con la finalidad de trabajar de una forma sistemática se adoptará el procedimiento de resolver el problema siguiendo el orden *«desde la salida hacia la entrada»*.

(1) La expresión booleana aparece negada en su totalidad. La última puerta lógica del circuito será una NOT.

(2) Bajo la complementación existen dos términos unidos, mediante una suma lógica, por una puerta OR.

(3) El término «A B C» procederá de un producto lógico a través de una puerta AND de tres entradas.

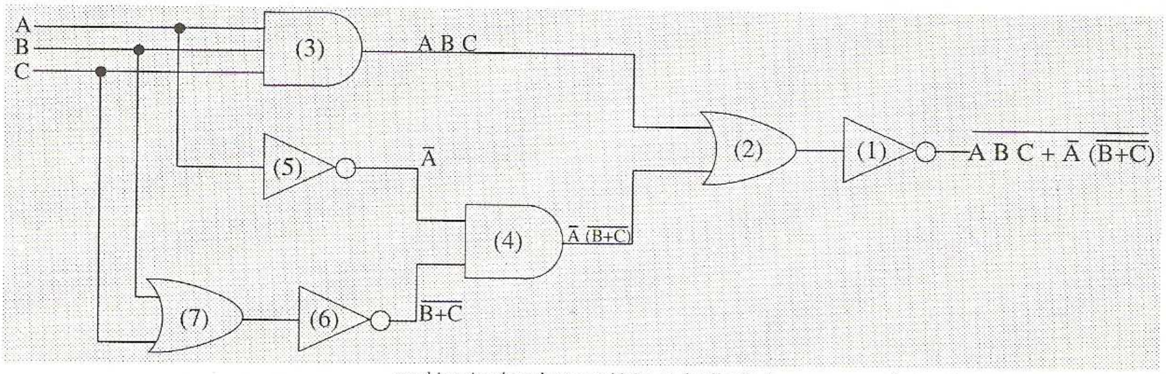
(4) La implementación del término «$\overline{A}\ \overline{(B + C)}$» es más complicada. Resulta del producto lógico de los subtérminos

«$\overline{A}$ y $\overline{(B+C)}$» a través de una puerta AND.

(5) La variable «$\overline{A}$» proviene de la negación por puerta NOT de la entrada «A».

(6) La asociación «$\overline{(B+C)}$» procede de la inversión de la suma «(B+C)» a través de una puerta NOT.

(7) La suma lógica «B+C» es creada por la implementación de ambas entradas por una puerta OR.




*en el interior de cada puerta lógica se detalla el número correspondiente a la etapa que representa*

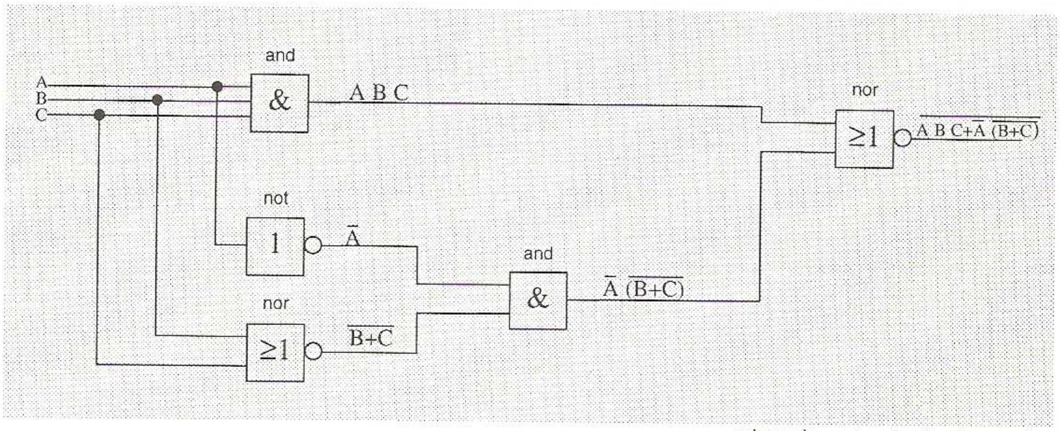
## PROBLEMA 16.

Usando las tres puertas básicas, la puerta NOR y la puerta NAND, dibujar el logigrama correspondiente a la siguiente expresión (la del problema anterior).

$$F = \overline{A \cdot B \cdot C + \overline{A} \cdot \overline{(B + C)}}$$

## SOLUCION:

La resolución es idéntica a la expuesta en el problema 15 con la simplificación que conlleva la fusión de las puertas básicas. Cuando aparezca una puerta NOT tras una puerta OR se condensarán en una NOR. Cuando la puerta NOT lo haga tras una AND originarán una NAND. A continuación se dibuja el esquema lógico que resuelve la expresión booleana. Se puede considerar como una modificación del circuito resuelto anteriormente donde dos puertas OR se han condensado con dos NOT para formar dos NOR.




*sobre cada puerta se ha situado su nombre*

## PROBLEMA 17.

Establecer un logigrama que implemente la siguiente expresión.

$$F = A \cdot \left(\overline{\overline{C} + \overline{D}}\right) + A \cdot \overline{B} + \overline{A} \cdot B + \overline{A \cdot C} \cdot D$$

## SOLUCION:

En expresiones booleanas donde las variables se repitan varias veces resulta ventajoso trazar inicialmente una retícula vertical de pistas donde aparezca cada variable junto a su negada. Cuando se necesite implementar una variable de entrada o su complemento se pinchará de la pista correspondiente.

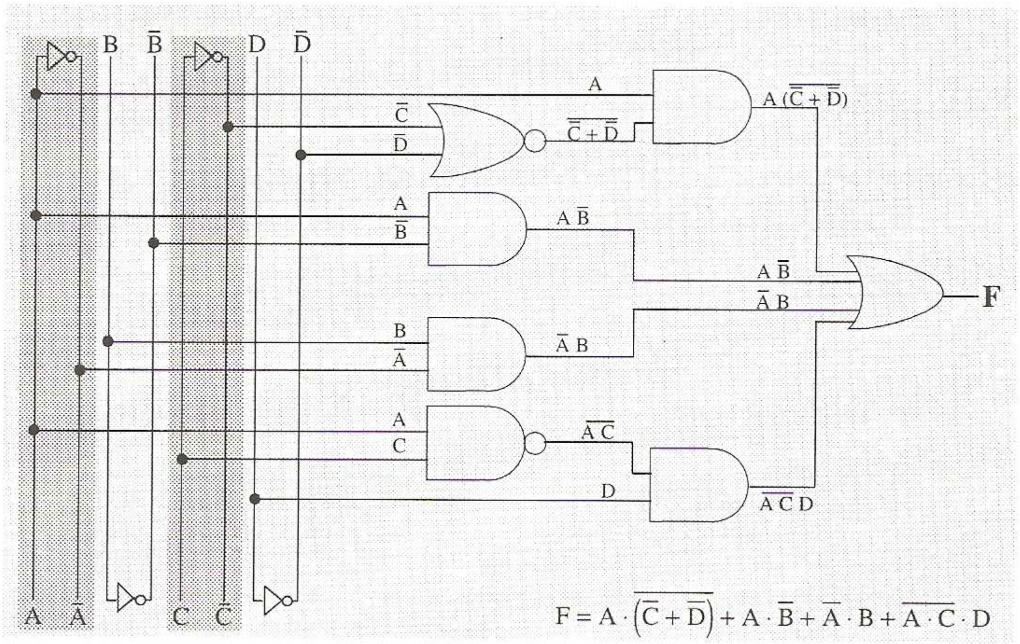
Se ha de ser riguroso con las jerarquías del álgebra de Boole, se deben respetar los paréntesis y los productos lógicos. En la resolución del circuito (sin usar puerta EXOR) «desde la salida hacia la entrada» se considera:

La expresión de salida posee cuatro términos que, en la última etapa de la secuencia lógica, son implementados por una puerta OR.

El primer término procede del producto lógico de la variable A con la negación de la suma lógica de los complementos de las variables C y D. Este subtérmino $(\overline{\overline{C}+\overline{D}})$ se logra a través de la implementación de los negados de C y D mediante una puerta NOR.

El producto de la variable A por el negado de B se implementa a través de una puerta AND. Análogamente se consigue el tercer término.

El último producto se obtiene por implementación AND de la variable D con el subtérmino $\overline{A\ C}$ , éste se logra previamente por implementación NAND de las variables A y C.




## PROBLEMA 18.

Obtener la tabla de verdad de la siguiente expresión.

$$F = \overline{X} \cdot Y + X \cdot \overline{Y}$$

## SOLUCION:

Para obtener la tabla de verdad de una determinada expresión lógica se deben analizar las combinaciones que pueden adoptar las entradas. Una forma de resolución consiste en desglosar la función booleana en sus diferentes términos e ir componiéndolos hasta alcanzar la expresión global. Se puede hacer en la tabla de verdad.

| entradas | | operaciones lógicas de la función | | salida |
|---|---|---|---|---|
| X | Y | $\overline{X} \cdot Y$ | $X \cdot \overline{Y}$ | $\overline{X} \cdot Y + X \cdot \overline{Y}$ |
| 0 | 0 | $\mathit{1} \cdot 0 = 0$ | $0 \cdot \mathit{1} = 0$ | $0 + 0 = 0$ |
| 0 | 1 | $\mathit{1} \cdot 1 = 1$ | $0 \cdot \mathit{0} = 0$ | $1 + 0 = 1$ |
| 1 | 0 | $\mathit{0} \cdot 0 = 0$ | $1 \cdot \mathit{1} = 1$ | $0 + 1 = 1$ |
| 1 | 1 | $\mathit{0} \cdot 1 = 0$ | $1 \cdot \mathit{0} = 0$ | $0 + 0 = 0$ |

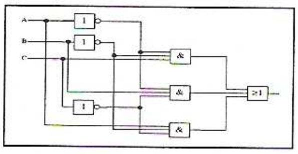
En cursiva aparecen los estados que proceden de la negación previa de una variable de entrada.

Puesto que la expresión booleana es la de la puerta EXOR de dos entradas, es obvio, que su tabla de verdad sea la correspondiente a esta puerta. Se debe tener en cuenta que la tabla de verdad es única. Una función puede ser implementada por varias expresiones lógicas, pero su tabla de verdad es única.

A medida que se adquieren destrezas resolutivas, en álgebra de Boole, se omiten pasos.

## PROBLEMA 19.

Obtener la tabla de verdad correspondiente al siguiente logigrama.



## SOLUCION:

Para obtener la tabla de verdad correspondiente a un diagrama lógico es habitual proceder de dos maneras:

1] Previamente se obtiene la expresión booleana correspondiente al circuito lógico. Esto ya se ha realizado en el problema 14.

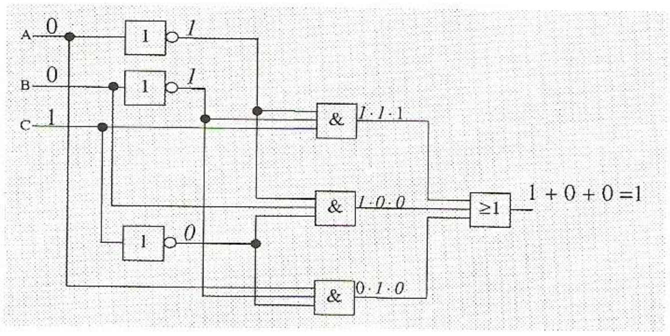
$$F = \overline{A}\cdot\overline{B}\cdot C + \overline{A}\cdot B\cdot\overline{C} + A\cdot\overline{B}\cdot\overline{C}$$

Se dibuja una cuadrícula, que puede ser subdividida en varias partes. Sobre una de ellas («entradas») se disponen todas las combinaciones correspondientes a las variables de entrada. En la parte central se colocan las «operaciones lógicas implementadas en la función». En la última sección se determinan los estados de las «salidas».

| entradas | | | operaciones lógicas implementadas en la función | | | salida | |
|---|---|---|---|---|---|---|---|
| A | B | C | $\overline{A}\cdot\overline{B}\cdot C$ | $\overline{A}\cdot B\cdot\overline{C}$ | $A\cdot\overline{B}\cdot\overline{C}$ | | F |
| 0 | 0 | 0 | *1*·*1*·0 = 0 | *1*·0·*1* = 0 | 0·*1*·*1* = 0 | 0+0+0 | 0 |
| 0 | 0 | 1 | *1*·*1*·1 = 1 | *1*·0·*0* = 0 | 0·*1*·*0* = 0 | 1+0+0 | 1 |
| 0 | 1 | 0 | *1*·*0*·0 = 0 | *1*·1·*1* = 1 | 0·*0*·*1* = 0 | 0+1+0 | 1 |
| 0 | 1 | 1 | *1*·*0*·1 = 0 | *1*·1·*0* = 0 | 0·*0*·*0* = 0 | 0+0+0 | 0 |
| 1 | 0 | 0 | *0*·*1*·0 = 0 | *0*·0·*1* = 0 | 1·*1*·*1* = 1 | 0+0+1 | 1 |
| 1 | 0 | 1 | *0*·*1*·1 = 0 | *0*·0·*0* = 0 | 1·*1*·*0* = 0 | 0+0+0 | 0 |
| 1 | 1 | 0 | *0*·*0*·0 = 0 | *0*·1·*1* = 0 | 1·*0*·*1* = 0 | 0+0+0 | 0 |
| 1 | 1 | 1 | *0*·*0*·1 = 0 | *0*·1·*0* = 0 | 1·*0*·0 = 0 | 0+0+0 | 0 |

En cursiva aparecen los estados que proceden de la negación previa de una variable de entrada.

2] Sobre el diagrama lógico se resuelve la función de salida para cada una de las ocho («dos al cubo») combinaciones de entrada. De una forma ordenada se plantean las combinaciones de entrada y, una a una, se van resolviendo. La resolución con gráficos resultaría muy tediosa. Como ejemplo se resuelve la salida correspondiente a la segunda combinación de entradas (0, 0, 1).




Este procedimiento se repite con cada combinación de entradas. A medida que se adquiere agilidad resulta sencillo implementar las combinaciones de entrada de una forma «más o menos mental». No se hará preciso una representación gráfica para cada combinación de entradas. Es frecuente, que se pueda obtener el resultado de una combinación de entradas sin ejecutar todas las operaciones lógicas. Se invita al lector a que obtenga por este método la tabla completa, el resultado será el mismo que el obtenido por el método empleado en el apartado 1.

## PROBLEMA 20

Comprobarla veracidad del primer teorema de De Morgan.

## SOLUCION:

El primer teorema de De Morgan puede ser enunciado de las siguiente maneras:

«El complementario de la intersección es equivalente a la unión de complementarios». «La negación del producto lógico equivale a la suma lógica de las variables negadas».

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

La tabla de verdad es única. Dos expresiones booleanas son equivalentes si sus tablas de verdad son idénticas.

| A | B | $A \cdot B$ | $\overline{A \cdot B}$ | $\overline{A}$ | $\overline{B}$ | $\overline{A} + \overline{B}$ |
|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 |

En la tabla adyacente puede constatarse la veracidad del primer teorema de De Morgan.

## PROBLEMA 21.

Comprobar la veracidad del segundo teorema de De Morgan.

## SOLUCION:

El segundo teorema de De Morgan puede ser enunciado de las siguiente maneras:

«El complementario de la unión es equivalente a la intersección de complementarios». «La negación de la suma lógica equivale al producto lógico de las variables negadas».

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

La tabla de verdad es única. Dos expresiones booleanas son equivalentes si sus tablas de verdad son idénticas.

| A | B | $A + B$ | $\overline{A + B}$ | $\overline{A}$ | $\overline{B}$ | $\overline{A} \cdot \overline{B}$ |
|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 |

En la tabla adyacente puede constatarse la veracidad del segundo teorema de De Morgan.

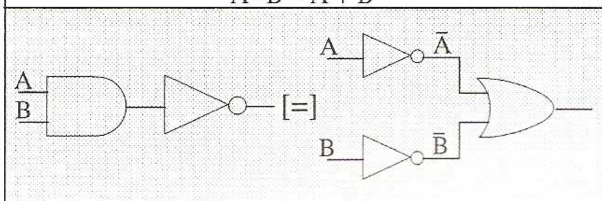
## PROBLEMA 22.

Utilizando combinaciones de puertas lógicas, establecer las equivalencias que originan los teoremas de De Morgan.

## SOLUCION:

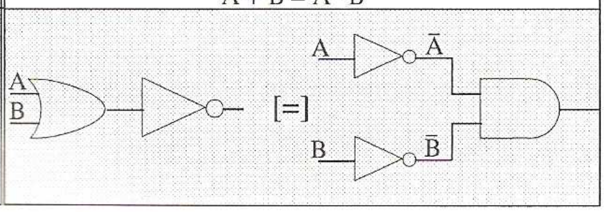
Primer teorema

$\overline{A \cdot B} = \overline{A} + \overline{B}$




Segundo teorema

$\overline{A + B} = \overline{A} \cdot \overline{B}$



## PROBLEMA 23.

Demostrar que la siguiente expresión lógica corresponde a una puerta OR de dos entradas.

$$F = \overline{\overline{X} \cdot \overline{Y}}$$

## SOLUCION:

Por aplicación del primer teorema de De Morgan, la inversión del producto lógico se transforma en la suma lógica de las variables negadas (en este caso las variables lógicas son el negado de X y el negado de Y).

$$F = \overline{\overline{X} \cdot \overline{Y}} = \overline{\overline{X}} + \overline{\overline{Y}} = X + Y \qquad \rightarrow F = X + Y \quad (\text{Nota: es obvio que } \overline{\overline{A}} = A)$$

## PROBLEMA 24.

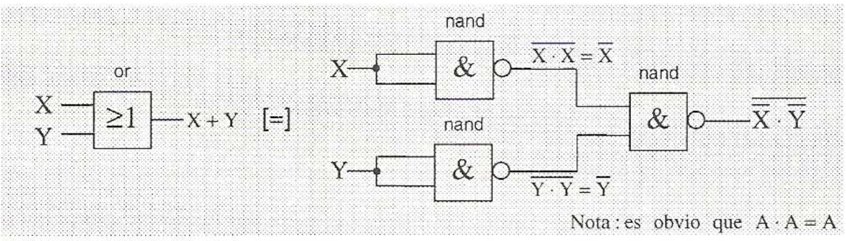
El circuito integrado TTL 7400 contiene cuatro puertas NAND de dos entradas. Este circuito integrado puede usarse de forma universal. Indicar como se implementaría una función OR utilizando exclusivamente este integrado.

## SOLUCION:

Se debe buscar la equivalencia entre puerta OR y puertas NAND. Para lograr la interrelación OR-NAND se aplica en orden inverso lo predicho por el primer teorema de De Morgan en el problema anterior.

$$F = X + Y \rightarrow F = \overline{\overline{X}} + \overline{\overline{Y}} = \overline{\overline{X} \cdot \overline{Y}} \qquad (\text{Nota: es obvio que } \overline{\overline{A}} = A)$$

Expresado como equivalencias de esquema lógico.




## PROBLEMA 25.

Demostrar que la siguiente expresión lógica corresponde a una puerta AND de dos entradas.

$$F = \overline{\overline{X} + \overline{Y}}$$

## SOLUCION:

Por aplicación del segundo teorema de De Morgan, la complementación de la suma lógica se transforma en producto de las variables negadas (en este caso las variables lógicas son el negado de X y el negado de Y).

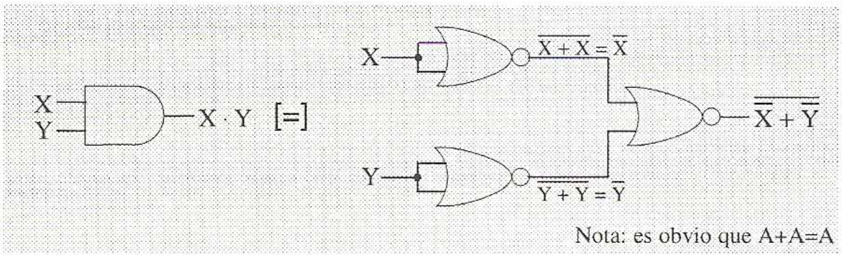
$$F = \overline{\overline{X} + \overline{Y}} = \overline{\overline{X}} \cdot \overline{\overline{Y}} = X \cdot Y \qquad \rightarrow F = X \cdot Y \quad (\text{Nota: es obvio que } \overline{\overline{A}} = A)$$

## PROBLEMA 26.

El circuito integrado TTL 7402 contiene cuatro puertas NOR de dos entradas. Este circuito integrado puede usarse de forma universal. Indicar como se implementaría una función AND utilizando exclusivamente este integrado.

## SOLUCION:

Se debe buscar la equivalencia entre puerta AND y puertas NOR. Para lograr la interrelación AND-NOR se aplica en orden inverso lo predicho por el segundo teorema de De Morgan en el problema anterior.




## PROBLEMA 27.

Implementar la siguiente función utilizando exclusivamente circuitos integrados TTL 7400 (cuatro puertas NAND de dos entradas).

$$F = (X + Z) \cdot Y \cdot T$$

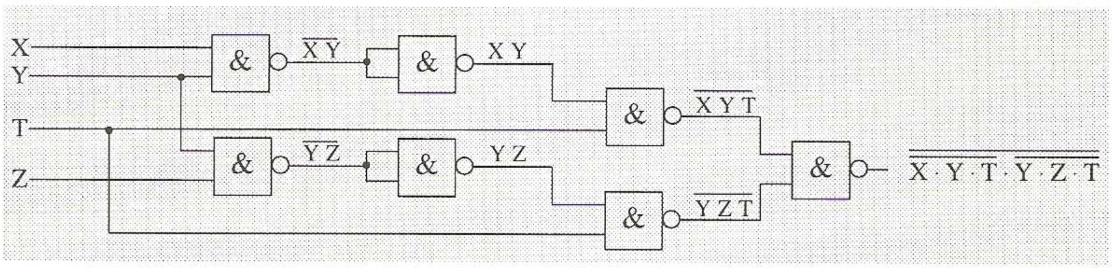
## SOLUCION:

Para resolver el problema, mediante un circuito integrado TTL 7400, se debe transformar la expresión booleana en una equivalente en la que sólo aparezcan productos lógicos. (Ya se ha visto que la consecución de una puerta NOT a partir de una NAND es secilla: se hace penetrar en ella la misma variable por ambas entradas).
Se aplica la propiedad distributiva a la expresión lógica de partida.

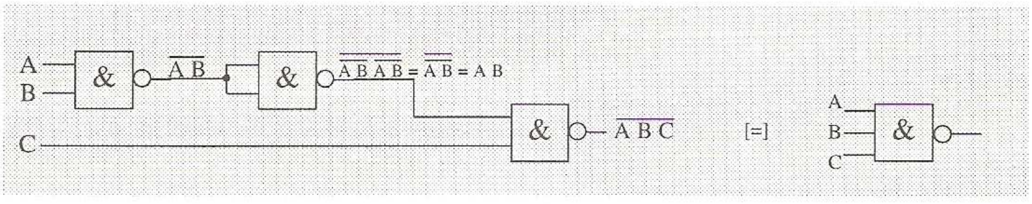
$$F = (X + Z) \cdot Y \cdot T = X \cdot Y \cdot T + Y \cdot Z \cdot T$$

Se realiza una doble negación de la expresión en su conjunto (algebraicamente es no hacer nada) y se aplica el segundo teorema de De Morgan, que transforma el negado de la suma lógica en producto de negados. El resultado obtenido es implementable por puertas NAND.

$$F = \overline{\overline{X \cdot Y \cdot T + B \cdot Z \cdot T}} = \overline{\overline{X \cdot Y \cdot T} \cdot \overline{Y \cdot Z \cdot T}} \qquad (\text{Nota.: } A = \overline{\overline{A}})$$




Es interesante como, por composición secuencial de tres puertas NAND de dos entradas, se ha conseguido una de tres entradas.



## PROBLEMA 28.

Implementar la función del problema anterior utilizando exclusivamente circuitos integrados TTL 7402 (cuatro puertas NOR de dos entradas).

$$F = (X + Z) \cdot Y \cdot T$$

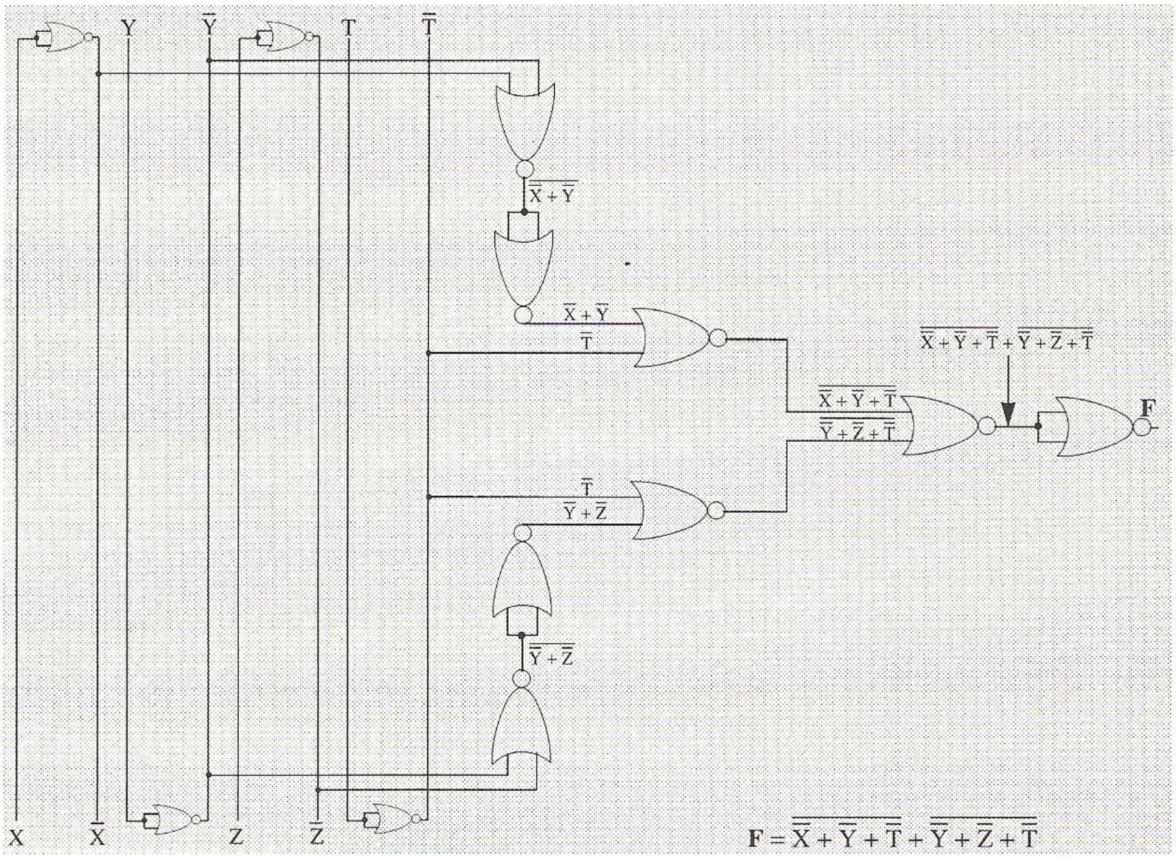
## SOLUCION:

Para resolver el problema mediante, un circuito integrado TTL 7402, se debe transformar la expresión booleana en una equivalente en la que solo aparezcan sumas lógicas. (La consecución de una puerta NOT a partir de una NOR es sencilla: se hace penetrar en ella la misma variable por ambas entradas).
Se aplica la propiedad distributiva a la expresión lógica de partida.

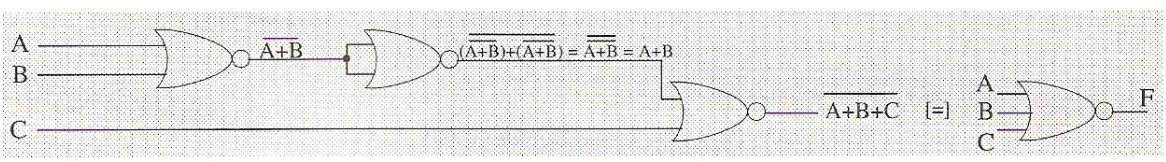
$$F = (X + Z) \cdot Y \cdot T = X \cdot Y \cdot T + Y \cdot Z \cdot T$$

Se realiza doble negación sobre cada término de la expresión lógica y se les aplica el primer teorema de De Morgan, que transforma el negado del producto lógico en la suma de negados. El resultado obtenido es implementado por puertas NOR.

$$F = \overline{\overline{X \cdot Y \cdot T}} + \overline{\overline{Y \cdot Z \cdot T}} = \overline{\overline{X} + \overline{Y} + \overline{T}} + \overline{\overline{Y} + \overline{Z} + \overline{T}} \qquad \text{Nota: } \overline{(A \cdot B) \cdot C} = \overline{(A \cdot B)} + \overline{C} = \overline{A} + \overline{B} + \overline{C}$$




Es interesante como por composición secuencial de tres puertas NOR de dos entradas, se logra una de tres entradas.

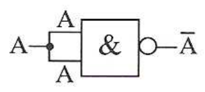
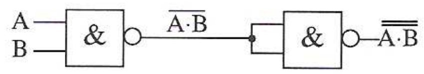
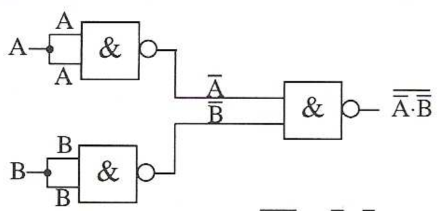
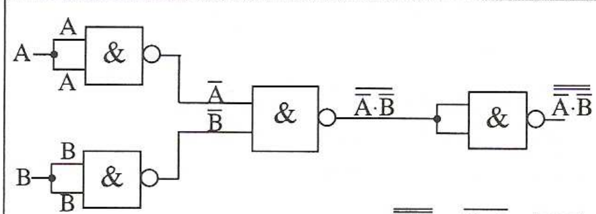


## PROBLEMA 29.

Demostrar la universalidad de los circuitos integrados constituidos únicamente por puertas NAND.

## SOLUCION:

En la tabla inferior se detallan las conversiones, donde todas las funciones lógicas son implementables usando solamente puertas NAND. Las puertas exclusivas pueden ser realizadas por combinación de las básicas.

| puerta *NOT* | puerta *AND* |
|---|---|
|  Nota: $\overline{A\cdot A} = \overline{A}$ |  $\overline{\overline{A\cdot B}} = A\cdot B$ |
| puerta *OR* | puerta *NOR* |
|  (1) $\overline{\overline{A}\cdot\overline{B}} = \overline{\overline{A}}+\overline{\overline{B}} = A+B$ |  (1) $\overline{\overline{\overline{A}\cdot\overline{B}}} = \overline{\overline{A}}+\overline{\overline{B}} = \overline{A+B}$ |

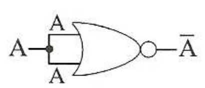
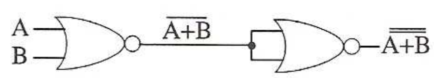
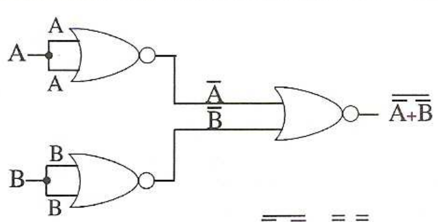
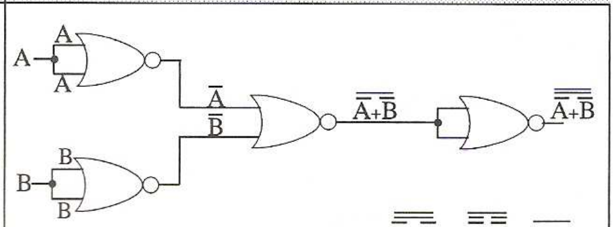
(1) por aplicación de los teoremas de De Morgan

## PROBLEMA 30.

Demostrar la universalidad de los circuitos integrados constituidos únicamente por puertas NOR.

## SOLUCION:

En la tabla inferior se detallan las conversiones, todas las funciones lógicas son implementables usando solamente puertas NOR. Las puertas exclusivas pueden realizarse por combinación de las básicas.

| puerta *NOT* | puerta *OR* |
|---|---|
|  Nota: $\overline{A+A} = \overline{A}$ |  $\overline{\overline{A+B}} = A+B$ |
| puerta *AND* | puerta *NAND* |
|  (1) $\overline{\overline{A}+\overline{B}} = \overline{\overline{A}}\cdot\overline{\overline{B}} = A\cdot B$ |  (1) $\overline{\overline{\overline{A}+\overline{B}}} = \overline{\overline{A}}\cdot\overline{\overline{B}} = \overline{A\cdot B}$ |

(1) por aplicación de los teoremas de De Morgan

## PROBLEMA 31.

A partir de la tabla de verdad correspondiente a la función EXOR, indicar la metodología que se sigue cuando se quiere obtener la función booleana expresada como suma de productos lógicos «minterm».

## SOLUCION:

Tabla de verdad puerta EXOR.

| X | Y | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Para obtener una función lógica expresada como suma de productos «minterm» se sigue el procedimiento siguiente:

1] Se identifican, sobre la tabla de verdad, las filas que tienen por salida un «1». Aquí la segunda y tercera.

2] Para cada combinación se busca la implementación que por producto lógico genera una salida activa.

segunda fila $F = \overline{X} \cdot Y$ $\rightarrow F(0,1) = \overline{0} \cdot 1 = 1 \cdot 1 = 1$

tercera fila $F = X \cdot \overline{Y}$ $\rightarrow F(1,0) = 1 \cdot \overline{0} = 1 \cdot 1 = 1$

Para obtener el «minterm», las variables van negadas cuando su estado es «cero» en la tabla de verdad.

Esta operación suele realizarse colocando cada producto lógico junto a su correspondiente combinación de entradas en la tabla de verdad.

3] Los productos obtenidos se unen por suma lógica.

$F = \overline{X} \cdot Y + X \cdot \overline{Y}$

La salida será activa cuando: «el inverso de X and Y» *or* «X and el negado de Y» sean «1». En la segunda fila se cumple la primera conjunción y en la tercera la segunda.

## PROBLEMA 32.

A partir de la tabla de verdad correspondiente a la función EXOR indicar la metodología que se sigue cuando se quiere obtener la función booleana expresada como producto de sumas lógicas «maxterm».

## SOLUCION:

Tabla de verdad puerta EXOR.

| X | Y | F |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Para obtener una función lógica expresada como producto de sumas, se sigue el procedimiento siguiente:

1] Se identifican, sobre la tabla de verdad, las combinaciones que tienen por salida un «0», la primera y cuarta.

2] Para cada combinación se busca la implementación que por suma lógica genera una salida inactiva.

primera fila $F = X + Y$ $\rightarrow F(0,0) = 0 + 0 = 0$

cuarta fila $F = \overline{X} + \overline{Y}$ $\rightarrow F(1,1) = \overline{1} + \overline{1} = 0 + 0 = 0$

Para obtener el «maxterm», las variables van negadas cuando valen «uno» en la tabla de verdad.

Esta operación suele realizarse colocando cada suma lógica junto a su correspondiente combinación de entradas en la tabla de verdad.

3] Las sumas obtenidas se unen por implementación mediante producto lógico.

$$F = (X + Y) \cdot (\overline{X} + \overline{Y})$$

La salida será activa cuando: «X or Y» *and* «el inverso de X or el negado de Y» sean activos. En la segunda fila se cumple la primera y en la tercera la segunda.

$$F = X \cdot \overline{X} + X \cdot \overline{Y} + Y \cdot \overline{X} + Y \cdot \overline{Y} = 0 + X \cdot \overline{Y} + Y \cdot \overline{X} + 0 = X \cdot \overline{Y} + Y \cdot \overline{X}$$

## PROBLEMA 33. (Examen Prueba Acceso Universidad)

Una función lógica F está definida por la tabla de verdad que se adjunta. Obtener las formas canónicas de la función como suma de productos y como producto de sumas canónicas.

## SOLUCION:

Se trabaja sobre la tabla de verdad del enunciado del problema. Se sigue la metología expuesta.

| X | Y | Z | F | productos lógicos «minterms» | sumas lógicas «maxterms» |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | | $X + Y + Z$ |
| 0 | 0 | 1 | 1 | $\overline{X} \cdot \overline{Y} \cdot Z$ | |
| 0 | 1 | 0 | 1 | $\overline{X} \cdot Y \cdot \overline{Z}$ | |
| 0 | 1 | 1 | 0 | | $X + \overline{Y} + \overline{Z}$ |
| 1 | 0 | 0 | 1 | $X \cdot \overline{Y} \cdot \overline{Z}$ | |
| 1 | 0 | 1 | 1 | $X \cdot \overline{Y} \cdot Z$ | |
| 1 | 1 | 0 | 1 | $X \cdot Y \cdot \overline{Z}$ | |
| 1 | 1 | 1 | 1 | $X \cdot Y \cdot Z$ | |

Las formas canónicas correspondientes a la tabla de verdad son:

$$F = \overline{X} \cdot \overline{Y} \cdot Z + \overline{X} \cdot Y \cdot \overline{Z} + X \cdot \overline{Y} \cdot \overline{Z} + X \cdot \overline{Y} \cdot Z + X \cdot Y \cdot \overline{Z} + X \cdot Y \cdot Z$$

$$F = (X + Y + Z) \cdot (X + \overline{Y} + \overline{Z})$$

La primera expresión resulta de la unión de los minterm, es la función expresada como suma de productos. La inferior es la forma canónica como producto de sumas.

## PROBLEMA 34.

Utilizando el método de Karnaugh simplificar la siguiente expresión lógica.

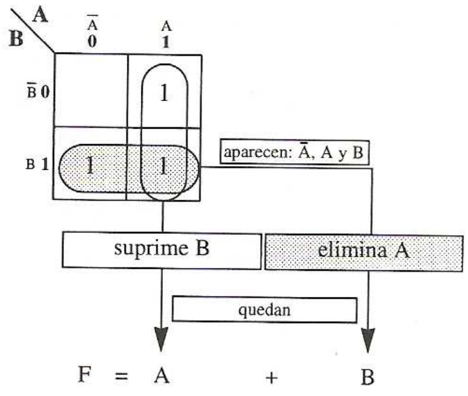
$$F = \overline{A} \cdot B + A \cdot \overline{B} + A \cdot B$$

## SOLUCION:

Cuando se aplica el método de Karnaugh se suelen seguir los pasos siguientes:

| A | B | F | |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 1 | 1 | $\overline{A} \cdot B$ |
| 1 | 0 | 1 | $A \cdot \overline{B}$ |
| 1 | 1 | 1 | $A \cdot B$ |

1] Se obtiene la tabla de verdad, se identifican las salidas activas. Se implementan por producto lógico.




2] Se *trasladan* los «unos» al *mapa*. El mapa de Karnaugh de dos variables posee cuatro casillas, una para cada combinación de entradas.

3] Se *agrupan* los «*1*», formando asociaciones de: cuatro o de dos «unos» contiguos. En este caso sólo se pueden formar dos asociaciones de «dos unos adyacentes».

4] «Jugando a los barcos» se *elimina* de la agrupación aquella variable que aparece con los dos valores digitales (aparece la variable y su negado).
En la asociación horizontal la variable A adopta ambos valores digitales, luego se suprime.
En el grupo vertical ocurre lo mismo pero con la variable B.

5] Los «minterms» simplificados se implementan por suma lógica.

La función lógica simplificada es la correspondiente a una puerta OR.

$$F = A + B$$

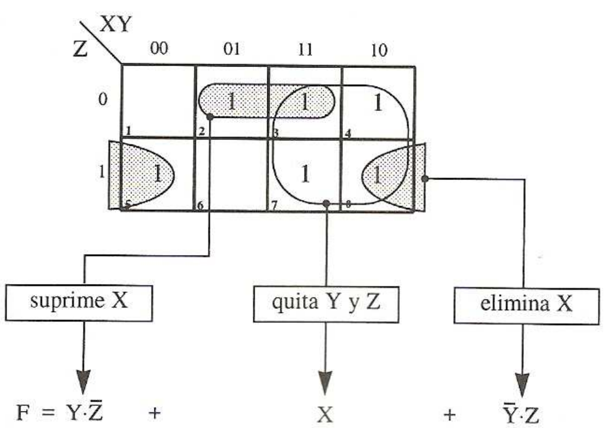
## PROBLEMA 35. (Examen Prueba Acceso Universidad)

Simplificar la expresión lógica correspondiente a la tabla de verdad del problema 33.

## SOLUCION:

Se sigue la metología expuesta en el problema anterior.

| X | Y | Z | F | «minterms» |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 1 | 1 | $\overline{X}\cdot\overline{Y}\cdot Z$ |
| 0 | 1 | 0 | 1 | $\overline{X}\cdot Y\cdot\overline{Z}$ |
| 0 | 1 | 1 | 0 | |
| 1 | 0 | 0 | 1 | $X\cdot\overline{Y}\cdot\overline{Z}$ |
| 1 | 0 | 1 | 1 | $X\cdot\overline{Y}\cdot Z$ |
| 1 | 1 | 0 | 1 | $X\cdot Y\cdot\overline{Z}$ |
| 1 | 1 | 1 | 1 | $X\cdot Y\cdot Z$ |




1] En la tabla de verdad se identifican las salidas activas, se suelen obtener sus productos lógicos («minterms»).

2] Se construye el mapa de Karnaugh(1) al que se trasladan los «unos».

3] Siguiendo una jerarquía de agrupación decreciente (ocho, cuatro, dos) se pueden formar las siguientes asociaciones:
Con las casillas 3, 4, 7 y 8 se forma una asociación de «cuatro unos» adyacentes.
Con las casillas 2 y 3 se forma una asociación de «dos unos» adyacentes.
Con las casillas 5 y 8 se forma una asociación de «dos unos». Estas casillas se consideran contiguas.
Es necesario tener presente la «forma cilíndrica» del mapa de Karnaugh.

4] Para eliminar variables de las agrupaciones «se juega a los barcos».

- En la agrupación de cuatro casillas, las variables Y y Z aparecen con ambos valores digitales, luego se eliminan. *Se observa que el estado que adopten* Y y Z *no influye en la salida, ya que estén activas o no, el valor de la salida es el mismo.* El «minterm» que se traslada a la solución es «X». Se observa que, en la agrupación, el valor digital correspondiente a esta variable es «uno», por lo que es transferido a la solución sin ser negado.
- En la asociación horizontal de la *segunda y tercera* casilla, la variable X adopta ambos valores digitales, por lo que se suprime. *Se observa que el estado de X no influye en la salida ya que, esté activada o no, el valor de la salida es activo.* El «minterm» simplificado es «Y and inverso de Z», concordante con los valores digitales.
- En la agrupación horizontal de la *quinta y octava* casilla, la variable X aparece con ambos valores digitales, luego se elimina. El «minterm» que se traslada a la solución es el producto «negado de Y and Z».

5] Los «minterms» resultantes de la simplificación se unen por suma lógica. De esta forma se obtiene la función booleana solución. Se puede condensar por medio de puerta EXOR.

$$F = Y \cdot \overline{Z} + X + \overline{Y} \cdot Z = X + Y \oplus Z$$

(1) Un mapa de Karnaugh de ocho combinaciones (tres entradas) se construye de la forma siguiente:
En horizontal se colocan cuatro casillas correspondientes a los diferentes productos de las dos primeras variables (X·Y). Se les asigna valor de forma progresiva (en código Gray: 00, 01, 11, 10) de manera que nunca se modifique más de un dígito.
En vertical se colocan dos casillas correspondientes a los dos estados de la variable Z.

A la hora de formar asociaciones por relaciones de vecindad entre casillas, aparte de las obvias, se debe considerar que existe adyacencia entre las cuadrículas de los extremos:

la primera casilla es contigua con la cuarta.
la quinta casilla es adyacente a a la octava.

Para denominar estas relaciones de adyacencia se suele hablar de la «forma cilíndrica del mapa de Karnaugh».

De las asociaciones se eliminan las variables que aparecen con los dos valores digitales. En los minterms simplificados permanecen las variables que en las agrupaciones sólo tienen un valor dígital. Por suma lógica de los minterm se determina la función solución.

## PROBLEMA 36.

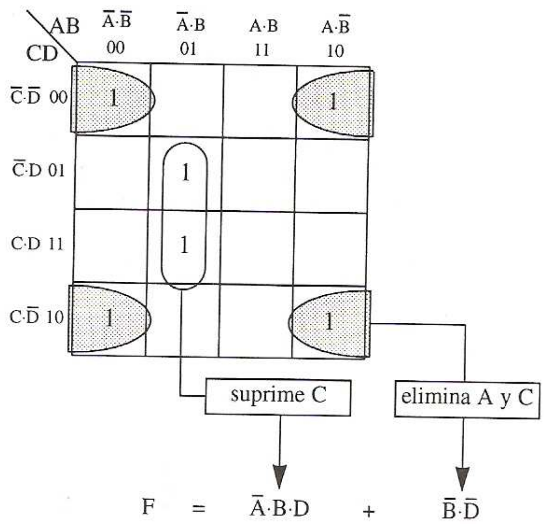
Simplificar la expresión lógica correspondiente a la tabla de verdad inferior.

## SOLUCION:

Se sigue una metología análoga a la del problema anterior.

| A | B | C | D | F | *«minterms»* |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 | $\overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D}$ |
| 0 | 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 0 | 1 | $\overline{A} \cdot \overline{B} \cdot C \cdot \overline{D}$ |
| 0 | 0 | 1 | 1 | 0 | |
| 0 | 1 | 0 | 0 | 0 | |
| 0 | 1 | 0 | 1 | 1 | $\overline{A} \cdot B \cdot \overline{C} \cdot D$ |
| 0 | 1 | 1 | 0 | 0 | |
| 0 | 1 | 1 | 1 | 1 | $\overline{A} \cdot B \cdot C \cdot D$ |
| 1 | 0 | 0 | 0 | 1 | $A \cdot \overline{B} \cdot \overline{C} \cdot \overline{D}$ |
| 1 | 0 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 0 | 1 | $A \cdot \overline{B} \cdot C \cdot \overline{D}$ |
| 1 | 0 | 1 | 1 | 0 | |
| 1 | 1 | 0 | 0 | 0 | |
| 1 | 1 | 0 | 1 | 0 | |
| 1 | 1 | 1 | 0 | 0 | |
| 1 | 1 | 1 | 1 | 0 | |

1] Se identifican las salidas activas. Aunque no sea estrictamente necesario, se obtienen los productos lógicos correspondientes a las combinaciones que generan salidas activas. Al hacer esto se minimiza el riesgo de error en la simplificación del mapa de Karnaugh. No obstante, se podrían cubrir los «unos» del mapa trasladándolos directamente desde la tabla de verdad.




2] Se construye el mapa de Karnaugh [(1)]. Se trasladan los «unos» al mapa. El mapa de Karnaugh de cuatro variables tiene (dos elevado cuatro) dieciséis casillas.

3] Se agrupan los «1». No es posible asociar ocho elementos. Se consiguen dos asociaciones: de «cuatro unos», correspondiente a las cuatro esquinas[(2)] y otra de «dos unos» en vertical.

4] «Se juega a los barcos». En la asociación correspondiente a las cuatro esquinas las variables A y C aparecen con los dos valores digitales, por ello son eliminadas. En la agrupación vertical la variable C figura con ambos estados, luego es suprimida. A la solución se trasladan, como «minterms», las variables restantes concordantes con sus valores digitales.

5] Para constituir la función solución los «minterm» se implementan por suma lógica.

(1) se traza una cuadrícula de dieciseis casillas y se ponen las variables en código Gray.

(2) en el mapa de Karnaugh de cuatro variables las casillas correspondientes a las esquinas deben considerarse adyacentes, tanto en vertical como en horizontal.

A continuación se explicitan las formas canónicas de la función obtenida de la tabla de verdad (no simplificada) y de la resultante del mapa de Karnaugh (simplificada).

$$F = \overline{A}\cdot\overline{B}\cdot\overline{C}\cdot\overline{D} + \overline{A}\cdot\overline{B}\cdot C\cdot\overline{D} + \overline{A}\cdot B\cdot\overline{C}\cdot D + \overline{A}\cdot B\cdot C\cdot D + A\cdot\overline{B}\cdot\overline{C}\cdot\overline{D} + A\cdot\overline{B}\cdot C\cdot\overline{D}$$
$$F = \overline{A}\cdot B\cdot D + \overline{B}\cdot\overline{D}$$

## PROBLEMA 37.

Indicar la rutina de trabajo que se suele seguir en la resolución de problemas de lógica digital.

## SOLUCION:

1] Se analiza detenidamente el problema en su vertiente tecnofísica.

2] Se dibuja la tabla de verdad. En ella aparecerán «dos elevado al número de variables de entrada» posibilidades combinacionales.

3] Se trasladan, a las salidas de la tabla de verdad, los estados resultantes del análisis.

4] Se dibuja un mapa de Karnaugh que contenga tantas casillas como combinaciones de entradas. En este mapa el orden de las variables seguirá una secuencia «código Gray», sólo se producen cambios de estado en una de las variables: «00, 01, 11, 10».

5] Se consignan las salidas activas en el mapa de Karnaugh y, si es posible, se forman agrupaciones de ocho, cuatro o dos «unos» Cuando se hagan asociaciones se debe considerar el mapa «como un cilindro».

6] De cada agrupación se eliminan las variables que, dentro de la asociación, aparecen con ambos valores digitales.

7] Los «minterms» que salen de las agrupaciones se unen mediante suma lógica para obtener la función solución.

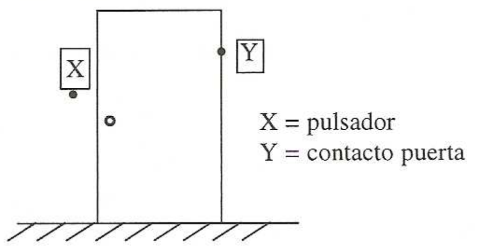
## PROBLEMA 38.

En un almacén se desea colocar un sistema de llamada. Debe poder ser accionado mediante un pulsador situado en el exterior o por un contacto de puerta que funciona cuando ésta se abre.
Hallar el logigrama y el circuito eléctrico.

## SOLUCION:

Se sigue la rutina de resolución propia de este tipo de problemas.

1] Análisis del problema.

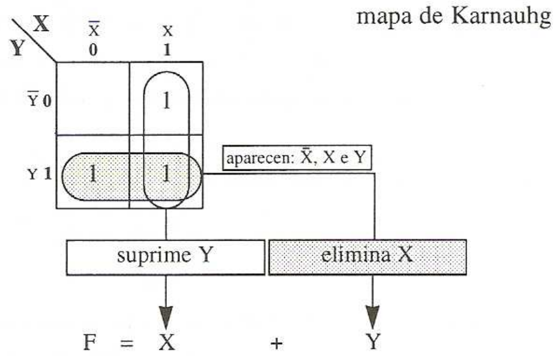



La salida será activa cuando X *or* Y lo sean, (cuando se pulse X *or*, al abrir la puerta, se accione Y).

2] Obtención de la tabla de verdad. Se trasladan las conclusiones del análisis físico.

3] Se implementan las salidas activas por producto lógico.

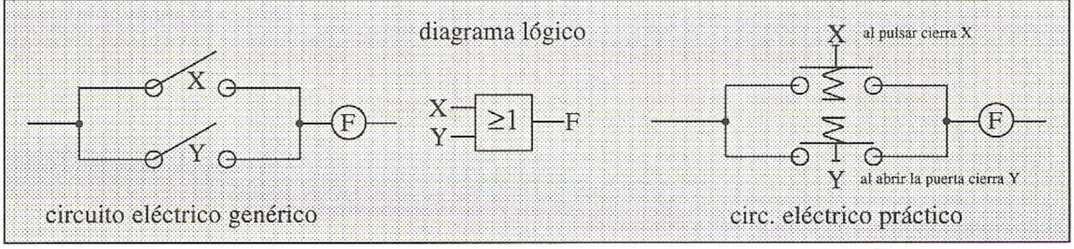
| X | Y | F | |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 1 | 1 | $\overline{X}\cdot Y$ |
| 1 | 0 | 1 | $X\cdot\overline{Y}$ |
| 1 | 1 | 1 | $X\cdot Y$ |




4] Se traza el mapa de Karnaugh. Se trasladan los «unos». Se realizan las agrupaciones y se eliminan de ellas las variables que aparecen con ambos estados digitales. Se obtienen los «minterms».

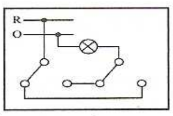
5] Se obtiene la forma canónica, solución que, en este caso, es la de la puerta OR.

6] Se dibuja su diagrama lógico y circuito eléctrico equivalente (ambos son obvios).




## PROBLEMA 39. (Examen Prueba Acceso Universidad)

1] El esquema de alumbrado de la figura adyacente corresponde a la instalación realizada en un almacén. Se pide: Construir su tabla de verdad, deducir su expresión lógica mínima y dibujar su esquema lógico.




2] Deducir razonadamente si son equivalentes o no las siguientes expresiones.

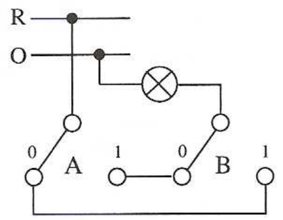
$$F_1 = \overline{X}\cdot\overline{Y}\cdot Z + \overline{X}\cdot Y\cdot\overline{Z} + X\cdot\overline{Y}\cdot\overline{Z} + X\cdot\overline{Y}\cdot Z + X\cdot Y\cdot\overline{Z} + X\cdot Y\cdot Z$$

$$F_2 = (X + Y + Z)\cdot\left(X + \overline{Y} + \overline{Z}\right)$$

## SOLUCION:

1] Este problema puede ser resuelto a través de los procedimientos del álgebra bivalente. Los conmutadores simples del circuito sólo pueden adoptar dos posiciones que se llamarán «cero» o «uno». En este problema resulta necesario ignorar la analogía eléctrica; puede darse la circunstancia de que un conmutador esté en «posición 1» y que por él no circule intensidad de corriente. De forma arbitraria se nominalizan los interruptores. A la posición de la izquierda se la llama «cero», a la de la derecha «uno». Se considera que la salida es activa cuando la lámpara se ilumine.

1] Análisis del problema.

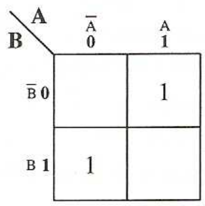



2] Construcción de la tabla de verdad.
El valor de la salida se obtiene del análisis físico.

3] Se implementan las salidas activas por producto lógico.

| A | B | F | |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 1 | 1 | → $\overline{A} \cdot B$ |
| 1 | 0 | 1 | → $A \cdot \overline{B}$ |
| 1 | 1 | 0 | |

mapa de Karnauhg



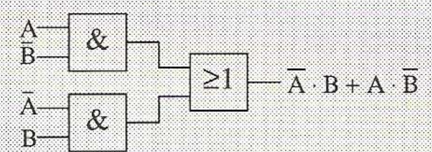

4] Se traza el mapa de Karnaugh. Se trasladan los «unos». No es posible establecer asociaciones, la forma canónica de la función no es simplificable.

$$F = \overline{A} \cdot B + A \cdot \overline{B}$$

La expresión es la equivalente de la puerta EXOR.

diagrama lógico

sin puerta EXOR




con puerta EXOR


2] Dos formas canónicas de una función son equivalentes cuando tienen igual tabla de verdad (ésta es única). En este tipo de problemas donde se pregunta si dos expresiones son equivalentes se debe intuir que, por lo general, lo van a ser. Se construye la tabla para ambas funciones.

| X | Y | Z | $F_1$ | $F_2$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Para cada combinación de entradas se van buscando los estados de salida. No es necesario sustituir los valores de las entradas en la totalidad de la expresión.

En $F_1$ en el momento que un producto sea activo también lo será la expresión booleana.

En $F_2$ resulta necesario que ambas sumas lógicas sean «uno» para que la salida sea activa.

Como se sospechaba las tablas de verdad son iguales, por lo que ambas formas canónicas son equivalentes.

## PROBLEMA 40. (Examen Prueba Acceso Universidad)

1] Simplificar la siguiente expresión lógica aplicando el álgebra de Boole.

$$f = a \cdot \bar{b} + a \cdot b \cdot c + a \cdot \bar{b} \cdot c + a \cdot b$$

2] Un presostato diferencial controla el funcionamiento del compresor de una instalación frigorífica comparando dos señales de presión X e Y, con valores regulados previamente, $p_{max}$ y $p_{min}$, de modo que el compresor sólo funcione cuando se cumplan simultáneamente las condiciones:

$X < p_{max} \quad \Leftrightarrow \quad a = 0$ (ausencia de tensión)

$Y > p_{min} \quad \Leftrightarrow \quad b = 1$ (presencia de tensión)

Obtener la tabla de verdad de la función lógica de control con las variables *a* y *b*, la expresión lógica como suma de productos «minterms» y el circuito lógico implementado mediante puertas NAND de dos entradas.

## SOLUCION:

1] Se aplica la propiedad distributiva respecto al producto (se saca factor común) y se asocia por suma lógica la variable «b» con su complemento. El valor de ésta última asociación («b or not b») es un «uno lógico». El estado de una suma lógica en la que una de las variables es «uno», siempre es «uno».

$$f = a \cdot \left(\bar{b} + b \cdot c + \bar{b} \cdot c + b\right) = a \cdot \left(\left(\bar{b} + b\right) + b \cdot c + \bar{b} \cdot c\right)$$

$$f = a \cdot \left(1 + b \cdot c + \bar{b} \cdot c\right) = a \cdot (1) = a$$

El elemento neutro del producto lógico es el «uno», por ello la solución es la indicada.

2] El problema se resuelve siguiendo la rutina establecida. En el análisis del problema se pueden obviar las consideraciones tecnofísicas ya que de una forma explícita se manifiesta que la salida es activa cuando se cumplen determinadas condiciones de tipo lógico.

Nota: un presostato *diferencial* produce activación cuando la *diferencia* entre las señales de presión detectadas en el sistema (por los captadores X e Y) es inferior a la diferencia de presiones prestablecida $(p_{max} - p_{min})$.

1] Se analiza el problema: el compresor sólo funciona cuando se cumplan simultáneamente las condiciones $a = 0$, $b = 1$.

2] Se dibuja la tabla de verdad. Se trasladan las condiciones del análisis físico, la salida correspondiente a la segunda fila es activa.

3] Se implementa la salida activa por producto lógico. Se obtiene el «minterm» indicado. La función booleana no simplificada está constituida únicamente por este «minterm».

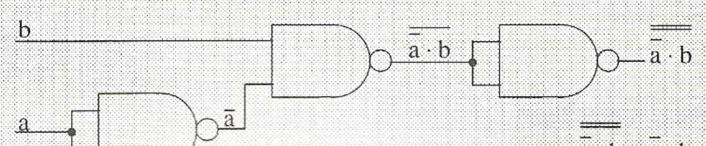
4] La forma canónica obtenida de la tabla de verdad no es simplificable. Si se construyera el mapa de Karnaugh sólo se podría ocupar una cuadrícula por lo que, obviamente, no se podrían formar asociaciones. La función solución es la dada.

| a | b | f | |
|---|---|---|---|
| 0 | 0 | 0 | |
| 0 | 1 | 1 | → $\bar{a} \cdot b$ |
| 1 | 0 | 0 | |
| 1 | 1 | 0 | |

$f = \bar{a} \cdot b$

5] A continuación se detalla la implementación de la función de salida mediante puertas NAND de dos entradas. Se observa como se consiguen las puertas NOT y como se ha recurrido a la búsqueda de la doble negación para resolver el problema.

circuito lógico




$\overline{\overline{\bar{a} \cdot b}} = \bar{a} \cdot b$

## PROBLEMA 41. (Examen Prueba Acceso Universidad)

Un contactor, para accionamiento de un motor eléctrico, está gobernado por tres finales de carrera X, Y, Z de modo que funciona si se cumple alguna de las siguientes condiciones.

| | | |
|---|---|---|
| X accionado | Y en reposo | Z en reposo |
| X en reposo | Y accionado | Z accionado |
| X en reposo | Y en reposo | Z accionado |
| X accionado | Y accionado | Z en reposo |

Hallar la tabla de verdad, el mapa de Karnaugh, la expresión lógica mínima y el diagrama lógico.

## SOLUCION:

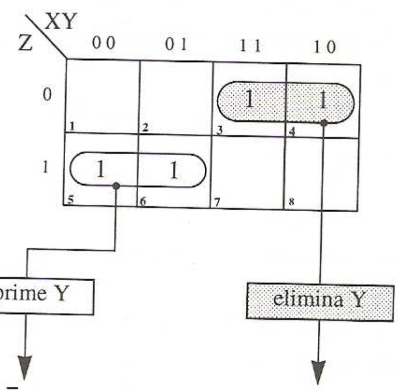
Se sigue la rutina de resolución propia de este tipo de problemas. No es necesario hacer un análisis del problema puesto que dada la claridad del enunciado la construcción de la tabla de verdad resulta trivial. (Accionado equivale al «uno» lógico, en reposo al «cero»).

1] Se dibuja la tabla de verdad, con sus ocho combinaciones de entradas (dos al cubo).
2] Se trasladan las condiciones del enunciado, las salidas activas son las indicadas.
3] Se construye el mapa de Karnaugh, se consignan las combinaciones activas y se realizan las agrupaciones. De las asociaciones se eliminan aquellas variables que aparecen con ambos valores digitales. En ambas agrupaciones el estado de Y no influye sobre el valor de salida.
4] Los «minterm» resultantes se unen mediante suma lógica para obtener la función solución.

tabla de verdad

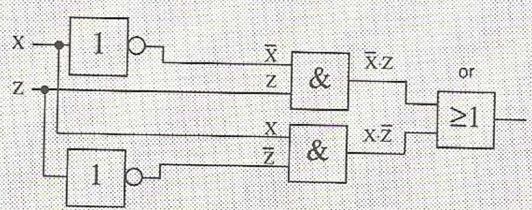
| X | Y | Z | F |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

mapa de Karnaugh

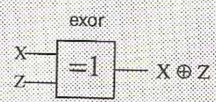



$F = \bar{X} \cdot Z + X \cdot \bar{Z}$

circuito lógico sin puerta EXOR



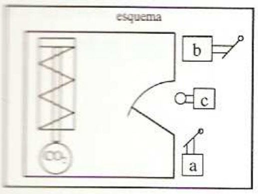

circuito lógico con puerta EXOR




## PROBLEMA 42. (Examen de Oposiciones)

Un almacén de madera está protegido contra incendios por medio de unos extintores de dióxido de carbono. La apertuta de los extintores se produce por la acción de un cilindro de simple efecto que cuando es accionado rompe la cápsula del extintor.

Para el esquema y dadas las siguientes condiciones de funcionamiento:



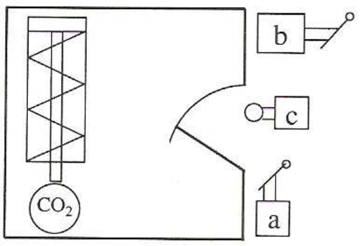

La apertura del extintor puede realizarse en las inmediaciones del almacén por medio de un distribuidor «a».
El extintor puede abrirse igualmente desde la oficina del encargado, con el distribuidor «b».
Por razones de seguridad, no es posible la puesta en funcionamiento del sistema de extinción si la puerta del almacén no está cerrada (captador «c» accionado).

Se pide:
La tabla de funcionamiento, la ecuación de funcionamiento y el esquema lógico del circuito.

## SOLUCION:

Aunque no se especifica, se debe sobreentender que la ecuación de funcionamiento es la simplificada. Cada distribuidor neumático puede ser caracterizado por una variable bivalente (o bien está inactivo «0» o está activo «1») por lo que el problema puede ser resuelto a través de los postulados del álgebra de Boole. Se sigue la rutina de resolución propia de este tipo de problemas.

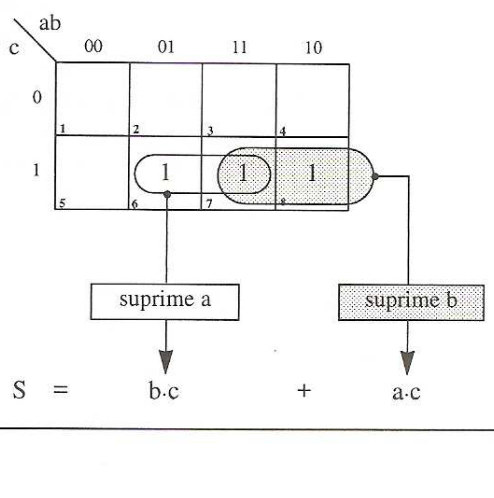
1] Se dibuja la tabla de verdad, con sus ocho combinaciones de entradas (dos al cubo).
2] Se trasladan las condiciones del enunciado, las salidas activas son las indicadas.




| a | b | c | S |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

Nota: se observa como la salida sólo es activa cuando el captador «c» está activo (portón cerrado).

3] Se construye el mapa de Karnaugh, se consignan las combinaciones activas y se realizan las agrupaciones. El elemento correspondiente a la séptima casilla forma parte de las dos asociaciones. De las asociaciones se eliminan aquellas variables que aparecen con ambos valores digitales.

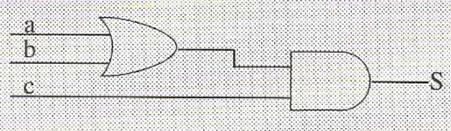



S = b·c + a·c

4] Los «minterm» resultantes se unen mediante suma lógica para obtener la función salida. Esta se agrupa por la propiedad distributiva del producto lógico.

$S = c\,(a + b)$

logigrama



## PROBLEMA 43. (Examen Prueba Acceso Universidad)

En un automóvil de dos puertas se encienden las luces interiores cuando se desactiva alguno de los actuadores existentes en cada puerta, o cuando el conductor pulsa el actuador manual situado cerca del retrovisor. Se pide: Tabla de verdad, mapa de Karnaugh y diagrama lógico.

## SOLUCION:

La lámpara se enciende cuando se abre alguna puerta o cuando se pulsa el interruptor del espejo. En este problema, para no liarse, resulta necesario separar con claridad el análisis lógico del eléctrico. Se da la circunstancia de que la *desactivación del actuador* de la puerta conlleva la *activación* física del *interruptor* que lo constituye, lo cual podría producir confusión. Lo más adecuado es considerar los actuadores de las puertas como «caja negra» y resolver el problema bajo un punto de vista exclusivamente lógico. La desactivación del actuador de la puerta representa una entrada «cero», cuando la puerta está cerrada y el actuador presionado se adopta como «uno». A partir de aquí se sigue la metodología propia de este tipo de problemas.

1] Se construye la tabla de verdad.
A las entradas correspondientes a los actuadores de las puertas se las llama X e Y. A la entrada del interruptor del espejo se la denomina Z.

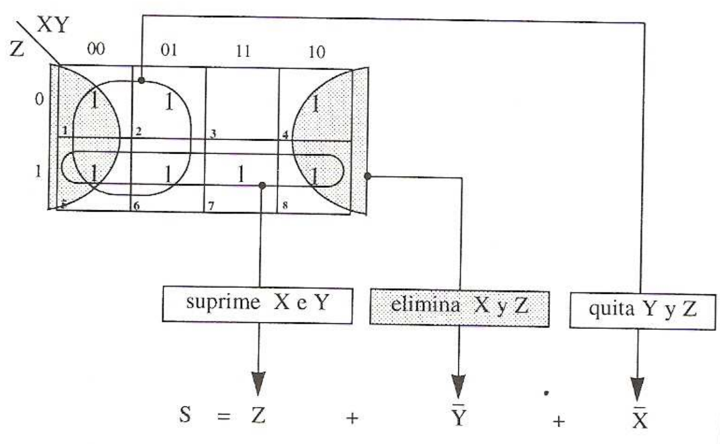
| X | Y | Z | S |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

2] Se trasladan las condiciones físicas del problema.
Excepto cuando las puertas están cerradas y el interruptor abierto la salida del resto de las combinaciones es activa.
Si el problema se planteara «vía maxterm» la resolución resultaría trivial. Para la única combinación de entradas con salida no activa se implementa la función mediante suma lógica.

$$S = \overline{X} + \overline{Y} + Z$$

No obstante, el enunciado del problema nos exige el mapa de Karnaugh, por lo que se desarrolla la resolución «vía minterm».

3] Se construye el mapa de Karnaugh al que se trasladan los «unos» de las siete combinaciones de entradas con salida activa.




4] Se forman agrupaciones. Es posible realizar tres asociaciones de cuatro elementos. Se ha de ser cauto con la «forma cilíndrica» del mapa. Las cuatro esquinas forman un grupo.

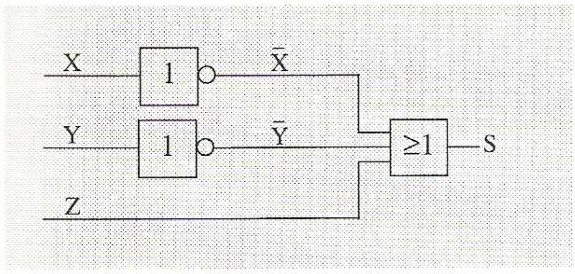
5] En cada una de las agrupaciones se eliminan las variables que aparecen con ambos estados lógicos.

6] A la solución se trasladan, manteniendo su estado, las variables que dentro de cada agrupación sólo adoptan un valor digital.

La solución del problema coincide con la predicha a través de la resolución «vía maxterm».

$$S = \overline{X} + \overline{Y} + Z$$

El diagrama lógico del circuito resulta sencillo si se emplea una puerta OR de tres entradas.




## PROBLEMA 44. (Examen Prueba Acceso Universidad)

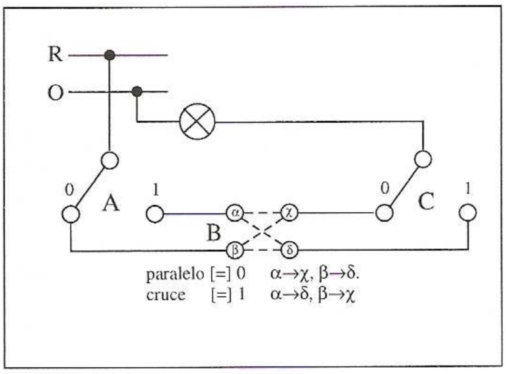
En una habitación existe una instalación de alumbrado controlada desde tres puntos mediante dos conmutadores y un inversor.

Obtener la tabla de verdad, el mapa de Karnaugh y el diagrama lógico.

## SOLUCION:

Los conmutadores simples y el conmutador de cruce sólamente pueden adoptar dos posiciones por lo que el problema puede ser resuelto a través de los procedimientos del álgebra bivalente. Es preciso ignorar analogías de tipo eléctrico, cada conmutador será considerado como una variable lógica de entrada que puede tomar dos estados. De forma arbitraria se marcan dichos valores: cuando los conmutatores simples (A y C) estén en la posición de la izquierda se les asignará el estado lógico «cero», cuando el conmutador de cruce esté en posición de paralelo se le dará el valor «cero».

1] Se plantea el problema. Los estados que pueden adoptar las variables de entrada figuran en el esquema siguiente:



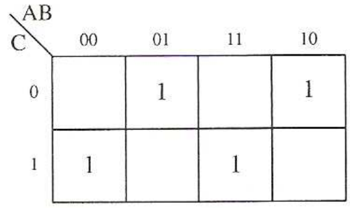

2] Se dibuja la tabla de verdad, con sus ocho combinaciones de entrada.

3] Se trasladan a la salida los estados lógicos que resultan para cada combinación de entradas. Se considera que la salida es activa cuando la lámpara luce. Es interesante observar como se «enciende y se apaga la luz, cada vez que se mueve una llave». Al modificar un estado de una entrada se altera el valor de la salida.

tabla de verdad

| A | B | C | S | «minterm» |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 1 | 1 | $\bar{A} \cdot \bar{B} \cdot C$ |
| 0 | 1 | 0 | 1 | $\bar{A} \cdot B \cdot \bar{C}$ |
| 0 | 1 | 1 | 0 | |
| 1 | 0 | 0 | 1 | $A \cdot \bar{B} \cdot \bar{C}$ |
| 1 | 0 | 1 | 0 | |
| 1 | 1 | 0 | 0 | |
| 1 | 1 | 1 | 1 | $A \cdot B \cdot C$ |

4] Se construye el mapa de Karnaugh, al que se trasladan «los unos» correspondientes a las combinaciones de entradas que rinden salidas activas.



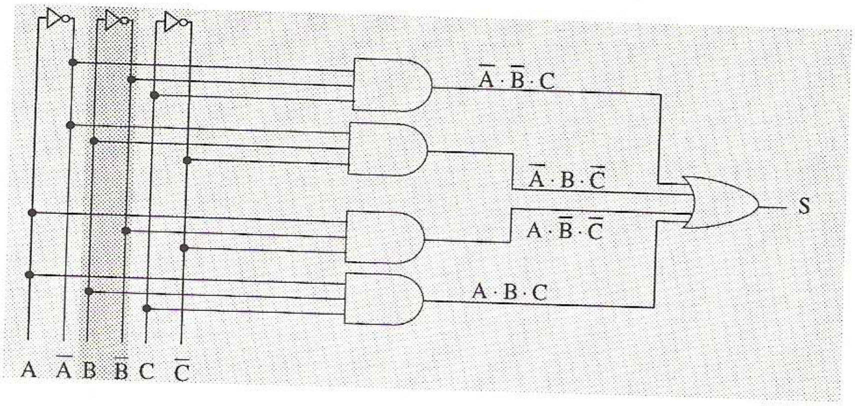
| C \ AB | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | | 1 | | 1 |
| 1 | 1 | | 1 | |

5] No resulta posible agrupar casillas, dado que en el mapa no se dan relaciones de adyacencia.

6] La función de salida del circuito es la que se obtiene por suma lógica de los minterm de la tabla de verdad.

$$S = \overline{A} \cdot \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot C$$

7] El diagrama lógico del circuito es el que aparece a continuación.




## PROBLEMA 45. (Examen de Oposiciones)

La apertura o el cierre de la puerta de carga de un depósito debe ser gobernada mediante dos conmutadores: uno (B) está situado en el interior del depósito y el otro (A) en el exterior. La inversión de uno de ellos provoca la apertura de la puerta y otra inversión de cualquiera de ellos el cierre. Además se requiere que la puerta no se cierre cuando exista un objeto sobre la plataforma de carga. La presencia de objetos sobre la plataforma se detecta mediante un contactor (C) que se cierra al ser presionado.

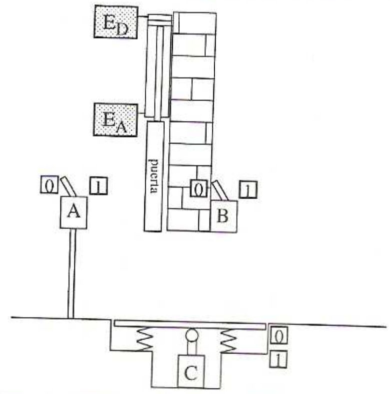
La puerta es gobernada por un cilindro neumático de doble efecto (CDE) cuyas señales de ascenso y descenso provienen de dos electroválvulas que son controladas por el circuito eléctrico de mando. Se considera que en estado de reposo la puerta está cerrada.

Obtener el circuito lógico que regula el CDE.

## SOLUCION:

El captador de señal y los dos conmutadores sólo pueden adoptar dos posiciones por lo que este problema se puede resolver mediante los procedimientos del algebra bivalente. Conmutatores y contactor son tratados como variables lógicas de entrada. Arbitrariamente se les asigna estados: cuando los conmutadores estén en la posición de la izquierda se les da el valor «cero», cuando el captador esté pisado se le asigna el «uno» lógico.

Aunque existen dos funciones de salida se sigue la rutina de resolución habitual. No se especifica, pero se ha de entender que el circuito lógico debe ser simplificado.




1] Se realiza un análisis del problema. Dibujar un esquema como el que se detalla a la izquierda facilita la comprensión.

Las electroválvulas que regulan el descenso o ascenso del pistón del CDE se etiquetan como se indican en el esquema. Bajo un punto de vista fisico-neumático resulta evidente que, la subida y la bajada del vástago que guía la puerta son acciones antagónicas.

$$E_D = \overline{E}_A$$

Siempre que el captador de la plataforma esté pisado la puerta estará abierta ($E_A = 1$, $E_D = 0$), en la tabla de verdad se han enmarcado estas combinaciones, que no resulta preciso analizar. Cuando la electroválvula $E_A$ se activa, la puerta se abre. Cuando lo hace la electroválvula $E_D$, la puerta se cierra. El enunciado del problema indica que: «en estado de reposo la puerta está cerrada». Se toma como referencia este estado. Siempre que el captador no esté activado (C = 0) al mover un conmutador se modifica el estado de las salidas.

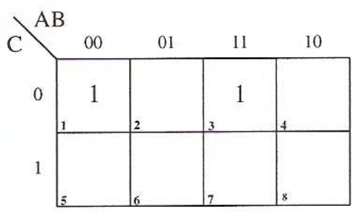
| A | B | C | $E_A$ | $E_D$ |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 |

posición de reposo

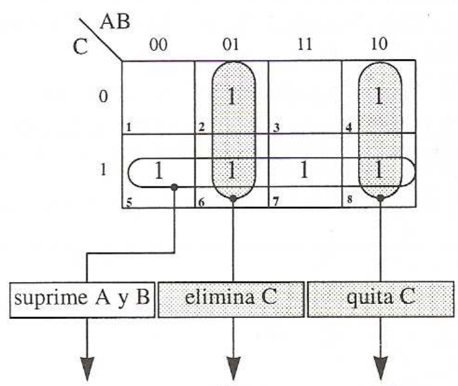
2] Se construye la tabla de verdad. Es práctico recurrir a la complementaridad lógica entre ambas salidas: primero se obtienen las salidas correspondientes a $E_D$ y luego por inversión se anotan las de $E_A$.

3] Se dibujan los mapas de Karnaugh para ambas funciones de salida. Se cubren las casillas con los «unos» correspondientes.

4] Se buscan relaciones de adyacencia. En la salida $E_D$ no resulta posible formar agrupaciones. Para $E_A$ se forman las agrupaciones señaladas en el mapa.

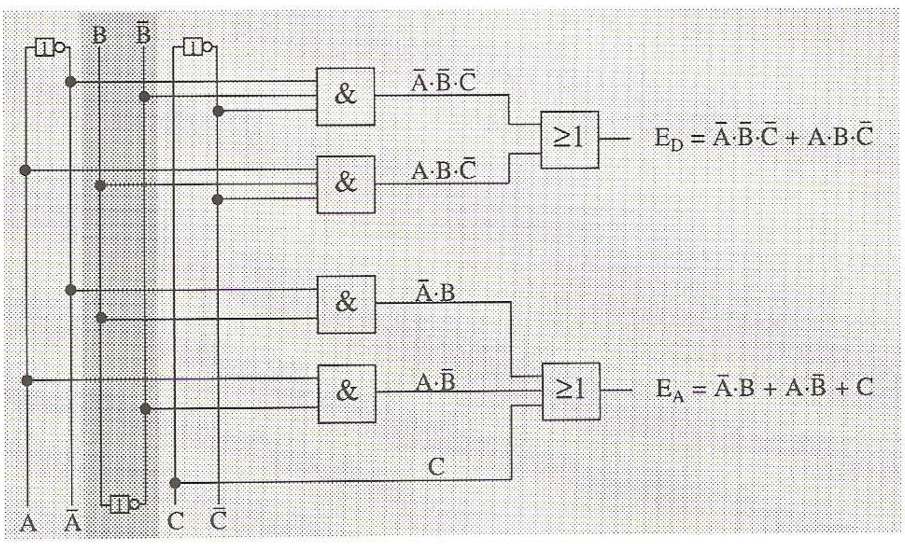



$E_D$ no es simplificable




$E_D = \bar{A}\cdot\bar{B}\cdot\bar{C} + A\cdot B\cdot\bar{C}$ $\qquad E_A = C + \bar{A}\cdot B + A\cdot\bar{B}$

A continuación se da el circuito lógico. Se observa que contiene ambas expresiones booleanas.




Nota: este logigrama se podría hacer más simple utilizando una puerta EXOR que condensaría la última parte de la expresión lógica.

## PROBLEMA 46. (Examen de Oposiciones)

Un zumbador debe de accionarse para dar una señal de alarma cuando cuatro relés A, B, C y D cumplen las siguientes condiciones:

A y B excitados, C y D en reposo.

A y D excitados, B y C en reposo.

C excitado, A, B y D en reposo.

A, B y C excitados, D en reposo.

Se pide:

La tabla de verdad correspondiente, la función lógica de funcionamiento y el esquema con puertas lógicas.

## SOLUCION:

La resolución de este problema resulta completamente rutinaria.

1] No es necesario realizar un análisis tecnofísico del problema puesto que resulta obvio. Cada relé constituye una variable de entrada.

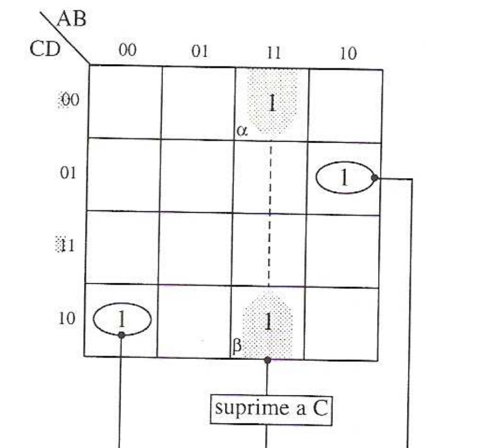
2] Para las dieciséis («dos a la cuarta») combinaciones de entrada, se dibuja la tabla de verdad. Se asignan las salidas activas descritas en el enunciado del problema.

3] Se construye un mapa de Karnaugh de dieciséis casillas. Los estados de las variables se colocan en código Gray, «cambian de uno en uno». Se trasladan los «unos» correspondientes a las cuatro salidas activas de la tabla de verdad.

4] Se forman agrupaciones. Sólo es posible asociar las casillas $\alpha$ y $\beta$ (deben considerarse contiguas dada la forma cilíndrica del mapa). En dicha agrupación la variable C aparece con ambos valores digitales por lo que es eliminada.

5] Los «minterms» resultantes del mapa son unidos mediante una suma lógica.

| A | B | C | D | S | |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | |
| 0 | 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 0 | 1 | C excitado, A, B y D en reposo. |
| 0 | 0 | 1 | 1 | 0 | |
| 0 | 1 | 0 | 0 | 0 | |
| 0 | 1 | 0 | 1 | 0 | |
| 0 | 1 | 1 | 0 | 0 | |
| 0 | 1 | 1 | 1 | 0 | |
| 1 | 0 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 1 | 1 | A y D excitados, B y C en reposo. |
| 1 | 0 | 1 | 0 | 0 | |
| 1 | 0 | 1 | 1 | 0 | |
| 1 | 1 | 0 | 0 | 1 | A y B excitados, C y D en reposo. |
| 1 | 1 | 0 | 1 | 0 | |
| 1 | 1 | 1 | 0 | 1 | A, B y C excitados, D en reposo |
| 1 | 1 | 1 | 1 | 0 | |

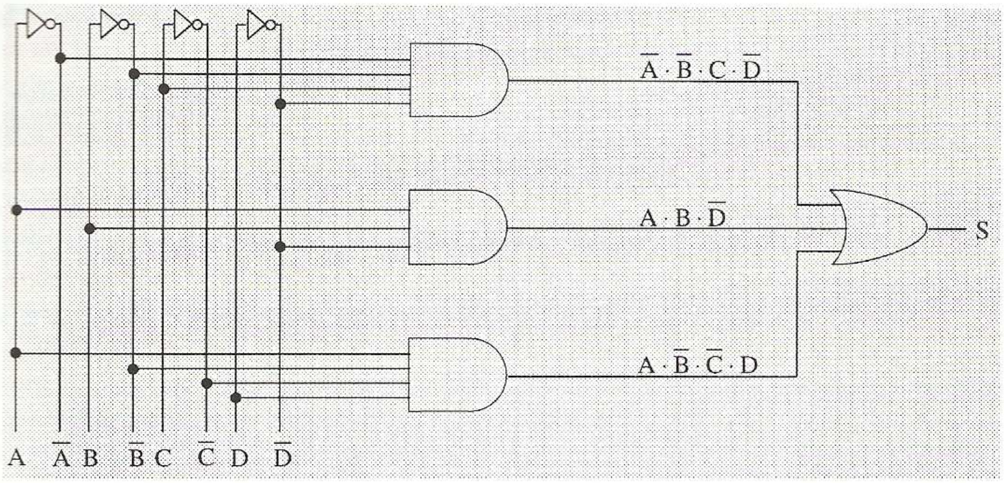



$$S = \overline{A}\cdot\overline{B}\cdot C\cdot\overline{D} + A\cdot B\cdot\overline{D} + A\cdot\overline{B}\cdot\overline{C}\cdot D$$

La función lógica de funcionamiento del circuito que se pide:

$$S = \overline{A}\cdot\overline{B}\cdot C\cdot\overline{D} + A\cdot B\cdot\overline{D} + A\cdot\overline{B}\cdot\overline{C}\cdot D$$

Un esquema con puertas lógicas puede ser el siguiente:




## PROBLEMA 47.

El estado de la función lógica de salida de un dispositivo depende de las combinaciones de sus tres entradas, resultando activo cuando:

A está excitado, B y C en reposo.

B está excitado, A y C en reposo.

Por cuestiones inherentes al dispositivo, las siguientes combinaciones de las variables de entrada no resultan físicamente posibles (no se dan):

A y B excitados, C en reposo.

A, B y C en reposo.

Se pide:

La función lógica solución.

## SOLUCION:

En la resolución de problemas en los que alguna de las combinaciones lógicas de entradas no resulta físicamente posible se sigue una metodología particular.

1] Se analiza minuciosamente el problema.

2] Se dibuja la tabla de verdad, en este caso aparecen ocho combinaciones de entradas.

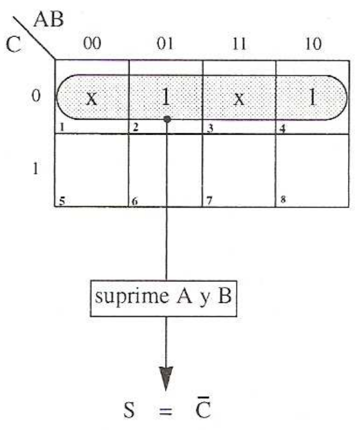
Se anotan los estados activos de las salidas.

Para las combinaciones que no resultan físicamente posibles se les asigna una X como valor de la función de salida.

La X simboliza un *«poco o nada importa»*. Para estas entradas el estado de las salidas *nada importa* puesto que dichas combinaciones no se van a dar. Al no resultar posibles estas combinaciones de entradas, *poco importa* el estado que adopte la salida.

| A | B | C | S | |
|---|---|---|---|---|
| 0 | 0 | 0 | X | no se da |
| 0 | 0 | 1 | 0 | |
| 0 | 1 | 0 | 1 | B excitado, A y C en reposo. |
| 0 | 1 | 1 | 0 | |
| 1 | 0 | 0 | 1 | A excitado, B y C en reposo. |
| 1 | 0 | 1 | 0 | |
| 1 | 1 | 0 | X | no se da |
| 1 | 1 | 1 | 0 | |

X = *«poco o nada importa»*




3] Se dibuja un mapa de Karnaugh de ocho combinaciones. Se trasladan al mapa los «1» y las «X».

4] Se forman agrupaciones dentro del mapa. En estos casos la X funciona como un comodín.

Cada X se puede tomar como convenga: como «cero» o como «uno». Lo que se pretende en estos casos es buscar agrupaciones que por eliminación de variables proporcionen «minterms» y en último término funciones de salida lo más simples que sea posible.

5] Si se toma el estado activo para ambas «X» resulta posible formar una agrupación de cuatro elementos, donde las variables A y B son eliminadas ya que aparecen con ambos valores digitales.

6] La variable que resulta, de la eliminación, es la solución.

7] Cuando aparecen «no importa» es rigurosamente necesario comprobar que la función de salida se corresponde con la tabla de verdad. En este caso es así. Cuando no se cumpla se desechará la solución y se buscará otra.

A continuación se dan las formas canónicas de las funciones que resultarían de resolver el problema considerando «poco importa» y no haciéndolo. Se observa como la primera expresión es notablemente más simple.

considerando nada importa $\rightarrow S = \overline{C}$

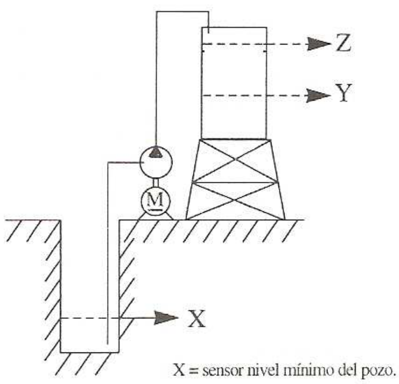
sin considerarlo $\rightarrow S = \overline{A} \cdot B \cdot \overline{C} + A \cdot \overline{B} \cdot \overline{C}$

## PROBLEMA 48. (Examen Prueba Acceso Universidad)

Una motobomba eléctrica está sumergida en un pozo y eleva el agua hasta un depósito. El accionamiento está gobernado automáticamente por el sensor de nivel mínimo del pozo (X) y los sensores de nivel mínimo y máximo del depósito (Y, Z). El arranque se produce si X e Y están excitados y Z no está excitado. La parada se produce si X no está excitado o si Z está excitado. Se pide:

La tabla de verdad del circuito combinacional, la expresión lógica mínima de la función de arranque y el diagrama lógico de la función de arranque con puertas NAND.

## SOLUCION:




X = sensor nivel mínimo del pozo.
Y = sensor nivel mínimo del depósito.
Z = sensor nivel máximo del depósito.

1] Análisis del problema.

Cada sensor detecta las siguientes condiciones:

X controla que el pozo tenga agua. Sólo se podrá bombear agua si la hay. Cuando el nivel de líquido se encuentre *por encima* del considerado como mínimo *X estará activo.*

Y controla si se agota el agua del depósito. Se bombeará cuando el nivel del líquido en el depósito descienda de la cota considerada como mínimo. *Y* estará *activo* cuando el nivel *baje del mínimo.*

Z controla la cota máxima de llenado del depósito. Cuando el nivel del agua *sobrepase* la cota *máxima, Z* se *activará.*

Es preciso percatarse de que si el nivel de agua en el depósito alcanza la cota máxima necesariamente se habrá superado la cota mínima, por lo que, físicamente no son posibles combinaciones lógicas que contradigan este hecho.
Las dos combinaciones: (X = 0, Y =1, Z =1) y (X = 1, Y =1, Z =1) no son plausibles. En la tabla de verdad su salida se tomará como un «poco o nada importa». El valor que adopten nada importará puesto que no se van a dar. Al final del problema se incorpora un anexo en el que se dibujan todas las combinaciones que resultan posibles.

2] Se dibuja la tabla de verdad, aparecen ocho combinaciones de entradas.
Se trasladan las condiciones del problema y las conclusiones del análisis realizado.

3] Se construye un mapa de Karnaugh de ocho casillas al que se trasladan «los unos y los P. I.».

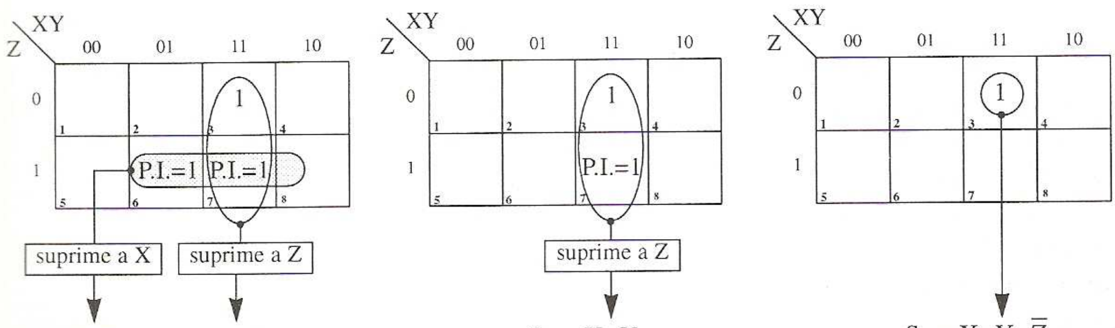
| Z \ XY | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | | | 1 | |
| 1 | | P. I. | P. I. | |

tabla de verdad

| X | Y | Z | M |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | P.I. |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | P.I. |

P. I. = «poco importa»

4] Se realizan agrupaciones. El estado de P. I. se puede tomar como «cero» o como «uno», según convenga. En este caso existen tres posibilidades que originarían las tres agrupaciones siguientes:




$S_1 = Y \cdot Z \quad + \quad X \cdot Y$ $\qquad S_2 = X \cdot Y$ $\qquad S_3 = X \cdot Y \cdot \overline{Z}$

Si se dispone de habilidades resolutivas no es preciso dibujar los tres mapas ya que la solución más sencilla es fácilmente identificable.

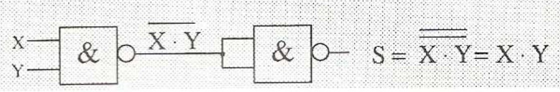
5] La solución más simple, en la que se emplearía el menor número de puertas lógicas en la implementación es la central. Al contrastar se prueba que cumple la tabla de verdad. (Al verificar una función, para las filas que originan «no importa» no es preciso realizar comprobación, ya que no se dan).

La función lógica solución es la determinada.

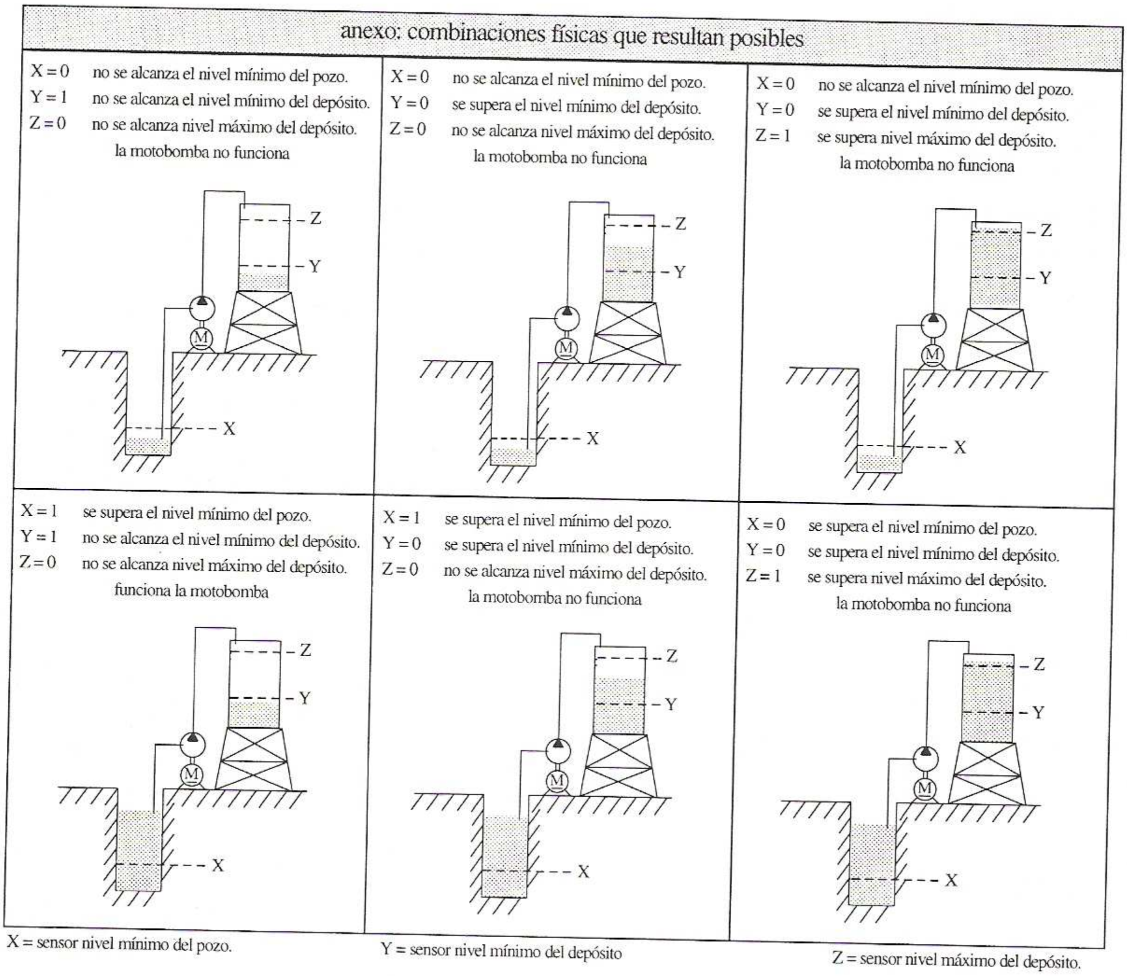
$$S = X \cdot Y$$

Su implementación mediante puertas NAND resulta fácil.

diagrama lógico



La función lógica indica que, la motobomba funcionará cuando el sensor de nivel mínimo del pozo esté activo *and* también lo esté el del depósito. No es dependiente del sensor de nivel máximo del depósito. Tal y como se ha planteado el problema, cuando el pozo tenga agua y el nivel del depósito descienda de un nivel preestablecido se activará la bomba, cuando se supere el nivel mínimo del depósito, se parará.




## PROBLEMA 49. (Examen Prueba Acceso Universidad)

El funcionamiento de un montacargas está regulado mediante tres captadores situados debajo del mismo. Debe de funcionar en vacío (ningún captador accionado) y con cargas entre 10 y 100 kg (captadores ***a*** y ***b*** accionados), y debe de estar parado para cargas menores de 10 kg (captador ***a*** accionado) o superiores a 100 kg (los tres captadores accionados). El captador ***a*** está accionado siempre que lo está el ***b***. Además los captadores ***a*** y ***b*** están accionados cuando lo está el ***c***.

Se pide:

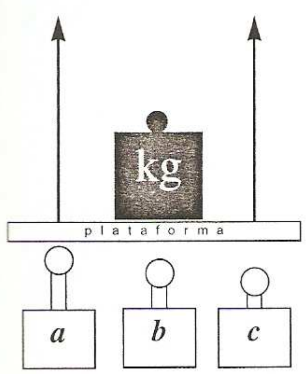
La tabla de verdad, la función lógica de funcionamiento y el diagrama lógico del circuito.

## SOLUCION:

Al leer detenidamente el enunciado se observa que la activación de los captadores conlleva condiciones de ligadura. «Cuando el ***c*** esté accionado lo estarán el ***a*** y el ***b***». Por ello en la tabla de verdad van a aparecer combinaciones lógicas que no resultan físicamente posibles. En la resolución del problema aparecerán «poco o nada importa», por lo que se seguirá la metodología específica de este tipo de situaciones.

Se sobreentiende que la función canónica, y su logigrama, debe ser la más simple de las posibles.

esquema




1] Análisis del problema.

Si se analizan las condiciones físicas del problema se observará que:

El captador ***a*** detecta cargas de cualquier magnitud.

El captador ***b*** se activa con pesos superiores a 10 kg.

El captador ***c*** se activa con cargas superiores a 100 kg.

El montacargas funciona cuando está sin carga (ningún captador accionado) o con cargas comprendidas entre 10 y 100 kg (***a*** y ***b*** accionados).

No resultarán posibles estados de salida para aquellas combinaciones lógicas que contradigan lo expuesto sobre los captadores:

Si ***b*** está accionado también lo ha de estar ***a***.

Si ***c*** está accionado también lo debe estar ***b***, (indirectamente lo estará ***a***).

2] Se construye la tabla de verdad, a la que se trasladan las conclusiones del análisis físico.

| a | b | c | S | |
|---|---|---|---|---|
| 0 | 0 | 0 | 1 | ningún captador activado, sin carga. |
| 0 | 0 | 1 | X | |
| 0 | 1 | 0 | X | |
| 0 | 1 | 1 | X | |
| 1 | 0 | 0 | 0 | |
| 1 | 0 | 1 | X | |
| 1 | 1 | 0 | 1 | *a* y *b* activados, carga entre 10 y 100 kg. |
| 1 | 1 | 1 | 0 | |

X = «poco importa»

el estado que adopte la X *no importa* dado que la combinación de variables de entrada no resulta físicamente posible y no se va a dar.

3] Se dibuja un mapa de Karnaugh al que se trasladan «los unos y los poco importa». El estado que adopte X, «poco o nada importa», puesto que no se va a dar. En el mapa cada X es una especie de comodín, donde su estado se toma según convenga para simplificar la función lógica al máximo.

| c \ a b | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | X | 1 | |
| 1 | X | X | | X |

4] Según el valor que se haga adoptar a X se pueden formar varias agrupaciones. A continuación se detallan aquellas que dan funciones más simples. Antes de aceptar una forma canónica como solución se debe comprobar que satisface la tabla de verdad (sólo se comprueban las que son físicamente posibles).

| c \ a b | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | | 1 | |
| 1 | | | | |

$S_1 = \bar{a}\cdot\bar{b}\cdot\bar{c} + a\cdot b\cdot\bar{c}$

Se toman todos los «poco importa como ceros». La forma canónica que se obtiene es la misma que se tendría al expresar en forma de «minterms» la tabla de verdad. Se implementaría mediante:

tres inversores, dos puertas AND y una puerta OR.

| c \ a b | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | X = 1 | 1 | |
| 1 | | | | |

$S_2 = \bar{a}\cdot\bar{c} + b\cdot\bar{c}$

Se toma como «uno» el «poco importa» de la segunda casilla. Se forman las dos asociaciones señaladas. De ellas se elimina la variable que aparece con los dos valores digitales. La función lógica solución es la indicada. La función resultante cumple la tabla de verdad. Es implementable mediante:

dos puertas NOT, dos puertas AND y una puerta OR.

| c \ a b | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | X = 1 | 1 | |
| 1 | X = 1 | X = 1 | | |

$S_3 = \bar{a} + b \cdot \bar{c}$

Se toman como «unos» los «poco importa» de las casillas 2, 5 y 6. Se forman las dos asociaciones señaladas. De ellas se eliminan la variables que aparecen con los dos valores digitales. La función lógica solución es la indicada. La función resultante cumple la tabla de verdad. Es implementable mediante:

dos puertas NOT, una puerta AND y una puerta OR.

| c \ a b | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | X = 1 | 1 | |
| 1 | X = 1 | X = 1 | | X = 1 |

$S_4 = \bar{a} + b \cdot \bar{c} + \bar{b} \cdot c = \bar{a} + (b \oplus c)$

Se toman como «unos» todos los «poco importa». Se forman las tres asociaciones señaladas. De ellas se eliminan la variables que aparecen con los dos valores digitales. La función lógica solución es la indicada. La función resultante cumple la tabla de verdad. Si se condensa la expresión con EXOR es resoluble por:

una puerta NOT, una puerta EXOR y una puerta OR.

Buscar otras disposiciones para los «poco o nada importa» sólo conlleva el incremento del número de «minterms» con la consiguiente complicación de la función lógica.

De las cuatro formas canónicas obtenidas la cuarta es la que necesita un menor número de puertas para ser implementada. Para desarrollar la tercera forma canónica se requiere una puerta mas pero se pueden emplear únicamente las puertas básicas (se necesitan circuitos integrados más simples). A continuación se dan los logigramas correspondientes a ambas formas canónicas.