Universidade Federal do Rio Grande do Norte Departamento de Informática e Matemática Aplicada DIM0127 – Arquitetura de Computares



LABORATÓRIO 4 ASSEMBLY MIPS

Profa Monica Magalhães Pereira

Plano de aula

• Fazer exercícios sobre memória cache em Assembly MIPS

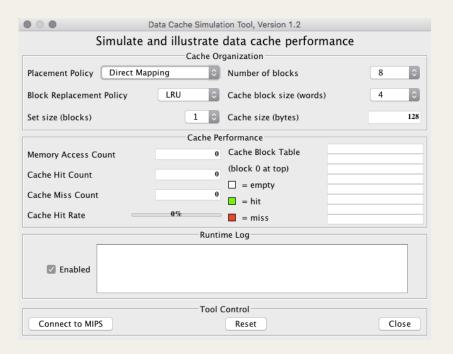
- Abra o programa row-major.asm no simulador Mars
- Entenda o funcionamento do programa
 - O programa irá percorrer uma matriz 16x16 de elementos inteiros linha por linha, e, a cada posição, um valor entre 0 e 256 será armazenado, seguindo a sequência.

```
value = 0;
for (row = 0; row < 16; row++)
   for (col = 0; col < 16; col++)
      data[row][col] = value++;</pre>
```

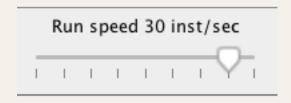
■ Faça o "Assemble" do programa



No menu Tools, selecione Data Cache Simulator e observe a janela que será aberta



- Essa é uma ferramenta do MARS que simula o uso e desempenho da memória cache de dados durante a execução de um programa.
- Observe as três seções principais:
 - Cache Organization: especifica como a cache será configurada
 - Cache Performance: a cada acesso à cache, o simulador irá informar as taxas de acerto (hit) e erro (miss)
 - Tool Control: botões para o controle genérico das funções
- Com o programa aberto e "assembled", clique no botão "Connect to MIPS"
- Para observar a ocupação da memória cache, ajuste o botão de velocidade de execução para 30 instruções por segundo



■ Inicie a simulação do programa no botão Run



- Preencha os seguintes campos com as informações da simulação:
- 1. Política de Posicionamento usada:
- 2. Política de Substituição usada:
- 3. Tamanho do conjunto:
- 4. Número de blocos:
- 5. Tamanho do bloco da cache:
- 6. Tamanho da cache em bytes:
- 7. Taxa de Hit da cache:

- Você deve ter observado que a política de posicionamento padrão (Placement Policy) é o Mapeamento Direto (Direct Mapping). Baseado nessa política, responda:
- 8. A política de substituição escolhida tem algum impacto quando usado o mapeamento direto?
- 9. Se você respondeu sim para a questão 2, descreva qual o impacto?
- 10. Se você respondeu não para a questão 2, descreva o por quê.

- Observe que a cache tem 8 blocos e cada bloco tem 4 palavras. Considerando o mapeamento direto e o fato de a matriz está sendo acessada na ordem (varrer toda a linha para só depois ir para a linha seguinte):
 - Ao acessar a primeira palavra, ocorrerá um miss e um bloco de 4 palavras será carregado para a cache. Assim, as próximas 3 palavras acessadas já estarão na cache. Portanto, o acesso das 4 primeiras palavras serão de 1 miss e 3 hits (75% de acerto).
 - O mesmo acontecerá com todos os outros blocos da cache, pois a matriz é percorrida sem repetição. Então cada acesso à matriz é referente a uma nova palavra.
- 11. A partir dessa explicação, qual a taxa de hit prevista se o tamanho do bloco aumentar para 8 palavras?
- 12. E se o tamanho do bloco diminuir de 2 palavras por bloco?

- Abra o programa column-major.asm no simulador Mars
- Entenda o funcionamento do programa
 - O programa irá percorrer uma matriz 16x16 de elementos inteiros coluna por coluna, e, a cada posição, um valor entre 0 e 256 será armazenado, seguindo a sequência.

```
value = 0;
for (col = 0; col < 16; col++)
   for (row = 0; row < 16; row++)
        data[row][col] = value++;</pre>
```

■ Inicie a simulação do programa no botão Run



- Preencha os seguintes campos com as informações da simulação:
- 13. Política de Posicionamento usada:
- 14. Política de Substituição usada:
- 15. Tamanho do conjunto:
- 16. Número de blocos:
- 17. Tamanho do bloco da cache:
- 18. Tamanho da cache em bytes:
- 19. Taxa de Hit da cache:
- 20. Explique o porquê da taxa de hit ter sido tão baixa.
- 21. Modifique o tamanho do bloco para 16 palavras por bloco, simule novamente, e informe a taxa de hit.
- 22. A alteração do tamanho do bloco melhorou a taxa de hit? Por que?

Exercício 3 - Cache Associativa por Conjunto

23. Para o programa row-major.asm, simule com as 2 configurações descritas a seguir informe a taxa de hit para cada configuração:

Placement Policy	N-way Set Associative	N-way Set Associative
Block Replacement Policy	LRU	LRU
Set size	4	8
Number of blocks	4	16
Cache block size	4	2
Cache Hit Rate		

24. Compare as taxas de hit e justifique seus resultados (qual taxa é maior e por que?)