

## 目 录

1. 微加热器热-电耦合模型.....	1
1.1 模型的数学原理.....	1
1.2 SPICE 电路构建.....	2
1.3 模型的参数测定.....	3
1.4 本章小结.....	4
2. 恒温差模式控制电路设计 .....	5
2.1 电路设计方案 .....	5
2.2 电路仿真验证 .....	7
2.2.1 共源抑制比 CMRR .....	7
2.2.2 电源抑制比 PSRR.....	7
2.2.3 静态功耗 .....	8
2.2.4 共模输入扫描 .....	9
2.2.5 压摆率与建立时间 .....	9
2.3 电流驱动能力 .....	11
2.4 本章小结.....	12
3. CTD 热电模型联合仿真 .....	13
3.1 恒定室温温差稳定性分析.....	13
3.2 微加热器的响应时间 .....	14
3.3 室温波动下恒温差稳定性.....	15
3.4 流速波动下恒温差稳定性.....	15
3.5 本章小结.....	16

## 1. 微加热器热-电耦合模型

建立热流速传感器中的微加热器的热-电耦合模型的理论基础是金定律"King's Law", 金定律是一种描述微加热器热效应的半经验定律, 它源于热传导和热辐射的基本原理。本章节将从数学模型, SPICE 电路构建以及参数测定三个方面详细阐述

### 1.1 模型的数学原理

根据金定律, 近似于圆柱体的微加热器的热功率  $P$  与其相比环境之温度差  $\Delta T$  成正比。具体而言, 当微加热器处于稳态时, 其热功率可以表示为  $P = \alpha(\Delta T)$ , 其中  $\alpha$  是金系数, 是一个与微加热器体积、材料等特性和外界环境相关的常数, 在本章第三小节会讲到其参数的测定。

我们考虑到微加热器所处环境的流体流动的情况, 我们对于金公式可以改写为:

$$P = (A + BU^n)(T_{heater} - T_\alpha) \quad (1.1)$$

在这里, 金系数  $A + BU^n$  中的常数  $A$  反映了热传导、热辐射和自由对流代表相关的热量散失,  $U$  为强迫对流速度 (待测流体的流动),  $B, n$  为与强迫对流相关的常数, 同时  $T_{heater}, T_\alpha$  分别代表了微加热器温度与环境温度。在这里, 常数  $A, B, n$  的测定将会在本章第三小节展开。

我们还需要考虑到, 在 CTD 恒温差控制模式下, 恒温差模式控制电路通过反馈稳定微加热器与环境的温差, 当因为环境温度或流速改变而使系统处于非稳态时, 微加热器的能量守恒表达式为:

$$P = (A + BU^n)(T_{heater} - T_\alpha) + \frac{\rho_{heater} C_{heater} V_{heater} \partial T_{heater}}{\partial \tau} = \frac{V_h^2}{R_{heater}} \quad (1.2)$$

在这里,  $\rho_{heater}, C_{heater}, V_{heater}$  分别代表了微加热器的密度、比热容和体积,  $V_h$  代表了为加热器两端的电压。

同时, CMOS-MEMS 的微加热器本质上为热敏电阻, 其一阶热敏系数与金系数相当, 其阻值可以表达为:

$$R_{heater} = R_0(1 + \alpha(T_{heater} - T_0)) \quad (1.3)$$

上面的三个公式是这里热电模型的核心数学模型, 在下一个小结, 我们将从这三个公式出发去构建 SPICE 电路模型

## 1.2 SPICE 电路构建

为了将热力学模型等效构建为 SPICE 电路模型，我们需要建立一个“温度-电压等效替换”，进行热电模型的转化。令电压  $V_0, V_\alpha, V_{heater}$  分别在数值上等于温度量  $T_0, T_\alpha, T_{heater}$ 。此时，我们可以通过 Virtuoso AnalogLib 库中的压控电阻  $vcres$  来表示上述热电模型特征。

我们对上一小节中的数学模型进行相对应的改写，将热电等效带入，可以得到：

$$(A + BU^n)(V_{heater} - V_\alpha) + \frac{\rho_{heater} C_{heater} V_{heater} \partial T_{heater}}{\partial \tau} = \frac{V_h^2}{R_0(1 + \alpha(V_{heater} - V_0))} \quad (1.4)$$

为了简化金公式的相关常数，等式左侧的两组常数我们用  $R_{thermal}$  (热阻) 与  $C_{thermal}$  (热容) 两个参数去表征，等式右侧的表达式等效为理想电流源，有下列表达：

$$(A + BU^n)^{-1} = R_{thermal} \quad (1.5)$$

$$\rho_{heater} C_{heater} V_{heater} = C_{thermal} \quad (1.6)$$

$$\frac{V_h^2}{R_0(1 + \alpha(V_{heater} - V_0))} = I_{vc} \quad (1.7)$$

根据基尔霍夫定理，我们可以对上面的热电模型构建下列的 SPICE 模型：

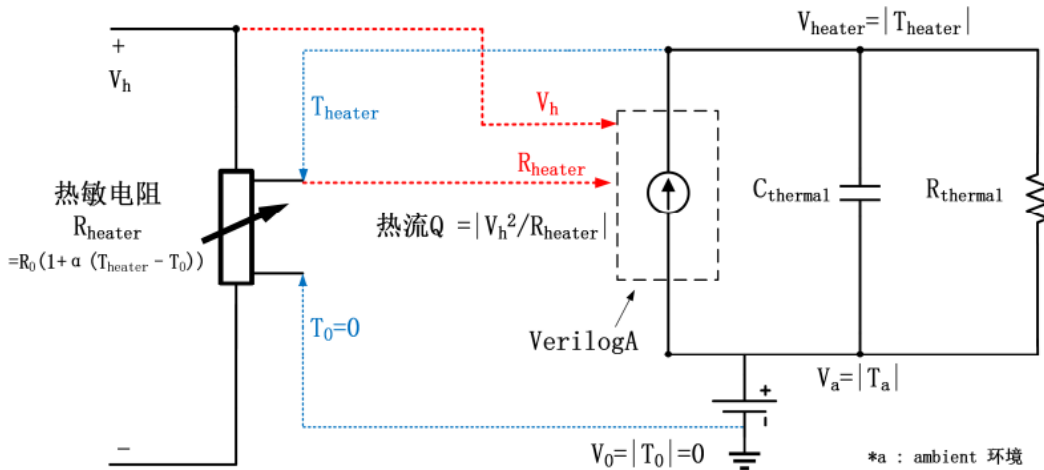


图 1.1 微加热器的热-电耦合 SPICE 模型

其中压控电流源的表达我们通过使用 VerilogA 工具进行表达，同时，对于  $R_{thermal}, C_{thermal}$  参数的测定在下个小节详细阐述。

### 1.3 模型的参数测定

对于此次设计的参数测定，我们采用已经设计好并完成流片的 CMOS-MEMS 结构，因此通过对芯片进行测量后拟合数据而获得较为精确参数。测量电路如下图所示：

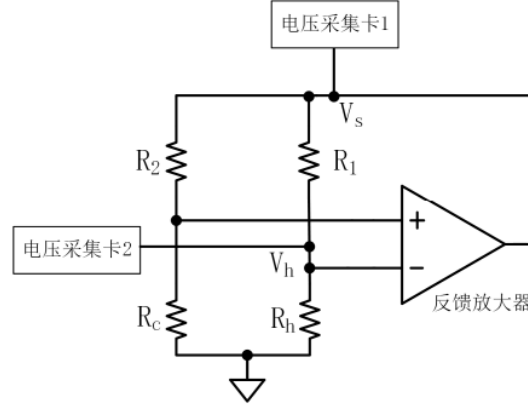


图 1.2 模型参数测定电路

在测试环境下可保持环境温度  $T_\alpha$  固定。通过电压采集卡 1,2 测得  $V_s, V_h$  后根据万用表测出的  $R_1$  可以计算出  $I_h$ ，利用  $V_h, I_h$  易得到微加热器功  $P$ 。同时，由于电阻  $R_1, R_2$  在测试电路中为非常稳定的片外电阻，其阻值不受功率和外界温度影响，当电压采集卡输出结果稳定时，可认为微加热器阻值已经稳定 ( $\partial R_{heater} / \partial t = 0$ )。同时可以从此时  $R_h$  的阻值反推目前系统的温度  $T_{heater}$ 。此时我们的拟合数学模型可以总结为：

$$(A + BU^n)(T_{heater} - T_\alpha) = V_h \times I_h \quad (1.8)$$

首先设定  $U = 0$ ，测定参数  $A$  的值，接着改变流速  $U$ ，进一步拟合测定参数  $B, n$  的值，最后测量的实际结果以及拟合曲线如下图所示：

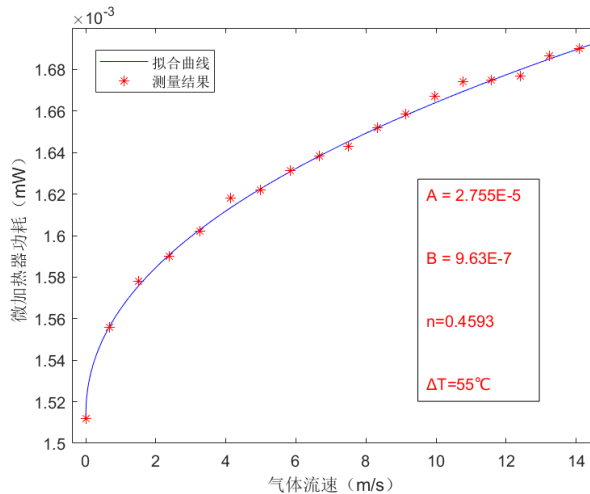


图 1.3 测量结果和拟合曲线

将测量结果利用软件进行拟合，我们可以得到如图 1.3 所示拟合出来的三个参数  $A = 2.755 \times 10^{-5}$ ,  $B = 9.63 \times 10^{-7}$ ,  $n = 0.4593$ ，同时，对于微加热器的 TCR 以及室温常数，我们有： $\alpha = 2.970918 \times 10^{-3}$ ,  $T_\alpha = 19.5^\circ\text{C}$ 。

同时，针对于不同流速下的微加热器进行建模的时候，带入不同的  $U$  我们便可以计算出不同流速下的热阻  $R_{thermal}$ ，在这里，我们假定两种典型情况：

$$R_{thermal} = 36.2976k\Omega \text{ when } U = 0m/s \quad (1.9)$$

$$R_{thermal} = 32.97812k\Omega \text{ when } U = 10m/s \quad (1.10)$$

而微加热器的热容不会受到流速、温度等影响，所以我们可以直接将微加热器的密度、比热容、体积等参数带入求得其定值：

$$C_{thermal} = \rho_{heater} C_{heater} V_{heater} = 97.1618\mu F \quad (1.11)$$

### 1.4 本章小结

本章主要介绍了 CTD 微加热器系统的基本原理、SPICE 电路的主要内容以及对于现有 CMOS-MEMS 材料的参数测定，通过 MATLAB 拟合得出相关的电路参数数值，为后续系统的仿真奠定基础。

## 2. 恒温差模式控制电路设计

对于 CTD 恒温差模式控制电路，反馈放大器的设计选择需要具备电流驱动缓冲的功能，同时对于基本的共模相应需要具备较好的稳定性。本章节将从反馈运放设计方案、电路仿真验证以及电流驱动能力三个方面进行阐述。

### 2.1 电路设计方案

恒温差模式控制电路中反馈放大器的设计选用具有输出缓冲的单端输出折叠共源共栅放大器，具体结构如图 2.1，实现超过  $60\text{dB}$  的直流增益和  $4\text{mA}$  的输出电流能力。

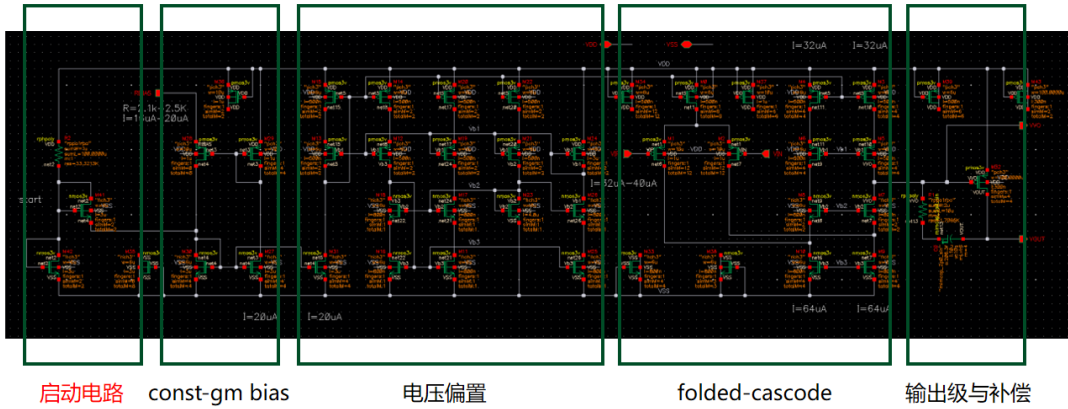
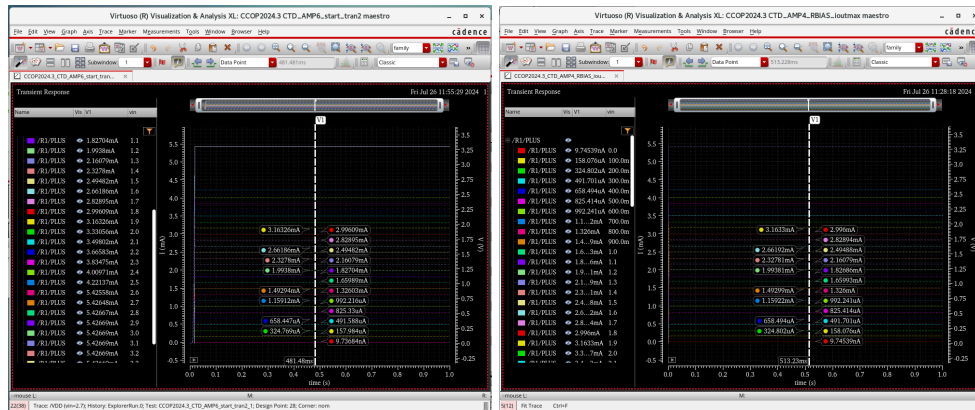


图 2.1 反馈放大器电路图

使用基本的 Cascode 型电流源产生偏置电流和偏置电压，同时采用 const-gm 偏置电路产生合适的偏置电流。流经差分对的静态电流为  $58\mu\text{A}$ ，流经两 Cascode 支路的静态电流各位  $29\mu\text{A}$ 。同时，为了保证实际情况下 const-gm 偏置电路的正常工作，在此基础上还添加了启动电路，防止偏置电路不启动工作的情况，具体效果如图 2.2。



(a) 延迟 10ms

(b) 阶跃响应

图 2.2 电路缓启动分析

对于相位裕度的考虑，需要特别注意电路负载电容的大小对于其影响。对于 CTD 微加热器结构，其负载电容大小有变化，所以需要考虑在负载电容  $C_L$  轻微变化的时候其相位裕度的变化，具体的结果如图 2.3。在满足相位裕度最佳的条件下，通过仿真可以得知，当  $C_L$  在 1pF-2pF 的范围内电路的相位表现最佳。

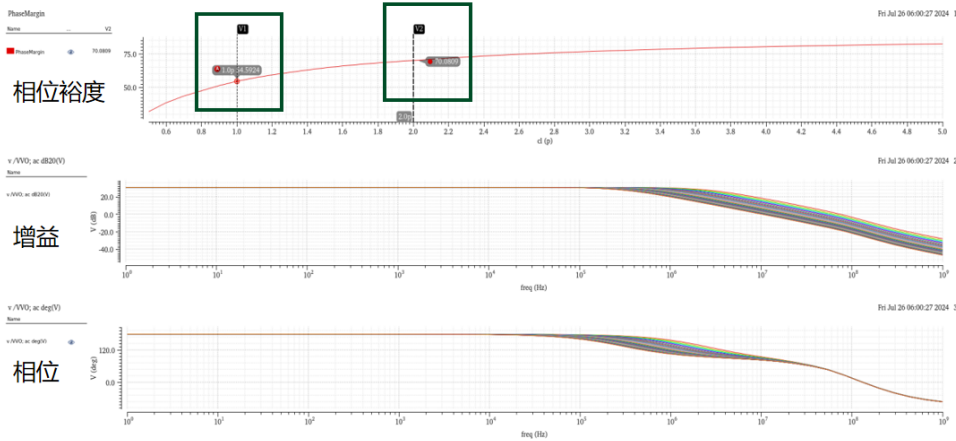


图 2.3 负载电容  $C_L$  的变化对于相位裕度的影响

同时，对于驱动电流的 PMOS 设计，我们需要针对于面积、驱动能力两个角度去设计最优情况。具体的仿真结果如图 2.4。饱和状态下， $I_{out\_max} = 4.2mA$ ，此时最优的 PMOS 尺寸为： $L = 300n, W = 100u, finger = 2, multiple = 4$ 。

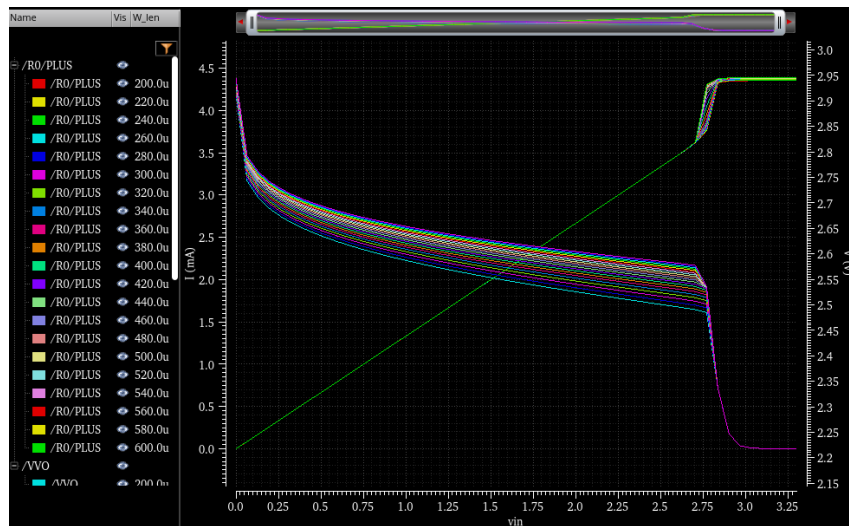


图 2.4 不同 PMOS 结构对于驱动电流的效果

此外，偏置电路产生的电压  $V_{b1}$ 、 $V_{b2}$ 、 $V_{b3}$  保证 Cascode 支路中所有 MOS 管工作在饱和区，在折叠共源共栅放大器的输出与输出缓冲管之间加入米勒电容与调零电阻进行频率补偿，保证系统的稳定性。

## 2.2 电路仿真验证

本小节主要展示与 CTD 系统反馈运放，也就是折叠式共源共栅的相关特性的仿真，主要聚焦于单个运放，从共模抑制比、电源抑制比、运放功耗、共模输入扫描等，对于整个系统的仿真将在下一章进行阐述。

本小节以及后面系统仿真的结果均由 calibre 进行后仿真实现，对于最终呈现的结果有一定的参考价值。

### 2.2.1 共源抑制比 CMRR

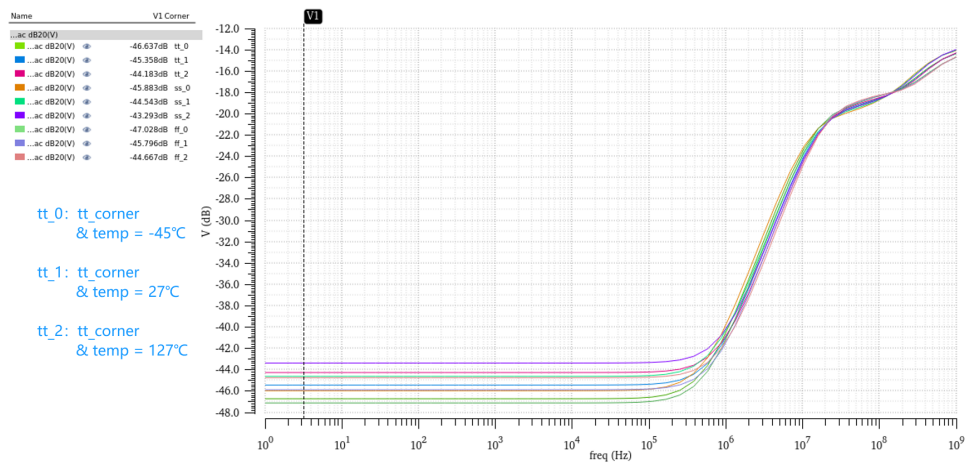


图 2.5 CMRR 工艺角仿真

本次折叠式共源共栅结构运放共模抑制比的仿真图如图 2.5 所示。由图可知该运放在各个仿真条件下共模抑制比的具体仿真数据如下表所示：

表 2.1 共模抑制比/dB

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	46.556	45.784	47.016
27°C	45.324	44.534	45.692
127°C	44.214	43.244	44.564

由以上图表可知，在所有温度、工艺角的组合的仿真条件下，该运放的模抑制比的最小也为 43.293dB，满足设计要求。

### 2.2.2 电源抑制比 PSRR

运放的电源抑制比 PSRR，表征着其抑制电源噪声的能力，值越大，电压缓冲器抗电源噪声的能力越强。



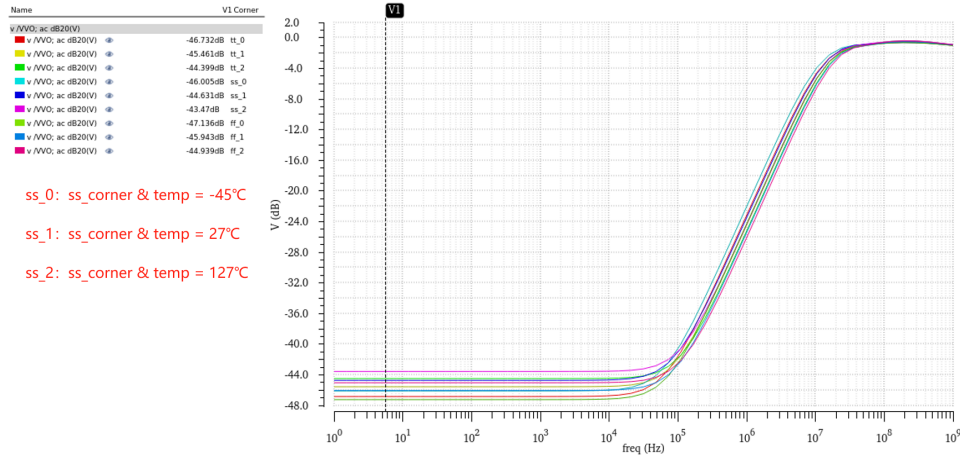


图 2.6 PSRR 工艺角仿真

本次折叠式共源共栅结构运放电源抑制比的仿真图如图 2.6 所示，由图可知该运放在各个仿真条件下电源抑制比的具体仿真数据如下表所示：

表 2.2 电源抑制比/dB

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	46.674	45.982	47.081
27°C	45.262	44.441	45.944
127°C	44.218	43.336	44.924

由以上图表可知，在所有温度、工艺角的组合的仿真条件下，该运放的电源抑制比的最小也为 43.47dB，满足设计要求。

### 2.2.3 静态功耗

本次 CTD 反馈运放的静态功耗主要分为两部分，一个是放大部分的电路功耗，另一个是 PMOS 电流驱动负载部分的功耗。在这里，我们主要考虑放大电路部分（考虑到所有的偏置电路与启动电路）的静态功耗，主要的仿真结果如下表所示：

表 2.3 运放的静态功耗/uW

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	412.37	387.41	458.69
27°C	482.14	457.24	514.61
127°C	570.62	527.13	591.46

由以上图表可知，在所有温度、工艺角的组合的仿真条件下，该运放的静态功耗的最差为 692.44uW，满足设计要求。

## 2.2.4 共模输入扫描

在原先仿真驱动电流能力的电路之中，我们直接将输出端与正输入端短接在一起，这样的连接无法反映出差模输入范围的问题，这里在之前测试上一版片子的时候发现存在这个方面的问题，于是我们将短接取消，直接输入两端的共模输入，详细查看其对于最终电流输出的影响，这样共模与差模的关系对于电流驱动的影响可以更加明显的展现出来。修改后的仿真电路如图 2.7：

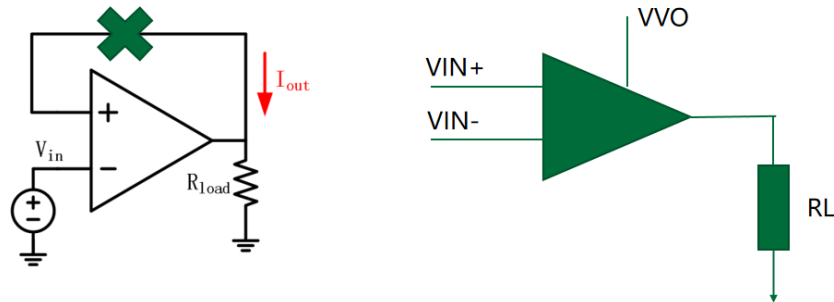


图 2.7 驱动电流系统仿真完善

分别输入 VIN+/VIN-，扫描 0-3.3V 进行仿真，最后结果图如图 2.8：

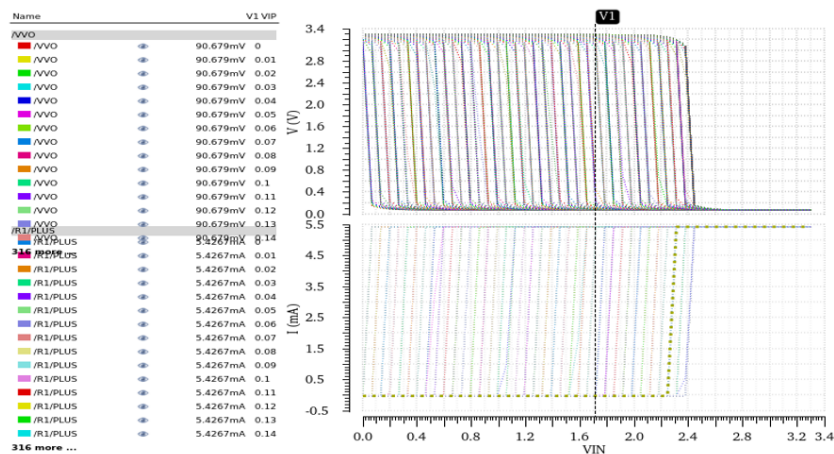


图 2.8 共模输入电压扫描

查看上述仿真结果，在线性区域内，假定 VIP=1.65V，此时 VIN 的电压范围为：(1.658V – 1.715V)，此时最终输出电流的大小为：(0.7mA – 5.26mA)，这样的结果相较于上次的差模范围有了较大的提升，在 CTD 系统突变范围较大的时候运放也可以正常的进行电流驱动。同时考虑到 PMOS 负载的驱动电压：当 cascode 输出点 VVO 的电压范围为 (2.2V – 2.5V) 时，此系统才具备正常的调节功能，两者均符合预期设计要求。

## 2.2.5 压摆率与建立时间

下图所示为运放的摆率及建立时间，输入方波信号的低电平为 0V，高电平为 3.3V。

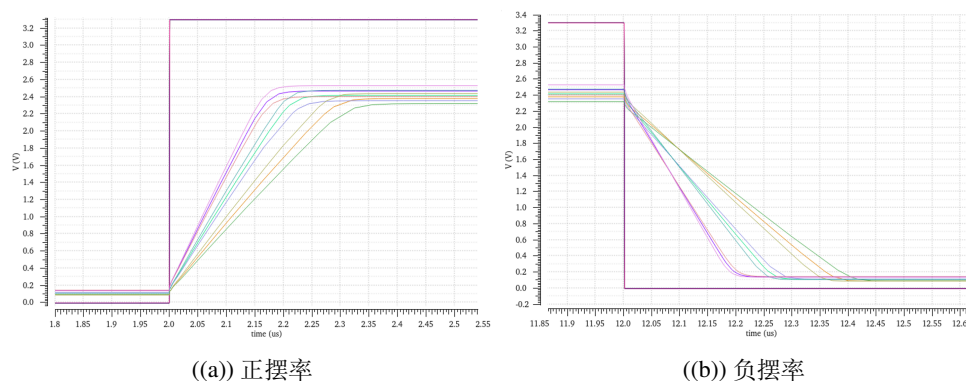


图 2.9 压摆率及建立时间仿真

由该图可知该电压缓冲器在不同工艺角、不同温度组合对应的仿真条件下的正摆率、负摆率以及上升沿、下降沿的 1% 建立时间的具体仿真数据结果:

表 2.4 正摆率/ $V \cdot \mu s^{-1}$

工艺角与温度	tt_corner	ss_corner	ff_corner
$-45^{\circ}C$	8.042	7.269	8.749
$27^{\circ}C$	10.917	10.311	11.56
$127^{\circ}C$	13.442	12.886	14.201

表 2.5 负摆率/ $V \cdot \mu s^{-1}$

工艺角与温度	tt_corner	ss_corner	ff_corner
$-45^{\circ}C$	5.868	5.509	6.585
$27^{\circ}C$	8.422	7.838	9.068
$127^{\circ}C$	11.488	10.816	12.248

由上表可知，在所有仿真条件下，该运放在所有仿真条件下的正摆率总都大于其负摆率，因此最终摆率取决于负摆率，可知其摆率不低于  $5.509V/s$ 。

表 2.6 上升沿 1% 建立时间/ns

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	458.2	484.2	434
27°C	426.5	448.9	371.4
127°C	369.3	398.1	342.7

表 2.7 下降沿 1% 建立时间/ns

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	487	502.1	422.6
27°C	368.3	384.2	316.4
127°C	316.8	346.5	267.2

由上表可知，电路的 1% 建立时间则取决于上升沿的 1% 建立时间，且该指标的值不高于 502.1ns。可见，该电压缓冲器的摆率及 1% 建立时间均满足设计指标要求。

## 2.3 电流驱动能力

对于电流驱动，我们的负载电容设置为  $C_L = 1pF$ ，负载电阻设置为  $R_L = 600\Omega$ 。此运放对于电流的驱动能力闭环仿真图如下图所示：

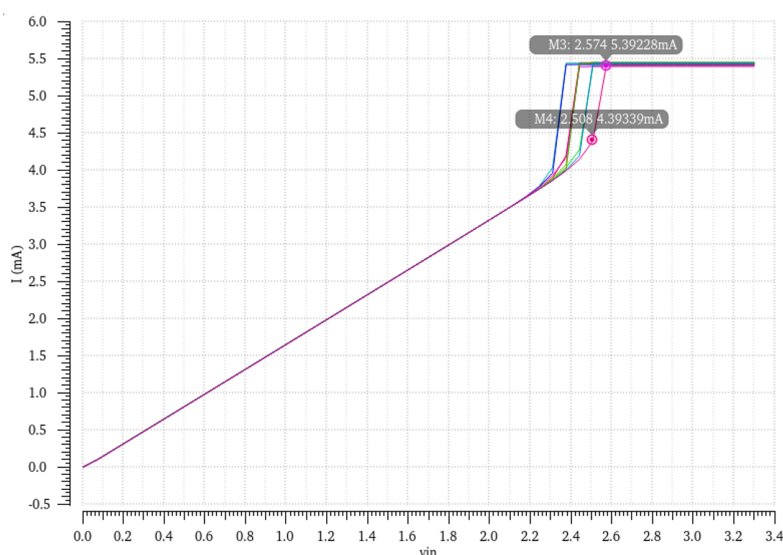


图 2.10 闭环仿真电流驱动能力

从上面的仿真图可以看到，其线性输出的最大电流为 4.393mA，同时也能说明其共模输入范围上限约为 2.508V。对于其他工艺角的情况，总结在下表中：

表 2.8 最大输出电流/mA

工艺角与温度	tt_corner	ss_corner	ff_corner
-45°C	4.028	3.997	4.097
27°C	4.158	4.072	4.252
127°C	4.238	4.159	4.393

在各工艺角及温度下，仿真出的最大驱动电流最小为 3.997mA，可满足 CTD 恒温差在正常工作时的电流消耗，满足设计指标以及相关的实际情况。

### 2.4 本章小结

本章主要基于 CTD 反馈运放个体的相关特性进行仿真，包括其静态工作功耗、共源抑制比、电源抑制比、负载 PMOS 及压摆率等。主要参数均满足于设计指标，对于反馈运放来说其性能符合预期，对于系统的正常工作有着良好表现。

### 3. CTD 热电模型联合仿真

在本章中，将主要探讨 CTD 运放在整个系统中的联动作用以及整体恒温差模型的效果。主要从以下三个方面去分析：恒定室温下温差稳定性分析、室温波动下恒温差稳定性以及流速波动下恒温差稳定性。

### 3.1 恒定室温温差稳定性分析

首先搭建出测试的 CTD 系统，在这里系统初始下有：

$$R_{h0} = 1.213k\Omega \quad R_{r0} = 6.065k\Omega \quad R_{C0} = 100\Omega \quad (3.1)$$

$$R_1 = 606.5\Omega \quad R_2 = 3.0325k\Omega \quad T_\alpha = 19.5^\circ C \quad (3.2)$$

具体的系统电路图如下图所示:

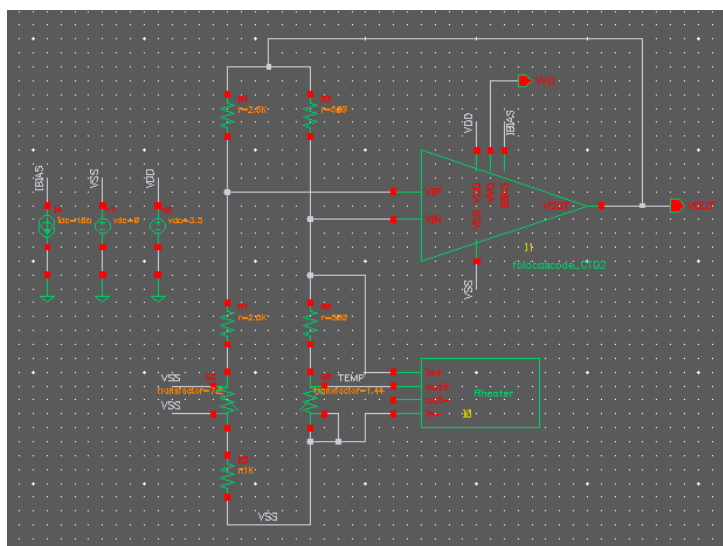


图 3.1 CTD 恒温差模型电路

通过扫描片外可变电阻  $R_C$  的值来调节 CTD 恒温差的差值，从而寻找可调节的最大温差，具体的仿真结果见下表：

表 3.1 恒定室温下的最大恒温差/ $^{\circ}\text{C}$  ( $\text{RC}=550$ )

工艺角	tt_corner	ss_corner	ff_corner	理想值
温差 $\Delta T$	56.6389	56.469	56.787	57.249

在此数据之上马，最差的情况与理想之偏差不超过 2%，在这里符合预期。

同时，结合上一章有关于压摆率的相关测试，在这里我们引入对于连续时间下改变恒温差值其稳定性分析的测试，具体的仿真结果如下图所示：

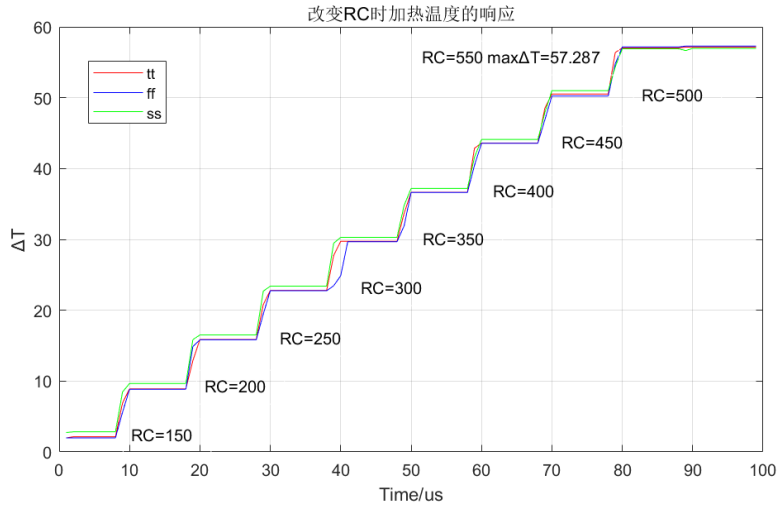


图 3.2 改变  $R_C$  时加热温度的响应

### 3.2 微加热器的响应时间

在上一章的内容中提及了运放的响应时间，但是对应到 CTD 的系统级仿真，微加热器的响应时间不能简单地等于运放的响应时间，需要单独引入噪声信号去进行系统级的研究。在运放的反向输入端加入扰动信号源，在等效流速  $U = 0$  的情况下进行瞬态仿真，结果如下图所示：

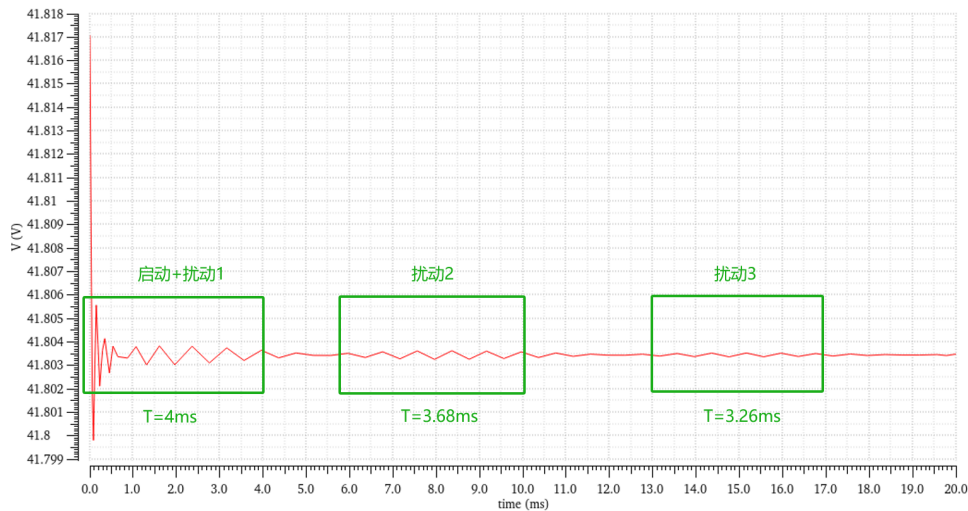


图 3.3 使用扰动信号源仿真微加热器响应时间

在方波扰动信号的上升沿和下降沿， $V_h$  都需要一定时间重新建立起稳定状态，这一时间被定义为微加热器的响应时间。从仿真结果中可以看到，系统的响应时间为  $\tau = 3.68ms$ 。当流速增大时，系统的反应时间会更快，这部分内容将在后面小节中讨论。

### 3.3 室温波动下恒温差稳定性

对于室温的波动，我们使用一个压控电阻来模拟室温测热敏电阻  $R_T$  的该变量，通过扫描室温变化，我们可以得到下面的连续时间稳定性仿真结果：

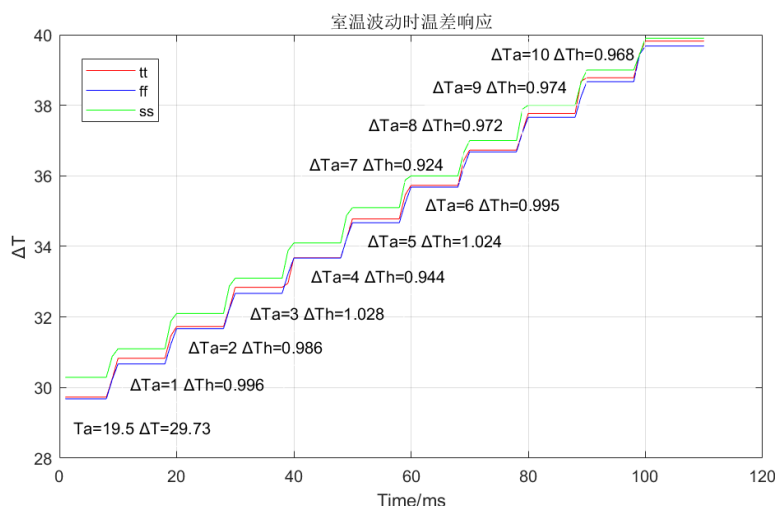


图 3.4 室温波动时连续时间下温差稳定性

这里以一度的温差进行阶梯变化，在这里最差的温差变化量为 0.924，在连续时间下，室温的变化反映到恒温差的微加热器部分能够及时的相应并保持增长的稳定性。

### 3.4 流速波动下恒温差稳定性

在恒温差控制模式下，还需要讨论在流速改变的时候，其温差的稳定性情况。根据第一章讨论的内容，流速的改变主要影响  $R_{thermal}$ ，根据流速大小改变其值就可以仿真出其稳定性。

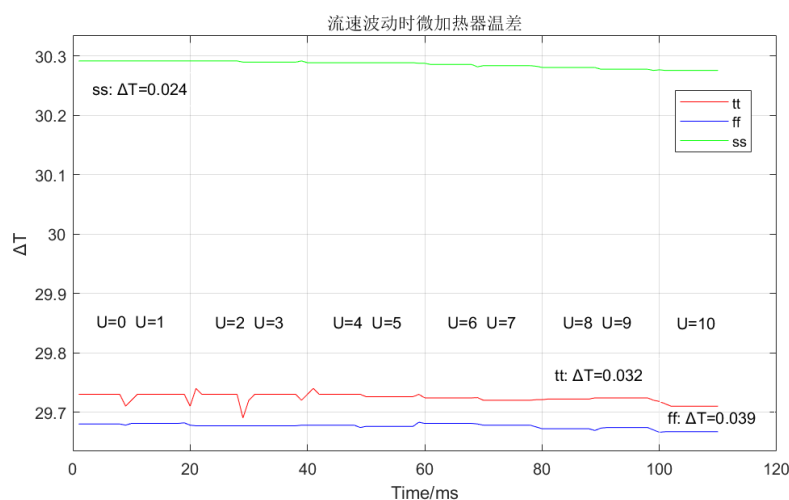


图 3.5 流速波动时连续时间下温差稳定性



在上面的仿真中，流速波动时温差波动的最大值为 0.039，在实际流速传感器中流速的改变对恒温差的效果影响不大，此运放在 CTD 系统中的效果符合预期。

### 3.5 本章小结

本章主要基于 CTD 微加热器 SPICE 系统搭建的仿真电路，对于 CTD 的功能级进行仿真。仿真内容主要包括三大方面：连续时间下温差稳定性仿真、室温波动以及流速波动。仿真结果显示在这些情况下，系统能够正常稳定的工作，并且保持一定的稳定性，满足设计要求。