

## 实验三 数码管显示八位学号以及 AU、LU 设计

姓名 侯少森 学号 18340055

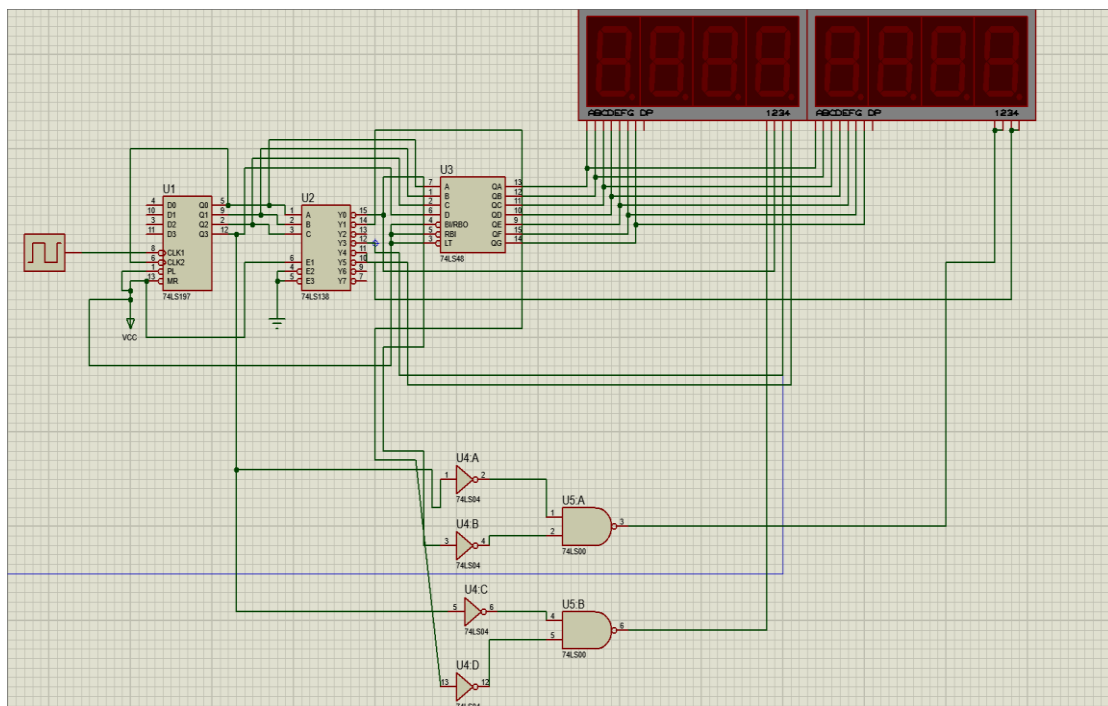
### 一、数码管显示八位学号电路设计

#### 1. 实验内容

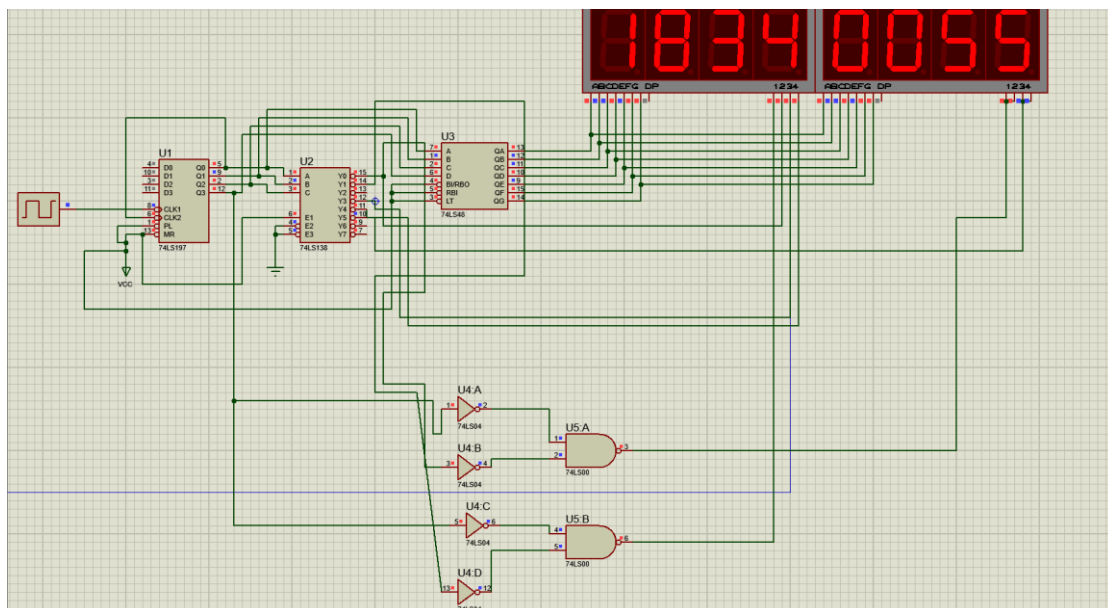
利用 3 线-8 线译码器来在七段数码管上同时显示八位学号(18340055). 用 1 只 74LS197 (自动生成 8421 码), 连入两个四位数码管的 P<sub>13</sub>、P<sub>12</sub>、P<sub>11</sub>、P<sub>10</sub> 和 P<sub>23</sub>、P<sub>22</sub>、P<sub>21</sub>、P<sub>20</sub> 作为数码管 BCD 码输入端作为数据源。将生成 8421 码的低 3 位连入 74LS138 (译码器) 的 S<sub>0</sub>、S<sub>1</sub>、S<sub>2</sub> 端, G<sub>1</sub> 接高电平, G<sub>2A</sub>、G<sub>2B</sub> 接低电平, 输出 Y<sub>0</sub>~Y<sub>7</sub> 选择接入数码管位选通信号接入, 以使某一位固定显示某个数字。其中要利用 74LS48 来将 8421 码转换为七段码. **注意: 直接将 74LS197 生成 8421 码的低 3 位 (Q<sub>2</sub>, Q<sub>1</sub>, Q<sub>0</sub>) 连入 74LS138 进行得到数码管位选信号, 未能考虑 74LS197 生成 8421 码最高位 Q<sub>4</sub>, 因此 0 和 8 都能使 74LS138 的 Y<sub>0</sub> 输出低电平, 1 和 9 都能使 74LS138 的 Y<sub>1</sub> 输出低电平. 所以要通过自己设计电路来区分 0 和 8, 1 和 9 的显示.**

#### 2. 仿真电路与结果

(1) 根据实验内容, 在 proteus 上设计出仿真电路图:



(2) 点击运行, 开始运行仿真电路图, 得到的结果图如下:

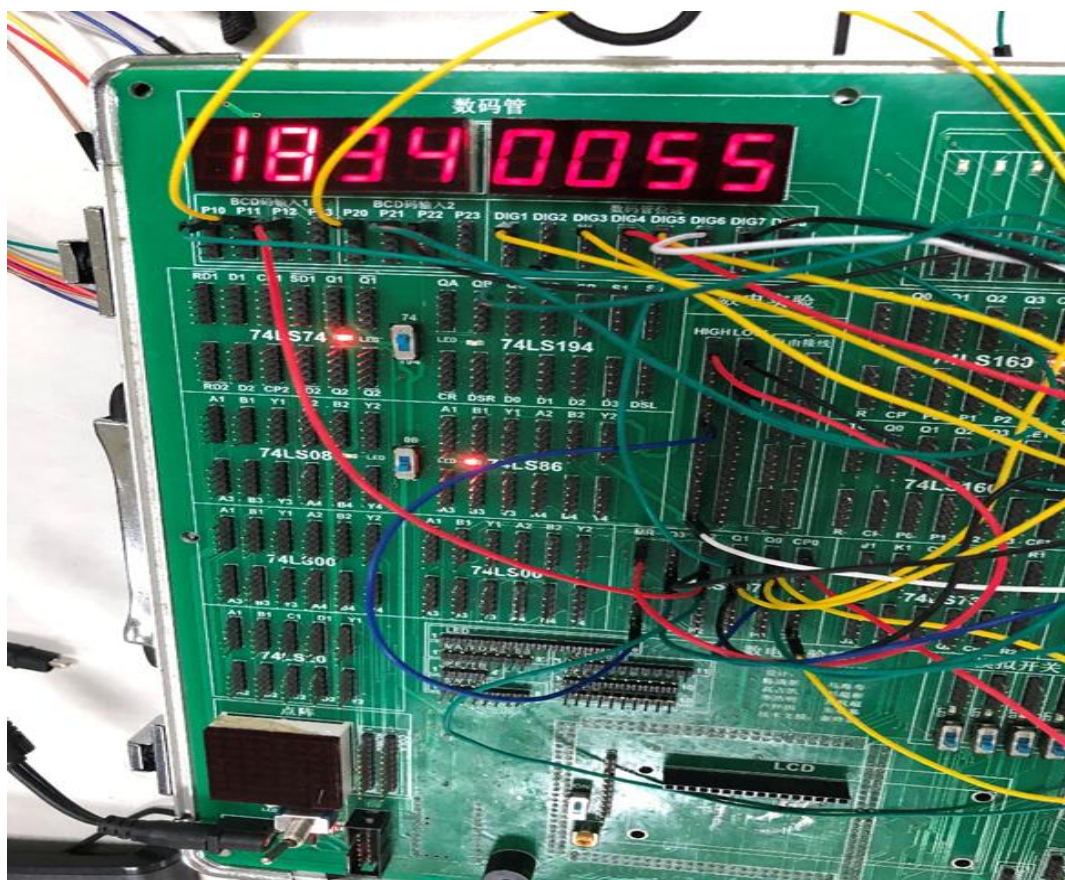


(3) 可以看到两个四位数码管成功的将 18340055 显示出来, 证明仿真成功。

### 3. 实验结果与分析

(1) 在实验箱上连接好设计的电路。

(2) 实验结果图:



(3)分析实验结果图:在数码管上显示出 18340055 字样,表明实验电路设计成功.

## 二、AU 设计

### 1. 实验内容

(1)利用八选一数据选择器 74LS151 设计一个半加半减器,输入为 S、A、B,其中 S 为功能选择口.当 S=0 时,输出 A+B 及进位;当 S=1 时,输出 A-B 及借位.

(2)构建出半加半减器的真值表(其中 OUTPUT 代表和/差,C 代表进位/借位):

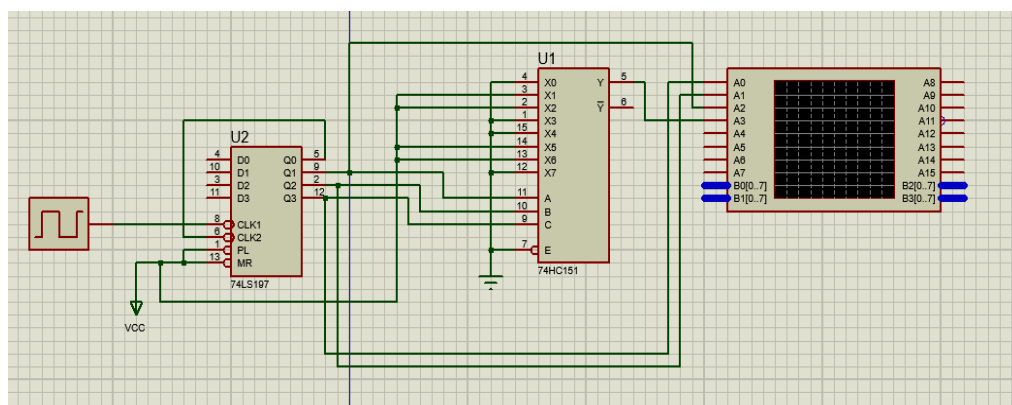
S	A	B	OUTPUT	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0

(3)使用 74LS151 分两次连线来单独显示和/差、进位/借位结果.

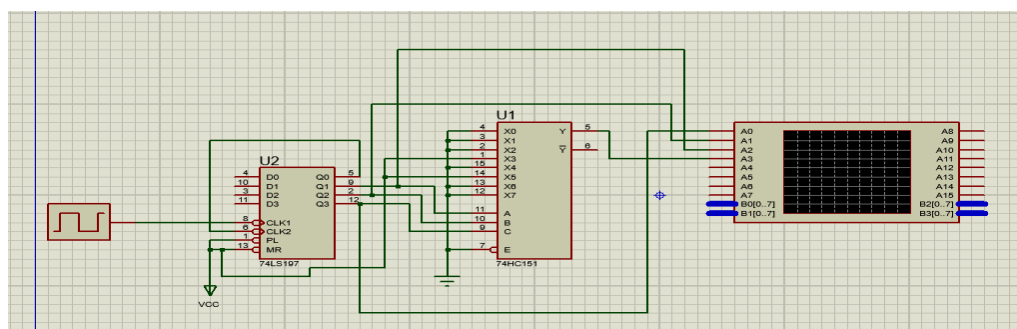
### 2. 仿真电路与结果

(1)按照真值表,在 proteus 上设计仿真电路图:

①和/差(其中 A<sub>0</sub>、A<sub>1</sub>、A<sub>2</sub>、A<sub>3</sub> 分别代表 S、A、B、OUTPUT):

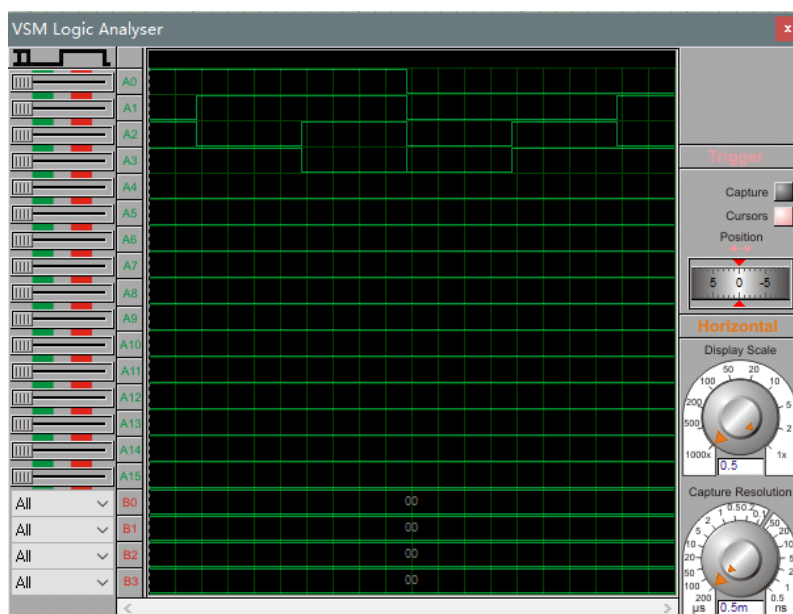


②进位/借位(其中 A<sub>0</sub>、A<sub>1</sub>、A<sub>2</sub>、A<sub>3</sub> 分别代表 S、A、B、C):

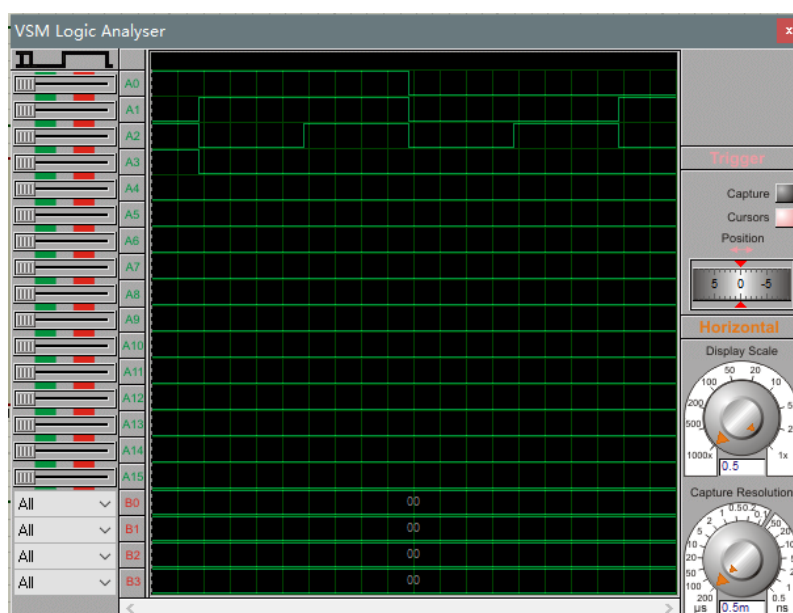


(2) 点击运行, 开始运行仿真电路图, 得到的结果图如下:

①和/差(其中  $A_0$ 、 $A_1$ 、 $A_2$ 、 $A_3$  分别代表 S、A、B、OUTPUT):



②进位/借位(其中  $A_0$ 、 $A_1$ 、 $A_2$ 、 $A_3$  分别代表 S、A、B、C):



(3) 分析仿真结果图: 将示波器上显示的波形与之前构建的真值表一一验证, 发现完全相符, 因此, AU 的仿真电路设计成功。(真值表中的“1”表示高



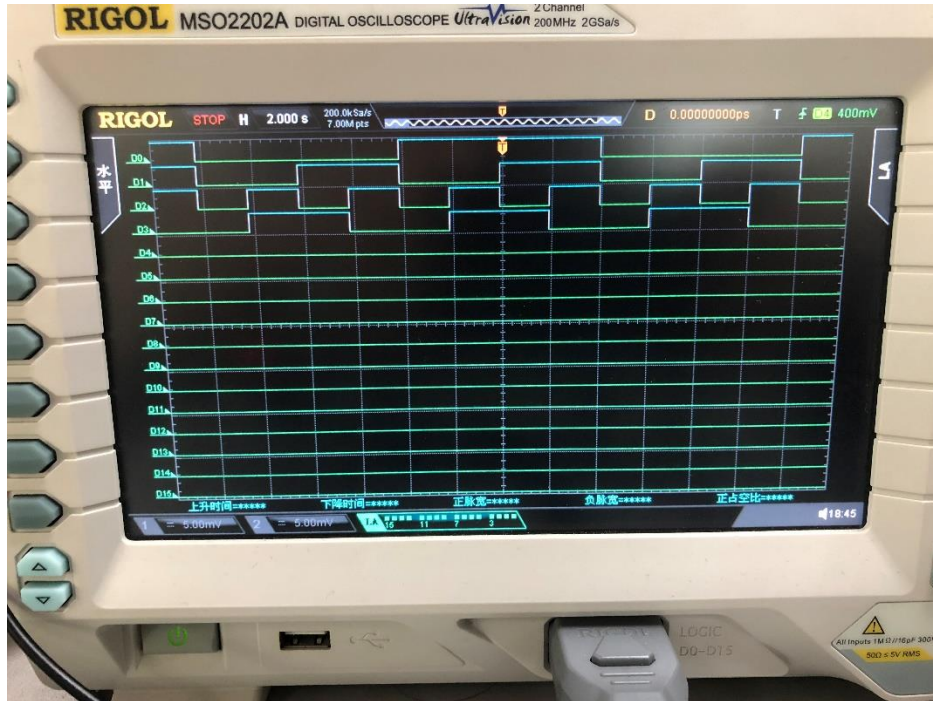
电平，“0”表示低电平）。

### 3. 实验结果与分析

(1) 按照仿真电路图在实验箱上连接实验电路。

(2) 实验结果图如下：

①和/差(其中  $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$  分别代表 S、A、B、OUTPUT)：



②借位/进位(其中  $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$  分别代表 B、A、S、OUTPUT)：



(3) 分析实验结果图：

将示波器上显示的波形与之前构建的真值表一一验证，发现完全相符，因此，AU 的仿真电路设计成功。（真值表中的“1”表示高电平，“0”表示低电平）。

## 三、LU 设计

### 1. 实验内容

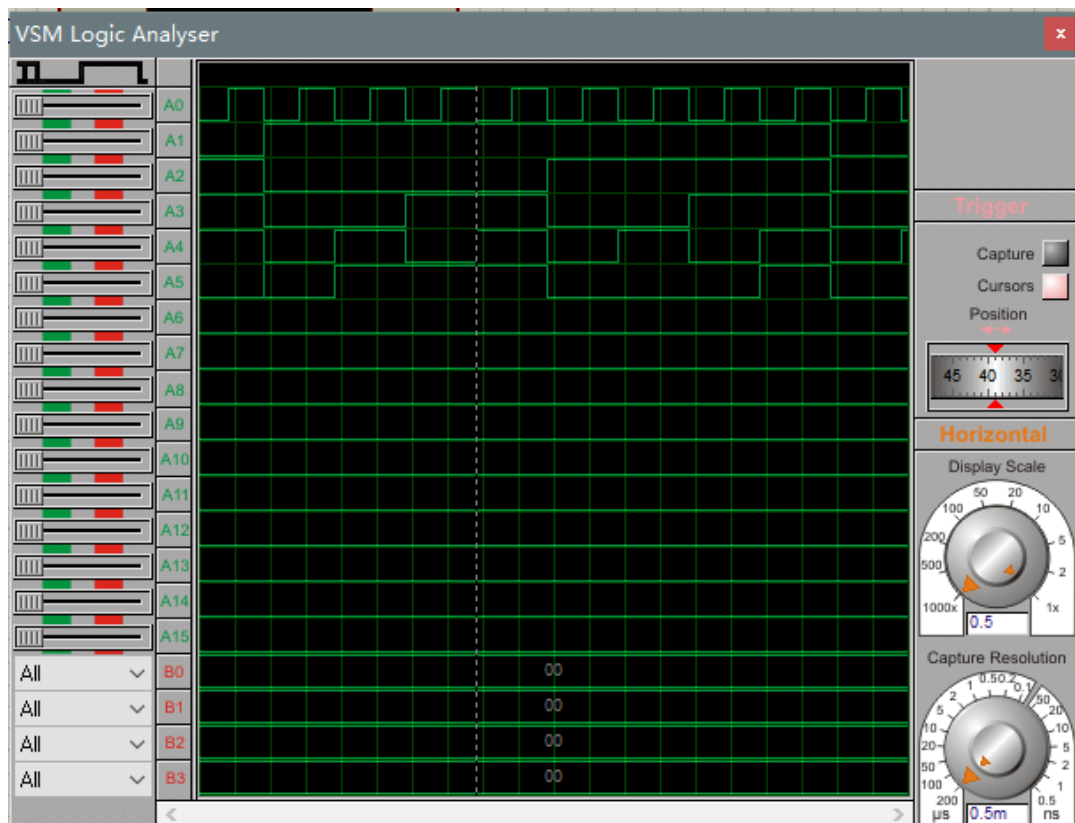
$S_1$	$S_0$	$Y$
0	0	A
0	1	$A \oplus B$
1	0	$A+B$
1	1	$A \cdot B$

S1	S0	A	B	Y
0	0	0	0	0
			1	
0	0	1	0	1
			1	
0	1	0	0	B
			1	
0	1	1	0	$\overline{B}$
			1	
1	0	0	0	B
			1	
1	0	1	0	1
			1	
1	1	0	0	0
			1	
1	1	1	0	B
			1	

## 2. 仿真电路与结果

The circuit diagram illustrates a 4-bit counter implemented using a 74LS107 (4-bit D-type flip-flop) and a 74HC151 (8-to-1 multiplexer). The 74LS107 is configured with its clock input (CLK1) connected to a square wave pulse source. The output of the counter (Q0, Q1, Q2, Q3) is connected to the inputs of the 74HC151. The 74HC151 is configured with its select inputs (A, B, C, D) connected to the counter outputs. The output of the 74HC151 (Y) is connected to a NOT gate (U3), which then feeds back into the clock input of the 74LS107. The 74HC151 also has a carry output (C) and a data input (D) connected to a 5V supply.

(2) 点击运行, 开始运行仿真电路图, 得到的结果图如下 (其中  $A_0$ 、 $A_1$ 、 $A_2$ 、 $A_3$ 、 $A_4$ 、 $A_5$  分别代表时钟、S1、S0、A、B、Y) :

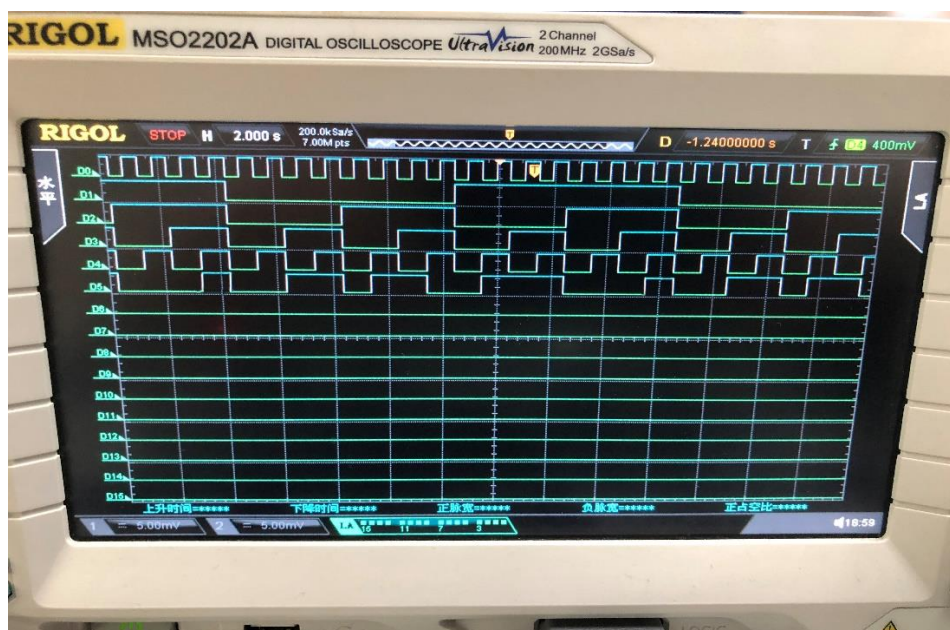


(3) 分析仿真结果图: 将示波器上显示的波形与之前构建的真值表一一验证, 发现完全相符, 因此, LU 的仿真电路设计成功. (真值表中的“1”表示高电平, “0”表示低电平).

### 3. 实验结果与分析

(1) 在实验箱上连接好设计的电路.

(2) 实验结果图如下 (其中  $D_0$ 、 $D_1$ 、 $D_2$ 、 $D_3$ 、 $D_4$ 、 $D_5$  分别代表时钟、S1、S0、A、B、Y) :



(3) 分析实验结果图:将示波器上显示的波形与之前构建的真值表一一验证,发现完全相符,因此,LU 的仿真电路设计成功。(真值表中的“1”表示高电平,“0”表示低电平)。

#### 四、实验总结

##### 实验中遇到的问题:

做 LU 电路设计时,因为有四个输入: $S_1$ 、 $S_2$ 、A、B,而 74LS151 上只有三个输入端,故将 B 接于  $X_0 \sim X_7$  端,这样就解决了四个输入的问题。

**实验收获:**对八选一数据选择器 74LS151 有了更深的理解,更为熟练的掌握了 74LS151 的使用方法,并可以利用 74LS151 设计出其他一些实用的电路。