

Este es un documento es con fines académicos para el curso de Taller de Diseño Digital impartido en el Tecnológico de Costa Rica, el cuál conforma la malla curricular de la carrera de Ingeniería en Computadores.

## Tabla de contenido

Herramientas de ingeniería	3
Proceso de selección	3
Proceso de aplicación	5
Proceso de evaluación	6

## Herramientas de ingeniería

## Proceso de selección.

Consiste en la fase de selección de técnicas, recursos y herramientas modernas de ingeniería.

### Recursos empleados en la solución de ingeniería

Para el problema planteado se realiza una implementación empleando los siguientes recursos:

**POSITIVO**Se emplea el uso de una matriz de compuertas lógicas programables, para **FPGA** este caso se utilizó el modelo DE1-SoC del fabricante terasIC, la cual permite elaborar la solución por medio de un leguaje de descripción de hardware (HDL), en este caso se realiza por medio de System Verilog.

Monitor Se requiere de un monitor para la visualización del contenido descifrado, el VGA cual debe poseer un puerto VGA por el cual se establecerá la interfaz de comunicación FPGA-Monitor.

**Imágenes** Se requiere elaborar imágenes de 32x32 píxeles correspondientes a los caracteres de ASCII reducido.

#### Herramientas utilizadas

Quartus Se elige Quartus como compilador del sistema ya que esta es una herramienta de software que nos permite realizar el análisis y síntesis de los diseños realizados en HDL. Además, permite compilar los diseños, realizar análisis temporales, examinar diagramas RTL, simular el funcionamiento del sistema, configurar y cargar el dispositivo de destino a disposición del programador.

Visual Se emplea Visual ARM como herramienta para emular una serie de ARM instrucciones de las estandarizados del conjunto de instrucciones ARM debido a su amigable interfaz, la facilidad de uso, la fácil visualización de registros y memorias, las opciones de depuración de código como lo son la creación de breakpoints y las emulaciones paso a paso.

CPUlator Se utiliza CPUlator en conjunto con Visual ARM para la emulación de las **ARM** instrucciones ARMv4. En el caso específico de CPUlator también se emplea para la generación del lenguaje máguina (ensamblador) para cada una de las instrucciones ARM correspondientes.

Python Se emplea el leguaje interpretado de alto nivel Python debido a su amplia travectoria en la industria, teniendo una basta documentación, una extensa comunidad de usuarios y una gran cantidad de librerías; además de su facilidad de uso. En el caso del proyecto planteado se emplea la librería "Pillow", la cuál nos permite el procesamiento de imágenes convirtiéndolas en datos de 3 bits por píxel que luego serán empleadas como insumo del sistema.

#### Técnicas seleccionadas

Algunas de las técnicas empleadas para la elaboración del proyecto son:

Diseño modular Es una metodología que pretende subdividir el problema general en tantas partes como sea posible, logrando establecer módulos.

Modelado por Es un tipo de modelado en el que se describe qué hace el módulo, en **comportamiento** términos de la relación entre sus entradas y salidas.

Modelado por Es un tipo de modelado en el que se describe como el módulo es estructura construido mediante piezas (módulos) más simples. En decir, se hace instanciación de módulos más simples a lo interno de otros módulos.

Lógica Un sistema que utiliza lógica combinacional es aquel en el que sus combinacional salidas son función exclusiva del valor de sus entradas en un momento dado.

Lógica Un sistema que utiliza lógica secuencial es aquel cuyas salidas no solo secuencial dependen de sus entradas actuales, sino también de su posición o estado actual, almacenada en elementos de memoria.

# Proceso de aplicación.

Consiste en la fase de aplicación de técnicas, recursos o herramientas modernas de ingeniería.

Debido al paralelismo del hardware de las FPGAs, es posible diseñar un sistema digital que supla con cada una de las necesidades del procesador para cumplir con el problema planteada. A demás, es importante destacar la facilidad de la FPGA empleada ya que cuenta con un puerto VGA que nos permite visualizar los datos procesados por medio de un monitor. El diseño de sistemas digitales puede llegar a ser un proceso muy complejo por lo que las buenas prácticas, la correcta implementación de técnicas y el empleo de métodos estandarizados facilitan el proceso de desarrollo.

Como se observa en el modelo del procesador diseñado mostrado en la siguiente imagen, los procesadores de microarquitectura ARM requiere de varios módulos, memorias de datos, memoria de instrucciones, memoria de registros, unidad de control, unidad lógica-aritmética; cada uno de estos módulos tiene sus propias entradas y salidas y realizan una tarea específica como lectura y escritura de datos, control de señales, entre otros, por lo que utilizar un modelado estructural para estos casos es la mejor opción.

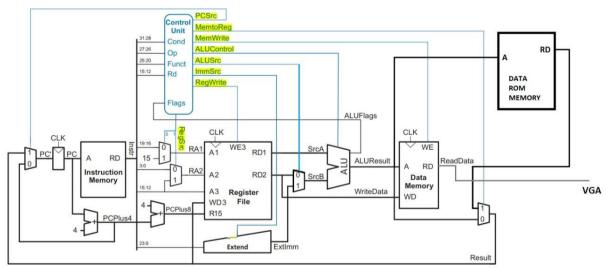


Figure 7.13 Complete single-cycle processor

Por otro lado, para el proceso de descripción del diseño de forma algorítmica mediante ecuaciones y operaciones matemáticas es óptimo el empleo del modelado por comportamiento.

Finalmente, como se mencionó en el apartado de "técnicas seleccionadas", la lógica secuencial se utiliza cuando las salidas dependen tanto de las entradas como del estado actual, por lo que es importante llevar el control de este estado; por ejemplo, es importante en módulos donde se requiera de sincronización, como lo es el caso de las memorias que requieren de una señal de reloj "clock" que controle cuando se escribe o lee un dato. A demás, algunos módulos no utilizan el enfoque de lógica secuencial sino lógica combinacional, esto debido a que la salida solo depende de la entrada y no del estado actual, por ejemplo, el módulo de la ALU, solo necesita conocer las entradas para realizar una operación.

## Proceso de evaluación.

Evaluación de técnicas, recursos o herramientas modernas de ingeniería:

Las técnicas empleadas son lo suficientemente potentes para el diseño de un sistema complejo de ingeniería, como lo fue en este caso un procesador para arquitectura ARM.

En relación con los recursos utilizados, la FPGA tiene la gran ventaja de ser reprogramable; no obstante, no pueden realizar sistemas excesivamente complejos, además, en algunos modelos las herramientas de software tienen precios elevados.

En cuanto a las herramientas, las utilizadas para el proyecto fueron suficientes para cubrir las necesidades de este. Sin embargo, se recomiendan herramientas más potentes para diseños más complejos, como lo es Keil para la emulación de instrucciones ARM y u otras arquitecturas.