



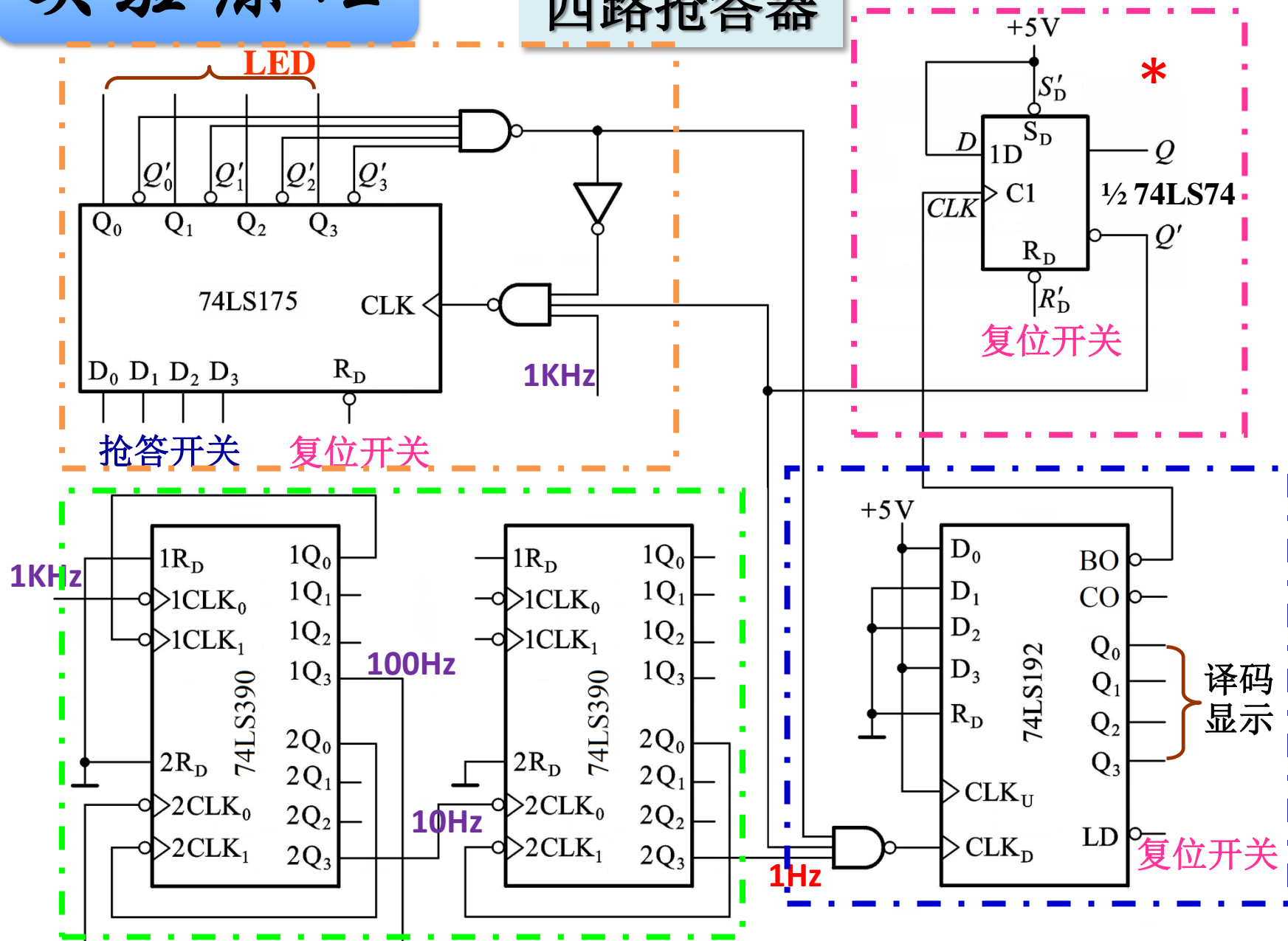
抢 答 器

实验目的

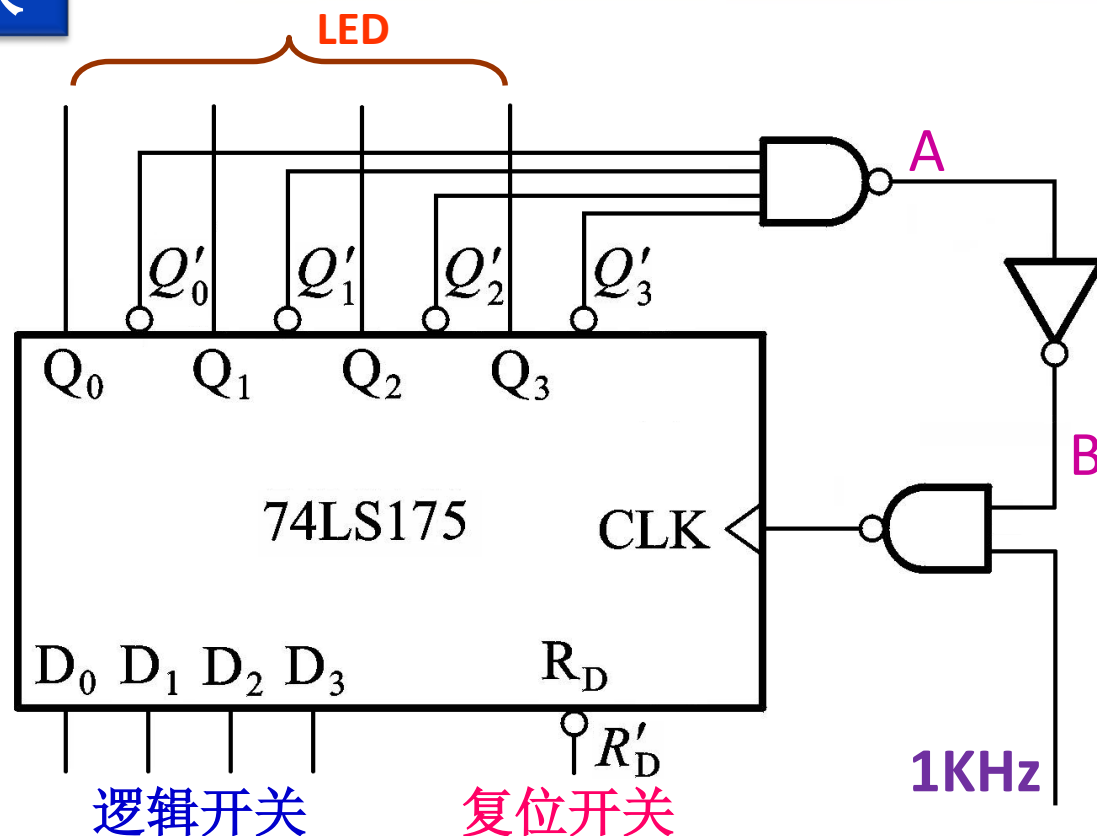
- 综合运用D触发器、门控时钟、计数器等。
- 用LED和数码管显示抢答成功的组号。
- 了解小型综合数字系统实验的调试和故障排除方法。

实验原理

四路抢答器

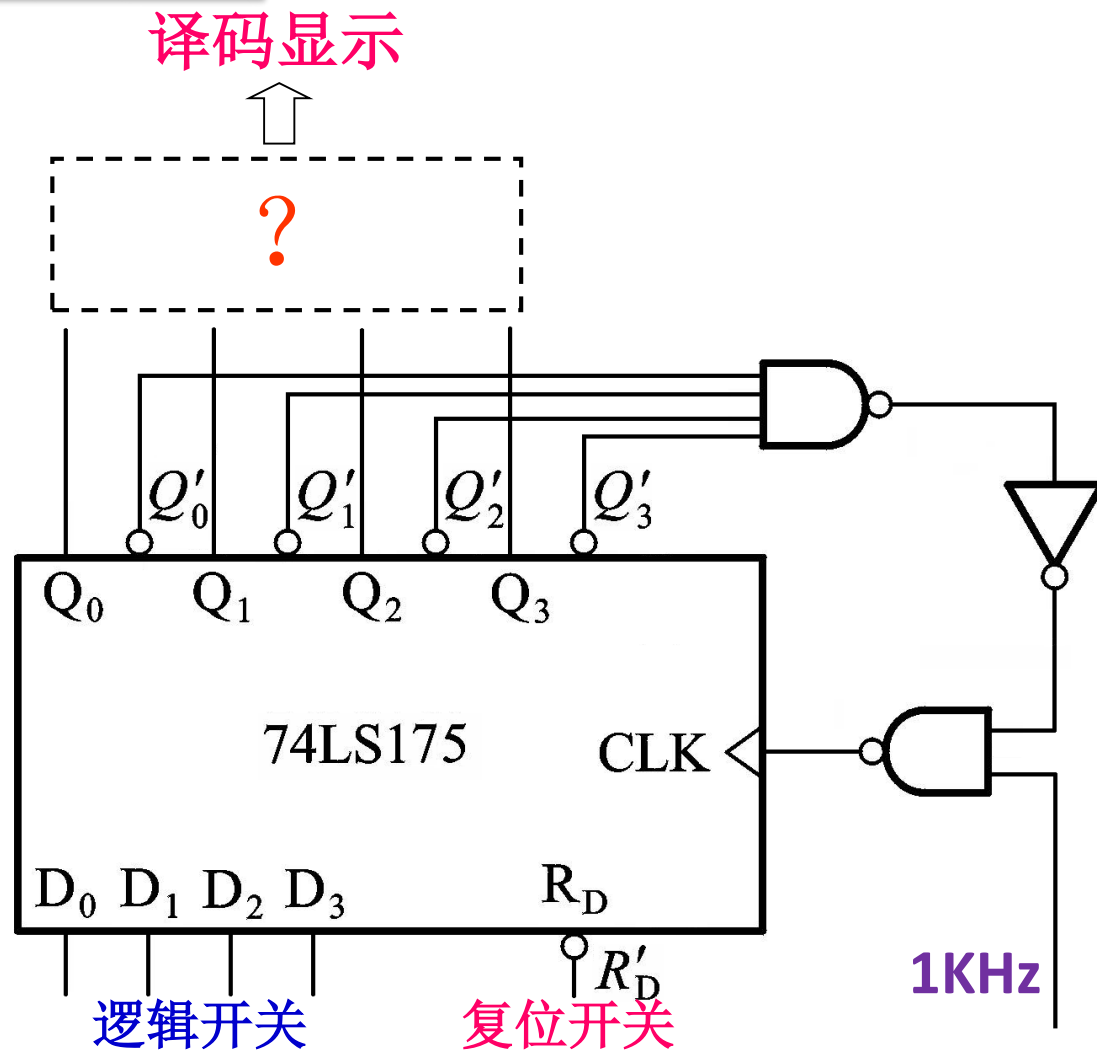


1 抢答模块



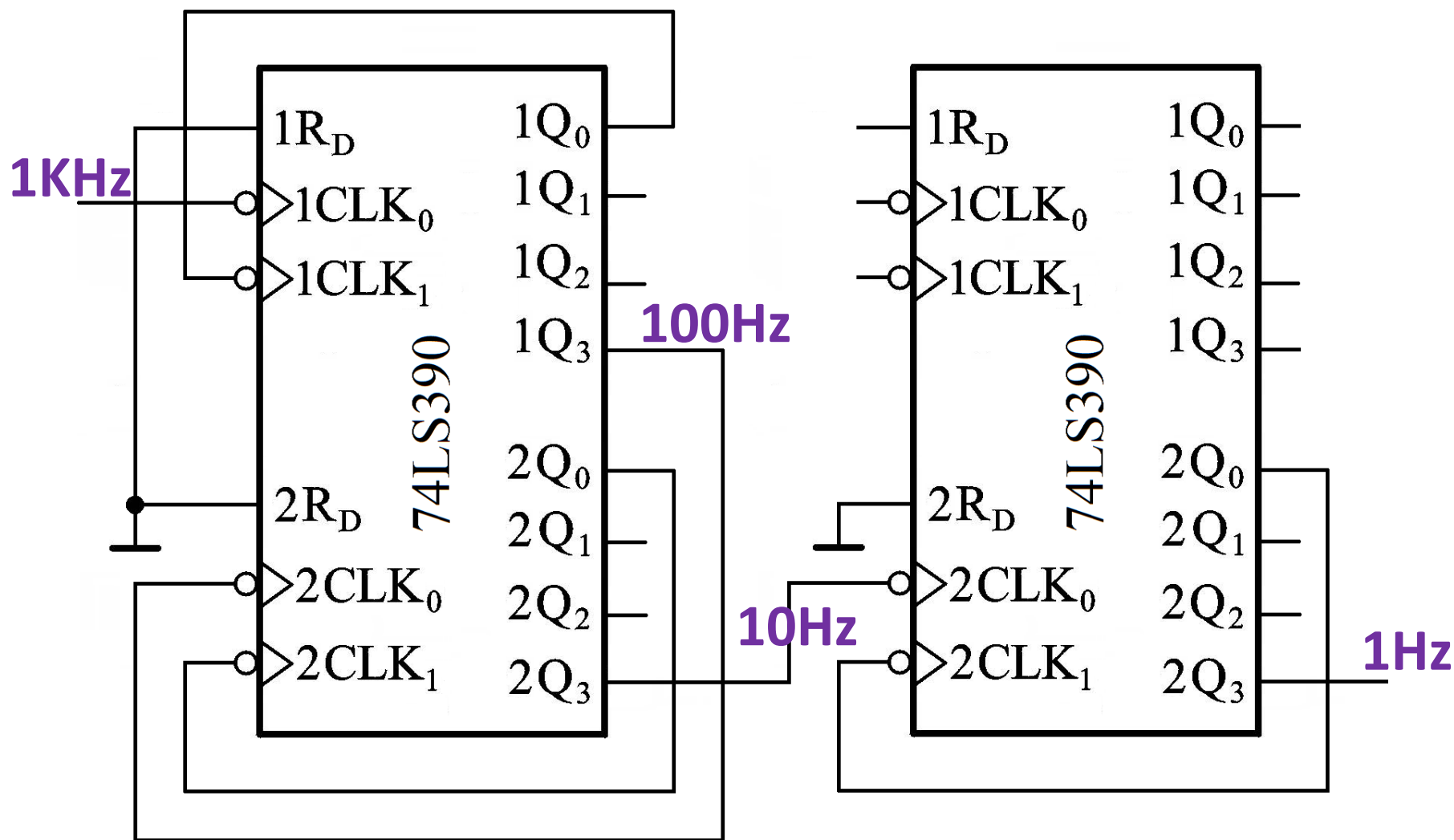
抢答开始前，由主持人按下 R_D 复位开关，74LS175的 Q_0-Q_3 的输出为0。当抢答开始后，反应最快的参赛者按下开关，对应的LED点亮，同时，切断了74LS175的时钟信号，电路不再接受其他参赛者的抢答。（1KHz接实验箱或信号源上的连续脉冲源）

2 数码管显示模块



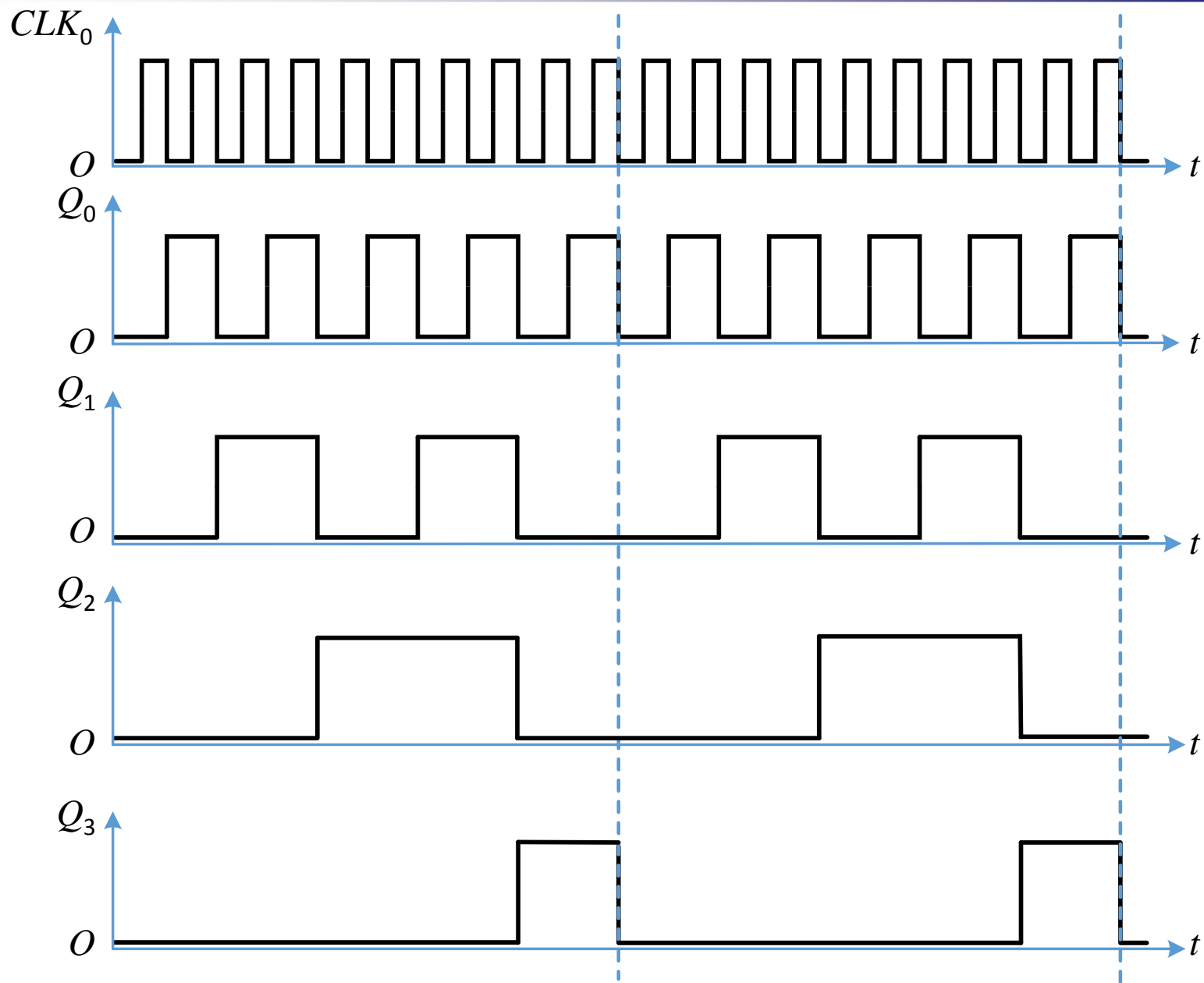
实现在1个数码管上显示抢答成功的组号 “1” “2” “3” “4”

3 分频模块



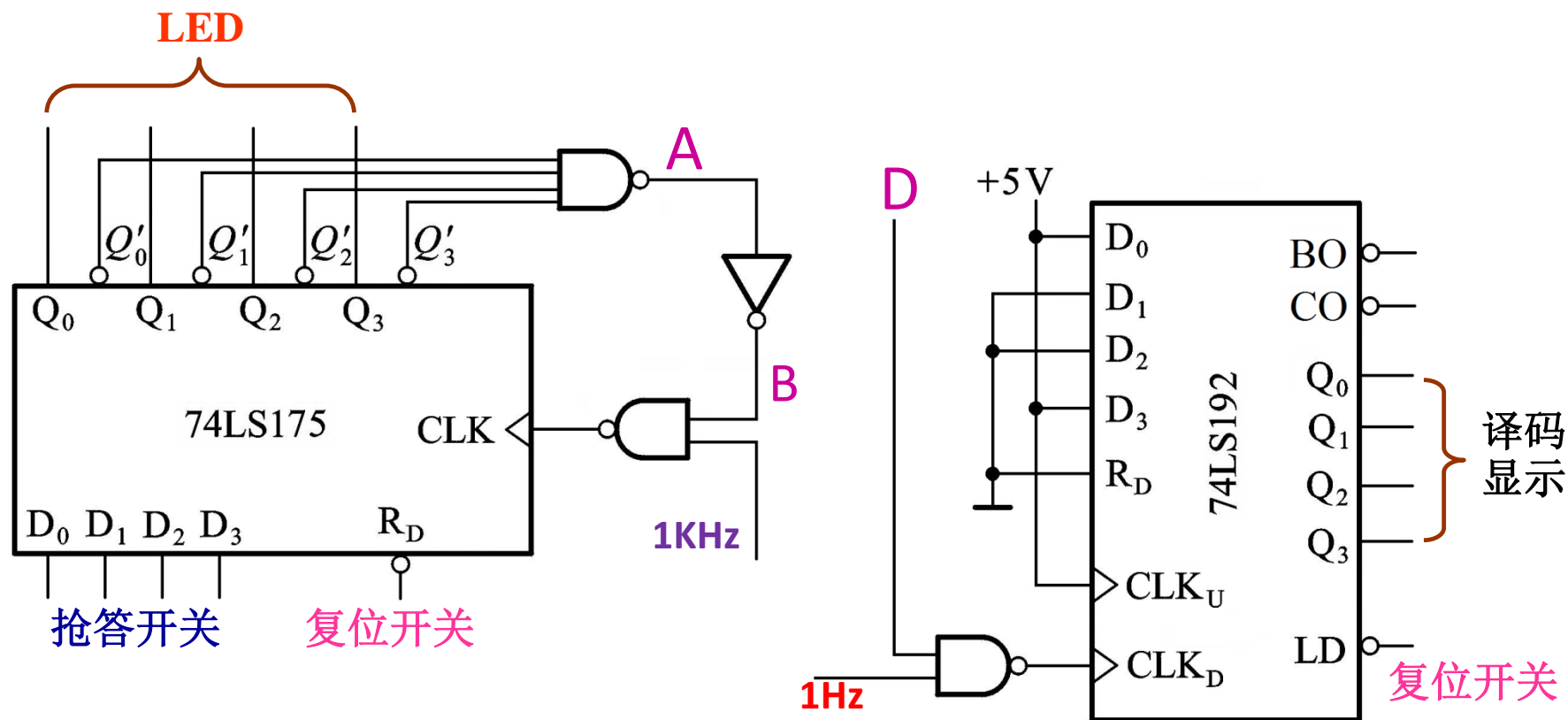
½ 双4位十进制计数器74LS390

输 入		输 出	功 能
清 0	时 钟	$Q_3Q_2Q_1Q_0$	
R_D	CLK_0CLK_1		
1	× ×	0 0 0 0	异步清 0
0	↓ 1	— — — 0~1	二进制计数
	1 ↓	000~100 —	五进制计数
	↓ Q_0	0000 ~ 1001 8421BCD码	十进制计数
	Q_3 ↓	$Q_0Q_3Q_2Q_1$ 输出 5421BCD码	十进制计数
	1 1	不 变	保 持



十进制加法计数器时序图

4 倒计时模块



测试倒计时模块功能后接入抢答电路中。

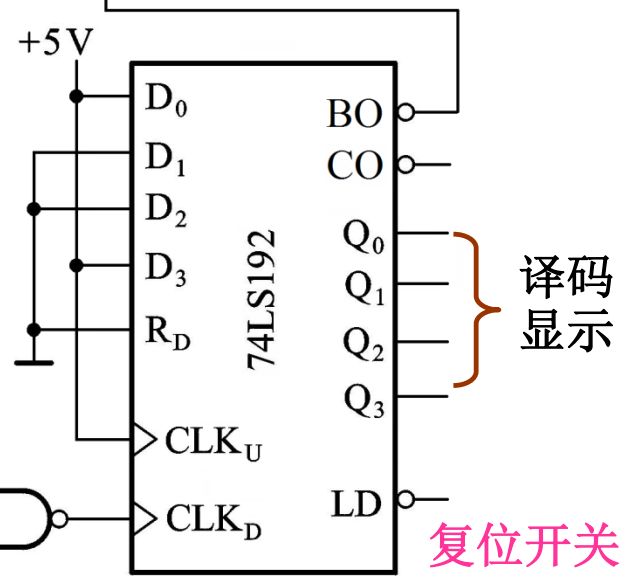
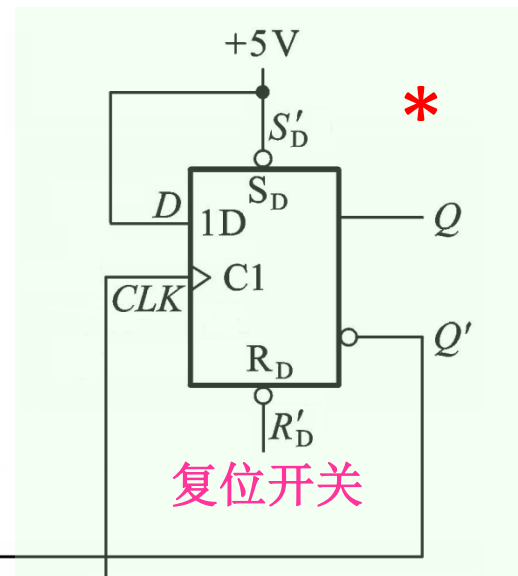
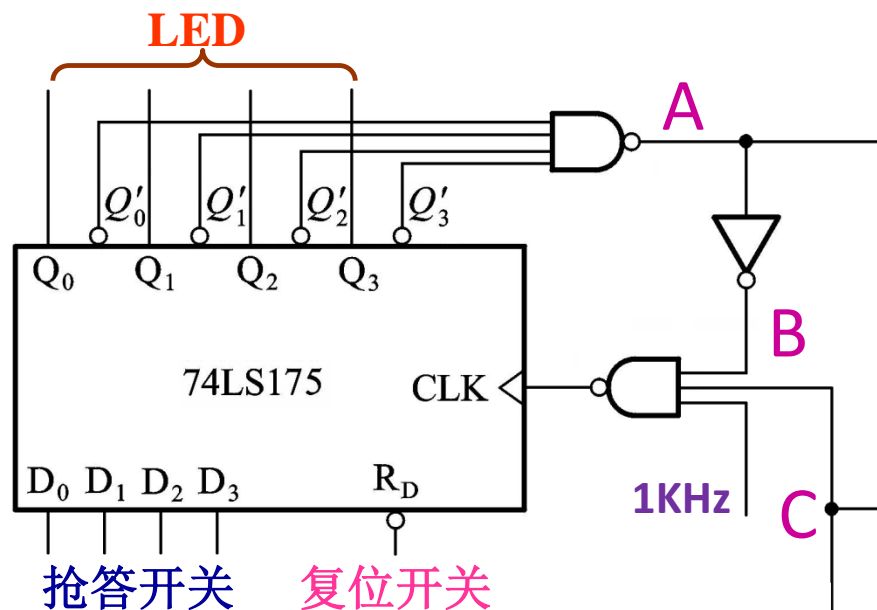
十进制计数器74LS192功能表

输 入								输 出			
R_D	LD'	CLK_U	CLK_D	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
1	×	×	×	×	×	×	×	0	0	0	0
0	0	×	×	d	c	b	a	d	c	b	a
0	1	↑	1	×	×	×	×	加 计 数			
0	1	1	↑	×	×	×	×	减 计 数			

加计数

输入脉冲数		0	1	2	3	4	5	6	7	8	9
输出	Q_3	0	0	0	0	0	0	0	0	1	1
	Q_2	0	0	0	0	1	1	1	1	0	0
	Q_1	0	0	1	1	0	0	1	1	0	0
	Q_0	0	1	0	1	0	1	0	1	0	1

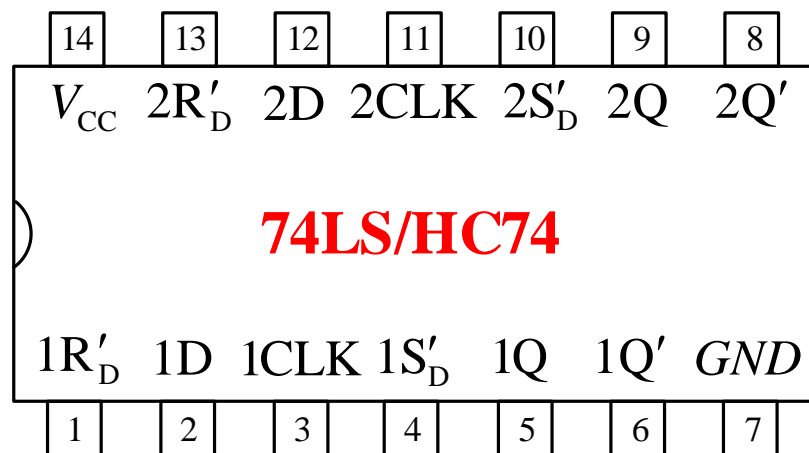
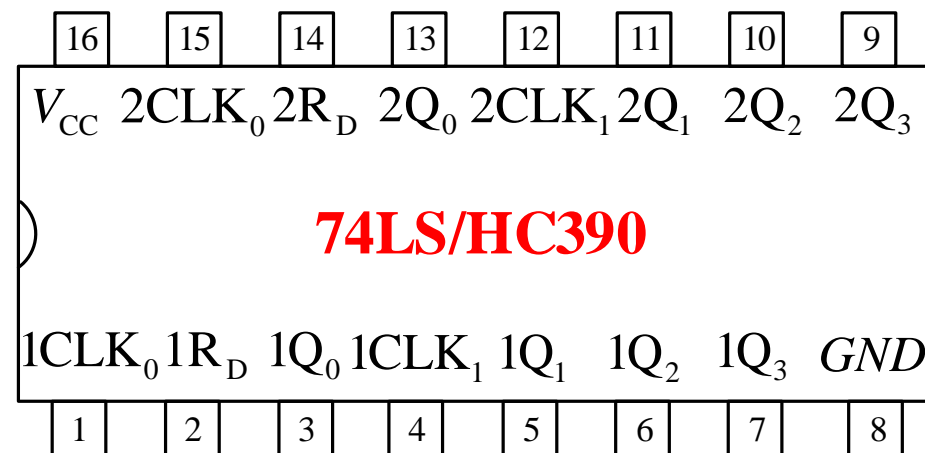
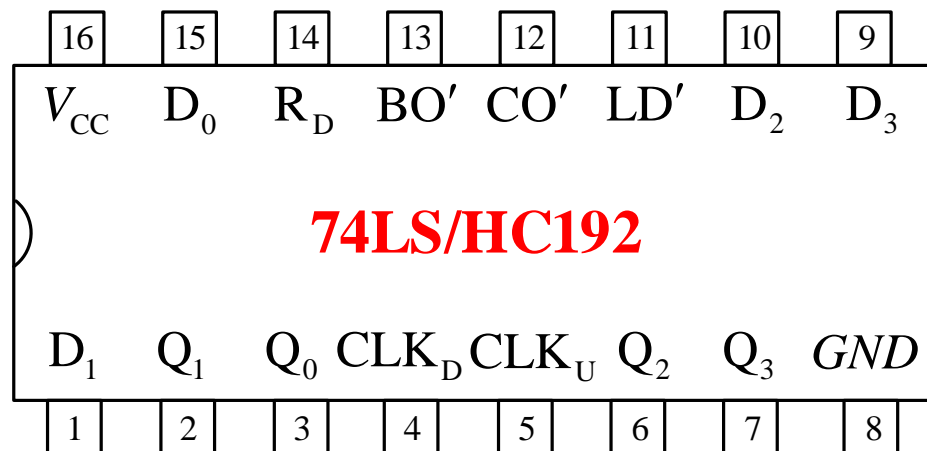
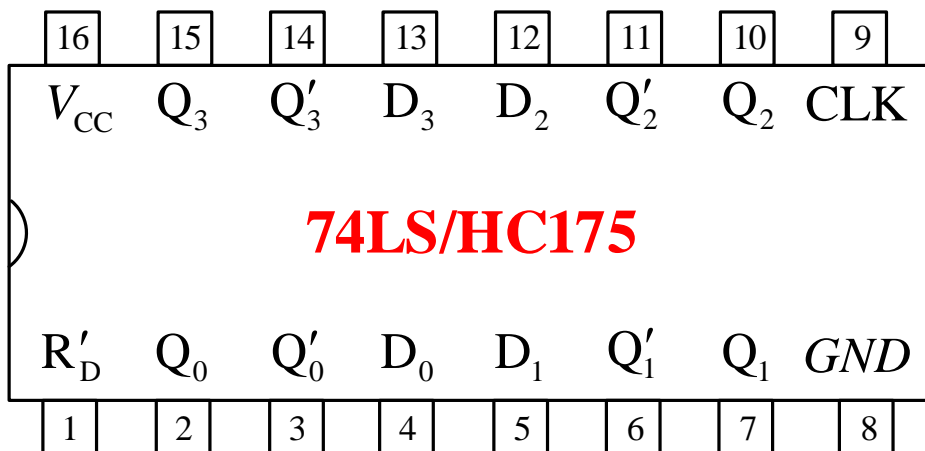
减计数



电路各个模块功能正常后，将图上的复位开关连在一起，由主持人手动复位。

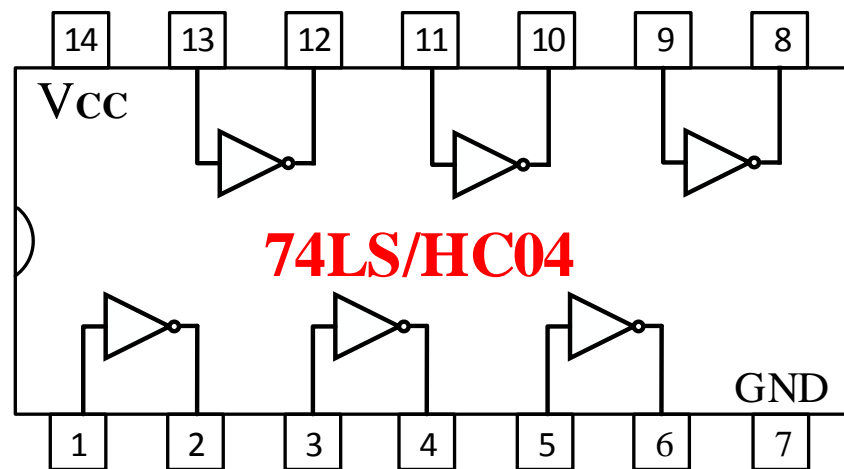
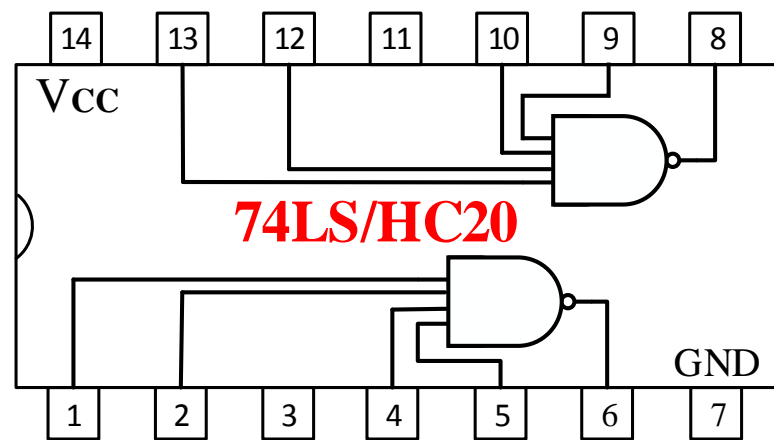
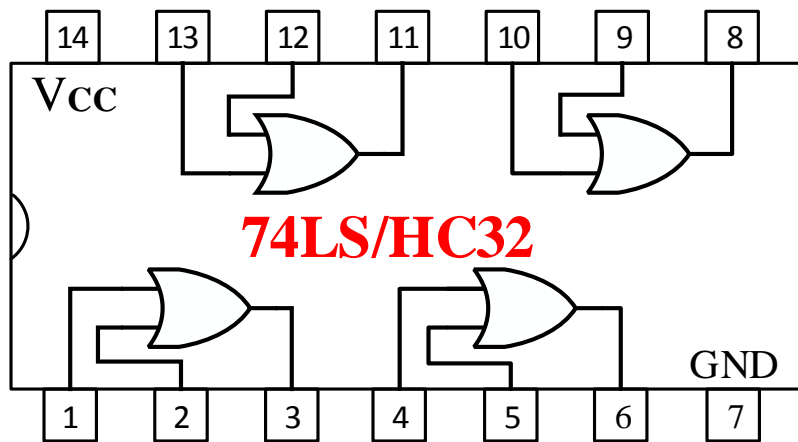
实验内容

- 1、测试各逻辑门和触发器的逻辑功能。
- 2、测试抢答模块电路功能（时钟信号接实验箱上连续脉冲源，取频率约1KHz）。
- 3、试实现在**1个数码管**上显示抢答成功的组号，画出电路图。（可使用**74LS32**）。
- 4、搭建分频电路模块，用示波器测量其输出频率。
- 5、测试计数器**74LS192**功能后接入电路中。
- *6、倒计时电路中增加**D**触发器，实现答题时间倒数到**0**后，锁定显示“**9**”，直到主持人按下复位开关。



(Vcc=5V)

芯片引脚图



(Vcc=5V)

芯片引脚图

实验设备及器件

数字逻辑实验箱、示波器

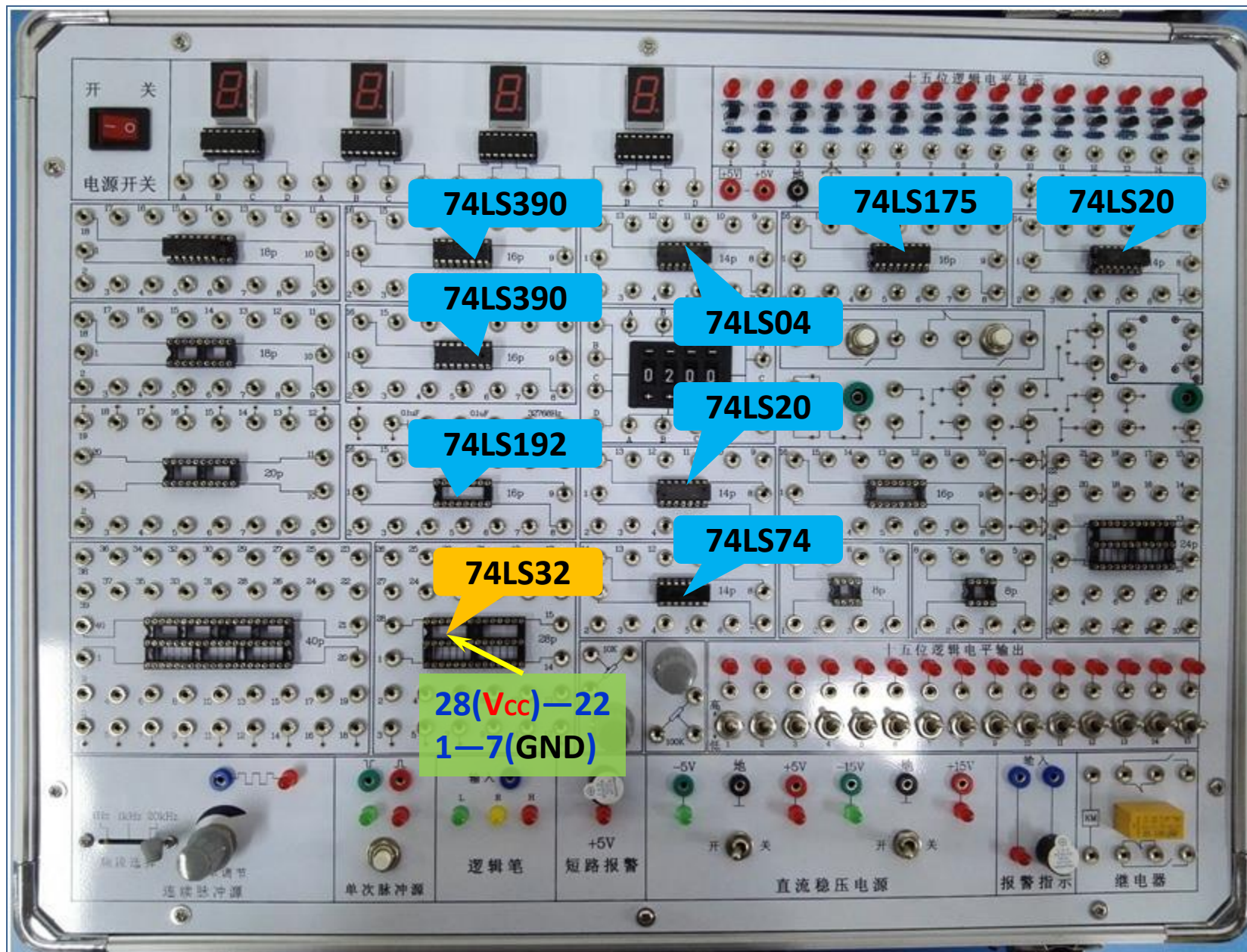
触发器：74LS175、74LS74

门电路：74LS04、74LS20（两片）、74LS32

计数器：74LS192、74LS390（两片）

思考题

- 1、抢答模块的门控时钟信号为什么选择1kHz？如果选择1Hz信号，会出现什么问题？
- 2、在本实验基础上设计一个60秒的答题倒计时电路，要求计时显示精确到秒。



下次实验：编码器与译码器（102室）

或者 考 试 (112室)