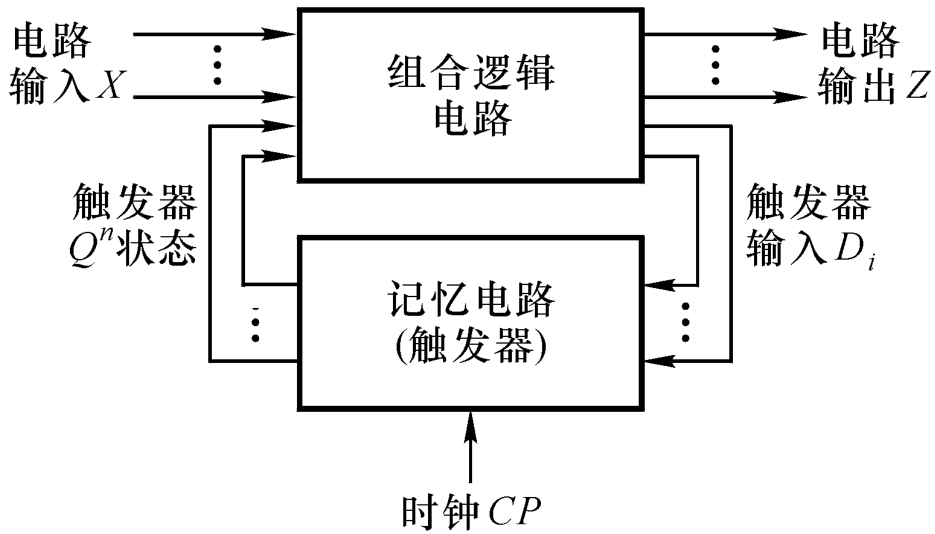
## 4.1.3　基本时序逻辑电路的分析与设计

时序逻辑电路的工作特点与组合逻辑电路不同。时序电路某时刻的输出状态不但与该时刻的输入取值有关，还与前一时刻的输出状态有关。因此，必须把前一时刻的输出记忆下来。时序电路的基本框图由组合电路和记忆电路（触发器）两部分组成。

# 一、时序逻辑电路的结构




式中X是电路输入，Z是电路输出，$Q^n$是记忆电路的初态，$Q^{n+1}$是记忆电路的次态。显然，除X以外，其它量都与时钟CP有关，时钟脉冲信号来触发或协调工作。

## 二、时序逻辑电路的功能描述

时序逻辑电路的功能描述主要有三种：状态转换真值表、状态转换图和时序（波形）图。

如一个3位二进制减法时序逻辑电路，可以用三种方法中的任一种来描述该减法功能。

# 3位二进制减法时序电路

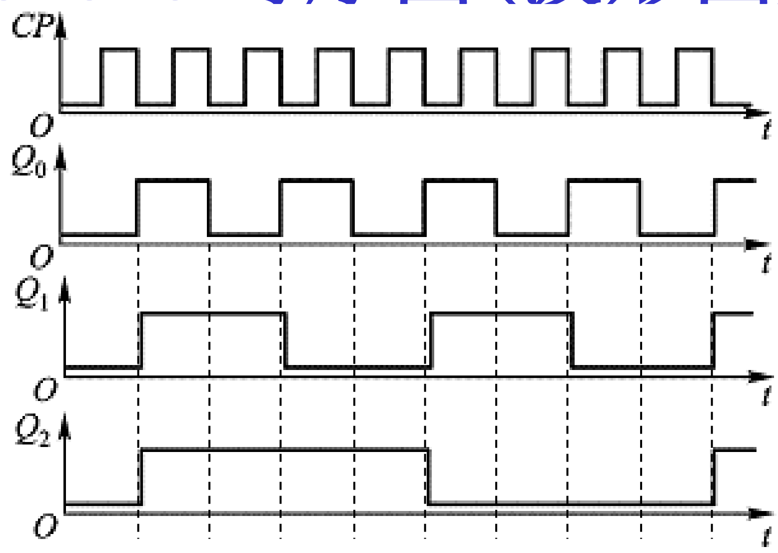
## ●状态转换真值表

| 时钟 | 初始状态 $Q^n$ | | | 次态 $Q^{n+1}$ | | |
|---|---|---|---|---|---|---|
| $CP$ | $Q_2^n$ | $Q_1^n$ | $Q_0^n$ | $Q_2^{n+1}$ | $Q_1^{n+1}$ | $Q_0^{n+1}$ |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 2 | 1 | 1 | 0 | 1 | 0 | 1 |
| 3 | 1 | 0 | 1 | 1 | 0 | 0 |
| 4 | 1 | 0 | 0 | 0 | 1 | 1 |
| 5 | 0 | 1 | 1 | 0 | 1 | 0 |
| 6 | 0 | 1 | 0 | 0 | 0 | 1 |
| 7 | 0 | 0 | 1 | 0 | 0 | 0 |

## ●●状态转换图

$$
\begin{array}{ccccccc}
000 & \rightarrow & 111 & \rightarrow & 110 & \rightarrow & 101 \\
\uparrow & & & & & & \downarrow \\
001 & \leftarrow & 010 & \leftarrow & 011 & \leftarrow & 100
\end{array}
$$

## ●●●时序图(波形图)



## 三、时序逻辑电路的分类

根据不同的依据和规则，时序电路的分类也不同。

根据电路中，所有触发器的时钟连在一起与不连在一起分：连在一起为同步时序逻辑电路，不连在一起为异步时序逻辑电路。

根据电路输出是否与输入有关，分为Mealy型和Moore型时序逻辑电路。

Moore型时序逻辑电路的输出状态只由触发器的初始状态决定。 Mealy型时序电路的输出状态，由电路输入和触发器初态一起决定

# 基本时序电路的分析方法

在给定时序电路的条件下，一般是看不出电路能完成具体的逻辑功能的，只有通过对电路的分析，得到电路的状态转换表（或状态转换图，或画出时序图）后，才能正确得到电路的功能结论。

对电路的分析，有多种方法，读者可以选择。

# 一、同步时序电路分析

同步时序电路的特点是：电路中所有触发器的CP端都连在一起，受同一个时钟触发。

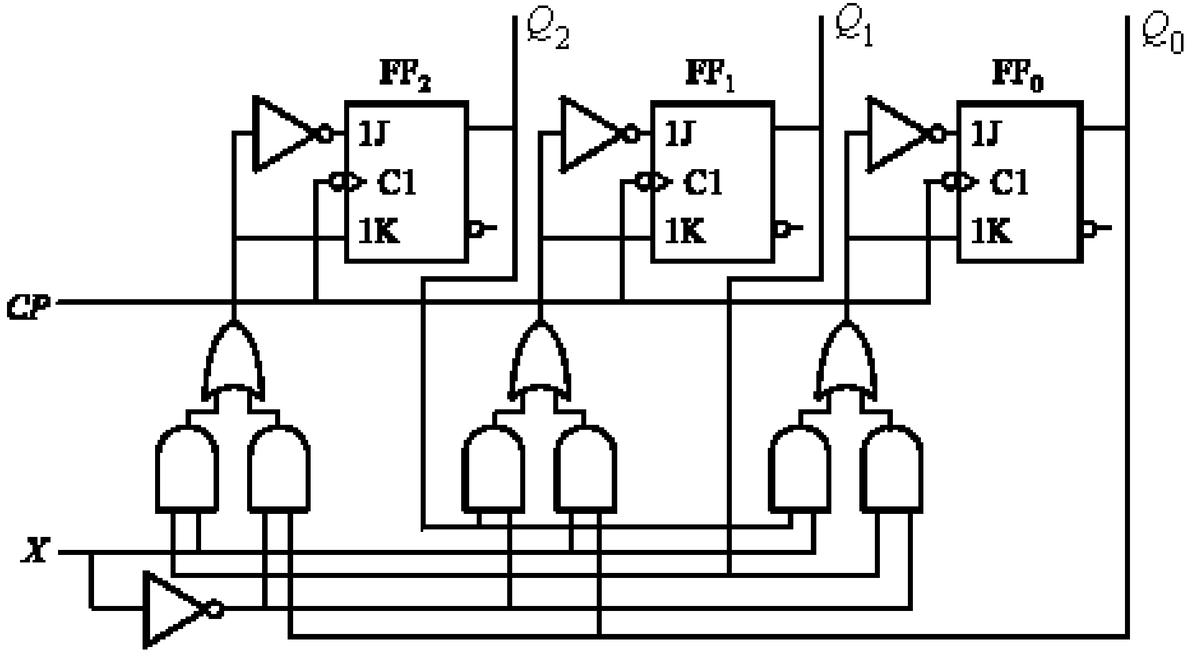
① 写出触发器的驱动方程，特性方程和输出方程；

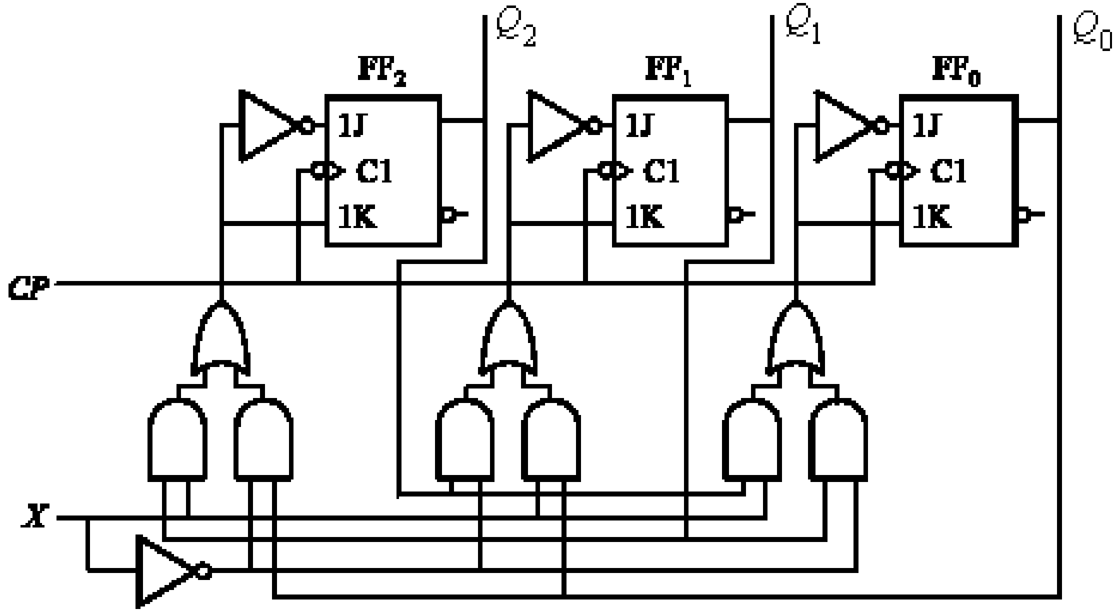
② 驱动方程代入特性方程求出触发器状态方程；

③ 依次设定初态代入状态方程和输出方程求出次态、电路输出；

④ 列出状态转换图、状态转换真值表或画出时序图，并得出电路的功能结论。

例：分析给出的时序电路，画出状态转换表、电路工作时的状态转换图，得出电路的逻辑功能。



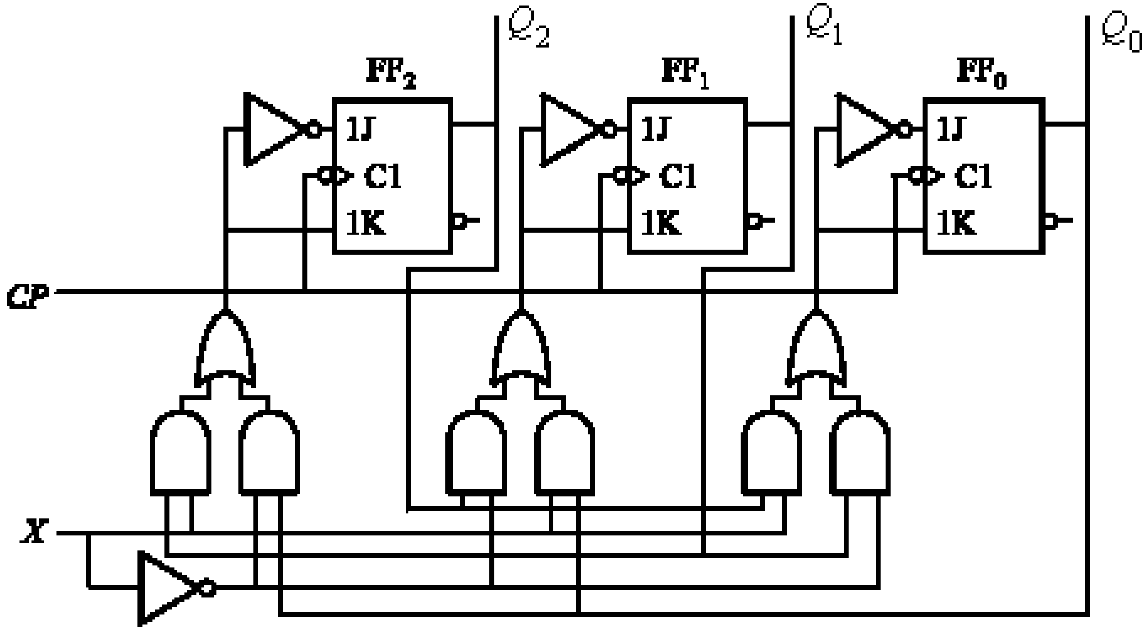



**解：** 可以有多种方法进行分析

分析给出电路的结构：

三个触发器的CP连在一起，为同步时序电路，下降沿触发。触发器的JK端信息为互补。

3个与或门使JK端信息受X控制，电路的输出就是3个触发器的状态。




①由电路图写出触发器的驱动方程，CP方程（同步计数器时不必写）；

$$J_2 = \overline{\overline{X}Q_0 + XQ_1} \qquad K_2 = \overline{J_2}$$

$$J_1 = \overline{\overline{X}Q_2 + XQ_0}, K_1 = \overline{J_1}$$

$$J_0 = \overline{\overline{X}Q_1 + XQ_2}, K_0 = \overline{J_0}$$

## ②列出状态转换真值表

$$J_2 = \overline{\overline{X}Q_0 + XQ_1} \quad K_2 = \overline{J_2}$$

$$J_1 = \overline{\overline{X}Q_2 + XQ_0}, K_1 = \overline{J_1}$$

$$J_0 = \overline{\overline{X}Q_1 + XQ_2}, K_0 = \overline{J_0}$$

状态真值表

| 初态$Q^n$ | | | | 各J、K状态 | | | | | | 次态$Q^{n+1}$ | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| X | $Q_2$ | $Q_1$ | $Q_0$ | $J_2$ | $K_2$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 |
| 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 |

$$X = 0:$$

$$J_2 = \overline{Q_0^n}, K_2 = Q_0^n$$

$$J_1 = \overline{Q_2^n}, K_2 = Q_2^n$$

$$J_0 = \overline{Q_1^n}, K_2 = Q_1^n$$

| 初态$Q^n$ | | | | 各J、K状态 | | | | | | 次态$Q^{n+1}$ | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| X | $Q_2$ | $Q_1$ | $Q_0$ | $J_2$ | $K_2$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ | $Q_2$ | $Q_1$ | $Q_0$ |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 |

$$J_2 = \overline{\overline{X}Q_0 + XQ_1} \quad K_2 = \overline{J_2}$$

$$J_1 = \overline{\overline{X}Q_2 + XQ_0}, K_1 = \overline{J_1}$$

$$J_0 = \overline{\overline{X}Q_1 + XQ_2}, K_0 = \overline{J_0}$$

$$X = 1:$$

$$J_2 = \overline{Q_1^n}, K_2 = Q_1^n$$

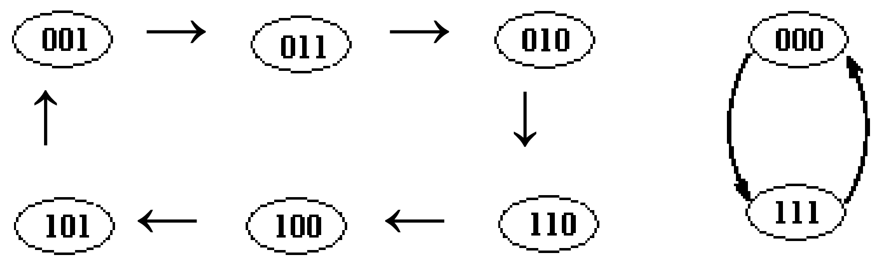
$$J_1 = \overline{Q_0^n}, K_2 = Q_0^n$$

$$J_0 = \overline{Q_2^n}, K_2 = Q_2^n$$

# 状态转换图

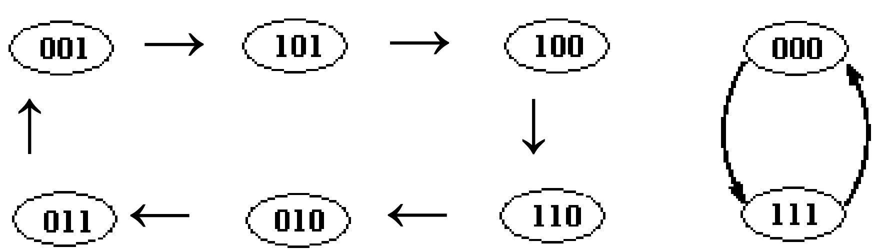
$X=0$时，

$Q_2^n Q_1^n Q_0^n$




$X=1$时，

$Q_2^n Q_1^n Q_0^n$




无效计数状态不能自动进入有效计数状态——**不能自启动**

无效计数状态可自动进入有效计数状态——**能自启动**

也可由驱动方程代入特性方程求触发器状态方程；

依次设定初态代入状态方程求出次态

- 写出驱动方程和特性方程

$$J_2 = \overline{\overline{X}Q_0 + XQ_1} \qquad K_2 = \overline{J_2}$$

$$Q_2^{n+1} = J_2\overline{Q_2^n} + \overline{K_2}Q_2^n = \overline{X}\,\overline{Q_0^n} + X\overline{Q_1^n}$$

特性方程　　状态方程

$$\begin{cases} X = 0, Q_2^{n+1} = \overline{Q_0^n} \\ X = 1, Q_2^{n+1} = \overline{Q_1^n} \end{cases}$$

同理得：

$$Q_1^{n+1} = J_1\overline{Q_1^n} + \overline{K_1}Q_1^n = \overline{X}\,\overline{Q_2^n} + X\overline{Q_0^n}$$

$$\begin{cases} X = 0, Q_1^{n+1} = \overline{Q_2^n} \\ X = 1, Q_1^{n+1} = \overline{Q_0^n} \end{cases}$$

$$Q_0^{n+1} = J_0\overline{Q_0^n} + \overline{K_0}Q_0^n = \overline{X}\,\overline{Q_1^n} + X\overline{Q_2^n}$$

$$\begin{cases} X = 0, Q_0^{n+1} = \overline{Q_1^n} \\ X = 1, Q_0^{n+1} = \overline{Q_2^n} \end{cases}$$

依次设定初态求次态：

$$XQ_2^nQ_1^nQ_0^n \longrightarrow Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$$

# 列状态转换表

| CP | $XQ_2^nQ_1^nQ_0^n$ | $Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$ |
|---|---|---|
| 1 | 0 0 0 0 | 1 1 1 |
| 2 | 0 0 0 1 | 0 1 1 |
| 3 | 0 0 1 0 | 1 1 0 |
| 4 | 0 0 1 1 | 0 1 0 |
| 5 | 0 1 0 0 | 1 0 1 |
| 6 | 0 1 0 1 | 0 0 1 |
| 7 | 0 1 1 0 | 1 0 0 |
| 8 | 0 1 1 1 | 0 0 0 |
| 9 | 1 0 0 0 | 1 1 1 |
| 10 | 1 0 0 1 | 1 0 1 |
| 11 | 1 0 1 0 | 0 1 1 |
| 12 | 1 0 1 1 | 0 0 1 |
| 13 | 1 1 0 0 | 1 1 0 |
| 14 | 1 1 0 1 | 1 0 0 |
| 15 | 1 1 1 0 | 0 1 0 |
| 16 | 1 1 1 1 | 0 0 0 |

$$\begin{cases} X=0, Q_2^{n+1}=\overline{Q_0^n} \\ X=1, Q_2^{n+1}=\overline{Q_1^n} \end{cases}$$

$$\begin{cases} X=0, Q_1^{n+1}=\overline{Q_2^n} \\ X=1, Q_1^{n+1}=\overline{Q_0^n} \end{cases}$$

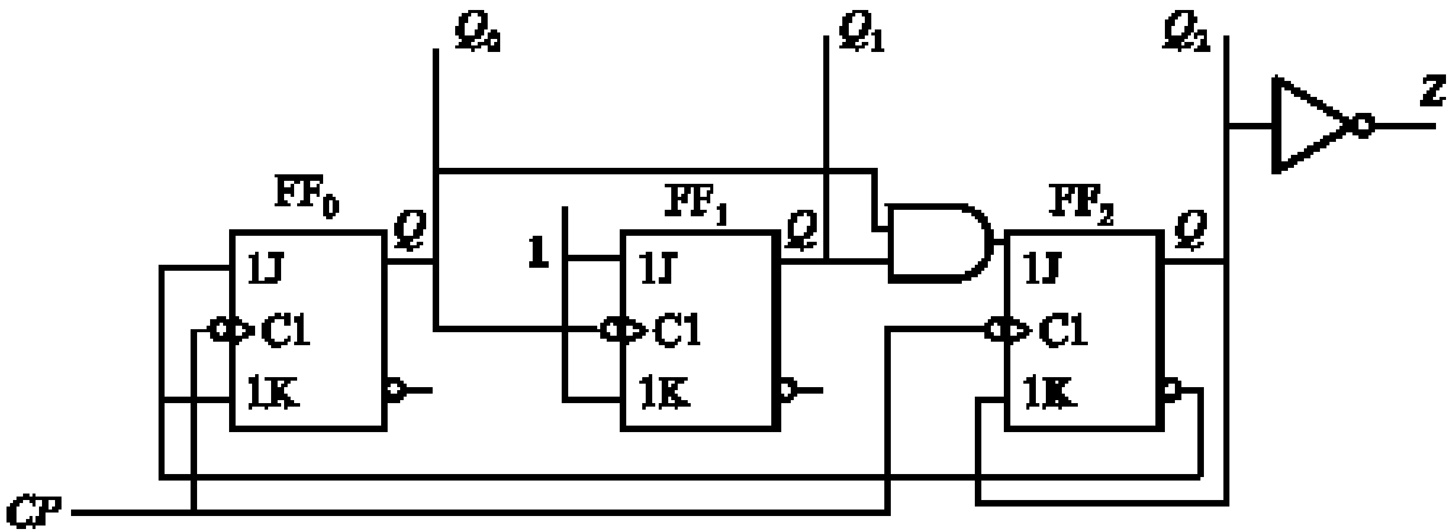
$$\begin{cases} X=0, Q_0^{n+1}=\overline{Q_1^n} \\ X=1, Q_0^{n+1}=\overline{Q_2^n} \end{cases}$$

## 二、异步时序电路分析

异步时序电路的特点是：电路中触发器的CP端不一定连在一起，各触发器受触发时间不统一，因此，触发器状态翻转有先有后。

这时的分析方法与同步基本相同，只是要特别注意有否时钟脉冲。

**例：** 分析给出的时序电路，画出状态转换表、电路工作时的状态转换图，得出电路的逻辑功能。




**解：**

①由电路图写出触发器的驱动方程、特性方程，**CP**方程（同步计数器时不必写）；

$$1J_0 = 1K_0 = \overline{Q_2^n}$$

$$1J_1 = 1K_1 = 1$$

$$1J_2 = Q_1^n Q_0^n \qquad 1K_2 = Q_2^n$$

$$CP_2 = CP$$

$$CP_1 = Q_0^n$$

$$CP_0 = CP$$

## ②列出状态转换真值表

$$1J_0 = 1K_0 = \overline{Q_2^n}$$
$$1J_1 = 1K_1 = 1$$
$$1J_2 = Q_1^n Q_0^n \quad 1K_2 = Q_2^n$$

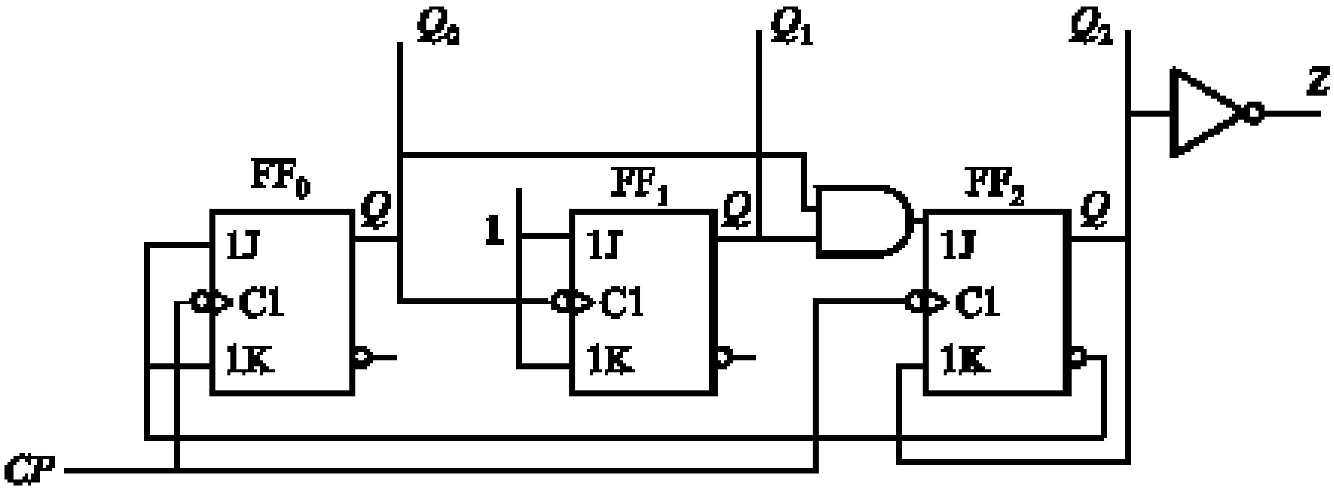
$$CP_0 = CP$$
$$CP_1 = Q_0^n$$
$$CP_2 = CP$$

| 初态$Q^n$ | 各J、K状态 | | | 次态$Q^{n+1}$ |
|---|---|---|---|---|
| $Q_2$ $Q_1$ $Q_0$ | $1J_2$ $1K_2$ | $1J_1$ $1K_1$ | $1J_0$ $1K_0$ | $Q_2$ $Q_1$ $Q_0$ |
| 0 0 0 | 0 0 | 1 1 | 1 1 | 0 0 1 |
| 0 0 1 | 0 0 | 1 1 | 1 1 | 0 1 0 |
| 0 1 0 | 0 0 | 1 1 | 1 1 | 0 1 1 |
| 0 1 1 | 1 0 | 1 1 | 1 1 | 1 0 0 |
| 1 0 0 | 0 1 | 1 1 | 0 0 | 0 0 0 |
| 1 0 1 | 0 1 | 1 1 | 0 0 | 0 0 1 |
| 1 1 0 | 0 1 | 1 1 | 0 0 | 0 1 0 |
| 1 1 1 | 1 1 | 1 1 | 0 0 | 0 1 1 |

也可由驱动方程代入特性方程求触发器状态方程；

依次设定初态代入状态方程求出次态；

- 写出驱动方程和特性方程




$$Q_2^{n+1} = J_2\overline{Q_2^n} + \overline{K_2}Q_{2.}^n = \overline{Q_2^n}Q_1^nQ_0^n \qquad CP_2 = CP$$

$$Q_1^{n+1} = J_1\overline{Q_1^n} + \overline{K_1}Q_1^n = \overline{Q_1^n} \qquad CP_1 = Q_0^n$$

$$Q_0^{n+1} = J_0\overline{Q_0^n} + \overline{K_0}Q_0^n = \overline{Q_2^n}\,\overline{Q_0^n} + Q_2^nQ_0^n \qquad CP_0 = CP$$

$$Z = \overline{Q_2^n}$$

设定初态，依次求出次态：

$$Q_2^nQ_1^nQ_0^n \xrightarrow{/Z} Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$$

$$Q_2^{n+1} = J_2\overline{Q_2^n} + \overline{K_2}Q_2^n = \overline{Q_2^n}Q_1^nQ_0^n \qquad CP_2 = CP$$

$$Q_1^{n+1} = J_1\overline{Q_1^n} + \overline{K_1}Q_1^n = \overline{Q_1^n} \qquad CP_1 = Q_0^n$$

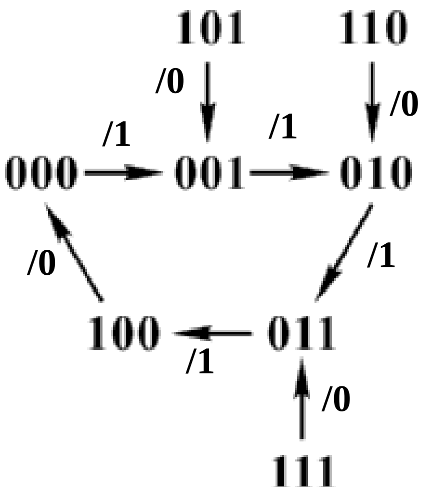
$$Q_0^{n+1} = J_0\overline{Q_0^n} + \overline{K_0}Q_0^n = \overline{Q_2^n}\,\overline{Q_0^n} + Q_2^nQ_0^n \qquad CP_0 = CP$$

$$Q_2^nQ_1^nQ_0^n = 000 \xrightarrow{/1} 001 \xrightarrow{/1} 010 \xrightarrow{/1} 011 \xrightarrow{/1} 100 \xrightarrow{/0} 000$$

$$Q_2^nQ_1^nQ_0^n = 101 \xrightarrow{/0} 001$$

$$Q_2^nQ_1^nQ_0^n = 110 \xrightarrow{/0} 010$$

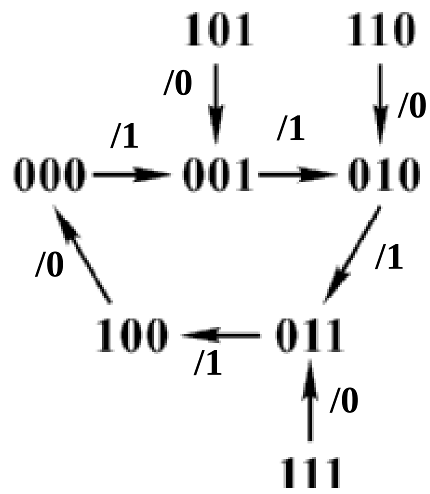
$$Q_2^nQ_1^nQ_0^n = 111 \xrightarrow{/0} 011$$

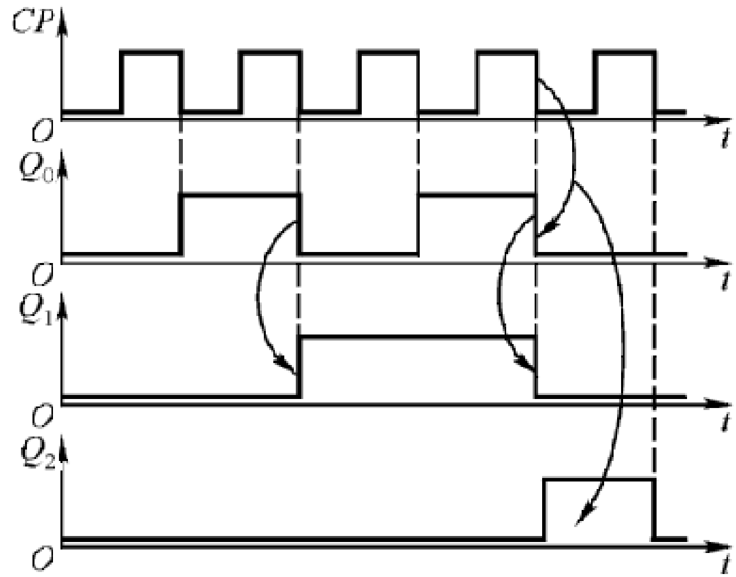



- 由计算可得电路的状态转换规律。

  无效计数状态可自动进入有效计数状态——可自启动

# 状态转换图




主循环时序图

➢ 由状态图或时序图得出电路功能结论

该电路是可以自启动的异步5进制加法计数器，计数代码采用421编码方案。

## 三、二进制计数器分析

计数器是数字系统中应用极为广泛的一种时序逻辑电路。主要应用在测频、测距，定时和时间测量中，如计算机中的定时器和时钟计数器等。

二进制计数器的连接很有规律，分析时，只要看清电路的连接规律后，一般都能得出结论。

计数器

- 同步计数器
- 异步计数器

  按连接方式分

- 二进制计数器
- 非二进制计数器

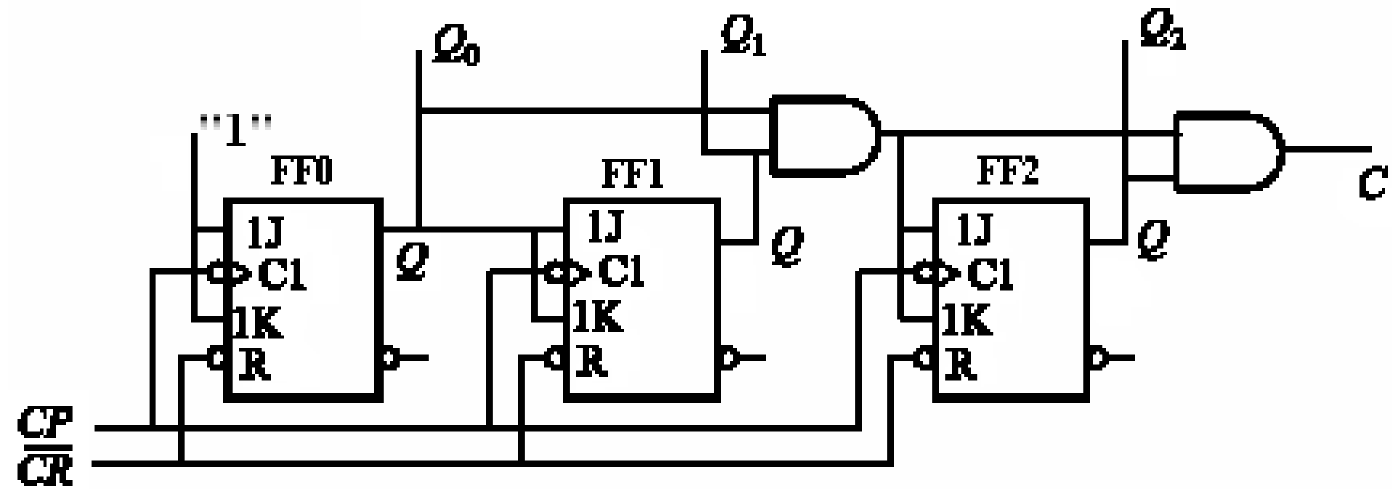
  按进制分

- 加法计数器
- 减法计数器
- 可逆计数器

  按功能分

# 一、同步二进制计数器

## ➢ 同步二进制加法计数器




图中的每个触发器都连接成**T触发器**，每个触发器的**CP**也都连接在一起，同时受触发，所以称**同步**。

$$T_0 = 1 \qquad T_1 = Q_0^n \qquad T_2 = Q_1^n Q_0^n$$

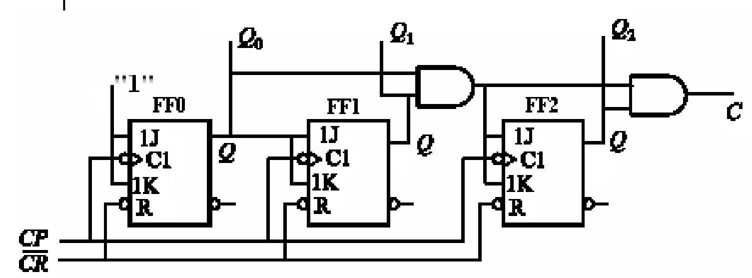
每个触发器翻转条件：**T**为高电平时，来**CP**脉冲下降沿即翻转。

每个触发器的复位端相连接，作为总清“0”。

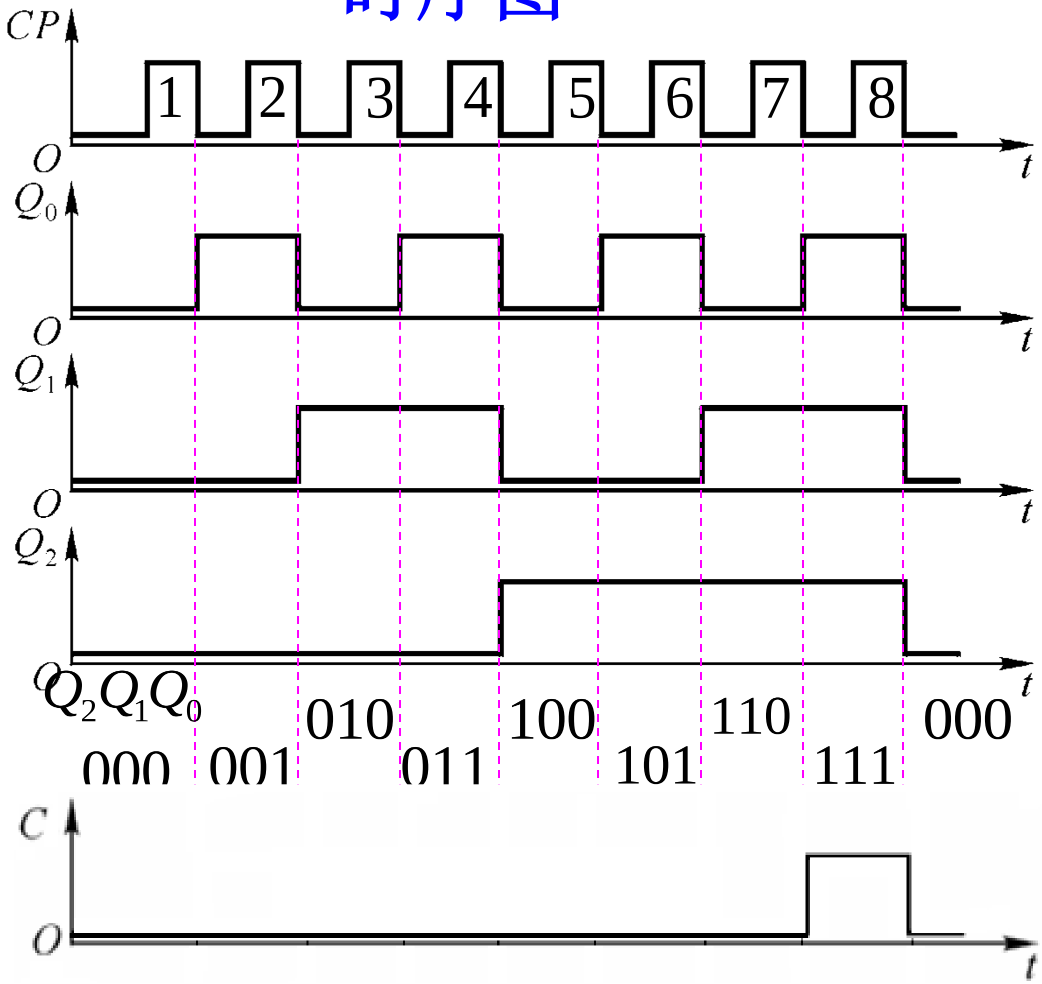
# 状态表

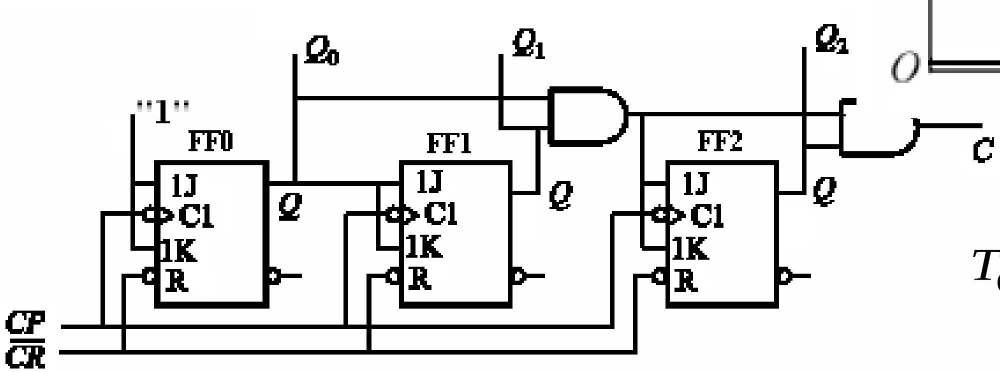
| 初态$Q^n$ | 各J、K状态 | | | 次态$Q^{n+1}$ |
|---|---|---|---|---|
| $Q_2$ $Q_1$ $Q_0$ | $1J_2$ $1K_2$ | $1J_1$ $1K_1$ | $1J_0$ $1K_0$ | $Q_2$ $Q_1$ $Q_0$ |
| 0 0 0 | 0 0 | 0 0 | 1 1 | 0 0 1 |
| 0 0 1 | 0 0 | 1 1 | 1 1 | 0 1 0 |
| 0 1 0 | 0 0 | 0 0 | 1 1 | 0 1 1 |
| 0 1 1 | 1 1 | 1 1 | 1 1 | 1 0 0 |
| 1 0 0 | 0 0 | 0 0 | 1 1 | 1 0 1 |
| 1 0 1 | 0 0 | 1 1 | 1 1 | 1 1 0 |
| 1 1 0 | 0 0 | 0 0 | 1 1 | 1 1 1 |
| 1 1 1 | 1 1 | 1 1 | 1 1 | 0 0 0 |

$T_0 = 1$  $T_1 = Q_0^n$  $T_2 = Q_1^n Q_0^n$



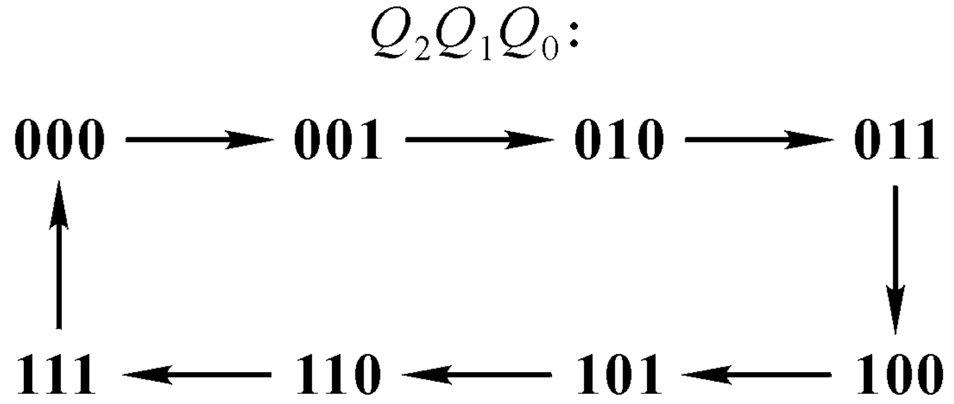
# 时序图




$T_0 = 1$ $\quad T_1 = Q_0^n$ $\quad T_2 = Q_1^n Q_0^n$

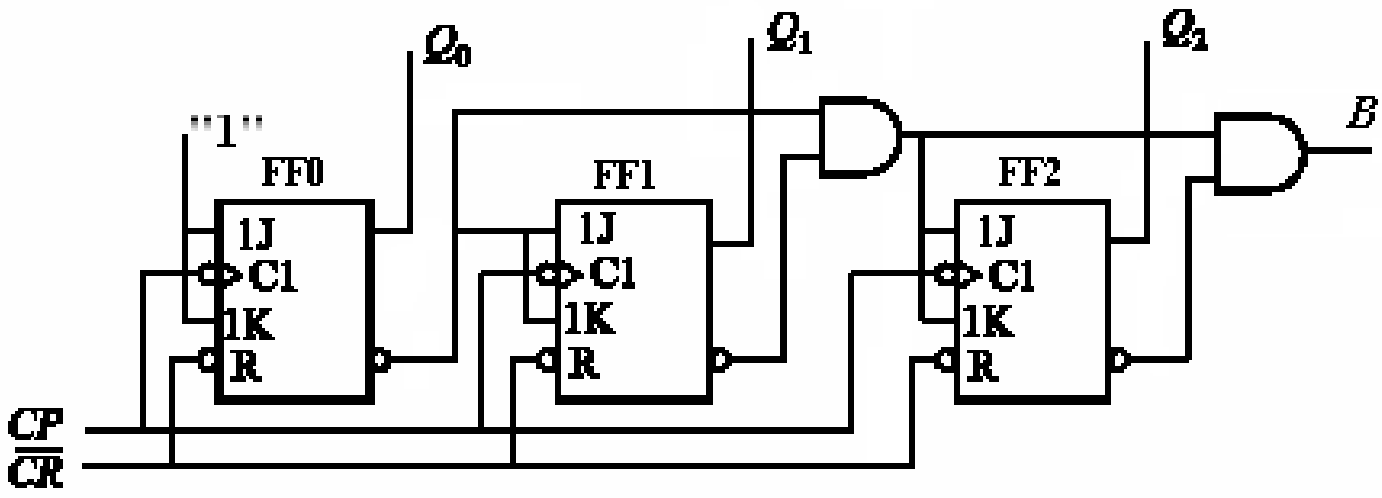
其状态转换图如下：




从电路图和状态真值表看，都可得出电路是一个同步3位二进制的加法计数器。

3位二进制计数器由于一次计数循环需要8个CP脉冲，故也称模8计数器（也有分频器之称）

## ➢ 同步二进制减法计数器




**CP脉冲同样连在一起，而每个触发器也同样连接成T型触发器结构。只不过各T端的函数不同。**

$$T_0 = 1 \qquad T_1 = \overline{Q_0} \qquad T_2 = \overline{Q_1}\,\overline{Q_0}$$

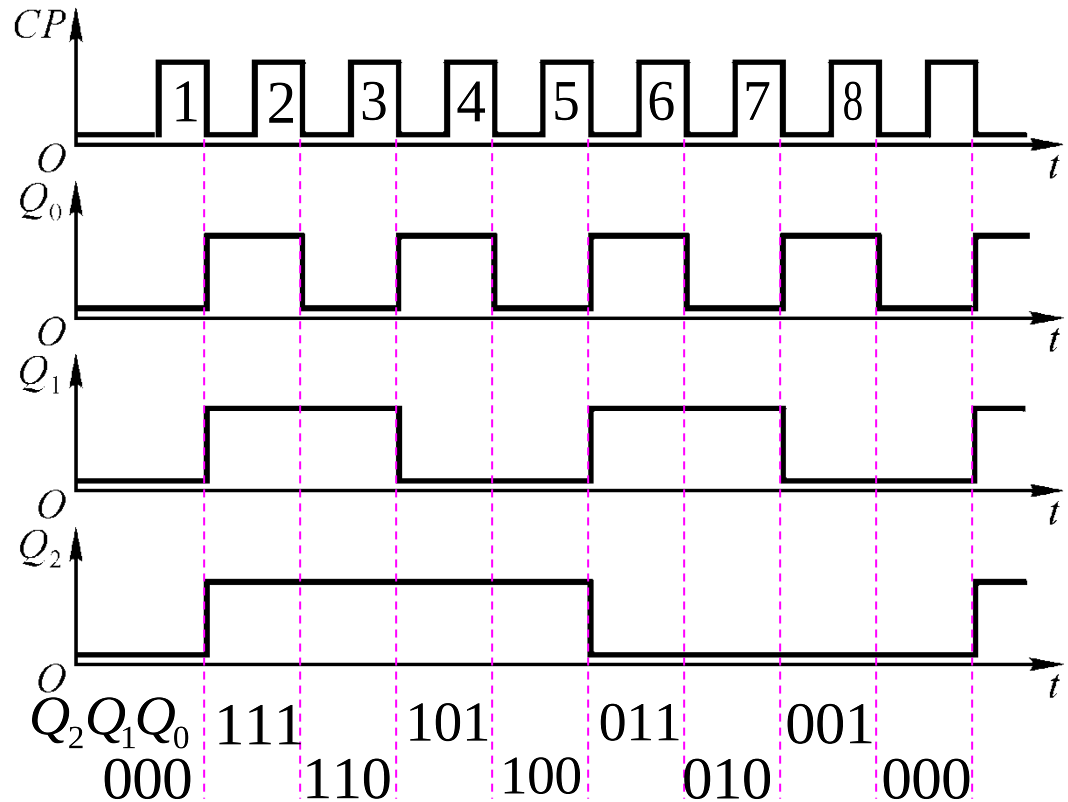
同样可以得出状态转换真值表和波形图：

$T_0 = 1 \qquad T_1 = \overline{Q_0} \qquad T_2 = \overline{Q_1}\,\overline{Q_0}$

## 状态表

| CP顺序 | 触发器状态 | | |
|---|---|---|---|
| | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 |
| 2 | 1 | 1 | 0 |
| 3 | 1 | 0 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 0 | 1 | 1 |
| 6 | 0 | 1 | 0 |
| 7 | 0 | 0 | 1 |
| 8 | 0 | 0 | 0 |

## 时序图



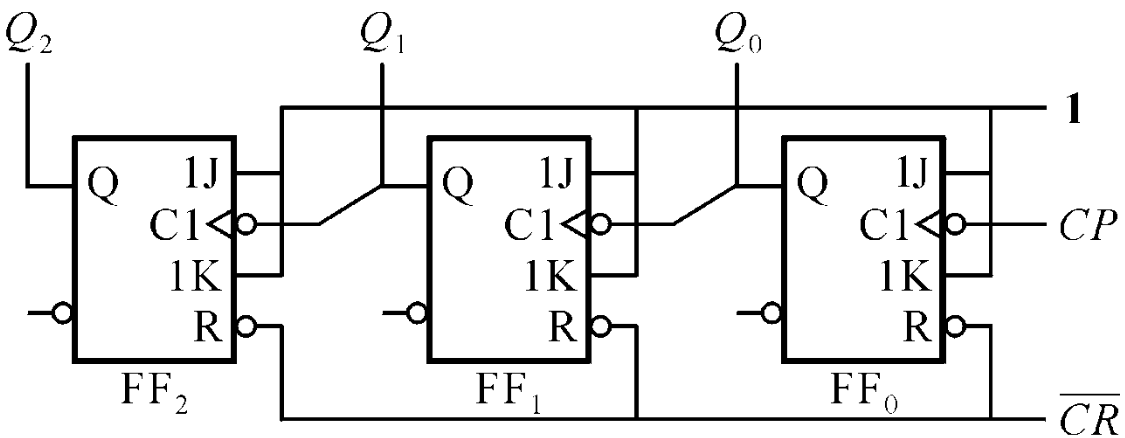

## 其状态转换图

$Q_2Q_1Q_0$:

000 → 111 → 110 → 101
↑ ↓
001 ← 010 ← 011 ← 100

# 二、异步二进制计数器

## ➢ 异步二进制加法计数器



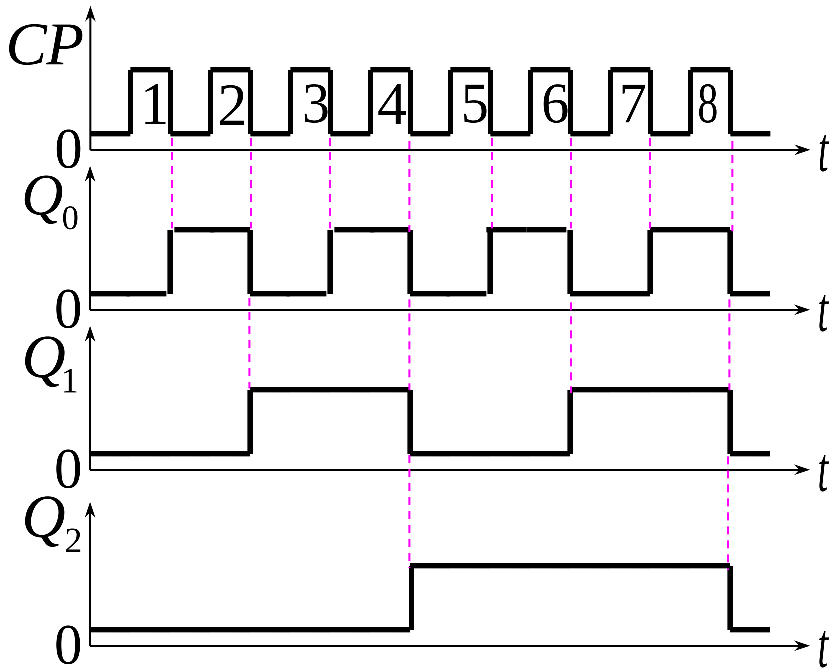

异步触发器的CP脉冲不连在一起，说明各触发器的触发时间不同，翻转也不同时发生。

图中，每个触发器都连接成了**T ' 计数器**（翻转触发器），只要有CP 脉冲，触发器状态就翻转。

$CP_0 = CP \qquad CP_1 = Q_0 \qquad CP_2 = Q_1$

**低位触发器输出作为高位触发器的CP脉冲。状态表和状态图与同步3位二进制加法计数器相同，波形图如下：**

| CP顺序 | 触发器状态 | | |
|---|---|---|---|
| | $Q_2$ | $Q_1$ | $Q_0$ |
| 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 0 |
| 3 | 0 | 1 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 1 | 0 | 1 |
| 6 | 1 | 1 | 0 |
| 7 | 1 | 1 | 1 |
| 8 | 0 | 0 | 0 |

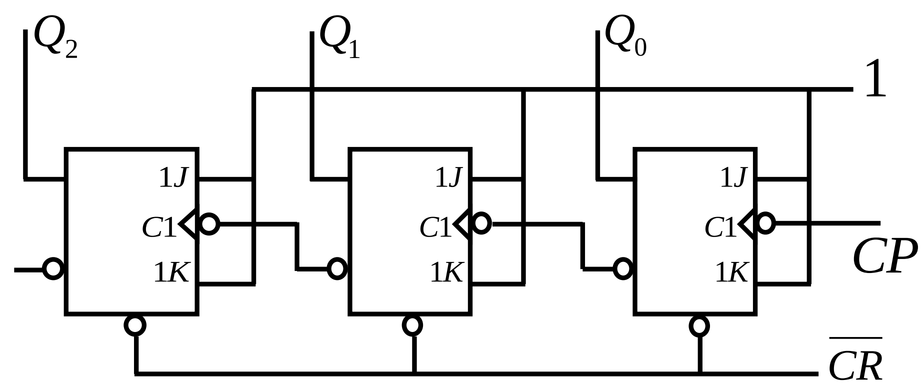



时序图

**计数器又有分频器之称，n位二进制计数器的最大分频关系为$1/2^n$。**

## ➢ 异步二进制减法计数器

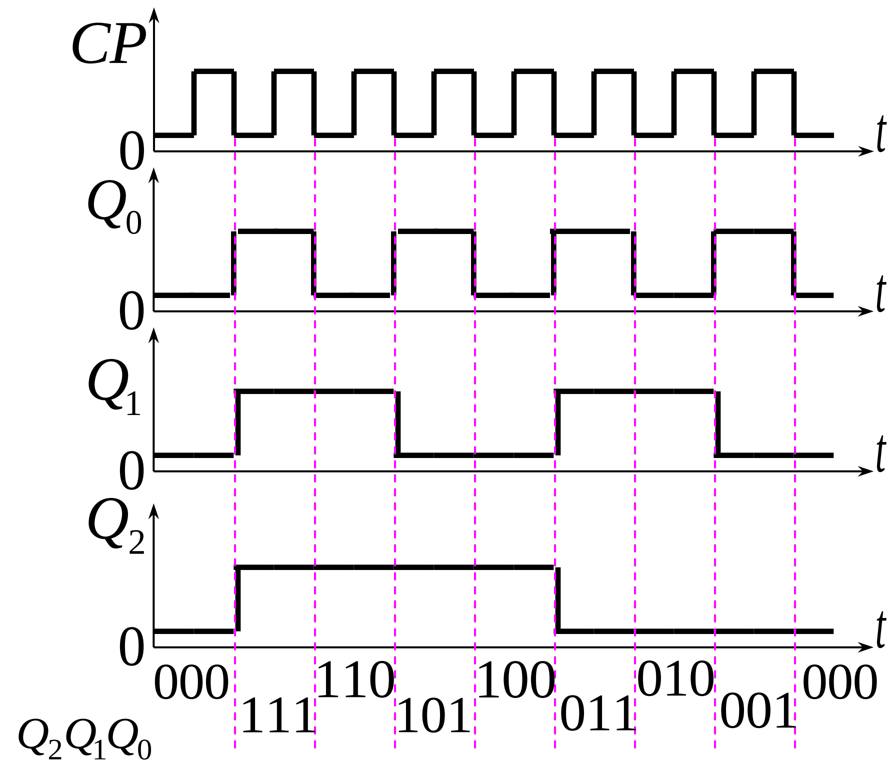
如果高位触发器的CP脉冲来自低位的 $\overline{Q}$ 端时，就成了异步二进制减法计数器了。




### 状态图

$Q_2Q_1Q_0$

$$
\begin{array}{ccccccc}
000 & \rightarrow & 111 & \rightarrow & 110 & \rightarrow & 101 \\
\uparrow & & & & & & \downarrow \\
001 & \leftarrow & 010 & \leftarrow & 011 & \leftarrow & 100
\end{array}
$$




### 时序图

异步电路连接简单，但计数速度比同步慢，有时还会有过渡脉冲等。

# 三、小结

- 同步二进制计数器一般由T触发器构成，异步二进制由翻转触发器（T'）构成。
- 计数器又有分频器之称，n位二进制计数器的最大分频关系为$1/2^n$。
- 同步计数器的计数速度比异步计数器高，影响计数速度的原因是进位连接、串行进位和并行进位。
- 同步计数器各T端的逻辑关系，异步计数器各CP端逻辑关系如下所示。

## 同步计数器各T端的逻辑关系:

加法 $T_i = Q_{i-1}Q_{i-2}\cdots Q_1Q_0 = \prod_{j=0}^{i-1} Q_j$

减法 $T_i = \overline{Q}_{i-1}\overline{Q}_{i-2}\cdots\overline{Q}_1\overline{Q}_0 = \prod_{j=0}^{i-1}\overline{Q}_j$

可逆 $T_i = X\prod_{j=0}^{i-1}Q_j + \overline{X}\prod_{j=0}^{i-1}\overline{Q}_j$ 　**X=1**：加法；**X=0**：减法

## 异步计数器各CP端逻辑关系:

**加法时：** $\uparrow\ CP_i = \overline{Q}_{i-1}$ 　$\downarrow\ CP_i = Q_{i-1}$

**减法时：** $\uparrow\ CP_i = Q_{i-1}$ 　$\downarrow\ CP_i = \overline{Q}_{i-1}$

**可逆时：**

$\uparrow\ CP_i = X\overline{Q}_{i-1} + \overline{X}Q_{i-1}$

$\downarrow\ CP_i = XQ_{i-1} + \overline{X}\,\overline{Q}_{i-1}$

**X=1**：加法；**X=0**：减法

## 同步时序电路的一般设计方法

设计是根据提出的功能要求，将实现该功能的电路设计出来。在保证电路功能的前提下，设计出来的电路越简越好。

设计分同步和异步时序电路设计。同步时序电路因所有触发器都是受同一CP触发，所以设计比较简单。异步时序设计要选好每个触发器的CP后，设计方法可参照同步进行。

# 同步时序电路设计流程：

① 充分理解题意，确定电路输入和输出变量，确定电路工作的状态数；

② 画出实现功能的完整的状态转换图，或时序图，选好触发器类型；

③ 有必要时可以对原状态图进行合并或简化，使状态图最简，然后用二进制代码进行编码；

④ 列出状态转换真值表（输入、现态、次态，触发器输入端的状态、输出等状态）；

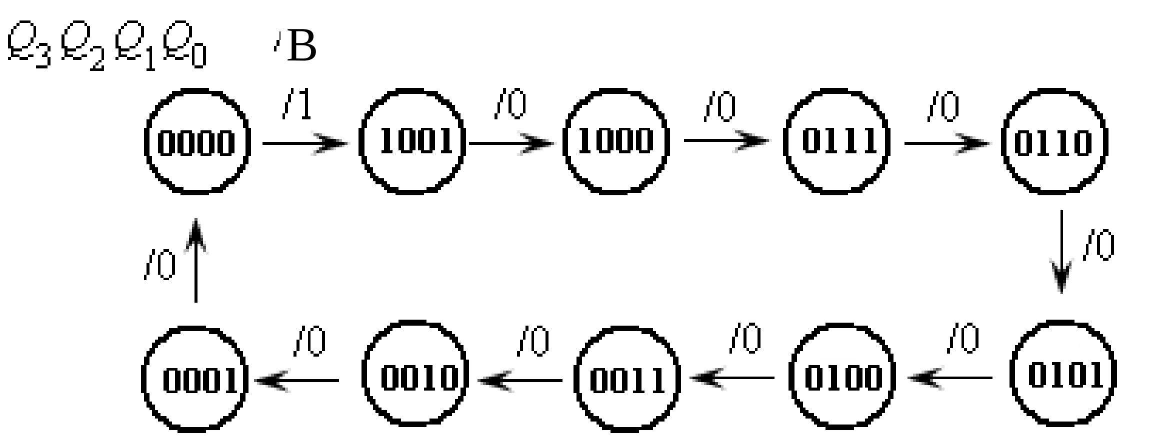
⑤ 以现态和输入为变量，求各触发器的驱动方程和电路输出方程；

⑥ 用选定的触发器和上述两个方程画出同步时序电路图。

【例】

用下降沿触发的JK触发器，设计一个同步的按8421编码计数的十进制减法计数器。

解：分析题意，该电路没有外部输入，只有借位输出B。而10进制减法必须有10个状态才能完成。根据题意得状态转换图。




列出状态表，得出对JK的要求：

# 状态真值表

| CP | 初态 $Q^n$ | | | | 次态 $Q^{n+1}$ | | | | $Q^n \to Q^{n+1}$ 对 $JK$ 要求 | | | | 输出 |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | $Q_3$ | $Q_2$ | $Q_1$ | $Q_0$ | $J_3K_3$ | $J_2K_2$ | $J_1K_1$ | $J_0K_0$ | B |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1× | 0× | 0× | 1× | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | ×0 | 0× | 0× | ×1 | 0 |
| 2 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | ×1 | 1× | 1× | 1× | 0 |
| 3 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0× | ×0 | ×0 | ×1 | 0 |
| 4 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0× | ×0 | ×1 | 1× | 0 |
| 5 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0× | ×0 | 0× | ×1 | 0 |
| 6 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0× | ×1 | 1× | 1× | 0 |
| 7 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0× | 0× | ×0 | ×1 | 0 |
| 8 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0× | 0× | ×1 | 1× | 0 |
| 9 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0× | 0× | 0× | ×1 | 0 |

**求JK和B的函数式：**（用卡诺图求，**1010至1111六种当约束项处理**）

$J_3$

| $Q_3^nQ_2^n$ \ $Q_1^nQ_0^n$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 0 | 0 | 0 |
| 01 | 0 | 0 | 0 | 0 |
| 11 | × | × | × | × |
| 10 | × | × | × | × |

$$J_3 = \overline{Q_2^n}\;\overline{Q_1^n}\;\overline{Q_0^n}$$

$K_3$

| $Q_3^nQ_2^n$ \ $Q_1^nQ_0^n$ | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | × | × | × | × |
| 01 | × | × | × | × |
| 11 | × | × | × | × |
| 10 | 1 | 0 | × | × |

$$K_3 = \overline{Q_0^n}$$

**同理可求：**

$$J_2 = Q_3^n\overline{Q_0^n} \qquad K_2 = \overline{Q_1^n}\;\overline{Q_0^n}$$

$$J_1 = Q_2^n\overline{Q_0^n} + Q_3^n\overline{Q_0^n} = \overline{\overline{Q_3^n}\;\overline{Q_2^n}}\;\overline{Q_0^n} \qquad K_1 = \overline{Q_0^n}$$

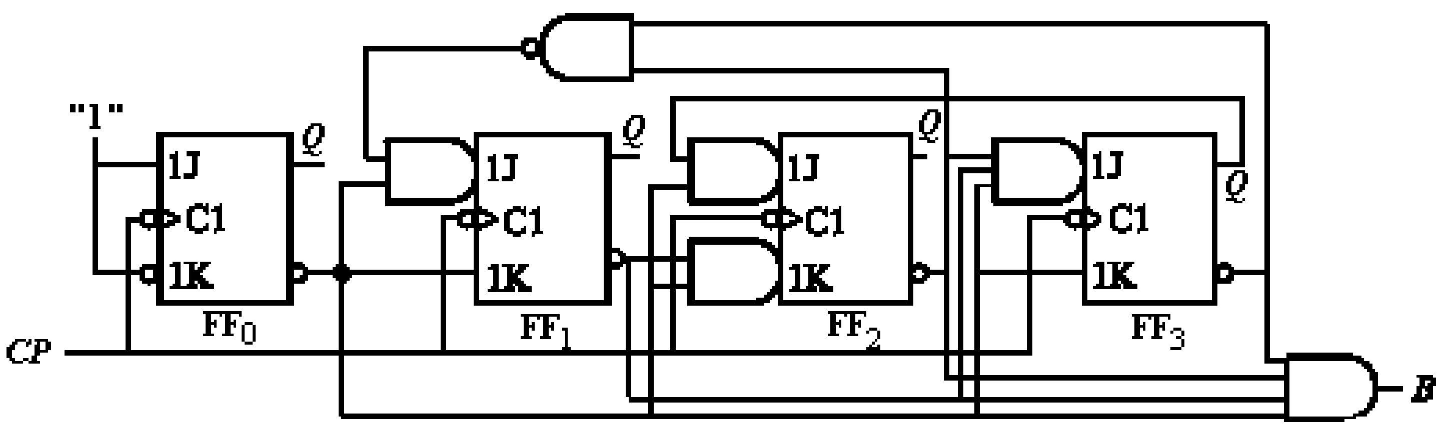
$$J_0 = 1 \qquad K_0 = 1$$

$$B = \overline{Q_3^n}\;\overline{Q_2^n}\;\overline{Q_1^n}\;\overline{Q_0^n}$$

## ●检查自启动

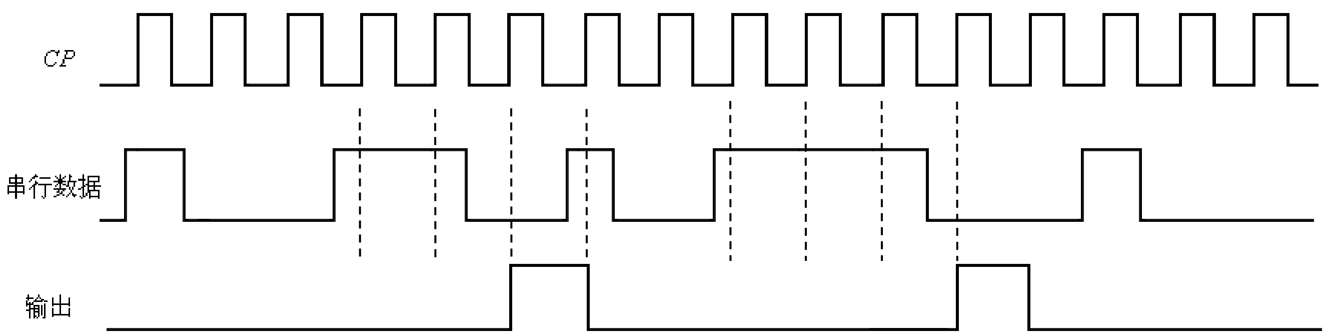
检查方法：任意设定一个无效态，求出各JK，就可以得到次态。依次将各无效态都检查完毕。请自查（该电路能自启动）

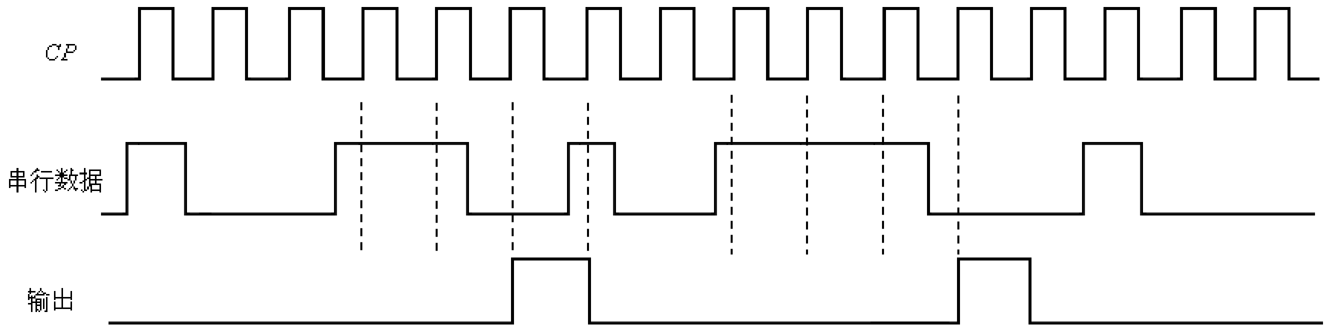
按以上表达式画出8421BCD编码的十进制减法计数器。



【例】试用上升沿D功能触发器，设计一个能检测串行输入信号中110序列脉冲的同步时序电路。

解：理解题意





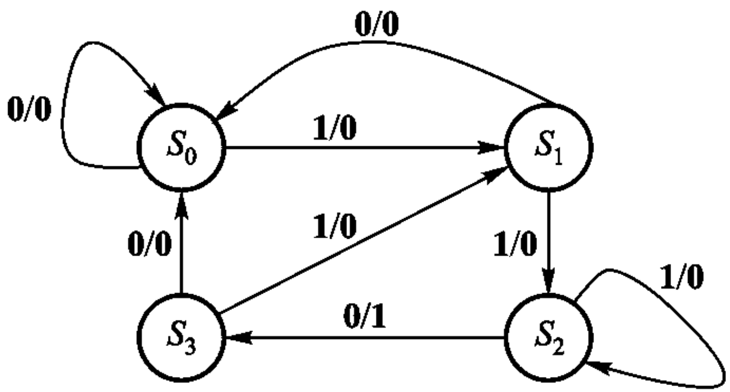

# 1. 逻辑抽象，画电路的状态转换图

令串行输入数据用$X$表示；检测结果为输出变量，用$Y$表示。

设电路在没有输入1以前的状态用$S_0$表示；输入一个1后的状态用$S_1$表示；连续输入两个和两个以上1后的状态用$S_2$表示；

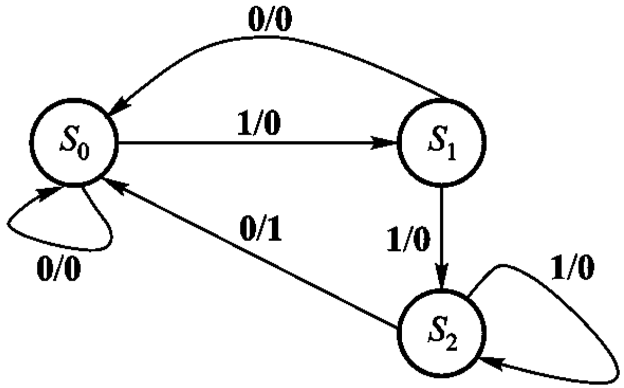
连续输入2个1或以上1后输入0的状态用$S_3$表示。

# 根据题意画出初始状态转换图。

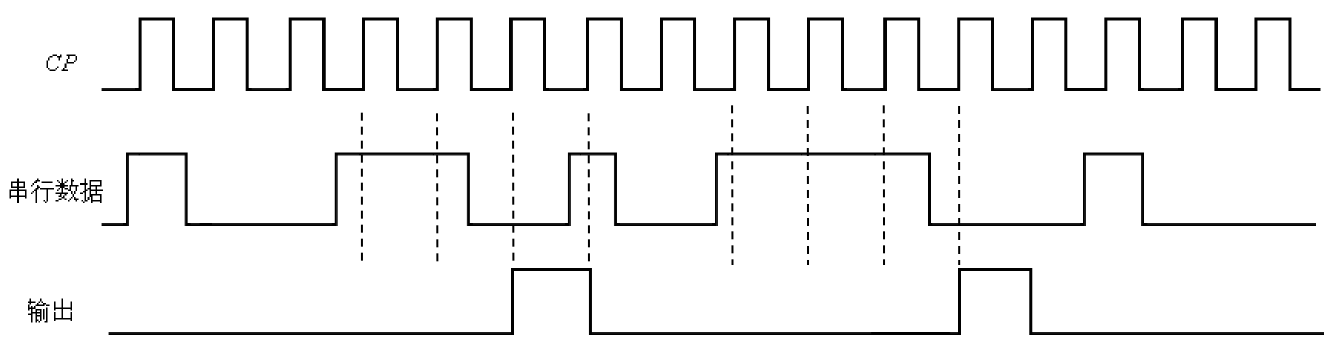



$$S_0 \begin{cases} \xrightarrow{\text{输入0/输出0}} S_0 \\ \xrightarrow{\text{输入1/输出0}} S_1 \end{cases}$$

$$S_3 \begin{cases} \xrightarrow{\text{输入0/输出0}} S_0 \\ \xrightarrow{\text{输入1/输出0}} S_1 \end{cases}$$

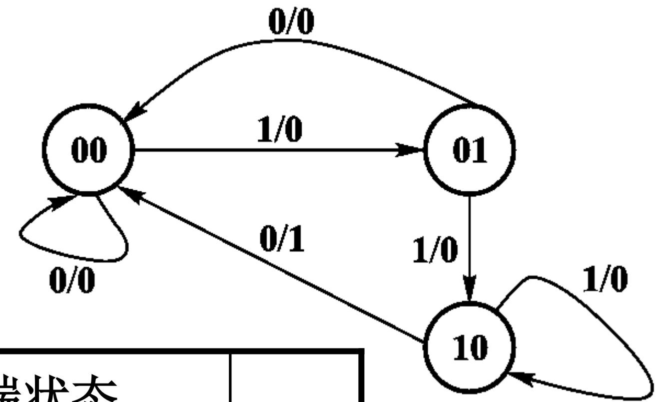



状态化简



## 状态分配（状态编码）

3个状态要2位触发器，将2个触发器的00、01、10分别分配给$S_0$、$S_1$和$S_2$。




## 填状态转换真值表：

| 输入$X$ | 现态 $Q^n$ | | 次态 $Q^{n+1}$ | | 激励端状态 | | 输出$Y$ |
|---|---|---|---|---|---|---|---|
| | $Q_1$ | $Q_0$ | $Q_1$ | $Q_0$ | $1D_1$ | $1D_0$ | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |

## 状态转换真值表

| 输入$X$ | 现态 $Q^n$ | | 次态 $Q^{n+1}$ | | 激励端状态 | | 输出$Y$ |
|---|---|---|---|---|---|---|---|
| | $Q_1$ | $Q_0$ | $Q_1$ | $Q_0$ | $1D_1$ | $1D_0$ | |
| **0** | **0** | **0** | **0** | **0** | **0** | **0** | **0** |
| **0** | **0** | **1** | **0** | **0** | **0** | **0** | **0** |
| **0** | **1** | **0** | **0** | **0** | **0** | **0** | **1** |
| **1** | **0** | **0** | **0** | **1** | **0** | **1** | **0** |
| **1** | **0** | **1** | **1** | **0** | **1** | **0** | **0** |
| **1** | **1** | **0** | **1** | **0** | **1** | **0** | **0** |

## 求驱动方程和输出方程

| $1D_1$ ($X$ \ $Q_1^nQ_0^n$) | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | × | 0 |
| 1 | 0 | 1 | × | 1 |

| $1D_0$ ($X$ \ $Q_1^nQ_0^n$) | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | × | 0 |
| 1 | 1 | 0 | × | 0 |

| $Y$ ($X$ \ $Q_1^nQ_0^n$) | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | × | 1 |
| 1 | 0 | 0 | × | 0 |

$$1D_1 = XQ_0^n + XQ_1^n = X(Q_0^n + Q_1^n)$$

$$1D_0 = X\overline{Q_1^n}\,\overline{Q_0^n}$$

$$Y = \overline{X}Q_1^n$$

根据方程画电路图:

$$1D_1 = XQ_0^n + XQ_1^n$$

$$= X(Q_0^n + Q_1^n)$$

$$1D_0 = X\overline{Q_1^n}\,\overline{Q_0^n}$$

$$Y = \overline{X}Q_1^n$$