

Лабораторная работа 9

Задание к лабораторной работе 9

Реализовать операции сложения и умножения над числами с фиксированной точкой.

Необходимо реализовать:

1. *Сумматор знаковых чисел с фиксированной точкой.

Первый вход – число в формате (1,16,8), второй вход – число в формате (1,8,12). Разрядность выходного сигнала – 21. Полная точность.

Обратить внимание на различное положение запятых в складываемых числах. При реализации сложения положение запятых необходимо выравнивать путем добавления в один из операндов необходимого числа нулей.

Также не забыть возможное переполнение при выполнении сложения. Для такой ситуации предусмотреть увеличения разрядности результата на 1.

Операция сложения должна выполняться за один такт.

Использовать следующий шаблон для объявления интерфейса модуля:

```
-----  
library IEEE;  
use IEEE.STD_LOGIC_1164.ALL;  
USE ieee.std_logic_arith.all;  
  
entity lab91 is  
    Port ( clk : in STD_LOGIC;  
          x1 : in STD_LOGIC_VECTOR (15 downto 0);  
          x2 : in STD_LOGIC_VECTOR (7 downto 0);  
          dout : out STD_LOGIC_VECTOR (20 downto 0));  
end lab91;  
-----
```

2. **Блок умножения знаковых чисел с фиксированной точкой.

Необходимо перемножить два числа в формате (1,8,4). Результат также вывести в формате (1,8,4).

При реализации перемножения сначала выполнить его в полной точности, затем – округлить до заданного формата. Округление выполнять отбрасыванием, ошибками округления пренебречь.

Операция умножения должна выполняться за один такт.

Использовать следующий шаблон для объявления интерфейса модуля:

```
-----  
library IEEE;  
use IEEE.STD_LOGIC_1164.ALL;  
USE ieee.std_logic_arith.all;  
  
entity lab92 is  
    Port ( clk : in STD_LOGIC;  
          x1 : in STD_LOGIC_VECTOR (7 downto 0);  
          x2 : in STD_LOGIC_VECTOR (7 downto 0);  
          dout : out STD_LOGIC_VECTOR (7 downto 0));  
end lab92;  
-----
```