15. Technologie soudobých mikroprocesorů

1. část shodná s otázkou 14.

Etapy vývoje mikroprocesorů

1. <u>etapa:</u>

vyznačuje se sekvenčním vydáváním a sekvenčním prováděním instrukcí. Doba pro vykonání určitého programu je dána součtem trvání jednotlivých instrukcí. Jedná se o klasické Voj Neumannovo schéma **(subskalární procesor).** Charakteristickým rysem je, že v jednom hodinovém taktu je vykonána méně než jedna instrukce.

2. <u>etapa:</u>

Ve druhé etapě bylo sekvenční zpracování instrukcí změněno vykonáváním paralelním. Čehož je dosaženo buď replikací funkčních jednotek (několik stejných jednotek) nebo pomocí zřetězeného zpracování instrukce). Hovoříme o **skalárních procesorech** a jejich charakteristickým rysem je vykonání nejvýše jedné instrukce v jednom taktu hodin. Protože se instrukce provádějí překryvně nebo dokonce paralelně, je obtížné vypočítat dobu vykonávání programu. Podstatný je však fakt, že v důsledku konfliktů (datový a skokový) je počet hodinových taktů potřebných k realizaci vždy větší než počet instrukcí v programu.

3. <u>etapa:</u>

Zatím poslední etapu představují **superskalární** mikroprocesory. Používají paralelně vydávání i paralelní zpracování. V zásadě se jedná o to, že sekvenčně pracující vydávací jednotka nestačí zásobovat paralelně pracující funkční jednotku. Prvotním řešením byla architektura VLIW (very long instruction word). Procesory s dlouhým instrukčním slovem vyžadovaly, aby skupiny současně vydávaných instrukcí byly předpřipraveny v době kompilace programu (problémy se zpětnou kompatibilitou). Vývojem bylo dosaženo dynamického plánování vydávání – procesor je schopen v průběhu vykonávání programu seskupovat instrukce do skupin, které je možno paralelně zpracovat (a speciální kompilátor tady není nutný).

Architektura VLIW

Využívá skupiny současně vydávaných instrukcí, které jsou předpřipraveny v době kompilace. Tím vzniká problém zpětné kompatibility. Řešením je použití dynamického plánování vydávání instrukcí tj. to co dělal kompilátor dělá HW.

Základní hnací silou rozvoje mikroprocesorů je zvyšování výkonu výpočetního systému. Podstatou procesoru je zvyšování stupně paralelizmu procesoru. Zatím poslední inovací je použití více jader v jednom procesoru. Je však třeba zdůraznit, že prostá replikaci funkčních jednotek nestačí. Zásadní význam má i postupná integrace ostatních částí výpočetního systému přímo do procesoru. Prognózy předpokládají zásadní změnu v architektuře mikroprocesorů při dosažení hranice jedné miliardy tranzistorů na čipu. Nezadatelný vliv na výkon (stabilitu, bezpečnost) výpočetního systému má i hardwarová podpora některých funkcí, původně zajišťovaných zcela OS.

Limity

• stupeň integrace: čas přepnutí logického elementu (což určuje dobu instrukčního cyklu) je

limitující do hodnoty cca 1 ns.

- rychlost signálu vodičem: rychlost světla: 0,3m za 1 nasec
- počítač nemůže být větší než kopací míč, což přináší další problém odvod produkovaného tepla

Procesorové řady (Intel)

Od 6. generace procesorů, přesněji od procesoru Pentium II se začaly rozlišovat produktové řady procesorů

procesory celeron

Představují levnější variantu Pentia II/III. Předpokládá se použití především v počítačích pro kancelářské aplikace (segment trhu low-end). V podstatě se jedná o procesor bez paměti L2 cache. Starší verze tohoto procesoru obsahují jádro Pentium II novější pak Pentium III. Aby byla cena procesoru co nejnižší, používá se i jiný způsob zapouzdření. Nejprve to bylo pouzdro SEPP, později pak PPGA a FC-PGA pro paticí S370. Procesor se postupně vylepšoval – typy s pracovní frekvencí 300 a více MHz už mají integrovánu paměť L2 cache o velikosti 128 MB. Vyráběny byly litografickou technologii 0.25 později 0.18 um. Spotřeba Celeronu je menší než odpovídajícího procesoru Pentium (= menší chladič), ostatní parametry shodné nebo mírně lepší.

procesory xeon

představují výkonnější variantu Pentia II/III. Předpokládá se použití v grafických stanicích serverech (segment trhu high-end).

rozdíly jsou následující:

- procesor je zapouzdřen ve zvětšeném pouzdře SEC
- paměť L2 cache pracuje vždy na plné rychlosti jádra a byla zvětšena až na 2 MB (proto větší pouzdro).
- řídící čip cache umí vypočítávat odkazy na plných 64GB systémové paměti.

Ostatní parametry jsou stejné či lepší.

Pentium II/III a Celeron MObile

je určen pro použití v přenosných počítačích. Základním parametrem je spotřeba procesoru (při vyhovujícím výkonu).

snížení spotřeby se dosahuje kombinací několika technologií:

- především je to výrobní postup, litografická technologie 180 nebo 130 nm a použití měděných vodičů (příklad: procesory vyrobené 130 nm technologií mají spotřebu až o 40% nižší).
- snížením napájecího napětí jádra až na 1.6V ve verzi Mobile a až na 1.1V ve verzi ULV.
- použitím technologie SpeedStep, která řídí napětí a frekvenci procesoru při běhu na baterie
- technologie QuickStart (procesor je převeden do spánku i mezi dvěma stisky klávesnice).
- příklad: LV Mobile pentium III na frekvenci 900 MHz má průměrnou spotřebu menší než 1W.