Министерство образования Республики Беларусь

Учреждение образования

«Белорусский государственный университет

информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

цифровых устройств

К ЗАЩИТЕ ДОПУСТИТЬ

\_\_\_\_\_\_\_\_\_ И.В. Лукьянова

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовой работе

на тему

ПРОЕКТИРОВАНИЕ И ЛОГИЧЕСКИЙ СИНТЕЗ СУММАТОРА-

УМНОЖИТЕЛЯ ДВОИЧНО-ЧЕТВЕРИЧНЫХ ЧИСЕЛ

БГУИР КР 1-40 02 01 301 ПЗ

Студент Е.Е. Алборов

Руководитель И.В. Лукьянова

МИНСК 2022

Министерство образования Республики Беларусь

Учреждение образования

«Белорусский государственный университет

информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

цифровых устройств

УТВЕРЖДАЮ

Заведующий кафедрой ЭВМ

Б. В. Никульшин

« » 20 г.

ЗАДАНИЕ

по курсовой работе студента

Алборова Егора Евгеньевича

1. Тема работы: «Проектирование и логический синтез сумматора-  
   умножителя двоично-четверичных чисел»
2. Срок сдачи студентом законченной работы: до 20 мая 2022г.
3. Исходные данные к работе:

**3.1**Исходные сомножители: Мн=17,23; Мт=78,55;

* 1. Алгоритм умножения: А;

**3.3** Метод умножения: умножение закодированного двоично-четверичного множимого на два разряда двоичного множителя одновременно в прямых кодах;

**3.4** Коды четверичных цифр множимого для перехода к двоично-

четверичной системе кодирования: 04 – 01, 14 – 00, 24 – 10, 34 – 11;

**3.5** Тип синтезируемого умножителя: 1;

**3.6** Логический базис для реализации ОЧС: И, СУММА ПО МОДУЛЮ ДВА,ЛОГИЧЕСКАЯ ЕДИНИЦА; метод минимизации – карты Карно-Вейча;  
**3.7** Логический базис для синтеза ОЧУ: ИЛИ-НЕ;  
 метод минимизации – алгоритм Рота.

1. Содержание пояснительной записки (перечень подлежащих разработке

вопросов):

Введение. 1. Разработка алгоритма умножения. 2. Разработка структурной

схемы сумматора-умножителя. 3. Разработка функциональных схем

основных узлов сумматора-умножителя. 4. Синтез комбинационных схем

устройств на основе мультиплексоров. 5. Оценка результатов разработки.

Заключение. Список литературы.

**5** Перечень графического материала:

**5.1** Сумматор-умножитель первого типа. Схема электрическая

структурная.

**5.2** Одноразрядный четверичный сумматор. Схема электрическая

функциональная.

**5.3** Одноразрядный четверичный умножитель. Схема электрическая функциональная.

**5.4** Преобразователь множителя. Схема электрическая функциональная.

**5.5** Одноразрядный четверичный сумматор. Реализация на

мультиплексорах. Схема электрическая функциональная.

|  |  |  |  |
| --- | --- | --- | --- |
| Наименование этапов курсовой работы | Объем этапа,% | Срок выполнения этапа | Примечания |
| Разработка алгоритма умножения | 10 | 10.02-20.02 |  |
| Разработка структурной схемы сумматора-умножителя | 10 | 21.02-09.03 | С выполнением чертежа |
| Разработка функциональных схем основных узлов сумматора-умножителя | 50 | 10.03-30.04 | С выполнением чертежа |
| Синтез комбинационных схем устройств на основе мультиплексоров | 10 | 01.05-15.05 | С выполнением чертежа |
| Завершение оформления пояснительной записки | 20 | 15.05-20.05 |  |

КАЛЕНДАРНЫЙ ПЛАН

Дата выдачи задания: 10 февраля 2022 г.

Руководитель \_\_\_\_\_\_\_\_\_\_\_\_\_/ И.В. Лукьянова/

ЗАДАНИЕ ПРИНЯЛ К ИСПОЛНЕНИЮ \_\_\_\_\_\_\_\_\_\_\_\_\_\_/ /

**СОДЕРЖАНИЕ**

Введение ……………………………………………………………………….5

1. Разработка алгоритма умножения …………………………………………..6

2. Разработка структурной схемы сумматора-умножителя …………………..9

3. Разработка функциональных схем основных узлов сумматора-умножителя…………………………………………………………………....10

3.1. Логический синтез одноразрядного четвертичного сумматора….. 10

3.2. Логический синтез одноразрядного четверичного умножителя. . . . . 13

4. Логический синтез одноразрядного четвертичного сумматора на

основе мультиплексора …………………..………………………………….21

5. Логический синтез преобразователя множителя ……………………….23

6. Оценка результатов разработки ...............................................................25

Заключение …………………………………………………………………..26

Список использованных источников ...………………………………….…27

Приложение А ……………………………………………………………….28

Приложение Б ………………………………………………………………..29

Приложение В ………………………………………………………………..30

Приложение Г ………………………………………………………………..31

Приложение Д ………………………………………………………………..32

Приложение Е ………………………………………………………………..33

**ВВЕДЕНИЕ**

Данная курсовая работа посвящена разработке алгоритмов выполнения операций умножения и сложения. На основе полученных алгоритмов требуется разработать и синтезировать следующие устройства: одноразрядный четвертичный сумматор (ОЧС), одноразрядный четвертичный умножитель (ОЧУ), преобразователь множителя, а также переключательные функции ОЧС на мультиплексорах. Минимизация перечисленных устройств осуществляется с помощью карт Карно-Вейча и алгоритма извлечения Рота. На основе полученных данных требуется построить схемы этих устройств и проанализировать результаты (эффективность минимизации и время выполнения операций).

1. **РАЗРАБОТКА АЛГОРИТМА УМНОЖЕНИЯ**

Исходные данные:

- исходные сомножители: Мн = 17,23; Мт = 78,55;

- алгоритм умножения: А;

- метод умножения: умножение закодированного двоично-четверичного

множимого на два разряда двоичного множителя одновременно в дополнительных кодах;

- кодирование четверичных цифр множимого для перехода к двоично-

четверичной системе кодирования: 04 – 01, 14 – 00, 24 – 10, 34 – 11;

- тип синтезируемого умножителя: 1-й;

1.1. Перевод сомножителей из десятичной системы счисления в четверичную.

**Множимое**

\_ 17| 4 0,23

16 4| 4 \* 4

1 4| 1 0,92

0 \* 4

3,68

\* 4

2,72

Мн4 = 101,032.

Мн2/4 = 000101,011110(в соответствии с кодировкой множимого).

**Множитель**

\_ 78| 4 0,55

4 | 19| 4 \* 4

38 16| 4 | 4 2,20

36 3 4 | 1 \* 4

2 0 0,80

Мт4 = 1032,20.

Мт2/4 = 01001110,1000.

1.2. Запишем сомножители в форме с плавающей запятой в прямом коде:

Мн = 0,000101011110 РМн = 0.0111 +034 – закодировано по заданию,

Мт = 0,010011101000 РМт = 0.0100 +104 – закодировано традиционно

1.3. Порядок произведения будет следующим:

РМн = 0.0111 034

РМт = 0.0100 104

РМн·Мт = 0.0011 134

Результат закодирован в соответствии с заданием на кодировку множи-

мого.

Знак произведения определяется суммой по модулю два знаков сомножи-

телей, т. е.:

зн Мн ⊕  зн Мт = 0 ⊕  0 = 0.

* 1. Преобразование множителя и перемножение мантисс.

Мт4п=11220

Мт2/4п=0101101000

Таблица 1.4.1 – Перемножение мантисс

|  |  |  |
| --- | --- | --- |
| **Четверичная с/с** | **Двоично-четверичная с/с** | **Комментарии** |
| **1** | **2** | **3** |
| 0,0000000  0,0000000 | 01,01 01 01 01 01 01 01  01,01 01 01 01 01 01 01 | ∑0  П1=Мн\*0 |
| 0,0000000  0,00000000  0,0202130 | 01,01 01 01 01 01 01 01  01,01 01 01 01 01 01 01 01  01,01 10 01 10 00 11 01 | ∑1  ∑1\*4^-1  П2=Мн\*(2) |
| 0,02021300  0,002021300  0,0202130 | 01,01 10 01 10 00 11 01 01  01,01 01 10 01 10 00 11 01 01  01,01 10 01 10 00 11 01 | ∑2  ∑2\*4^-1  П3 = Мн\*2 |
| 0,022300300  0,0022300300  3,3232302 | 01,01 10 10 11 01 01 11 01 01  01,01 01 10 10 11 01 01 11 01 01  11,11 10 11 10 11 01 10 | ∑3  ∑3\*4^-1  П4 = Мн\*(-1) |
| 3,3321202300  3,33321202300  0,0101032 | 11,11 11 10 00 10 01 10 11 01 01  11,11 11 11 10 00 10 01 10 11 01 01  01,01 00 01 00 01 11 10 | ∑4  ∑4\*4^-1  П5 = Мн\*1 |
| 0,00332122300  0,000332122300  0,0101032 | 01,01 01 11 11 10 00 10 10 11 01 01  01,01 01 01 11 11 10 00 10 10 11 01 01  01,01 00 01 00 01 11 10 | ∑5  ∑5\*4^-1  П6 = Мн\*1 |
| 0,011101322300 | 01,01 00 00 00 01 00 11 10 10 11 01 01 | ∑6 |

1.5.Оценка погрешности умножения.

После окончания умножения необходимо оценить погрешность вычислений. Для этого полученное произведение ((Мн·Мт)4 = 0,0111013223004, РМн·Мт=710) приводится к нулевому порядку, а затем переводится в десятичную систему

счисления:

(Мн · Мт)4 = 111013,223 РМн · Мт = 0;

(Мн · Мт)10 = 1351,671875

Результат прямого перемножения операндов даёт следующее значение:

Мн10\*Мт10=1353,4165

Абсолютная погрешность:

Δ = 1353,4165– 1351,671875= 1,744625.

Относительная погрешность:

δ= Δ/(Мн\*Мт)= 1,744625/1353,4165=0,0012891(δ=0,12891%);

Эта погрешность получена за счёт приближённого перевода из десятичной системы счисления в четверичную обоих сомножителей, а также за счёт округления полученного результата произведения.

**2. РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ**

**СУММАТОРА-УМНОЖИТЕЛЯ**

Структурная схема первого типа строится на базе заданных узлов ОЧУ, ОЧС, формирователя дополнительного кода, преобразователя множителя и аккумулятора. Управление режимами работы схемы осуществляется внешним сигналом Mul/sum, который определяет вид текущей арифметической операции (умножение или суммирование).

Если устройство работает как сумматор, то оба слагаемых последовательно (за два такта) заносятся в регистр множимого, а на управляющий вход формирователя дополнительного кода F2 поступает «1».

Если устройство работает как умножитель, то множимое и множитель

помещаются в соответствующие регистры, а на управляющий вход ФДК F2 поступает «0».

Таблица 2.1 - Режимы работы формирователя дополнительного кода

|  |  |  |
| --- | --- | --- |
| Сигналы на входах ФДК | | Результат на выходах ФДК |
| F1 | F2 |
| 0 | 0 | Дополнительный код множимого |
| 0 | 1 | Дополнительный код слагаемого |
| 1 | 0 | Меняется знак Мн |
| 1 | 1 | Меняется знак слагаемого |

Структурная схема сумматора-умножителя первого типа для алгоритма умножения «А» представлена в приложении А.

**3. РАЗРАБОТКА ФУНКЦИОНАЛЬНЫХ СХЕМ ОСНОВНЫХ УЗЛОВ СУММАТОРА-УМНОЖИТЕЛЯ**

**3.1. Логический синтез одноразрядного четверичного сумматора**

Одноразрядный четверичный сумматор – это комбинационное устройство, имеющее 5 двоичных входов (2 разряда одного слагаемого, 2 разряда второго слагаемого и вход переноса) и 3 двоичных выхода.

Принцип работы ОЧС представлен с помощью таблицы истинности   
(таблица 3.1.1).

Разряды обоих слагаемых закодированы: 0 – 01; 1 – 00; 2 – 10; 3 – 11.

Таблица 3.1.1 – Таблица истинности ОЧС

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  | **p** | **П** |  |  | **Пример операции в четверичной с/с** |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1+1+0=02 |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1+1+1=03 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1+0+0=01 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1+0+1=02 |
| 0 | 0 | 1 | 0 | 0 | x | x | x | - |
| 0 | 0 | 1 | 0 | 1 | x | x | x | - |
| 0 | 0 | 1 | 1 | 0 | x | x | x | - |
| 0 | 0 | 1 | 1 | 1 | x | x | x | - |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0+1+0=01 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0+1+1=02 |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0+0+0=00 |
| 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0+0+1=01 |
| 0 | 1 | 1 | 0 | 0 | x | x | x | - |
| 0 | 1 | 1 | 0 | 1 | x | x | x | - |
| 0 | 1 | 1 | 1 | 0 | x | x | x | - |
| 0 | 1 | 1 | 1 | 1 | x | x | x | - |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 2+1+0=03 |
| 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 2+1+1=10 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 2+0+0=02 |
| 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 2+0+1=03 |

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 1 | 0 | 1 | 0 | 0 | x | x | x | - |
| 1 | 0 | 1 | 0 | 1 | x | x | x | - |
| 1 | 0 | 1 | 1 | 0 | x | x | x | - |
| 1 | 0 | 1 | 1 | 1 | x | x | x | - |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 3+1+0=10 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 3+1+1=11 |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 3+0+0=03 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 3+0+1=10 |
| 1 | 1 | 1 | 0 | 0 | x | x | x | - |
| 1 | 1 | 1 | 0 | 1 | x | x | x | - |
| 1 | 1 | 1 | 1 | 0 | x | x | x | - |
| 1 | 1 | 1 | 1 | 1 | x | x | x | - |

Продолжение таблицы 3.1.1

Минимизация выходов ОЧС:

1)Минимизация функции П проведем картой Карно:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 |  |  |  |  | \* | \* | \* | \* |
| 01 |  |  |  |  | \* | \* | \* | \* |
| 11 | 1 | 1 | 1 |  | \* | \* | \* | \* |
| 10 |  | 1 |  |  | \* | \* | \* | \* |

=+ p+

П =

П = () (())

2)Минимизация функции картой Карно:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 | 1 | 1 | 1 |  | \* | \* | \* | \* |
| 01 |  | 1 |  |  | \* | \* | \* | \* |
| 11 |  |  |  | 1 | \* | \* | \* | \* |
| 10 | 1 |  | 1 | 1 | \* | \* | \* | \* |

=

=

= ((((⊕1)(⊕1)(⊕1)) ⊕1)( ((⊕1) (⊕1)p) ⊕1)

(⊕1)) ⊕1))) ⊕1

3)Минимизация функции картой Карно:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 |  | 1 |  |  | \* | \* | \* | \* |
| 01 |  |  |  | 1 | \* | \* | \* | \* |
| 11 | 1 |  | 1 | 1 | \* | \* | \* | \* |
| 10 | 1 | 1 | 1 |  | \* | \* | \* | \* |

= + p + +

=

=(⊕1) (⊕1)) ⊕1) (((⊕1) (⊕1)p) ⊕1)(( ) ⊕1)

()))

Функциональная схема ОЧC в заданном базисе показана в приложении Б.

**3.2. Логический синтез одноразрядного четверичного умножителя**

ОЧУ – это комбинационное устройство, имеющее 5 входов (два разряда из регистра множимого, два разряда из регистра множителя и управляющий вход h) и 4 выхода.

Принцип работы ОЧУ представлен с помощью таблицы истинности(таблица 3.2.1).

Разряды множителя закодированы: 0 – 00, 1 – 01, 2 – 10, 3 – 11.

Разряды множимого закодированы: 0 – 01, 1 – 00, 2 – 10, 3 – 11.

Таблица 3.2.1 – Таблица истинности ОЧУ

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | | Мт | | **Упр.** | **Старшие**  **разряды** | | **Младшие**  **разряды** | | **Пример операции в четверичной с/с** |
|  |  |  |  | h |  |  |  |  |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1\*0=00 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | Код”01” |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1\*1=01 |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | Код”01” |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1\*2=02 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | Код”01” |
| 0 | 0 | 1 | 1 | 0 | x | x | x | x | - |
| 0 | 0 | 1 | 1 | 1 | x | x | x | x | - |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0\*0=00 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | Код”00” |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0\*1=00 |
| 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | Код”00” |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0\*2=00 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | Код”00” |
| 0 | 1 | 1 | 1 | 0 | x | x | x | x | - |
| 0 | 1 | 1 | 1 | 1 | x | x | x | x | - |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 2\*0=00 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | Код”02” |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 2\*1=02 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | Код”02” |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 2\*2=10 |
| 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | Код”02” |
| 1 | 0 | 1 | 1 | 0 | x | x | x | x | - |
| 1 | 0 | 1 | 1 | 1 | x | x | x | x | - |

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 3\*0=00 |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | Код”03” |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 3\*1=03 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | Код”03” |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 3\*2=12 |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | Код”03” |
| 1 | 1 | 1 | 1 | 0 | x | x | x | x | - |
| 1 | 1 | 1 | 1 | 1 | x | x | x | x | - |

Продолжение таблицы 3.2.1

Минимизация выходов ОЧУ:

1)Минимизация функции:

Нету наборов, на которых бы данная функция принимала значение “1”,

Поэтому:

= 0.

=0

2) Минимизация функции картой Вейча:

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | | | |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  | 1 |  |  |  |  |  |  | 1 |  |  |
|  | 1 |  | \* | \* | \* | \* |  | 1 |  |  |
|  |  | 1 |  | \* | \* | \* | \* |  | 1 |  |
|  |  | 1 |  |  | 1 | 1 |  |  | 1 |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  | |  |  |  |  |  |
|  |  |  | h | |  | | h | |  |  |  |

2) Минимизация функции картой Вейча:

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | | | |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  | 1 | 1 | 1 |  | 1 |  |  | 1 |  |  |
|  | 1 | 1 | \* | \* | \* | \* |  |  |  |  |
|  |  | 1 | 1 | \* | \* | \* | \* |  |  |  |
|  |  | 1 | 1 | 1 | 1 |  |  |  | 1 |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  | |  |  |  |  |  |
|  |  |  | h | |  | | h | |  |  |  |

= + + +

1)Минимизация функции алгоритмом Рота:

L = {00100, 10001, 10010, 10011, 10101, 11001, 11010, 11011, 11100, 11101};

N = {00110, 00111, 01110, 01111, 10110, 10111, 11110, 11111};

Выполним склеивание безразличных наборов N картой Вейча:

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | | | |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  | 1 | 1 | 1 | 1 |  |  |  |  |
|  |  |  |  | 1 | 1 | 1 | 1 |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  | |  |  |  |  |  |
|  |  |  | h | |  | | h | |  |  |  |

N={xx11x}

C0=LUN={00100, 10001, 10010, 10011, 10101, 11001, 11010, 11011, 11100, 11101, xx11x};

Таблица 3.2.2 – Поиск простых импликант(C0\*C0)

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| C0\*C0 | 00100 | 10001 | 10010 | 10011 | 10101 | 11001 | 11010 | 11011 | 11100 | 11101 |
| 00100 | – |  |  |  |  |  |  |  |  |  |
| 10001 |  | – |  |  |  |  |  |  |  |  |
| 10010 |  |  | – |  |  |  |  |  |  |  |
| 10011 |  | 100y1 | 1001y | – |  |  |  |  |  |  |
| 10101 |  | 10y01 |  |  | – |  |  |  |  |  |
| 11001 |  | 1y001 |  |  |  | – |  |  |  |  |
| 11010 |  |  | 1y010 |  |  |  | – |  |  |  |
| 11011 |  |  |  | 1y011 |  | 110y1 | 1101y | – |  |  |
| 11100 |  |  |  |  |  |  |  |  | – |  |
| 11101 |  |  |  |  | 1y101 | 11y01 |  |  | 1110y | – |
| xx11x | 001y0 |  | 10y10 | 10y11 | 101y1 |  | 11y10 | 11y11 | 111y0 | 111y1 |
| A1 | 001x0 | 100x1  10x01  1x001 | 1001x  1x010  10x10 | 1x011  10x11 | 1x101  101x1 | 110x1  11x01 | 1101x  11x10 | 11x11 | 1110x  111x0 | 111x1 |

C1 ={001x0; 100x1; 10x01; 1x001; 1001x; 1x010; 10x10; 1x011; 10x11; 1x101; 101x1; 110x1; 11x01; 1101x; 11x10; 11x11; 1110x; 111x0; 111x1; xx11x };

Z0= {∅};

Таблица 3.2.3 – Поиск простых импликант(C1\*C1)

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| C1\*C1 | 001x0 | 100x1 | 10x01 | 1x001 | 1001x | 1x010 | 10x10 | 1x011 | 10x11 | 1x101 | 101x1 | 110x1 | 11x01 | 1101x | 11x10 | 11x11 | 1110x | 111x0 | 111x1 |
| 001x0 | – |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 100x1 |  | – |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 10x01 |  |  | – |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 1x001 |  |  |  | – |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 1001x |  |  |  |  | – |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 1x010 |  |  |  |  |  | – |  |  |  |  |  |  |  |  |  |  |  |  |  |
| 10x10 |  |  |  |  |  |  | – |  |  |  |  |  |  |  |  |  |  |  |  |
| 1x011 |  |  |  | 1x0y1 |  | 1x01y |  | – |  |  |  |  |  |  |  |  |  |  |  |
| 10x11 |  |  | 10xy1 |  |  |  | 10x1y |  | – |  |  |  |  |  |  |  |  |  |  |
| 1x101 |  |  |  | 1xy01 |  |  |  |  |  | – |  |  |  |  |  |  |  |  |  |
| 101x1 |  | 10yx1 |  |  |  |  |  |  |  |  | – |  |  |  |  |  |  |  |  |
| 110x1 |  | 1y0x1 |  |  |  |  |  |  |  |  |  | – |  |  |  |  |  |  |  |
| 11x01 |  |  | 1yx01 |  |  |  |  |  |  |  |  |  | – |  |  |  |  |  |  |
| 1101x |  |  |  |  | 1y01x |  |  |  |  |  |  |  |  | – |  |  |  |  |  |
| 11x10 |  |  |  |  |  |  | 1yx10 |  |  |  |  |  |  |  | – |  |  |  |  |
| 11x11 |  |  |  |  |  |  |  |  | 1yx11 |  |  |  | 11xy1 |  | 11x1y | – |  |  |  |
| 1110x |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | – |  |  |
| 111x0 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  | – |  |
| 111x1 |  |  |  |  |  |  |  |  |  |  | 1y1x1 | 11yx1 |  |  |  |  |  | 111xy | – |
| xx11x |  |  |  |  | 10y1x | 1xy10 |  | 1xy11 |  | 1x1y1 |  |  |  | 11y1x |  |  | 111yx |  |  |
| A2 | Ø | 10xx1  1x0x1 | 10xx1  1xx01 | 1x0x1  1xx01 | 1x01x  10x1x | 1x01x  1xx10 | 10x1x  1xx10 | 1xx11 | 1xx11 | 1x1x1 | 1x1x1 | 11xx1 | 11xx1 | 11x1x | 11x1x | Ø | 111xx | 111xx | Ø |

C2 = { 10xx1; 1x0x1; 1xx01; 1x01x; 10x1x; 1xx10; 1xx11; 1x1x1; 11xx1; 11x1x; 111xx; xx11x };

Z1 = { 001x0 };

Таблица 3.2.4 – Поиск простых импликант(C2\*C2)

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| C2\*C2 | 10xx1 | 1x0x1 | 1xx01 | 1x01x | 10x1x | 1xx10 | 1xx11 | 1x1x1 | 11xx1 | 11x1x | 111xx |
| 10xx1 | – |  |  |  |  |  |  |  |  |  |  |
| 1x0x1 |  | – |  |  |  |  |  |  |  |  |  |
| 1xx01 |  |  | – |  |  |  |  |  |  |  |  |
| 1x01x |  |  |  | – |  |  |  |  |  |  |  |
| 10x1x |  |  |  |  | – |  |  |  |  |  |  |
| 1xx10 |  |  |  |  |  | – |  |  |  |  |  |
| 1xx11 |  |  | 1xxy1 |  |  | 1xx1y | – |  |  |  |  |
| 1x1x1 |  | 1xyx1 |  |  |  |  |  | – |  |  |  |
| 11xx1 | 1yxx1 |  |  |  |  |  |  |  | – |  |  |
| 11x1x |  |  |  |  | 1yx1x |  |  |  |  | – |  |
| 111xx |  |  |  |  |  |  |  |  |  |  | – |
| xx11x |  |  |  | 1xy1x |  |  |  |  |  |  |  |
| A3 | 1xxx1 | 1xxx1 | 1xxx1 | 1xx1x | 1xx1x | 1xx1x | Ø | Ø | Ø | Ø | Ø |

C3={1xxx1, 1xx1x, xx11x};

Z2={111xx};

Таблица 3.2.5 – Поиск простых импликант(C3\*C3)

|  |  |  |
| --- | --- | --- |
| C3\*C3 | 1xxx1 | 1xx1x |
| 1xxx1 | – |  |
| 1xx1x |  | – |
| xx11x |  |  |
| A4 | Ø | Ø |

А4= {Ø};

Z4={1xxx1, 1xx1x};

**Множество простых импликант:** (куб xx11x не включаем в множество Z, так как он образован на безразличных наборах)  
Z={001x0, 111xx, 1xxx1, 1xx1x};

Таблица 3.2.6-Поиск L-экстремалей

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| z#(Z-z) | **001x0** | **111xx** | **1xxx1** | **1xx1x** |
| 001x0 | – | yyzz1  111xx | y10zy  1xxx1 | y10z1  1xx1x |
| 111xx | yyzzz  001x0 | – | z00zz  10xx1  1x0x1 | z00zz  10x1x  1x01x |
| 1xxx1 | yzzzy  001x0 | zzzz0  111x0 | – | zzzz0  10x10  zzzz0  1x010 |
| 1xx1x | yzz0z  001x0 | zzz0z  11100 | zzz0z  10x01  zzz0z  1x001 | – |
| xx11x | zzz0z  00100 | zzzy0  11100 | zz0yz  10x01  zzyyz  1x001 | zz0zz  10010  zzyzz  1x010 |
| Остаток | 00100 | 11100 | 10x01  1x001 | 10010  1x010 |

E={001x0, 111xx, 1xxx1, 1xx1x};

Таблица 3.2.7-Пересечение z#(Z-z) и L.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| z#(Z-z) n L | 00100 | 11100 | 10x01 | 1x001 | 10010 | 1x010 |
| 00100 | 00100 | Ø | Ø | Ø | Ø | Ø |
| 10001 | Ø | Ø | 10001 | 10001 | Ø | Ø |
| 10010 | Ø | Ø | Ø | Ø | 10010 | 10010 |
| 10011 | Ø | Ø | Ø | Ø | Ø | Ø |
| 10101 | Ø | Ø | 10101 | Ø | Ø | Ø |
| 11001 | Ø | Ø | 10010 | Ø | Ø | Ø |
| 11010 | Ø | Ø | Ø | Ø | Ø | 11010 |
| 11011 | Ø | Ø | Ø | Ø | Ø | Ø |
| 11100 | Ø | 11100 | Ø | Ø | Ø | Ø |
| 11101 | Ø | Ø | Ø | Ø | Ø | Ø |

Так как все кубы из множества z#(Z-z) пересеклись с определенными кубами из множества L , то множество E- множество L-экстремалей.

Множество L-экстремалей = E = {001x0, 111xx, 1xxx1, 1xx1x};

Так как в множество L-экстремалей входят все кубы из множества простых импликант Z, то это означает, что кубы из множества E покрывают все вершины ,образованные на единичных наборах.

{001x0, 111xx, 1xxx1, 1xx1x}

= + + +

=

Функциональная схема ОЧУ в заданном базисе показана в приложении B.

# **4. ЛОГИЧЕСКИЙ СИНТЕЗ ОДНОРАЗРЯДНОГО ЧЕТВЕРИЧНОГО СУММАТОРА НА ОСНОВЕ МУЛЬТИПЛЕКСОРА**

Мультиплексор – это логическая схема, имеющая n информационных входов, m управляющих входов и один выход. При этом должно выполняться условие n = .

Принцип работы мультиплексора состоит в следующем. На выход мультиплексора может быть пропущен без изменений любой (один) логический сигнал, поступающий на один из информационных входов. Порядковый номер информационного входа, значение которого в данный момент должно быть передано на выход, определяется двоичным кодом, поданным на управляющие входы.

Функции ОЧС зависят от пяти переменных. Удобно взять мультиплексор с тремя адресными входами, это позволит упростить одну нашу большую функцию от пяти аргументов до восьми функций от двух переменных. Функции от двух переменных достаточно просты для того, чтобы самостоятельно заметить их минимальную форму.

Таблица 4.1-Таблица истинности ОЧС на основе мультиплексора.

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  |  | **p** | **П** |  |  |  |  |  | **Пример операции в четверичной с/с** |
| 0 | 0 | 0 | 0 | 0 | 0 |  | 1 |  | 0 |  | 1+1+0=02 |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 1+1+1=03 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1+0+0=01 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1+0+1=02 |
| 0 | 0 | 1 | 0 | 0 | x | x | x | x | x | x | - |
| 0 | 0 | 1 | 0 | 1 | x | x | x | x | x | x | - |
| 0 | 0 | 1 | 1 | 0 | x | x | x | x | x | x | - |
| 0 | 0 | 1 | 1 | 1 | x | x | x | x | x | x | - |
| 0 | 1 | 0 | 0 | 0 | 0 |  | 0 |  | 0 |  | 0+1+0=01 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0+1+1=02 |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0+0+0=00 |
| 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0+0+1=01 |
| 0 | 1 | 1 | 0 | 0 | x | x | x | x | x | x | - |
| 0 | 1 | 1 | 0 | 1 | x | x | x | x | x | x | - |
| 0 | 1 | 1 | 1 | 0 | x | x | x | x | x | x | - |
| 0 | 1 | 1 | 1 | 1 | x | x | x | x | x | x | - |
| 1 | 0 | 0 | 0 | 0 | 0 |  | 1 |  | 1 |  | 2+1+0=03 |
| 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 2+1+1=10 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 2+0+0=02 |
| 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 2+0+1=03 |
| 1 | 0 | 1 | 0 | 0 | x | x | x | x | x | x | - |
| 1 | 0 | 1 | 0 | 1 | x | x | x | x | x | x | - |
| 1 | 0 | 1 | 1 | 0 | x | x | x | x | x | x | - |
| 1 | 0 | 1 | 1 | 1 | x | x | x | x | x | x | - |
| 1 | 1 | 0 | 0 | 0 | 1 |  | 0 |  | 1 |  | 3+1+0=10 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 3+1+1=11 |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 3+0+0=03 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 3+0+1=10 |
| 1 | 1 | 1 | 0 | 0 | x | x | x | x | x | x | - |
| 1 | 1 | 1 | 0 | 1 | x | x | x | x | x | x | - |
| 1 | 1 | 1 | 1 | 0 | x | x | x | x | x | x | - |
| 1 | 1 | 1 | 1 | 1 | x | x | x | x | x | x | - |

Функциональная схема реализации ОЧС на мультиплексорах приведена в

Приложении Г.

# **5. ЛОГИЧЕСКИЙ СИНТЕЗ ПРЕОБРАЗОВАТЕЛЯ МНОЖИТЕЛЯ**

Преобразователь множителя (ПМ) служит для исключения из множителя диад 11, заменяя их на триады 1.

Таблица 5.1 - Таблица истинности ПМ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Вх. диада | | Перенос из триггера | Зн. | Вых. диада | | Перенос |
| Q2 | Q1 | D | x2 | x3 | x4 | p |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 |

Минимизируем выходные функции x2,  x3 , x4  и p картами Карно.

1)Минимизация функции x3 картой Карно:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Q2 | 00 | 01 | 11 | 10 |
| 0 |  |  | 1 |  |
| 1 | 1 |  |  |  |

x3=+ Q2

2)Минимизация функции x4 картой Карно:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Q2 | 00 | 01 | 11 | 10 |
| 0 |  | 1 |  | 1 |
| 1 |  | 1 |  | 1 |

x4= D+

3)Минимизация функции x2 картой Карно:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Q2 | 00 | 01 | 11 | 10 |
| 0 |  |  |  |  |
| 1 |  | 1 |  | 1 |

x2= Q2 D+ Q2Q1

4)Минимизация функции p картой Карно:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| Q2 | 00 | 01 | 11 | 10 |
| 0 |  |  |  |  |
| 1 |  | 1 | 1 | 1 |

p= Q2D+ Q2Q1

Функциональная схема ПМ приведена в приложении Д.

# 6. Оценка результатов разработки

где – время умножения на один разряд.

где время работы одного логического элемента

Формула расчёта временных затрат на умножение:

где

– время преобразования множителя;

– время формирования дополнительного кода множимого;

– время умножения на ОЧУ;

– время формирования единицы переноса в ОЧС;

– время сдвига частичной суммы;

n – количество разрядов на множителе.

# ЗАКЛЮЧЕНИЕ

В процессе выполнения курсовой работы была разработана структурная схема сумматора-умножителя первого типа, а также функциональные схемы основных узлов данного устройства. Для уменьшения стоимости логических схем были выполнены минимизации переключательных функций различными способами. Такой подход позволил выявить достоинства и недостатки используемых алгоритмов.

В качестве главного достоинства минимизации картами Карно-Вейча можно выделить простоту и минимальные затраты времени. Однако применение данного способа для функций многих переменных будет затруднительно. Функциональные схемы были построены в различных логических базисах. Это позволило закрепить теоретические знания основных законов булевой алгебры, например, правило де Моргана. Также можно отметить, что необходимо сократить количество уровней в логической схеме для уменьшения времени работы данного устройства.

Реализация переключательных функций на основе мультиплексоров позволила облегчить процесс минимизации этих функций.

# СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

Луцик Ю.А., Лукьянова И.В. – Учебное пособие по курсу "Арифметические и логические основы вычислительной техники". – Минск: БГУИР, 2014 г.

Луцик Ю.А., Лукьянова И.В. – Методические указания к курсовому проекту по курсу “Арифметические и логические основы вычислительной техники”. – Мн.: БГУИР, 2004 г.

# ПРИЛОЖЕНИЕ А

(обязательное)

Сумматор-умножитель первого типа.   
 Схема электрическая структурная

# ПРИЛОЖЕНИЕ Б

(обязательное)

Одноразрядный четверичный сумматор.   
 Схема электрическая функциональная

# ПРИЛОЖЕНИЕ В

(обязательное)

Одноразрядный четверичный умножитель.   
 Схема электрическая функциональная

# ПРИЛОЖЕНИЕ Г

(обязательное)

Одноразрядный четверичный сумматор.

Реализация на мультиплексорах.

Схема электрическая функциональная

# ПРИЛОЖЕНИЕ Д

(обязательное)

Преобразователь множителя.   
 Схема электрическая функциональная

# ПРИЛОЖЕНИЕ Е

(обязательное)

Ведомость документов