

第4章 存储体系

■ 地址的变换

- 程序按某种地址映像关系装入主存后，运行时如何把多用户虚地址变换成实地址

第4章 存储体系

■ 存储层次（体系）

- 利用多种不同的存储器，形成M1至Mn的不同层次的存储器系统。并利用I/O处理机和操作系统、硬件等技术，由增设的辅助软、硬件自动完成地址变换、程序定位等工作，使这些存储器形成一个整体。

第4章 存储体系

■ 存储层次（体系）

- 从整体上看，速度接近M1，容量是Mn的，位价格接近廉价的Mn。将这样的存储器系统称为存储体系。

第4章 存储体系

■ 程序局部性

- 程序在执行时所用到的指令和数据的分布不是随机的，而是相对地簇聚成块或页。它包括时间局部性和空间局部性。

第4章 存储体系

- **时间局部性**是指最近的未来要用到的信息可能就是当前正在使用的信息—这是由程序的循环造成的
- **空间局部性**是指最近的未来要用到的信息可能就是当前信息的相邻信息—这是由程序的顺序执行造成的

第4章 存储体系

4-1

- 在页式虚拟存储器中，若所要访问的虚页不在主存，我们称此现象为**页面失效**。把两个或两个以上的虚页想进入主存中的同一页面位置的现象称为**页面争用或实页冲突**。

第4章 存储体系

当所要访问的虚页不在主存，而所要进入主存中的页面又未被占用时，两者不会同时发生

若所要进入主存中的页面已经被占用，则两者会同时发生。对全相联映象，只有主存全被占满时才会同时发生

4-2 对于一个由两个存储器**M1**和**M2**构成的存储系统，设**M1**的命中率为**h**，两个存储器的存储容量分别为**s1**和**s2**，访问速度分别为**t1**和**t2**，每千字节的价格分别为**c1**和**c2**？

(1) 在什么条件下，整个存储系统的每千字节平均价格会接近于**c2**？

(2) 写出这个存储系统的等效访问时间**ta**的表达式。

(3) 假设存储系统的访问效率**e=t1/ta**，两个存储器的速度比**r=t2/t1**。试以速度比**r**和命中率**h**来表示访问效率**e**。

(4) 如果 $r=100$ ，为了使访问效率 $e>0.95$ ，要求命中率 h 是多少？

(5) 对于(4)所要求的命中率实际上很难达到。假设实际的命中率只能达到0.96。现采用一种缓冲技术来解决这个问题。当访问M1不命中时，把包括被访问数据在内的一个数据块都从M2取到M1中，并假设被取到M1中的每个数据平均可以被重复访问5次。请设计缓冲深度（即每次从M2取到M1中的数据块的大小）。

4-2 解:

(1)

$$C = \frac{C_1 \cdot S_1 + C_2 \cdot S_2}{S_1 + S_2}$$

$S_2 \gg S_1$ 时, $C \approx C_2$

(2)

$$t_a = h \times t_1 + (1-h) \times t_2$$

第4章

(3)

$$e = \frac{t1}{ta} = \frac{t1}{ht1 + (1-h)t2} = \frac{1}{h + (1-h)\frac{t2}{t1}} = \frac{1}{h + (1-h)r}$$

(4)

r=100时,

$$e = \frac{1}{100 - 99h}$$

$$0.95 = 1/(100-99h)$$

$$h = 0.99947$$



(5)

$$H' = 1 - \frac{1-H}{n} = \frac{H+n-1}{n}$$

$$0.99947 = 1 - \frac{1-0.96}{n}$$

$$n=75.47$$

$$5m=n$$

$$m=15.1$$



4-3 在页式虚拟存储器中，一个程序由**P1~P5**共**5**个页面组成。在程序执行过程中依次访问到的页面如下：

P2,P3,P2,P1,P5,P2,P4,P5,P3,P2,P5,P2

假设系统分配给这个程序的主存有**3**个页面，分别采用**FIFO**、**LRU**和**OPT**三种页面替换算法对这**3**页主存进行调度。

(1) 画出主存页面调入、替换和命中的情况表。

(2) 统计三种页面替换算法的页命中率。

4-3 解:

第4章

(1) FIFO

1 2 3 4 5 6 7 8 9 10 11 12

2 3 2 1 5 2 4 5 3 2 5 2

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 2 | 2 | 2 | 2 | 5 | 5 | 5 | 5 | 3 | 3 | 3 | 3 |
| | 3 | 3 | 3 | 3 | 2 | 2 | 2 | 2 | 2 | 5 | 5 |
| | | | 1 | 1 | 1 | 4 | 4 | 4 | 4 | 4 | 2 |

中 * * * 中 * 中 * *

第4章

(2) LRU

1 2 3 4 5 6 7 8 9 10 11 12

2 3 2 1 5 2 4 5 3 2 5 2

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 2 | 2 | 3 | 3 | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 |
| | 3 | 2 | 2 | 2 | 2 | 2 | 2 | 3 | 3 | 3 | 3 |
| | | | 1 | 1 | 1 | 4 | 4 | 4 | 2 | 2 | 2 |

中 * 中 * 中 * * 中 中

(2) LRU堆栈法

1 2 3 4 5 6 7 8 9 10 11 12
2 3 2 1 5 2 4 5 3 2 5 2

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 2 | 3 | 2 | 1 | 5 | 2 | 4 | 5 | 3 | 2 | 5 | 2 |
| | 2 | 3 | 2 | 1 | 5 | 2 | 4 | 5 | 3 | 2 | 5 |
| | | | 3 | 2 | 1 | 5 | 2 | 4 | 5 | 3 | 3 |

中 * 中 * 中 * * 中 中

第4章

(3) OPT

1 2 3 4 5 6 7 8 9 10 11 12
2 3 2 1 5 2 4 5 3 2 5 2

| | | | | | | | | | | | |
|----------|----------|----------|-----------|-----------|-----------|-----------|-----------|-----------|----------|----------|----------|
| 2 | 2 | 2 | 2 | 2 | 2* | 4* | 4* | 4* | 2 | 2 | 2 |
| | 3 | 3 | 3 | 3* | 3 | 3 | 3 | 3 | 3 | 3 | 3 |
| | | | 1* | 5 | 5 | 5 | 5 | 5 | 5 | 5 | 5 |

中 * 中 * 中 中 * 中 中

第4章

(2)

FIFO算法页 $H=3/12=25\%$

LRU算法页 $H=5/12=41.7\%$

OPT算法页 $H=6/12=50\%$

4-4 假设在一个采用组相联映象方式的**Cache**中，主存由**B0~B7**共8块组成，**Cache**有两组，每组两块，每块的大小为**16**个字节，采用**LRU**块替换算法。在一个程序执行过程中依次访问这个**Cache**的块地址流如下：

B6,B2,B4,B1,B4,B6,B3,B0,B4,B5,B7,B3

(1) 写出主存地址的格式，并标出各字段的长度。

(2) 写出**Cache**地址的格式，并标出各字段的长度。

(3) 画出主存与**Cache**之间各个块的映像对应关系。

(4) 采用**LRU**替换算法，计算**Cache**的块命中率。

(5) 如果改为全相联映像方式，再做(4)，可以得出什么结论？

(6) 如果在程序执行过程中，每从主存装入一块到**Cache**，则平均要对这个块访问**16**次。请计算在这种情况下**Cache**命中率。

第4章

4-4 解:

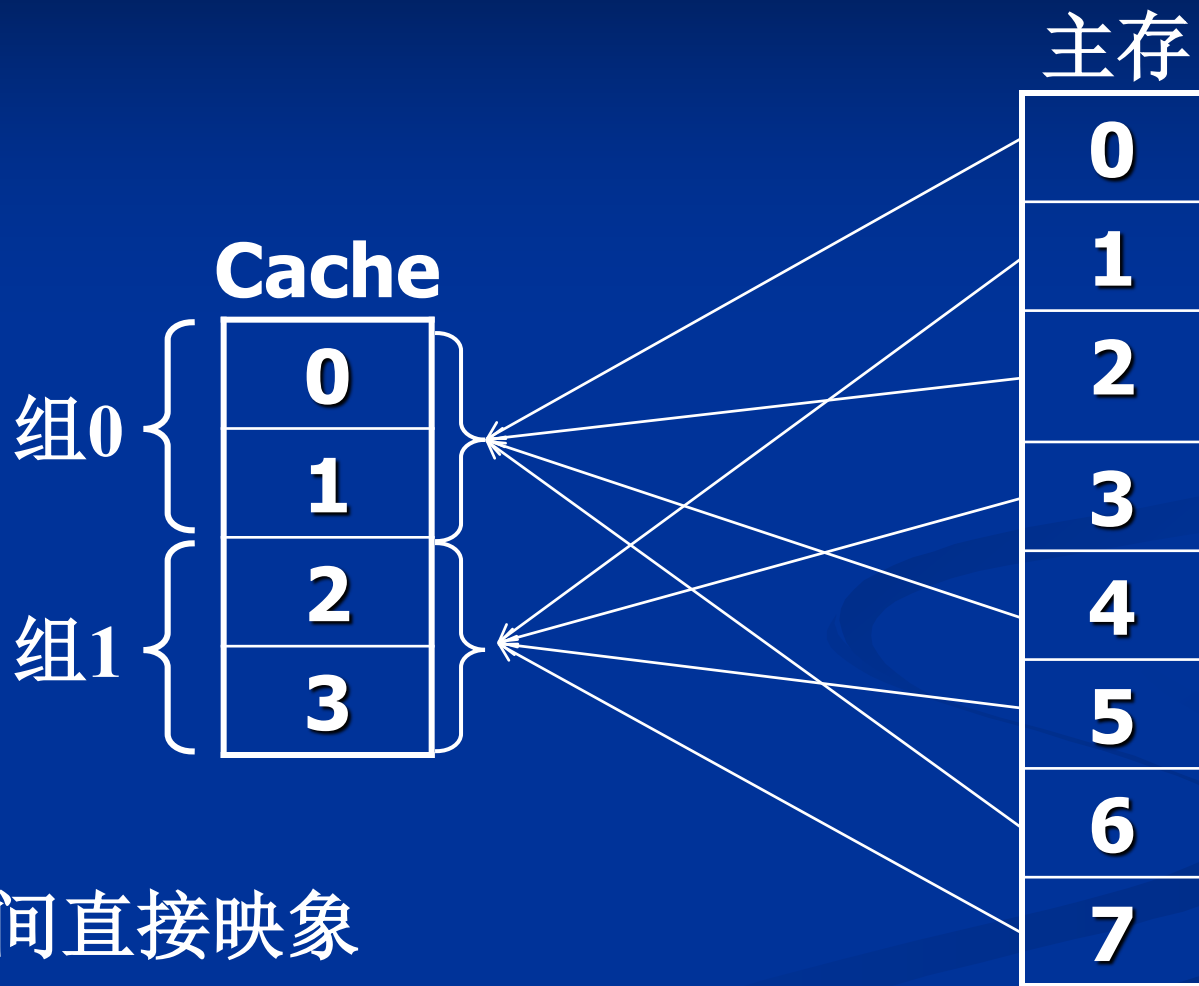
(1) 主存地址格式

| 标记 | 组号 | 块内地址 |
|----|----|------|
| 2 | 1 | 4 |

(2) Cache地址格式

| 组号 | 组内块号 | 块内地址 |
|----|------|------|
| 1 | 1 | 4 |

(3)



组间直接映象

组内全相联映象

(4) LRU利用堆栈法

1 2 3 4 5 6 7 8 9 10 11 12

6 2 4 1 4 6 3 0 4 5 7 3

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 6 | 2 | 4 | 4 | 4 | 6 | 6 | 0 | 4 | 4 | 4 | 4 |
| | 6 | 2 | 2 | 2 | 4 | 4 | 6 | 0 | 0 | 0 | 0 |
| | | | 1 | 1 | 1 | 3 | 3 | 3 | 5 | 7 | 3 |
| | | | | | | 1 | 1 | 1 | 3 | 5 | 7 |

* 中 *

块命中率 $H=1/12=8.3\%$

(5) LRU

1 2 3 4 5 6 7 8 9 10 11 12

6 2 4 1 4 6 3 0 4 5 7 3

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 6 | 6 | 6 | 6 | 6 | 6 | 6 | 6 | 6 | 5 | 5 | 5 |
| | 2 | 2 | 2 | 2 | 2 | 3 | 3 | 3 | 3 | 7 | 7 |
| | | 4 | 4 | 4 | 4 | 4 | 4 | 4 | 4 | 4 | 4 |
| | | | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 3 |

中 中 * * 中 * * *

块命中率 $H=3/12=25\%$

(5)LRU利用堆栈法

1 2 3 4 5 6 7 8 9 10 11 12

6 2 4 1 4 6 3 0 4 5 7 3

| | | | | | | | | | | | |
|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|----------|
| 6 | 2 | 4 | 1 | 4 | 6 | 3 | 0 | 4 | 5 | 7 | 3 |
| | 6 | 2 | 4 | 1 | 4 | 6 | 3 | 0 | 4 | 5 | 7 |
| | | 6 | 2 | 2 | 1 | 4 | 6 | 3 | 0 | 4 | 5 |
| | | | 6 | 6 | 2 | 1 | 4 | 6 | 3 | 0 | 4 |

中 中 * * 中 * * *

块命中率 $H=3/12=25\%$

(6)

$$H' = 1 - \frac{1-H}{n} = \frac{H+n-1}{n}$$

$$= 1 - (1 - 0.25) / (16 * 16) = 0.997$$



第4章 存储体系

4-5

- 页式虚拟存储器采用全相联地址映像与变换
- 会发生页面失效的虚页号有：2, 3, 5, 7

第4章 存储体系

| 虚地址 | 虚页号 | 装入位 | 页内地址 | 实地址 |
|------|-----|-----|------|------|
| 0 | 0 | 1 | 0 | 3072 |
| 3728 | 3 | 0 | 失效 | 无 |
| 1023 | 0 | 1 | 1023 | 4095 |
| 1024 | 1 | 1 | 0 | 1024 |
| 2055 | 2 | 0 | 失效 | 无 |
| 7800 | 7 | 0 | 失效 | 无 |
| 4096 | 4 | 1 | 0 | 2048 |
| 6800 | 6 | 1 | 656 | 656 |

第4章 存储体系

■ 4-6

| 页地址流 | | 4 | 5 | 3 | 2 | 5 | 1 | 3 | 2 | 2 | 5 | 1 | 3 |
|------------------|------------|---|---|---|---|---|---|---|---|---|---|---|---|
| 堆 栈 内 容 | S(1) | 4 | 5 | 3 | 2 | 5 | 1 | 3 | 2 | 2 | 5 | 1 | 3 |
| | S(2) | | 4 | 5 | 3 | 2 | 5 | 1 | 3 | 3 | 2 | 5 | 1 |
| | S(3) | | | 4 | 5 | 3 | 2 | 5 | 1 | 1 | 3 | 2 | 5 |
| | S(4) | | | | 4 | 4 | 3 | 2 | 5 | 5 | 1 | 3 | 2 |
| | S(5) | | | | | | 4 | 4 | 4 | 4 | 4 | 4 | 4 |
| | S(6) | | | | | | | | | | | | |
| 实 页 数 | $n=1$ | | | | | | | | | | H | | |
| | $n=2$ | | | | | | | | | | H | | |
| | $n=3$ | | | | | H | | | | | H | | |
| | $n=4$ | | | | | H | | H | H | H | H | H | H |
| | $n \geq 5$ | | | | | H | | H | H | H | H | H | H |

模拟结果表明,使用 LRU 替换算法替换,对该程序至少应分配 4 个实页。如果只分配 3 个实页,其页命中率只有 $2/12$,太低;而分配实页数多于 4 页后,其页命中率不会再有提高。所以,分配给该程序 4 个实页即可,其可能的最高命中率为 $H=7/12$ 。



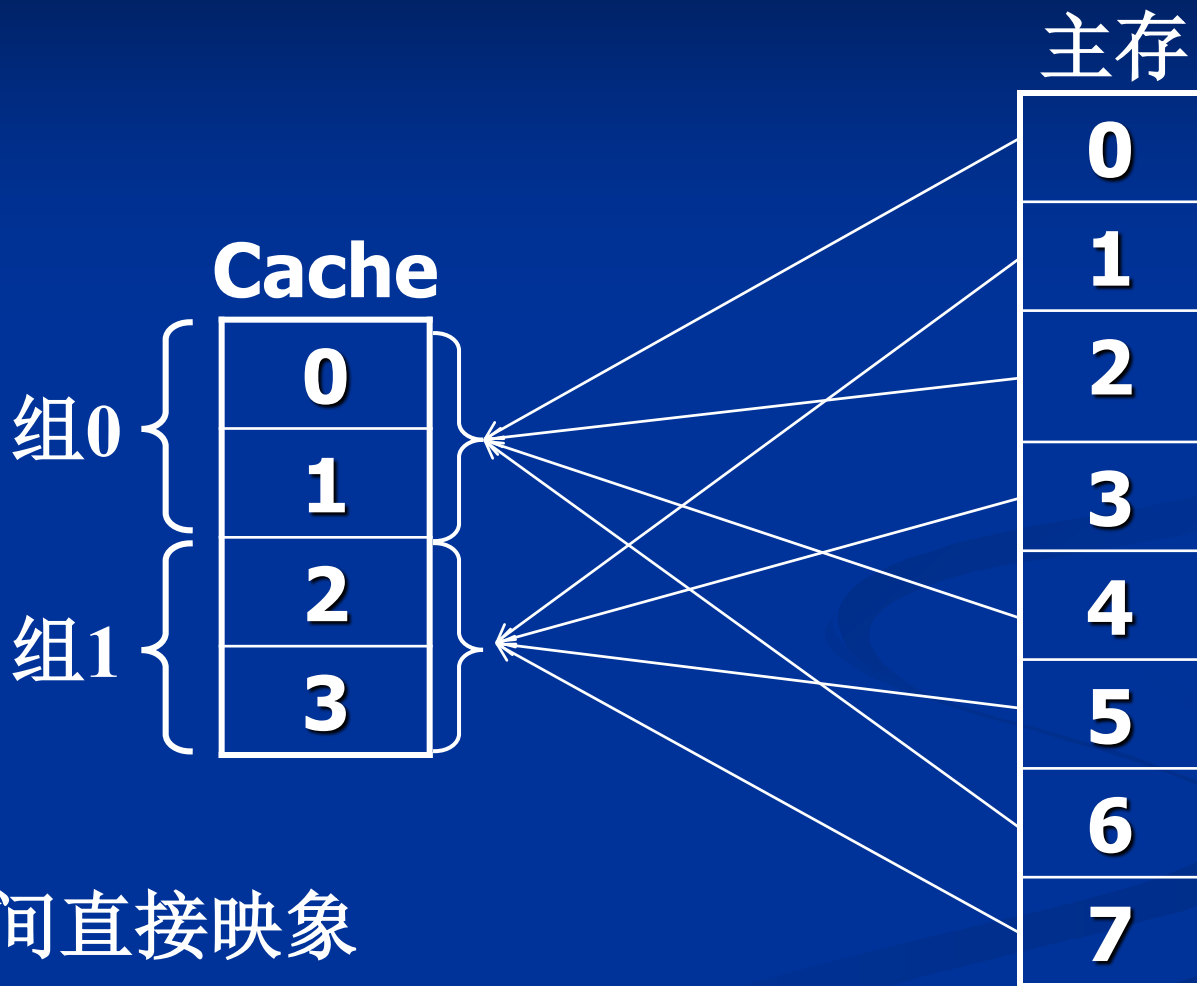
第4章 存储体系

4-7

■ 地址字段及其对应关系



第4章 存储体系



组间直接映象

组内全相联映象

第4章 存储体系

| 时刻 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 |
|-----|---|---|---|----|---|----|----|----|----|----|----|----|----|----|----|
| 地址流 | 1 | 2 | 4 | 1 | 3 | 7 | 0 | 1 | 2 | 5 | 4 | 6 | 4 | 7 | 2 |
| 0 | | 2 | 4 | 4 | 4 | 4 | 0 | 0 | 2 | 2 | 4 | 6 | 4 | 4 | 2 |
| 1 | | | 2 | 2 | 2 | 2 | 4 | 4 | 0 | 0 | 2 | 4 | 6 | 6 | 4 |
| 2 | 1 | 1 | 1 | 1 | 3 | 7 | 7 | 1 | 1 | 5 | 5 | 5 | 5 | 7 | 7 |
| 3 | | | | | 1 | 3 | 3 | 7 | 7 | 1 | 1 | 1 | 1 | 5 | 5 |
| | | | | 命中 | | 替换 | 替换 | 替换 | 替换 | 替换 | 替换 | 替换 | 命中 | 替换 | 替换 |

第4章 存储体系

块失效同时又发生块争用的时刻是：

6, 7, 8, 9, 10, 11, 12, 14,
15

Cache的命中率为

$2/15=13.3\%$