

# **Compte Rendu**

## Ing. sys. multi-coeurs et multiprocesseurs

Groupe 2.2

**Réalisé par:** Ahmed Gharbi

Année universitaire:

2020/2021

## Table des matières

I. T	Tp1: Découverte	3
	Objectif	
B.	Réalisation	3
1	1. Compilation et exécution :	5
II.	ΓΡ2: Partage de données entre tâches	8
A.	Objectif:	8
B.	Conception du graphe de tâches :	8
C.	Réalisation	10
III. 7	ΓΡ3: Multiprocessing	15
A.	Objectif	15
B.	Conception du graphe de tâches :	16
C.	Réalisation	17

## I. <u>Tp1: Découverte</u>

## A. Objectif

Comprendre la structure des fichiers

comment les compiler

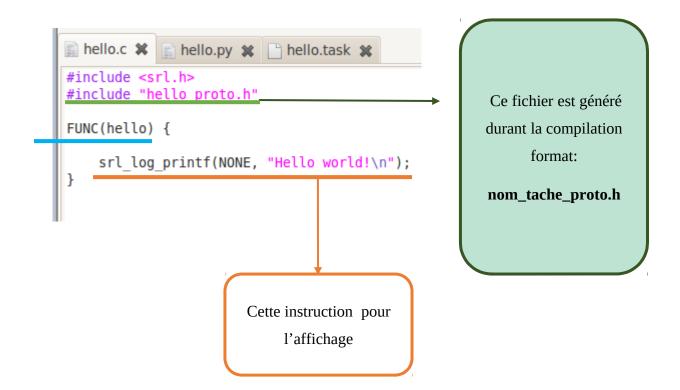
exécuter les tâches.

#### B. Réalisation

On va se focaliser généralement sur les fichiers . c , .task et .py

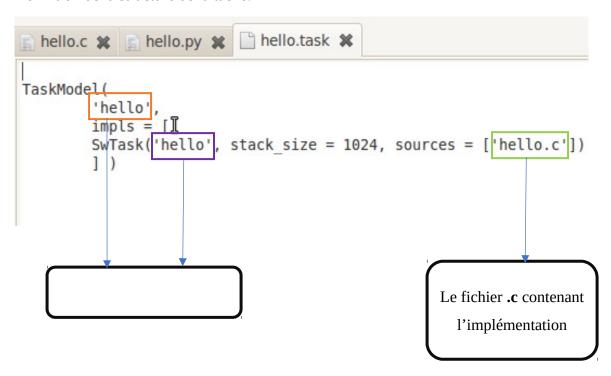
• Le fichier source **.C** 

Dans le fichier C on va décrire l'implémentation de la tache a exécuter.



## • Le fichier .task

Définition de la structure de la tâche.



• Le fichier **.py** 

## 1. Compilation et exécution :

Pour compiler notre code, nous devons compiler le code contenu dans notre fichier python(.py).

Pour ce faire, nous devons d'abord attribuer les droits d'exécution au fichier python en question avec la commande :

#### sudo chmod +x fichier.py

Puis, nous lançons la compilation en exécutant le fichier ./fichier.py

```
user2@user2-desktop:~/Téléchargements/hello_world$ chmod +x hello.py
user2@user2-desktop:~/Téléchargements/hello_world$ ./hello.py
```

On génère alors dans le répertoire le fichier **exe.posix** et le noyau **posix** :



On éxcute le fichier **exe.posix** :

user2@user2-desktop:~/Téléchargements/hello world\$ ./exe.posix

## Le résultat obtenu est :

```
Hello world!
H<sub>T</sub>:llo world!
Hello world!
Hello world!
Hello world!
Hello world!
Hello world!
```

## II. TP2: Partage de données entre tâches

## A. Objectif:

L'objectif de ce tp est de :

- maitriser les multitâches.
- la communication entre tâches.

Nous implémenterons donc trois tâches **hello, world** et **poly** qui se partageront des chaînes de caractères afin de former l'affichage suivant :

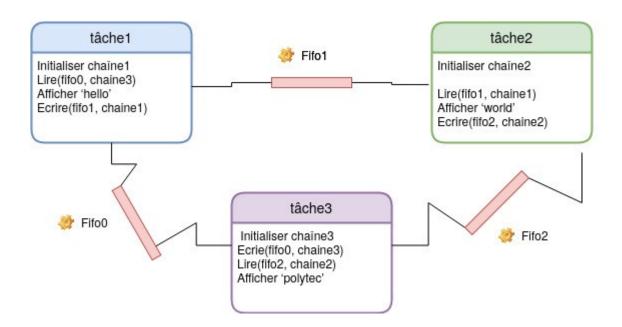
Hello

World

Polytec

## C. Conception du graphe de tâches :

Il est souvent nécessaire d'effectuer une représentation graphique de notre programme. Cela nous permet d'avoir une idée plus claire de la manière dont nous obtiendrons le résultat escompté. Nous allons donc concevoir notre graphe de tâches :



Le tableau suivant permet aussi de vérifier la logique derrière notre implémentation :

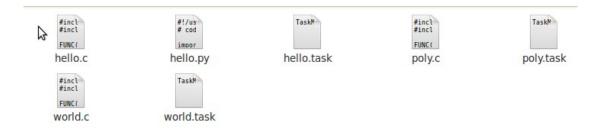
Instan	Tâche 1	Tâche 2	Tâche 3
t			
T1	Initialiser chaîne1	Initialiser chaîne 2	Initialiser chaîne 3
T2	Bloquée	Bloquée	Ecrire (fifo0, chaîne3)
Т3	Lire (fifo0, chaine3)	Bloquée	Bloquée
T4	Afficher 'hello'	Bloquée	Bloquée
T5	Ecrire (fifo1, chaîne1)	Bloquée	Bloquée
T6	Bloquée	Lire (fifo1, chaine1)	Bloquée
T7	Bloquée	Afficher 'world'	Bloquée
T8	Bloquée	Ecrire (fifo2, chaîne2)	Bloquée
Т9	Bloquée	Bloquée	Lire (fifo2, chaine2)
T10	Bloquée	Bloquée	Afficher 'polytec'

Tout au long de nos TP, nous avons eu à utiliser ce que l'on appelle **fifo (F**irst **I**n **F**irst **O**ut) plus particulièrement la **fifo bloquante**. La **fifo bloquante** est un algorithme de gestion de mémoire. Dans ce TP2, il nous permettra de gérer **séquentiellement** l'accès de chaque tâche à la mémoire.

Ainsi, chaque tâche ne pourra accéder à la mémoire qu'une fois que la tâche qui l'utilise à ce même instant ait arrêté son exploitation de la mémoire.

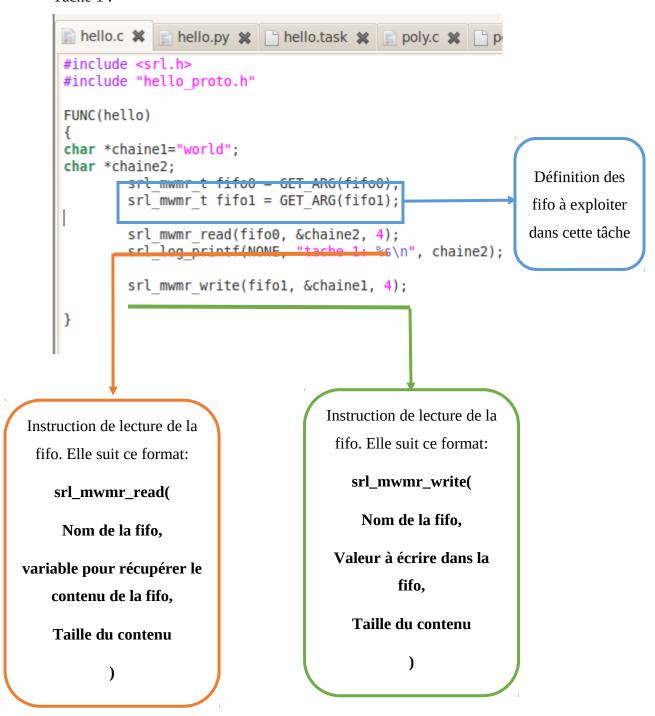
## D. Réalisation

Comme présenté plus haut dans notre conception, notre programme comprendra trois tâche :



Les instructions présentées ci-dessus respectent toutes le graphe de tâche :

- Tâche 1 :



Les **FIFOs** et leur mode(**output, input**) doivent également être spécifiées dans chaque fichier .task

```
hello.c  hello.py  hello.task  poly.c  world.c

TaskModel(
  'hello',
   ports = { 'fifo1' : MwmrOutput(4), 'fifo0|' : MwmrInput(4)},
   impls = [
        SwTask('hello',
        stack_size = 2048,
        sources = ['hello.c'])
   ] )

Modes des FIFOs
   utilisées dans cette
   tâche
```

- Tâche 2 :

```
hello.c ** hello.py ** hello.task ** poly.c ** poly.task ** world.c **
#include "srl.h>
#include "world_proto.h"

FUNC(world)
{
    char *chaine="polytech";
    char *ch2;
        srl_mwmr_t fifo1 = GET_ARG(fifo1);
        srl_mwmr_t fifo2 = GET_ARG(fifo2);

        srl_mwmr_read(fifo1, &ch2, 4);
        srl_log_printf(NONE, "tache 2 : %s\n", ch2);

        srl_mwmr_write(fifo2, &chaine, 8|);
}
```

- Tâche 3

```
hello.c ** hello.py ** hello.task ** poly.c ** poly.tas

#include <srl.h>
#include "poly_proto.h"

FUNC(poly)
{
    char *ch="hello";
    char *ch2;
        srl_mwmr_t fifo0 = GET_ARG(fifo0);
        srl_mwmr_t fifo2 = GET_ARG(fifo2);

        srl_mwmr_write(fifo0, &ch, 4);
        srl_mwmr_read(fifo2, &ch2, 8);

        srl_log_printf(NONE, "tache3 : %s\n", ch2);

}
```

- Hello.py

Puisque nous aurons à utiliser trois tâches, nous devons ajouter chacune d'elle à notre graphe tout en mentionnant les **FIFOs** qu'elles exploiteront :

```
🖺 hello.py 💥
hello.c 💥
                         hello.task 🗶 📳 poly.c 💥 📄 poly.task 💥 📳 world.c 🕽
1mport dsx
# Partie 1 : définition du TCG (Graphe des Tâches et des Communications)
fifo0 = dsx.Mwmr('fifo0', 4, 1)
fifo1 = dsx.Mwmr('fifo1', 4, 1)
fifo2 = dsx.Mwmr('fifo2', 8, 1)
tcg = dsx.Tcg(
        dsx.Task('hello', 'hello',
                 {'fifo0':fifo0,'fifo1':fifo1} ),
        dsx.Task('world', 'world',
                 {'fifo1':fifo1,'fifo2':fifo2} ),
        dsx.Task('poly', 'poly',
                 {'fifo0':fifo0,'fifo2':fifo2})
        )
# Partie 2 : génération du code exécutable sur station de travail POSIX
tcg.generate( dsx.Posix() )
```

Après compilation et exécution, nous obtenons le résultat escompté :

```
tache 2 : world
tache3 : polytech
tache 1: hello
tache 2 : world
tache3 : polytech
tache 1: hello
tache 2 : world
tache3 : polytech
tache 1: hello
tache 1: hello
tache 1: polytech
```

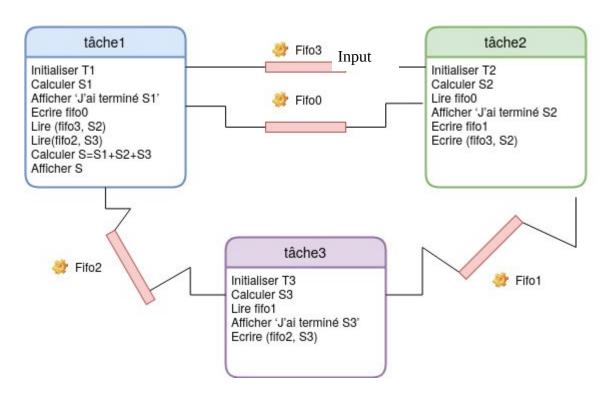
## III. TP3: Multiprocessing

## A. Objectif

Jusqu'à maintenant, nous n'avons réalisé que des tâches qui s'exécutent sur un seul et même **microprocesseur**. Cette fois-ci, par contre, nous avons utilisé simultanément plusieurs **microprocesseurs** en occurrence 3 puisque nous aurons 3 tâches.

Ainsi l'objectif visé dans ce TP est d'effectuer du multiprocessing.

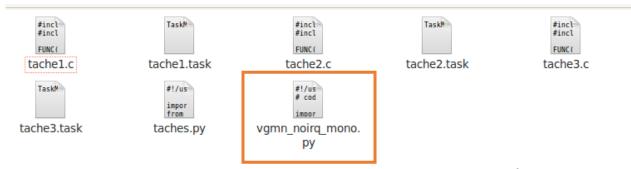
## E. Conception du graphe de tâches :



Instan	Tâche 1	Tâche 2	Tâche 3
t			
T1	Initialiser T1	Initialiser T2	Initialiser T3
T2	Calculer S1	Calculer S2	Calculer S3
Т3	Afficher (J'ai terminé S1)	Bloquée	Bloquée
T4	Ecrire fifo0	Bloquée	Bloquée
T5	Bloquée	Lire fifo0	Bloquée
Т6	Bloquée	Afficher (J'ai terminé S2)	Bloquée
T7	Bloquée	Ecrire fifo1	Bloquée
T8	Bloquée	Bloquée	Lire fifo1
T9	Bloquée	Bloquée	Afficher (J'ai terminé S3)
T10	Bloquée	Bloquée	Ecrire (fifo2, S3)
T11	Bloquée	Ecrire (fifo3, S2)	Bloquée
T12	Lire (fifo2, S3)	Bloquée	Bloquée
T13	Lire (fifo3, S2)	Bloquée	Bloquée
T14	Calculer S	Bloquée	Bloquée
T15	Calculer S	Bloquée	Bloquée

#### F. Réalisation

Au cours de cet Tp, nous aurons besoin d'un nouveau fichier :



Avant de discuter de son contenu, observons d'abord les changements dans les fichiers .c :

#### - Tache 1:

```
tache1.c
                               * tache2.c *
                 tache1.task
                                                tache2.task
FUNC(tache1)
        int a[1];
        char T1[10]={1, 2, 3, 4, 50, 6, 7, 8, 9, 10};
int i=0, s1=0, s2=0, s3=0, s=0;
        srl mwmr t fifo0 = GET ARG(fifo0);
        srl mwmr t fifo2 = GET ARG(fifo2);
        srl mwmr t fifo3 = GET ARG(fifo3);
        for(i=0; i<10; i++){
                s1+=T1[i];
        }
        srl log printf(TRACE, "tachel : J'ai termine S1: %d\n", s1);
        srl mwmr write(fifo0, &(a[0]), 4);
        srl mwmr read(fifo3, &s2, 4);
        srl mwmr read(fifo2, &s3, 4);
        s=s1+s2+s3;
        srl log printf(TRACE, "tache1 : s=%d\n", s);
             Dans les tps précédents, il était
                    inscrit NULL.
```

- Tâche 2

```
📑 tache2.task 💥 🖺 t
#include <srl.h>
#include "tache2 proto.h"
FUNC(tache2)
       int a[1];
       char T2[10]={1, 2, 3, 4, 5, 6, 7, 80, 9, 10};
       int i=0, s2=0;
       srl mwmr t fifo0 = GET ARG(fifo0);
       srl mwmr t fifo1 = GET ARG(fifo1);
       srl mwmr t fifo3 = GET ARG(fifo3);
       for(i=0; i<10; i++){
              s2+=T2[i];
       srl mwmr read(fifo0, &a[0], 4);
       srl log printf(TRACE, "tache2 : J'ai termine S2: %d\n", s2);
       srl mwmr write(fifo1, &(a[0]), 4);
       srl mwmr write(fifo3, &s2, 4);
```

- Tâche 3

```
    ■ tache1.c  
    ★ □ tache1.task  
    ★ □ tache2.c  
    ★ □ tache2.task

                                                                     🖺 tache3.c 🗱
#include <srl.h>
#include "tache3 proto.h"
FUNC(tache3)
{
        int a[1];
        char T3[10]={1, 2, 3, 4, 5, 6, 7, 8, 9, 10};
        int i=0, s3=0;
        srl mwmr t fifo1 = GET ARG(fifo1);
        srl mwmr t fifo2 = GET ARG(fifo2);
        for(i=0; i<10; i++){
                 s3+=T3[i];
        }
        srl mwmr read(fifo1, &a[0], 4);
        srl log printf(TRACE, "tache3 : J'ai termine S3: %d\n", s3);
        srl mwmr write(fifo2, &s3, 4);
}
```

Observons le contenu du fichier python **taches.py** :

```
# mapping tasks
m.map("tache1",
      desc = 'cram0',
      run = 'cpu0',
      stack = 'cram0',
      tty = 'tty',
      tty no = 0)
m.map("tache2",
      desc = 'cram0',
      run = 'cpul',
      stack = 'cram0',
      tty = 'tty',
      tty no = \frac{1}{1})
m.map("tache3",
      desc = 'cram0',
      run = 'cpu2',
      stack = 'cram0',
      tty = 'tty',
      tty_no = 2
```

```
# mapping the software objects associated to a processor
m.map( 'cpu0',
 private = "cram0",
shared = "cram0")
m.map( 'cpu1',
 private = "cram0",
 shared = "cram0")
m.map('cpu2',
 private = "cram0",
 shared = "cram0")
# mapping the software objects used by the embedded OS
m.map(tcg,
 private = "cram0",
 shared = "uram0",
 code = "cram0",
 tty = "tty",
 tty no = 0)
```

Pour ce fichier, de nouvelles instructions ont été ajoutées comme le mapping des fifos et des tâches et leur allocation à un **CPU**.

Observons maintenant le contenu du fichier **vgmn\_noirq\_mono.py** :

```
def VgmnNoirqMono(ntty = 1):
        pf = soclib.Architecture(cell size = 4,
                                                              plen size = 8,
ź
                                                              addr size = 32,
                                                               rerror size = 1,
                                                              clen size = 1,
                                                               rflag size = 1,
                                                               srcid size = 8,
                                                              pktid size = 1,
                                                              trdid size = 1,
                                                              wrplen size = 1
        pf.create('common:mapping table',
                              'mapping table',
                              addr bits = [8],
                              srcid bits = [8],
                              cacheability mask = 0xc00000)
        pf.create('common:loader', 'loader')
         vgmn = pf.create('caba:vci_vgmn', 'vgmn0',
                                           min latency=10,
         for i in range (3):###nous avions besoin de 2 processeur donc 2 sinon si n
 processeurs, on mettra n
            cpu = pf.create('caba:vci xcache wrapper', 'cpu%d' % i,
                            iss t = "common:mips32el",
                            ident = i,
                            icache ways = 2,
                                        icache sets = 128,
                                        icache words = 32,
                                        dcache ways = 2,
                                        dcache sets = 128,
                                        dcache words = 32)
            vgmn.to initiator.new() // cpu.vci
         for i in range(1):
                ram = pf.create('caba:vci ram', 'ram%d'%i)
                base = 0x100000000*i
                ram.addSegment('cram%d'%i, base, 0x200000, True)
                ram.addSegment('uram%d'%i, base + 0x400000, 0x200000, False)
                ram.vci // vgmn.to target.new()
```

```
ram.addSegment('cram%d'%i, base, 0x200000, True)
                ram.addSegment('uram%d'%i, base + 0x400000, 0x200000, False)
                ram.vci // vgmn.to target.new()
        ram.addSegment('boot', 0xbfc00000, 0x1000, True) # Mips boot address, 0x1000 octets,
cacheable
        ram.addSegment('excep', 0x80000000, 0x1000, True) # Mips exception address, 0x1000
octets, cacheable
        tty = pf.create('caba:vci multi tty', 'tty', names = map(lambda x:'tty%d'%x, range
(ntty)))
        tty.addSegment('tty', 0x95400000, 0x20*ntty, False)
        tty.vci // vgmn.to target.new()
        return pf
# This is a python quirk to generate the platform
# if this file is directly called, but only export
# methods if imported from somewhere else
if name == ' main ':
        VgmnNoirqMono().generate(soclib.PfDriver())
```

Ce fichier contient les instruction nécessaires pour la création des terminaux et l'allocation de CPU.

Pour compiler ce programme, nous utiliserons la méthode habituelle c'est-à-dire exécuter le fichier python **taches.py**.

Par contre, l'exécution ne se fera plus en exécutant le fichier **exe.posix** mais plutôt le fichier **exe.muteks\_hard.** 

Nous obtenons le résultat suivant après exécution :

```
(⊗) ∨ ∧ tty0
tache1 : s=282
tachel : J'ai termine S1: 100
tache1 : s=:
tache1 : J'ai termine S1: 100
tache1 : s=28
tache1 :
        J'ai termine S1: 100
tache1
tache1 :
        J'ai termine S1: 100
tache1 :
ache1 : J'ai termine S1: 100
tache1 :
tache1 :
        J'ai termine S1: 100
ache1
        s=28
ache1
        J'ai termine S1: 100
tache1 :
tache1 : J'ai termine S1: 100
tache1 : s=:
tache1 : J'ai termine S1: 100
tache1 : s=
tache1 :
        J'ai termine S1: 100
tache1 :
tache1 : J'ai termine S1: 100
tache1 : s=28%
ache1 : J'ai termine S1: 100
```

```
tache2: J'ai termine S2: 127
```

```
tache3: J'ai termine S3: 55
```

Contrairement aux tps précédents, l'affichage ne se fait pas un seul et même terminal. Chacune de ces fenêtres affiche le résultat de l'exécution d'une tâche.