



PIC32MX3XX/4XX 系列 数据手册

**64/100 引脚通用系列和 USB 系列
32 位闪存单片机**

请注意以下有关 **Microchip** 器件代码保护功能的要点：

- **Microchip** 的产品均达到 **Microchip** 数据手册中所述的技术指标。
- **Microchip** 确信：在正常使用的情况下，**Microchip** 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 **Microchip** 数据手册中规定的操作规范来使用 **Microchip** 产品的。这样做的人极可能侵犯了知识产权。
- **Microchip** 愿与那些注重代码完整性的客户合作。
- **Microchip** 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。**Microchip** 承诺将不断改进产品的代码保护功能。任何试图破坏 **Microchip** 代码保护功能的行为均可视为违反了《数字器件千年版权法案（Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 **Microchip** 产品性能和使用情况的有用信息。**Microchip Technology Inc.** 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 **Microchip Technology Inc.** 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip** 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。**Microchip** 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 **Microchip** 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 **Microchip** 免于承担法律责任，并加以赔偿。在 **Microchip** 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、**Microchip** 徽标、dsPIC、KEELOQ、KEELOQ 徽标、MPLAB、PIC、PICmicro、PICSTART、rfPIC 和 UNI/O 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL 和 The Embedded Control Solutions Company 均为 **Microchip Technology Inc.** 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICkit、PICtail、PIC³² 徽标、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock 和 ZENA 均为 **Microchip Technology Inc.** 在美国和其他国家或地区的商标。

SQTP 是 **Microchip Technology Inc.** 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2009, **Microchip Technology Inc.** 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
= ISO/TS 16949:2002 =

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，**Microchip** 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

基于 MIPS 的 80 MHz 高性能 32 位闪存单片机 (64/100 引脚通用系列和 USB 系列)

高性能 32 位 RISC CPU:

- 带 5 级流水线的 MIPS32® M4K™ 32 位内核
- 最高 80 MHz 的频率
- 零等待状态闪存访问时性能为 1.56 DMIPS/MHz (Dhrystone 2.1)
- 单周期乘法单元和高性能除法单元
- MIPS16e™ 模式可使代码压缩最多 40%
- 两组各 32 个 32 位内核文件寄存器, 可减少中断延时
- 预取高速缓存模块可加速从闪存的执行速度

单片机特性:

- 工作电压范围为 2.3V 至 3.6V
- 32 KB 至 512 KB 的闪存 (附加一个 12 KB 的引导闪存)
- 8 KB 至 32 KB 的 SRAM 存储器
- 引脚与大部分 PIC24/dsPIC® 器件兼容
- 多种功耗管理模式
- 多个具有独立可编程优先级的中断向量
- 故障保护时钟监视器模式
- 带有片内低功耗 RC 振荡器的可配置看门狗定时器, 确保器件可靠工作

外设特性:

- 可在选择外设寄存器上执行原子级置 1、清零和翻转操作
- 最多 4 路通道的硬件 DMA 且具有自动数据大小检测功能
- 支持符合 USB 2.0 规范的全速设备和 OTG (On-The-Go) 控制器
- USB 有专用 DMA 通道
- 10 MHz 至 40 MHz 的晶振
- 内部 8 MHz 和 32 kHz 振荡器

- 为 CPU 和 USB 时钟分别提供独立的 PLL
- 2 个 I²C™ 模块
- 配有以下项的 2 个 UART 模块:
 - 支持 RS-232、RS-485 和 LIN 1.2
 - 带片内硬件编码器和解码器的 IrDA®
- 带 8 位和 16 位数据线以及最多 16 条地址线的并行主 / 从端口 (Parallel Master and Slave Port, PMP/PSP)
- 硬件实时时钟 / 日历 (Hardware Real-Time Clock/Calendar, RTCC)
- 5 个 16 位定时器 / 计数器 (两个 16 位定时器对组合可构成两个 32 位定时器)
- 5 路捕捉输入
- 5 路比较 /PWM 输出
- 5 个外部中断引脚
- 可在最高 80 MHz 时翻转的高速 I/O 引脚
- 所有 I/O 引脚上的高拉 / 灌电流 (18 mA/18 mA)
- 数字 I/O 引脚上的可配置漏极开路输出

调试特性:

- 2 个编程和调试接口:
 - 双线接口, 可与应用程序进行非抢占式访问和实时数据交换
 - 4 线 MIPS® 标准增强型 JTAG 接口
- 基于硬件的非抢占式指令跟踪
- 符合 IEEE 标准 1149.2 (JTAG) 的边界扫描特性

模拟特性:

- 最多 16 路通道的 10 位模数转换器:
 - 转换速率为 1000 kspS
 - 可在休眠和空闲模式下进行转换
- 2 个模拟比较器
- 输入引脚可承受 5V 电压 (仅数字引脚)

PIC32MX3XX/4XX

表 1: PIC32MX 通用系列——特性

器件	引脚	MHz	通用系列											
			程序存储器 (KB)	数据存储器 (KB)	定时器 / 捕捉 / 比较	可编程 DMA 通道	VREG	跟踪	UART/SPI/I ² C™	10 位 A/D (通道数)	比较器	PMP/PSP	JTAG	封装 (2)
PIC32MX320F032H	64	40	32 + 12 ⁽¹⁾	8	5/5/5	0	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX320F064H	64	80	64 + 12 ⁽¹⁾	16	5/5/5	0	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX320F128H	64	80	128 + 12 ⁽¹⁾	16	5/5/5	0	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX340F128H	64	80	128 + 12 ⁽¹⁾	32	5/5/5	4	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX340F256H	64	80	256 + 12 ⁽¹⁾	32	5/5/5	4	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX340F512H	64	80	512 + 12 ⁽¹⁾	32	5/5/5	4	有	无	2/2/2	16	2	有	有	PT, MR
PIC32MX320F128L	100	80	128 + 12 ⁽¹⁾	16	5/5/5	0	有	无	2/2/2	16	2	有	有	PT
PIC32MX340F128L	100	80	128 + 12 ⁽¹⁾	32	5/5/5	4	有	无	2/2/2	16	2	有	有	PT
PIC32MX360F256L	100	80	256 + 12 ⁽¹⁾	32	5/5/5	4	有	有	2/2/2	16	2	有	有	PT
PIC32MX360F512L	100	80	512 + 12 ⁽¹⁾	32	5/5/5	4	有	有	2/2/2	16	2	有	有	PT

图注: PT = TQFP MR = QFN

注 1: 此器件具有一个 12 KB 的引导闪存。

2: 请参见图注以了解缩写的含义。详细信息请参见第 29.0 节 “封装信息”。

表 2: PIC32MX USB 系列——特性

器件	引脚	MHz	USB 系列												
			程序存储器 (KB)	数据存储器 (KB)	定时器 / 捕捉 / 比较	可编程 DMA 通道	专用 USB DMA 通道	VREG	跟踪	UART/SPI/I ² C™	10 位 A/D (通道数)	比较器	PMP/PSP	JTAG	封装 (2)
PIC32MX420F032H	64	80	32 + 12 ⁽¹⁾	8	5/5/5	0	2	有	无	2/1/2	16	2	有	有	PT, MR
PIC32MX440F128H	64	80	128 + 12 ⁽¹⁾	32	5/5/5	4	2	有	无	2/1/2	16	2	有	有	PT, MR
PIC32MX440F256H	64	80	256 + 12 ⁽¹⁾	32	5/5/5	4	2	有	无	2/1/2	16	2	有	有	PT, MR
PIC32MX440F512H	64	80	512 + 12 ⁽¹⁾	32	5/5/5	4	2	有	无	2/1/2	16	2	有	有	PT, MR
PIC32MX440F128L	100	80	128 + 12 ⁽¹⁾	32	5/5/5	4	2	有	无	2/2/2	16	2	有	有	PT
PIC32MX460F256L	100	80	256 + 12 ⁽¹⁾	32	5/5/5	4	2	有	有	2/2/2	16	2	有	有	PT
PIC32MX460F512L	100	80	512 + 12 ⁽¹⁾	32	5/5/5	4	2	有	有	2/2/2	16	2	有	有	PT

图注: PT = TQFP MR = QFN

注 1: 此器件具有一个 12 KB 的引导闪存。

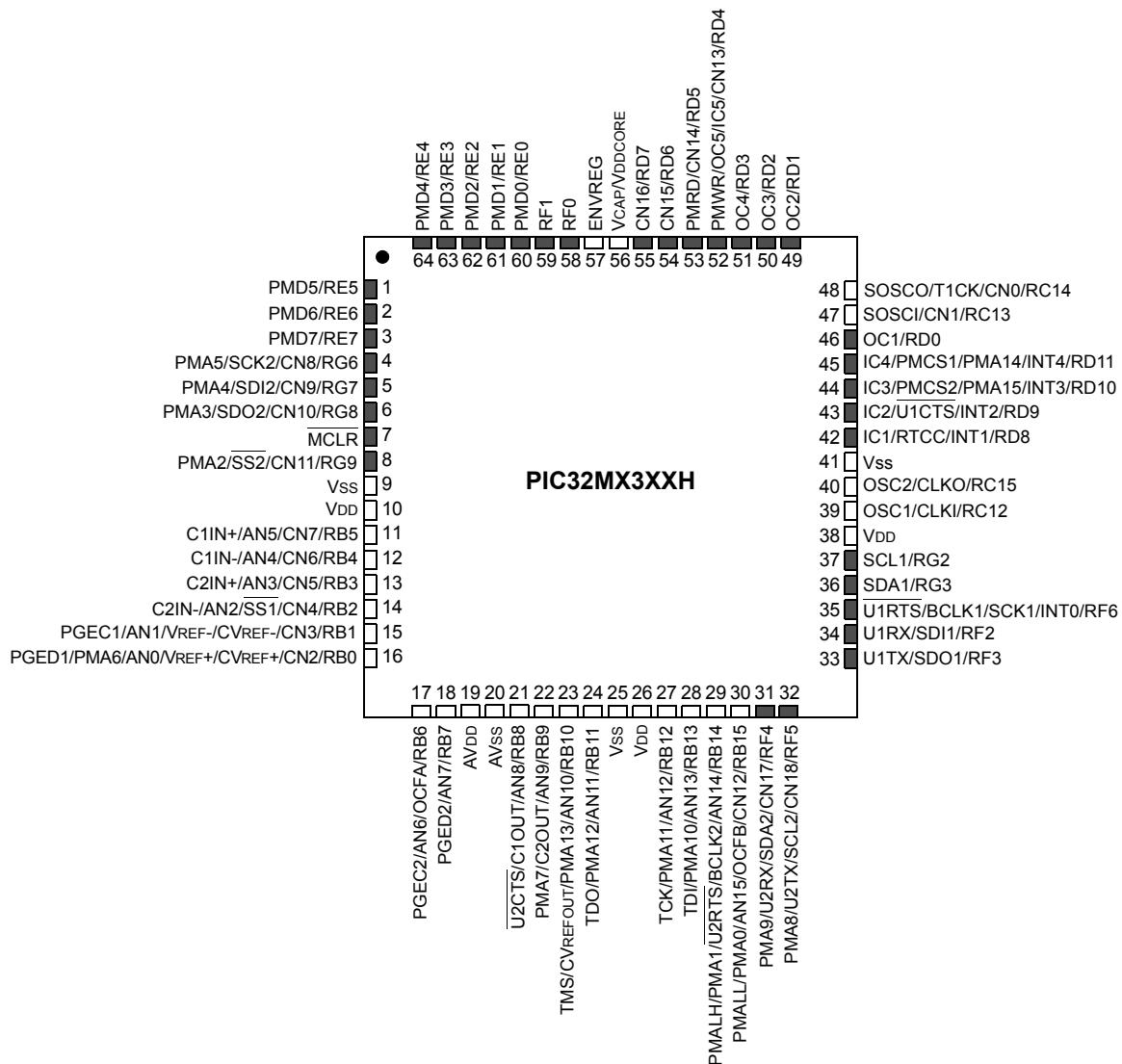
2: 请参见图注以了解缩写的含义。详细信息请参见第 29.0 节 “封装信息”。

引脚图：

64 引脚 QFN (通用系列)

64 引脚 QFN (通用系列)

■ = 引脚最多承受 5V 电压



注： 器件底部的金属板未连接任何引脚，建议外接 Vss。

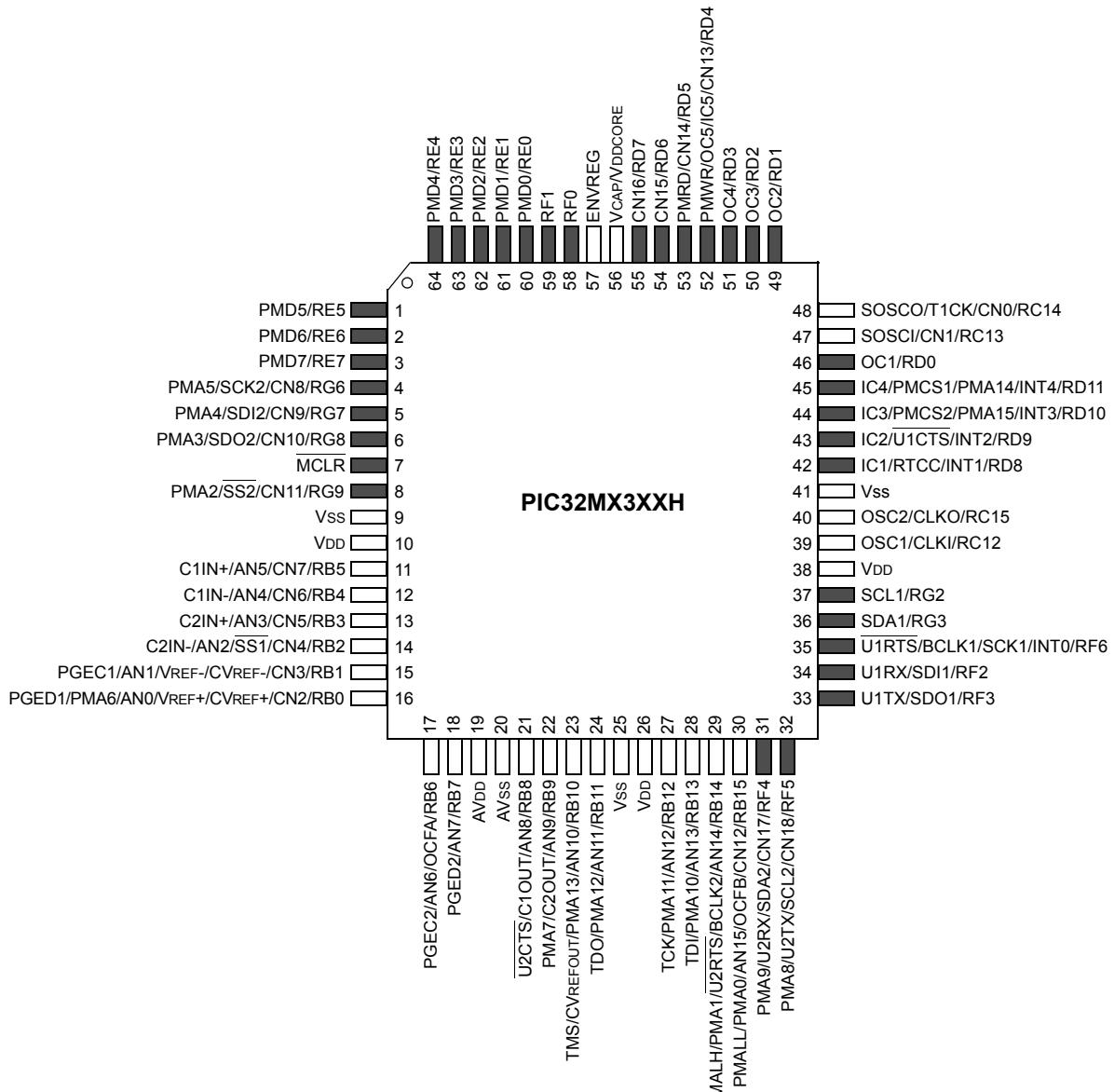
PIC32MX3XX/4XX

引脚图：

64 引脚 TQFP (通用系列)

64 引脚 TQFP (通用系列)

■ = 引脚最多承受 5V 电压

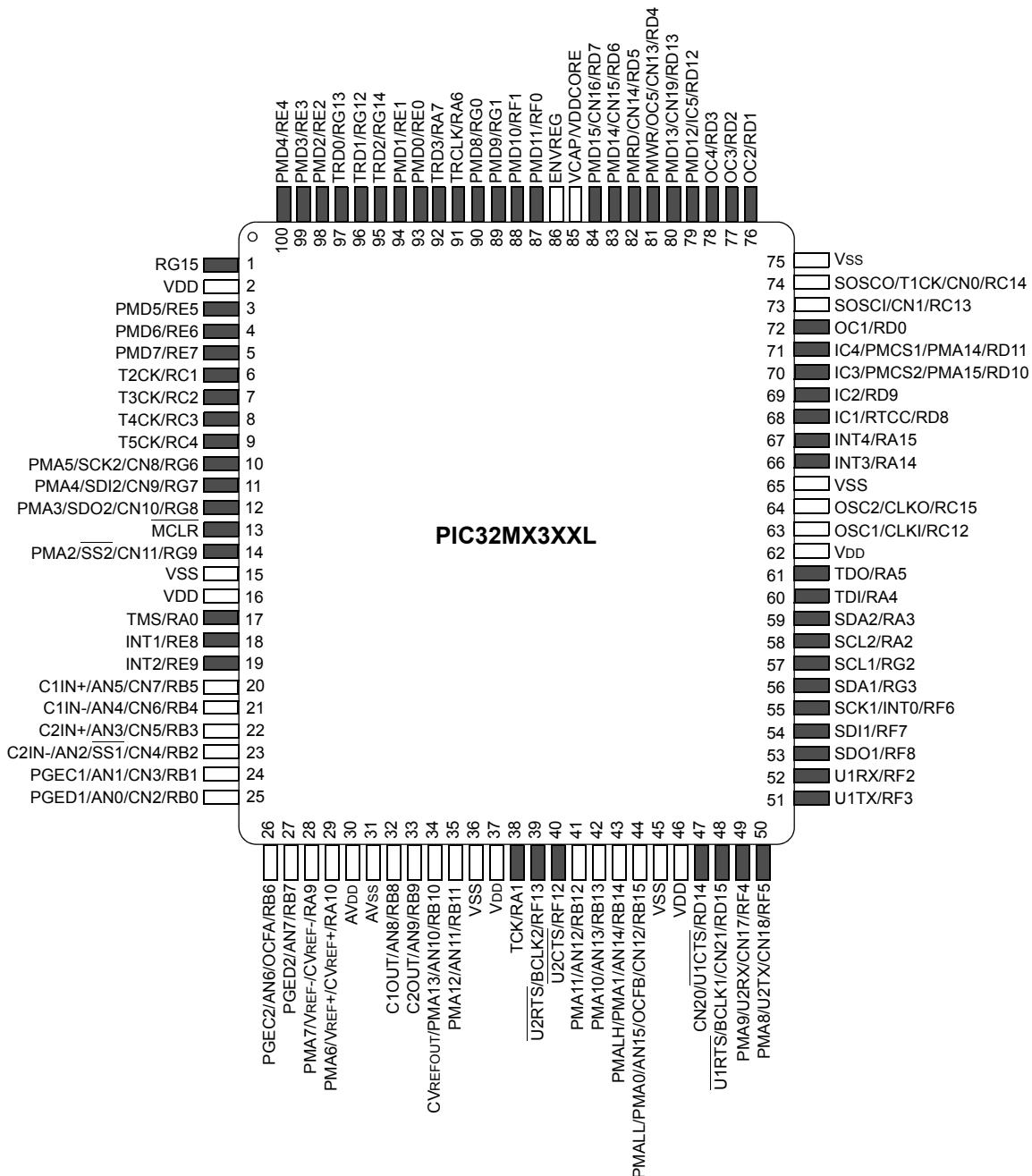


引脚图：

100 引脚 TQFP (通用系列)

100 引脚 TQFP (通用系列)

■ = 引脚最多承受 5V 电压

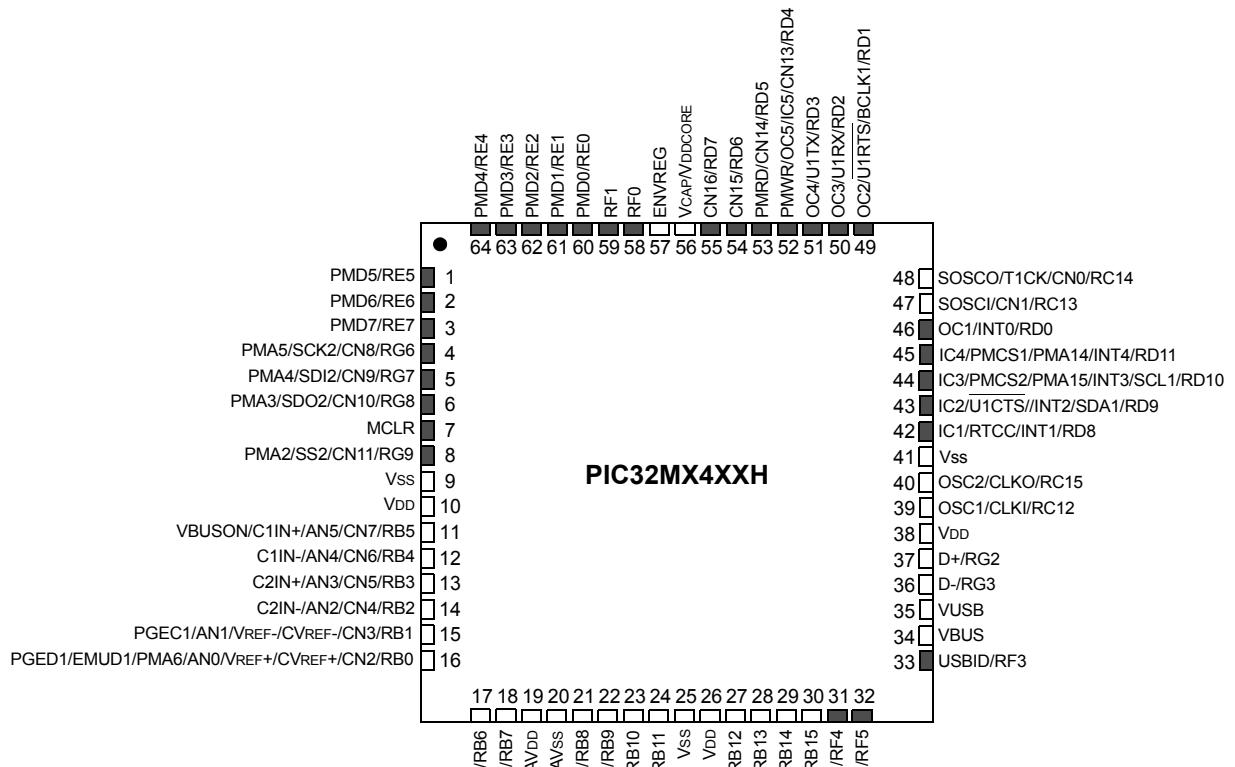


引脚图：

64 引脚 QFN (USB 系列)

64 引脚 QFN (USB 系列)

■ = 引脚最多承受 5V 电压



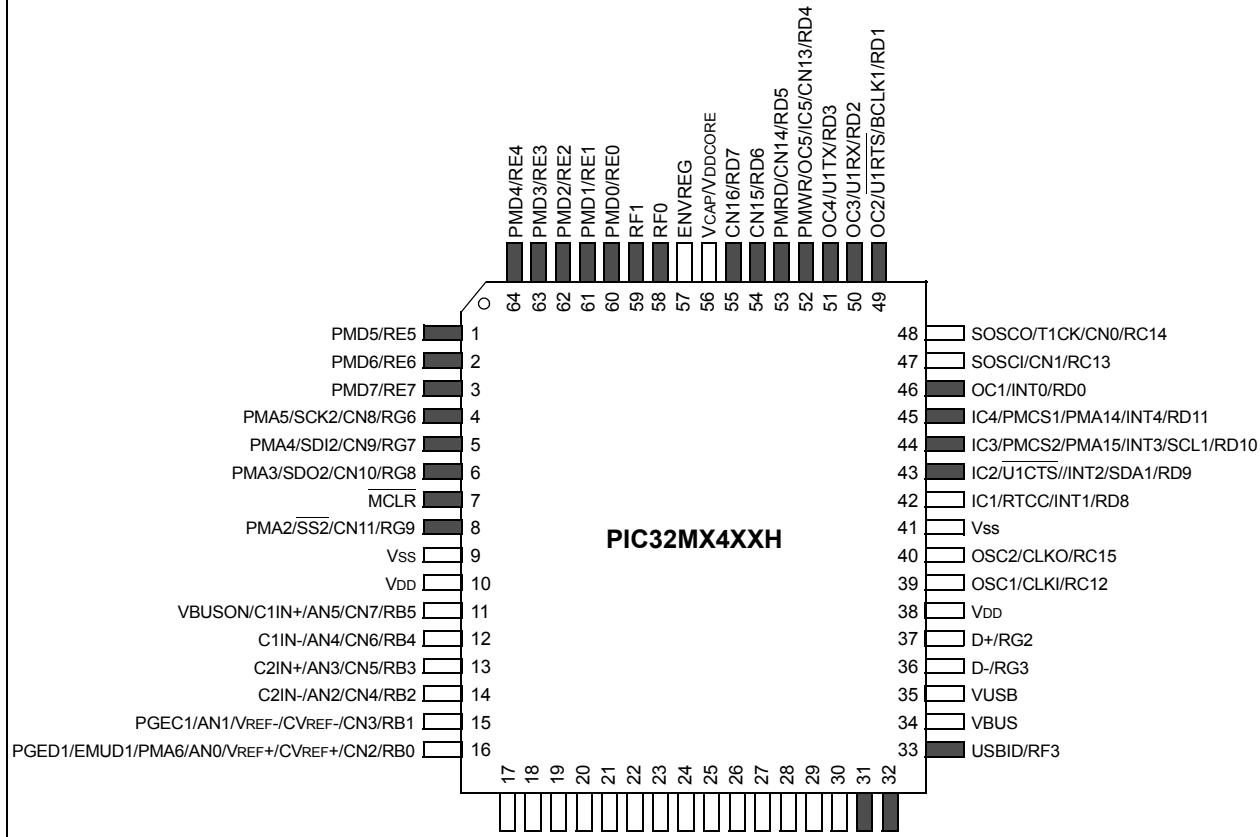
注： 器件底部的金属板未连接任何引脚，建议外接 VSS。

引脚图：

64 引脚 TQFP (USB 系列)

64 引脚 TQFP (USB 系列)

■ = 引脚最多承受 5V 电压



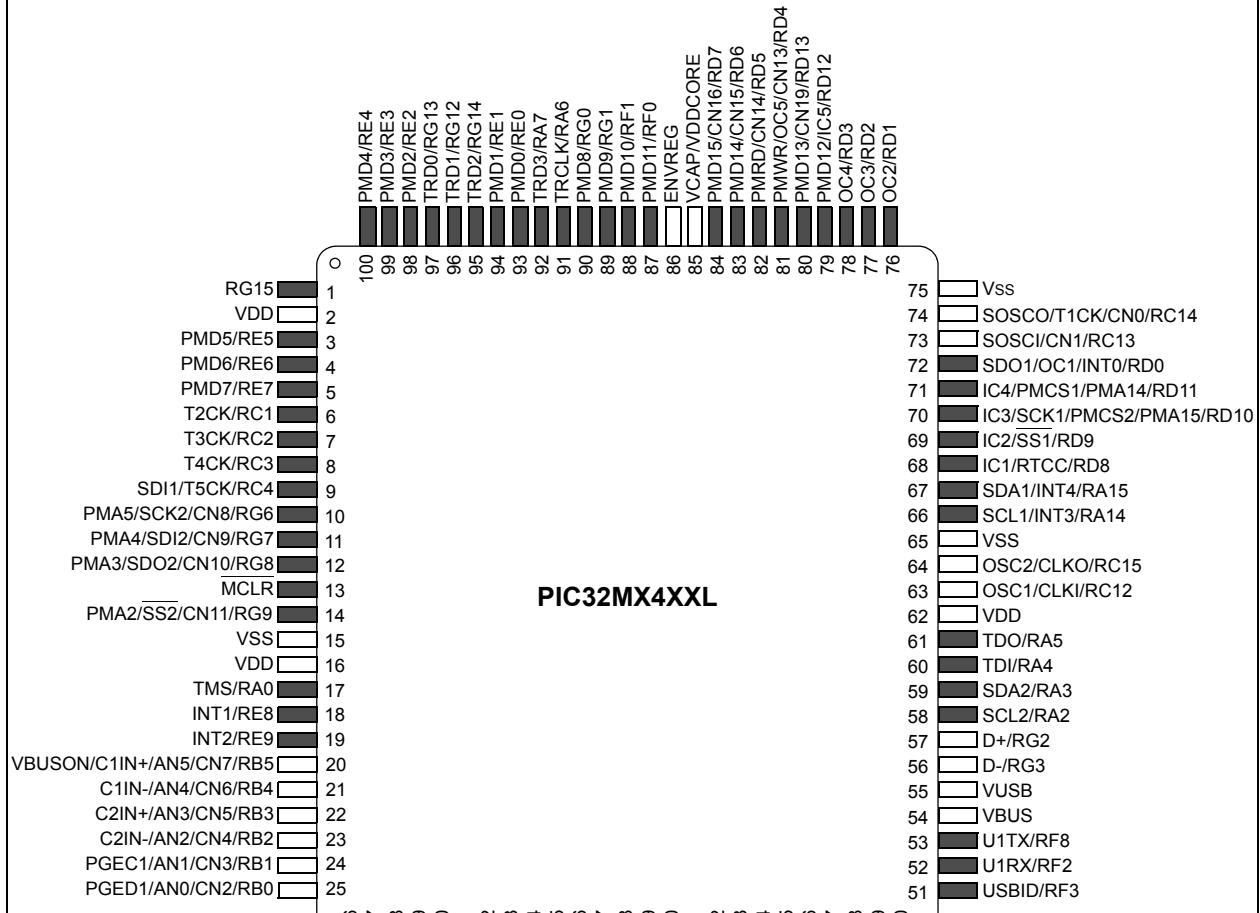
PIC32MX3XX/4XX

引脚图：

100 引脚 TQFP (USB 系列)

100 引脚 TQFP (USB 系列)

■ = 引脚最多承受 5V 电压



目录

基于 MIPS 的 80 MHz 高性能 32 位闪存单片机 (64/100 引脚通用系列和 USB 系列)	1
1.0 器件概述	11
2.0 32 位单片机入门指南	15
3.0 PIC32MX MCU	19
4.0 存储器构成	25
5.0 闪存程序存储器	55
6.0 复位	57
7.0 中断控制器	59
8.0 振荡器配置	63
9.0 预取高速缓存	65
10.0 直接存储器访问 (DMA) 控制器	67
11.0 USB On-The-Go (OTG)	69
12.0 I/O 端口	71
13.0 Timer1	73
14.0 Timer2、3、4 和 5	75
15.0 输入捕捉	77
16.0 输出比较	79
17.0 串行外设接口 (SPI)	81
18.0 I ² C TM	83
19.0 通用异步收发器 (UART)	85
20.0 并行主端口 (PMP)	89
21.0 实时时钟和日历 (RTCC)	91
22.0 10 位模数转换器 (ADC)	93
23.0 比较器	95
24.0 比较器参考电压 (CVref) 模块	97
25.0 节能特性	99
26.0 特殊功能	101
27.0 指令集	113
28.0 电气特性	119
29.0 封装信息	157
索引	167
全球销售及服务网点	170

致客户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题或建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 **CTRC@microchip.com**，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号（例如，DS30000A 是文档 DS30000 的 A 版本）。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文档版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处或文献中心时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

1.0 器件概述

注：本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见 Microchip 网站（www.microchip.com/PIC32）提供的“*PIC32MX Family Reference Manual*”的相应章节。

该文档包含 PIC32MX3XX/4XX 器件的特定信息。

图 1-1 给出了 PIC32MX3XX/4XX 器件系列的内核和外设模块的一般框图。

表 1-1 列出了引脚图中给出的各个引脚的功能。

图 1-1： 框图 (1, 2)

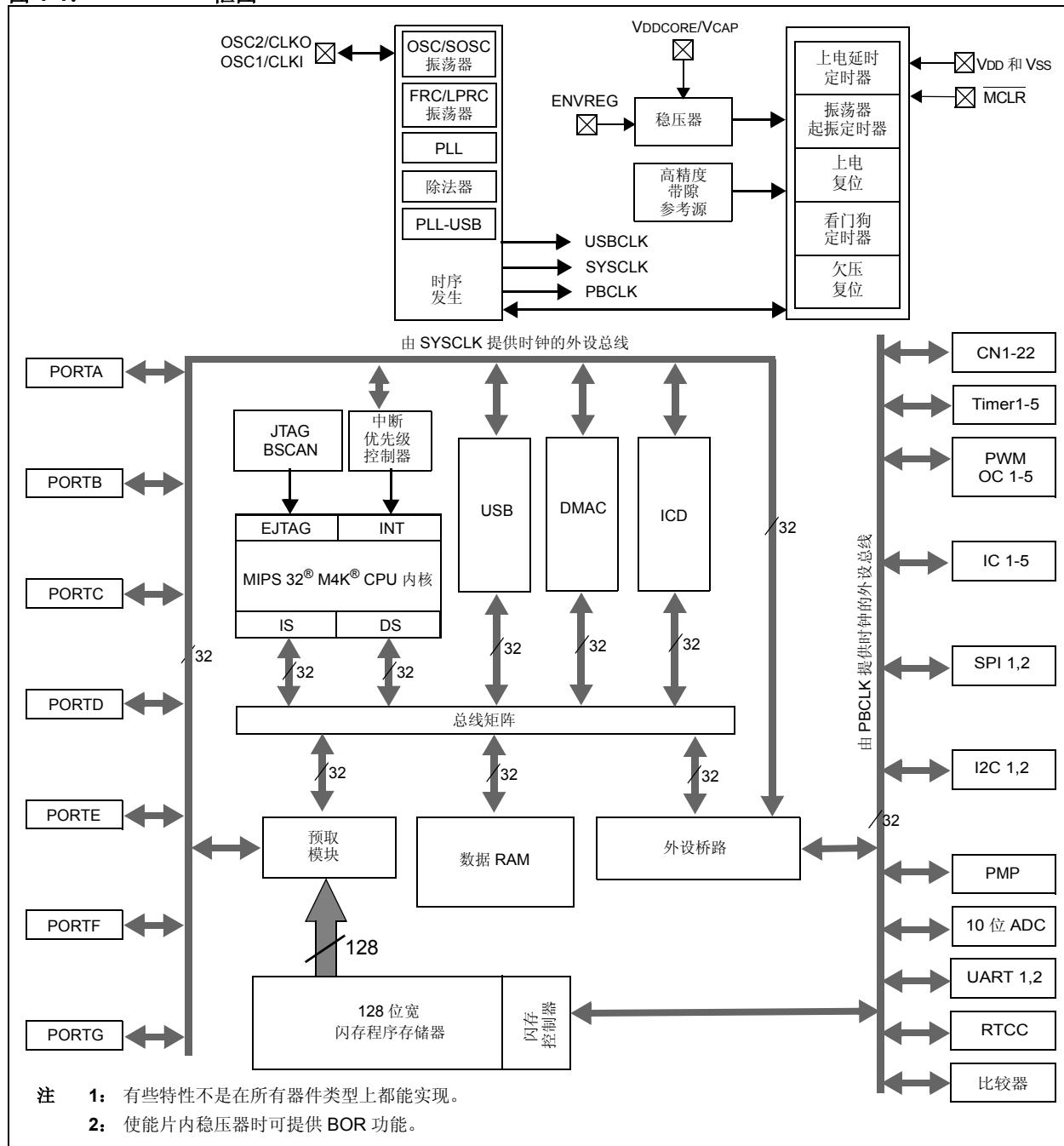


表 1-1: I/O 引脚说明

引脚名称	引脚类型	缓冲器类型	说明
AN0-AN15	I	Analog	模拟输入通道。
CLKI	I	ST/CMOS	外部时钟源输入。始终与 OSC1 引脚功能相关联。
CLKO	O	—	振荡器晶振输出。在晶振模式下，连接到晶振或谐振器。在 RC 和 EC 模式下，可选择作为 CLKO。始终与 OSC2 引脚功能相关联。
OSC1	I	ST/CMOS	振荡器晶振输入。配置为 RC 模式时，为 ST 缓冲器；其他情况下为 CMOS。
OSC2	I/O	—	振荡器晶振输出。在晶振模式下，连接到晶振或谐振器。在 RC 和 EC 模式下，可选择作为 CLKO。
SOSCI	I	ST/CMOS	32.768 kHz 低功耗晶振输入；其他情况下为 CMOS。
SOSCO	O	—	32.768 kHz 低功耗晶振输出。
CN0-CN21	I	ST	电平变化通知输入。 所有输入都可通过软件编程为内部弱上拉。
IC1-IC5	I	ST	捕捉输入 1-5。
OCFA	I	ST	比较故障 A 输入。
OC1-OC5	O	—	比较输出 1-5。
OCFB	I	ST	输出比较故障 B 输入。
INT0	I	ST	外部中断 0。
INT1	I	ST	外部中断 1。
INT2	I	ST	外部中断 2。
INT3	I	ST	外部中断 3。
INT4	I	ST	外部中断 4。
RA0-RA15	I/O	ST	PORTA 为双向 I/O 端口。
RB0-RB15	I/O	ST	PORTB 为双向 I/O 端口。
RC0-RC15	I/O	ST	PORTC 为双向 I/O 端口。
RD0-RD15	I/O	ST	PORTD 为双向 I/O 端口。
RE0-RE15	I/O	ST	PORTE 为双向 I/O 端口。
RF0-RF15	I/O	ST	PORTF 为双向 I/O 端口。
RG0, RG1, RG4-RG15	I/O	ST	PORTG 为双向 I/O 端口。
RG2, RG3	I	ST	PORTG 输入引脚。
T1CK	I	ST	Timer1 外部时钟输入。
T2CK	I	ST	Timer2 外部时钟输入。
T3CK	I	ST	Timer3 外部时钟输入。
T4CK	I	ST	Timer4 外部时钟输入。
T5CK	I	ST	Timer5 外部时钟输入。
U1CTS	I	ST	UART1 允许发送。
U1RTS	O	—	UART1 准备发送。
U1RX	I	ST	UART1 接收。
U1TX	O	—	UART1 发送。
U2CTS	I	ST	UART2 允许发送。
U2RTS	O	—	UART2 准备发送。
U2RX	I	ST	UART2 接收。
U2TX	O	—	UART2 发送。

图注：
CMOS = CMOS 兼容输入或输出
ST = 带 CMOS 电平的施密特触发器输入
TTL = TTL 输入缓冲器

Analog = 模拟输入
P = 电源
O = 输出
I = 输入

表 1-1: I/O 引脚说明 (续)

引脚名称	引脚类型	缓冲器类型	说明
SCK1 SDI1 SDO1 SS1	I/O I O I/O	ST ST — ST	SPI1 的同步串行时钟输入 / 输出。 SPI1 数据输入。 SPI1 数据输出。 SPI1 从动同步或帧脉冲 I/O。
SCK2 SDI2 SDO2 SS2	I/O I O I/O	ST ST — ST	SPI2 的同步串行时钟输入 / 输出。 SPI2 数据输入。 SPI2 数据输出。 SPI2 从动同步或帧脉冲 I/O。
SCL1 SDA1	I/O I/O	ST ST	I2C1 的同步串行时钟输入 / 输出。 I2C1 的同步串行数据输入 / 输出。
TMS TCK TDI TDO	I I I O	ST ST ST —	JTAG 测试模式选择引脚。 JTAG 测试时钟输入引脚。 JTAG 测试数据输入引脚。 JTAG 测试数据输出引脚。
RTCC	O	—	实时时钟警报输出。
CVREF- CVREF+ CVREFOUT	I I O	ANA ANA ANA	比较器低参考电压。 比较器高参考电压。 比较器参考电压输出。
C1IN- C1IN+ C1OUT	I I O	ANA ANA —	比较器 1 负输入端。 比较器 1 正输入端。 比较器 1 输出。
C2IN- C2IN+ C2OUT	I I O	ANA ANA —	比较器 2 负输入端。 比较器 2 正输入端。 比较器 2 输出。
PMA0 PMA1 PMA2-PMPA15 PMENB PMCS1 PMCS2 PMD0-PMD15 PMRD PMWR PMALL PMALH PMRD/PMWR	I/O I/O O O O O I/O O O O O O O	TTL/ST TTL/ST — — — — TTL/ST — — — — — —	并行主端口地址 Bit 0 输入 (缓冲从模式) 和输出 (主模式)。 并行主端口地址 Bit 1 输入 (缓冲从模式) 和输出 (主模式)。 并行主端口地址 (非复用主模式)。 并行主端口使能选通 (主模式 1)。 并行主端口片选 1 选通。 并行主端口片选 2 选通。 并行主端口数据 (非复用主模式) 或地址 / 数据 (复用主模式)。 并行主端口读选通。 并行主端口写选通。 并行主端口地址锁存使能低字节 (复用主模式)。 并行主端口地址锁存使能高字节 (复用主模式)。 并行主端口读 / 写选通 (主模式 1)。
PMALL PMALH PMRD/PMWR	O O O	— — —	并行主端口地址锁存使能低字节 (复用主模式)。 并行主端口地址锁存使能高字节 (复用主模式)。 并行主端口读 / 写选通 (主模式 1)。

图注: CMOS = CMOS 兼容输入或输出
 ST = 带 CMOS 电平的施密特触发器输入
 TTL = TTL 输入缓冲器

Analog = 模拟输入
 O = 输出
 P = 电源
 I = 输入

表 1-1: I/O 引脚说明 (续)

引脚名称	引脚类型	缓冲器类型	说明
VBUS	I	ANA	USB 总线电源监视器。
VUSB	P	—	USB 内部收发器电源。
VBUSON	O	—	USB 主机和 OTG 总线电源控制输出。
D+	I/O	ANA	USB D+。
D-	I/O	ANA	USB D-。
USBID	I	ST	USB OTG ID 检测。
ENVREG	I	ST	使能片内稳压器。
TRCLK	O	—	跟踪时钟。
TRD0-TRD3	O	—	跟踪数据位 Bit 0-3
PGED1	I/O	ST	编程 / 调试通信通道 1 的数据 I/O 引脚。
PGEC1	I	ST	编程 / 调试通信通道 1 的时钟输入引脚。
PGED2	I/O	ST	编程 / 调试通信通道 2 的数据 I/O 引脚。
PGEC2	I	ST	编程 / 调试通信通道 2 的时钟输入引脚。
MCLR	I/P	ST	主复位输入。此引脚为低电平有效的器件复位输入。
AVdd	P	P	模拟模块的正电源。此引脚必须始终连接。
AVss	P	P	模拟模块的参考地。
Vdd	P	—	外设逻辑和 I/O 引脚的正电源。
Vcap/Vddcore	P	—	CPU 逻辑滤波器电容连接。
Vss	P	—	逻辑模块和 I/O 引脚的参考地。
VREF+	I	Analog	模拟参考高电压输入。
VREF-	I	Analog	模拟参考低电压输入。

图注: CMOS = CMOS 兼容输入或输出

Analog = 模拟输入

P = 电源

ST = 带 CMOS 电平的施密特触发器输入

O = 输出

I = 输入

TTL = TTL 输入缓冲器

2.0 32 位单片机入门指南

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解 PIC32MX MCU 的详细说明, 请参见 “*PIC32MX Family Reference Manual*”。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

2.1 基本连接要求

PIC32MX3XX/4XX 系列 32 位单片机 (MCU) 的入门要求是在进行开发之前必须对少数几个器件引脚进行连接。以下是必须始终连接的引脚名称列表:

- 所有 **VDD** 和 **Vss** 引脚 (见第 2.2 节)
- 所有 **AVDD** 和 **AVss** 引脚 (不管是否使用 ADC 模块) (见第 2.2 节)
- VCAP/VDDCORE** (见第 2.3 节)
- MCLR** 引脚 (见第 2.4 节)
- 用于在线串行编程 (In-Circuit Serial Programming™, ICSP™) 和调试目的的 **PGECx/PGEDx** 引脚 (见第 2.5 节)
- OSC1** 和 **OSC2** 引脚 (使用外部振荡源时) (见第 2.8 节)

此外, 还可能需要连接以下引脚:

- 实现 ADC 模块的外部参考电压时使用的 **VREF+/VREF-** 引脚

注: 不管是否使用 ADC 和 ADC 参考电压源, **AVDD** 和 **AVSS** 引脚都必须连接。

2.2 去耦电容

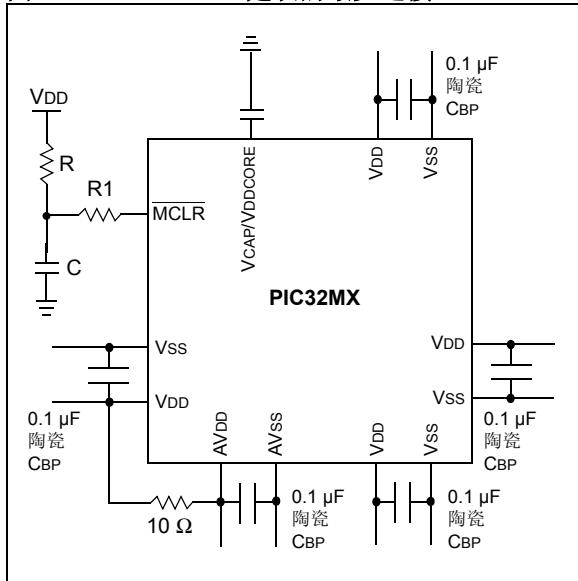
需要在每个电源引脚对 (例如 **VDD** 和 **Vss** 以及 **AVDD** 和 **AVss**) 上使用去耦电容。请参见图 2-1。

使用去耦电容时考虑以下条件:

- 电容的值和类型:** 建议值为 $0.1 \mu\text{F}$ (100 nF)、10-20V。此电容应为低 ESR 电容且谐振频率为 20 MHz 或更高。建议使用陶瓷电容。
- 印刷电路板上的位置:** 去耦电容应尽可能地靠近引脚放置。建议将电容放在电路板上器件所在的一侧。如果空间有限, 可使用过孔将电容放到 PCB 的另一侧上; 但是, 需要确保从引脚到电容的走线长度在四分之一英寸 (6 mm) 内。
- 处理高频噪声:** 如果电路板上存在高达几十兆赫兹的高频噪声, 请在上述去耦电容旁并联一个陶瓷类型的辅助电容。该辅助电容值的范围为 $0.01 \mu\text{F}$ 至 $0.001 \mu\text{F}$ 。请将这个辅助电容挨着主去耦电容放置。在高速电路设计中, 应考虑尽可能在靠近电源和地引脚的位置实现一个十进电容对。例如, 一个 $0.1 \mu\text{F}$ 的电容与一个 $0.001 \mu\text{F}$ 的电容并联。
- 性能最大化:** 从电源电路开始布置电路板的走线时, 请首先布置电源线并把线返回到去耦电容, 然后再走线到器件引脚。这可确保去耦电容在电源链中处于第一位。保持电容和电源引脚之间的走线长度尽可能短也同样重要, 因为这可以减少 PCB 走线间的互感。

图 2-1:

建议的最少连接



2.2.1 大容量电容

建议使用大容量电容提高电源的稳定性。大容量电容的典型值范围为 $4.7 \mu\text{F}$ 至 $47 \mu\text{F}$ 。此电容应尽可能靠近器件放置。

2.3 内部稳压器上的电容 (VCAP/VDDCORE)

2.3.1 内部稳压器模式

需要在 VCAP/VDDCORE 引脚上放置一个低 ESR ($< 5\Omega$) 电容，用于稳定内部稳压器输出。VCAP/VDDCORE 引脚不可连接到 VDD，而是必须通过连接一个 $10 \mu\text{F}$ 的电容 (额定电压至少为 6V) 接地。此电容类型可以是陶瓷电容或钽电容。如需了解更多信息，请参见第 28.0 节“电气特性”。可通过将 ENVREG 引脚连接到 VDD 来使能此模式。

2.3.2 外部稳压器模式

在此模式下，通过 VDDCORE 引脚从外部为内核供电。建议在 VDDCORE 引脚上使用一个 $10 \mu\text{F}$ 的低 ESR 电容。可通过将 ENVREG 引脚接地使能此模式。

应尽可能将此电容靠近 VCAP/VDDCORE 放置。建议走线长度不要超过四分之一英寸 (6 mm)。更多详细信息，请参见第 26.3 节“片内稳压器”。

2.4 主复位 (MCLR) 引脚

MCLR 引脚提供了两个特殊的器件功能：

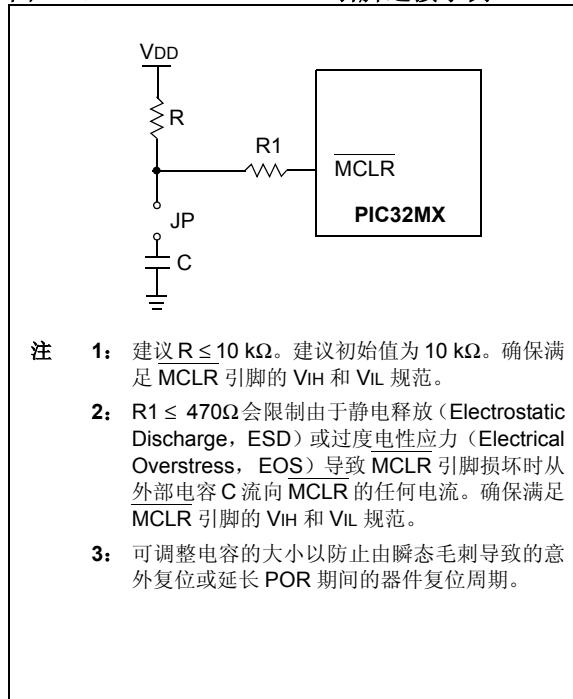
- 器件复位
- 器件编程和调试

将 MCLR 引脚拉为低电平可产生器件复位。图 2-2 给出了典型的 MCLR 电路。在器件编程和调试期间，必须考虑可连接到该引脚的电阻和电容。器件编程器和调试器可驱动 MCLR 引脚。因此，不能对特定的电压电平 (V_{IH} 和 V_{IL}) 和快速信号跳变造成不良影响。为此需要根据应用和 PCB 要求调整 R 和 C 的具体值。

例如，如图 2-2 所示，建议在编程和调试操作期间将电容 C 与 MCLR 引脚隔离。

将图 2-2 中的元件放置在距 MCLR 引脚四分之一英寸 (6 mm) 的范围内。

图 2-2: MCLR 引脚连接示例



- 注 1: 建议 $R \leq 10 \text{ k}\Omega$ 。建议初始值为 $10 \text{ k}\Omega$ 。确保满足 MCLR 引脚的 V_{IH} 和 V_{IL} 规范。
- 2: $R1 \leq 470\Omega$ 会限制由于静电释放 (Electrostatic Discharge, ESD) 或过度电性应力 (Electrical Overstress, EOS) 导致 MCLR 引脚损坏时从外部电容 C 流向 MCLR 的任何电流。确保满足 MCLR 引脚的 V_{IH} 和 V_{IL} 规范。
- 3: 可调整电容的大小以防止由瞬态毛刺导致的意外复位或延长 POR 期间的器件复位周期。

2.5 ICSP 引脚

PGE_{Cx} 和 PGED_x 引脚用于在线串行编程 (ICSPTM) 和调试目的。建议保持器件上的 ICSP 连接器和 ICSP 引脚之间的走线长度尽可能的短。如果预期 ICSP 连接器会发生 ESD 事件, 建议使用一个串联电阻, 且电阻值在几十欧姆范围内, 不要超过 100Ω。

建议不要在 PGE_{Cx} 和 PGED_x 引脚连接上拉电阻、串联二极管和电容, 因为它们会干扰编程器 / 调试器与器件之间的通信。如果应用需要这些分立元件, 应在编程和调试期间将它们从电路中去除。或者, 参阅相关器件闪存编程规范中的直流 / 交流特性和时序要求信息, 以了解关于容性负载限制以及引脚输入高电压 (V_{IH}) 和输入低电压 (V_{IL}) 要求的信息。

确保被编程到器件的“通信通道选择”(即 PGE_{Cx}/PGED_x 引脚) 与 ICSP 到 MPLAB[®] ICD 2、MPLAB[®] ICD 3 或 MPLAB[®] REAL ICETM 的物理连接一致。

更多关于 ICD 2、ICD 3 和 REAL ICE 连接要求的信息, 请参见 Microchip 网站上提供的以下文档:

- 《MPLAB[®] ICD 2 在线调试器用户指南》(DS51331C_CN)
- “Using MPLAB[®] ICD 2”(宣传册)(DS51265)
- “MPLAB[®] ICD 2 Design Advisory”(DS51566)
- “Using MPLAB[®] ICD 3”(宣传册)(DS51765)
- “MPLAB[®] ICD 3 Design Advisory”(DS51764)
- 《MPLAB[®] REAL ICETM 在线调试器用户指南》(DS51616A_CN)
- “Using MPLAB[®] REAL ICETM”(宣传册)(DS51749)

2.6 JTAG

TMS、TDO、TDI 和 TCK 引脚用于根据联合测试行动组 (Joint Test Action Group, JTAG) 标准进行测试和调试。建议保持器件上的 JTAG 连接器和 JTAG 引脚之间的走线长度尽可能的短。如果预期 JTAG 连接器会发生 ESD 事件, 建议使用一个串联电阻, 且电阻值在几十欧姆范围内, 不要超过 100Ω。

建议不要在 TMS、TDO、TDI 和 TCK 引脚连接上拉电阻、串联二极管和电容, 因为它们会干扰编程器 / 调试器与器件之间的通信。如果应用需要这些分立元件, 应在编程和调试期间将它们从电路中去除。或者, 参阅相关器件闪存编程规范中的直流 / 交流特性和时序要求信息, 以了解关于容性负载限制以及引脚输入高电压 (V_{IH}) 和输入低电压 (V_{IL}) 要求的信息。

2.7 跟踪

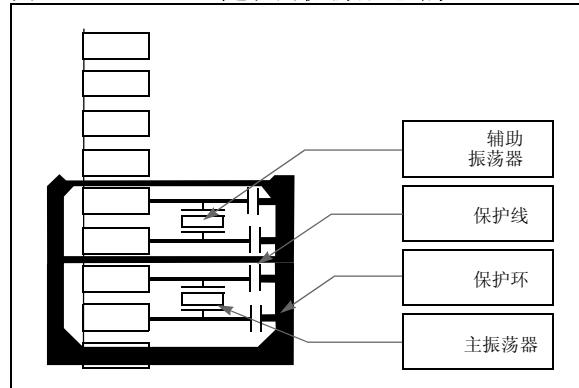
将跟踪引脚与已使能硬件跟踪的编程器连接以提供压缩的实时指令跟踪。用于跟踪时, TRD3、TRD2、TRD1、TRD0 和 TRCLK 引脚应专用于此功能。跟踪硬件要求跟踪引脚和跟踪连接器之间串联一个 22Ω 的电阻。

2.8 外部振荡器引脚

许多 MCU 可以至少有两个振荡器: 一个高频主振荡器和一个低频辅助振荡器 (详细信息请参见第 8.0 节“振荡器配置”)。

振荡器电路应放在电路板上器件所在的一侧。而且, 振荡器电路应靠近相应振荡器引脚放置, 它们之间的距离不要超过二分之一英寸 (12 mm)。负载电容应在电路板的同一侧挨着振荡器放置。应在振荡器电路周围使用接地的灌铜将其与周围电路隔离。接地的灌铜应直接连接到 MCU 地。不要在接地的灌铜内部使用信号线或电源线。而且, 如果使用双面电路板, 请避免在放置晶振的电路板背面走线。图 2-3 给出了建议的电路板布局。

图 2-3: 建议的振荡器电路位置



2.9 ICSP 操作期间模拟和数字引脚的配置

如果 MPLAB ICD 2、ICD 3 或 REAL ICE 被选择为调试器，它将通过把 ADPCFG 寄存器中的所有位置 1 来自动初始化所有 A/D 输入引脚 (ANx) 为“数字”引脚。

用户应用固件不得清零此寄存器中与由 MPLAB ICD 2、ICD 3 或 REAL ICE 初始化的 A/D 引脚相对应的位；否则，将导致调试器和器件之间发生通信错误。

如果在调试会话期间应用需要使用某些 A/D 引脚作为模拟输入引脚，那么用户应用必须在 ADC 模块的初始化期间清零 ADPCFG 寄存器中的相应位。

当 MPLAB ICD 2、ICD 3 或 REAL ICE 用作编程器时，用户应用固件必须正确配置 ADPCFG 寄存器。仅在调试器操作期间自动初始化此寄存器。如果未能正确配置此寄存器，将导致所有 A/D 引脚被识别为模拟输入引脚，使得端口值被读为逻辑 0，从而可能影响用户应用的功能。

2.10 未使用的 I/O

不允许未使用的 I/O 引脚悬空为输入。应将它们配置为输出并驱动为逻辑低电平状态。

或者，通过一个 1k 至 10k 的电阻将引脚连接到 Vss 并将它们配置为输入以保留为输入状态。

3.0 PIC32MX MCU

注：本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解 PIC32MX MCU 的详细说明, 请参见 “PIC32MX Family Reference Manual”的 **Section 2. “MCU”** (DS61113)。该手册在 Microchip 网站 (www.Microchip.com/PIC32) 上提供。MIPS32® M4K® 处理器内核的相关资源可在 www.mips.com/products/cores/32-bit-cores/mips32-m4k/ 上找到。

MCU 模块是 PIC32MX3XX/4XX 系列处理器的“核心”。MCU 取出指令、对每条指令译码、取出源操作数、执行每条指令并将指令执行的结果写到正确的目标地址。

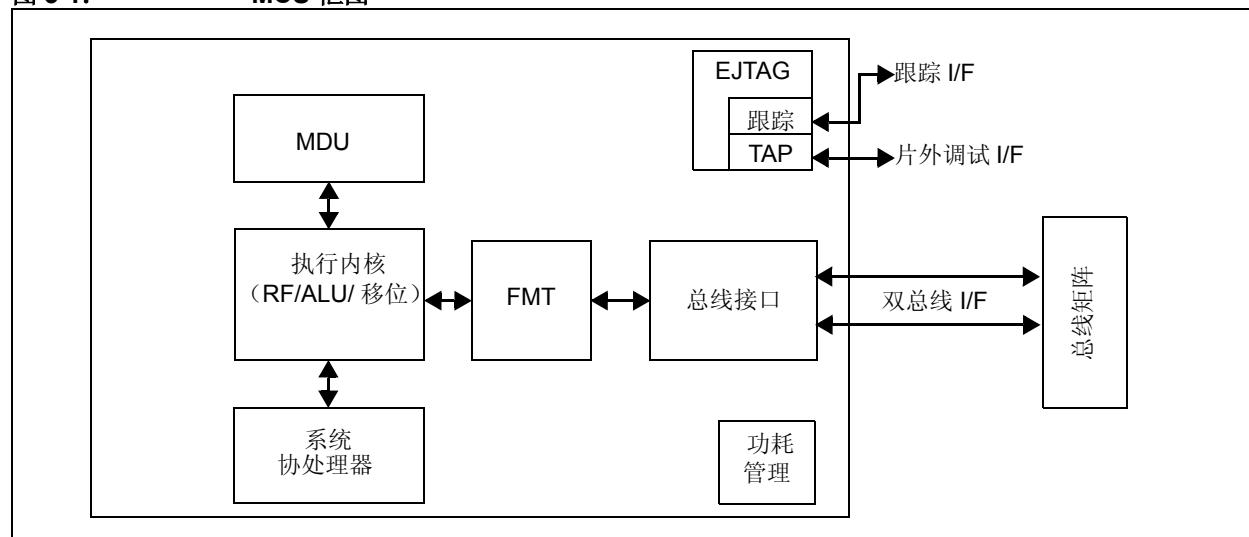
3.1 特性

- 5 级流水线
- 32 位地址和数据路径
- MIPS32 增强型架构 (发行版 2)
 - 乘 - 累加和乘 - 减指令
 - 目标乘法指令
 - 0/1 检测指令
 - WAIT 指令
 - 条件传送指令 (MOVN 和 MOVZ)
 - 向量式中断
 - 可编程异常向量地址
 - 原子级中断允许 / 禁止
 - GPR 影子寄存器, 可最大程度地减少中断处理程序的延时
 - 位域操作指令

- MIPS16e™ 代码压缩

- 对 32 位指令进行 16 位编码, 可提高代码密度
- 与 PC 相关的特殊指令, 用于有效装载地址和常数
- SAVE & RESTORE 宏指令, 用于设置和划分子程序内的堆栈帧
- 改进了对处理 8 位和 16 位数据类型的支持
- 简单的固定映射转换 (Fixed Mapping Translation, FMT) 机制
- 简单的双总线接口
 - 独立的 32 位地址总线和数据总线
 - 可中止事务以缩短中断延时
- 独立的乘法 / 除法单元
 - 每个时钟周期最多可执行一次 32×16 的乘法
 - 每隔一个时钟周期最多可执行一次 32×32 乘法
 - 早期迭代除法。最小 11、最大 34 个时钟延时 (取决于被除数 (*rs*) 是否执行符号扩展)
- 功耗控制
 - 最低频率: 0 MHz
 - 低功耗模式 (由 WAIT 指令触发)
 - 使用大量本地门控时钟
- EJTAG 调试和指令跟踪
 - 支持单步执行
 - 虚拟指令和数据地址 / 值
 - 断点
 - 具有跟踪压缩功能的 PC 跟踪

图 3-1: MCU 框图



3.2 架构概述

PIC32MX3XX/4XX 系列内核包含可并行工作的多个逻辑模块，从而提供了一个有效的高性能计算引擎。以下模块包含在内核中：

- 执行单元
- 乘法 / 除法单元 (MDU)
- 系统控制协处理器 (CP0)
- 固定映射转换 (FMT)
- 双内部总线接口
- 功耗管理
- MIPS16e 支持
- 增强型 JTAG (EJTAG) 控制器

3.2.1 执行单元

PIC32MX3XX/4XX 系列内核执行单元使用单周期 ALU (逻辑、移位、加和减) 运算和独立乘法 / 除法单元实现装载 / 存储架构。内核包含 32 个用于整数运算和地址计算的 32 位通用寄存器。还添加了一个额外的文件寄存器影子集 (包含 32 个寄存器) 以减少中断 / 异常处理期间的上下文切换开销。该寄存器文件包含两个读端口和一个写端口，它完全处于旁路位置以减少流水线中的操作延时。

执行单元包含：

- 32 位加法器，用于计算数据地址
- 地址单元，用于计算下一条指令的地址
- 逻辑单元，用于进行跳转判断和跳转目标地址计算
- 装载对齐器
- 旁路多路开关，用于避免执行数据生成指令后紧跟使用其结果的指令的指令流时出现停顿
- 前导 0/1 检测单元，用于实现 CLZ 和 CLO 指令
- 算术逻辑单元 (Arithmetic Logic Unit, ALU)，用于执行位宽的逻辑运算
- 移位器和存储对齐器

3.2.2 乘法 / 除法单元 (MDU)

PIC32MX3XX/4XX 系列内核包含一个乘法 / 除法单元 (MDU)，此单元包含一个独立的流水线，用以进行乘法和除法运算。此流水线可与整数处理单元 (Integer Unit, IU) 流水线并行操作，在 IU 流水线停止时它不会停止。因此，可通过系统停止和 / 或其他整数处理单元指令来部分屏蔽 MDU 运算。

高性能 MDU 包含一个 32×16 booth 重新编码乘法器、结果 / 累加寄存器 (HI 和 LO)、一个除法状态机以及必需的多路开关和控制逻辑。“ 32×16 ”中的第一个数“32”表示 *rs* 操作数，第二个数“16”表示 *rt* 操作数。PIC32MX 内核只检查后一个操作数 *rt* 的值以确定运算必须通过乘法器的次数。 16×16 和 32×16 运算通过乘法器一次。 32×32 运算通过乘法器两次。

MDU 支持每个时钟周期执行一次 16×16 或 32×16 乘法运算；每隔一个时钟周期可执行一次 32×32 乘法运算。实现合适的互锁以暂停执行背对背 32×32 乘法运算。乘法操作数大小由 MDU 内置的逻辑自动确定。

可使用简单的每时钟周期 1 位的迭代算法实现除法运算。早期检测可检查被除数 (*rs*) 操作数的符号扩展。如果 *rs* 为 8 位宽，则跳过 23 次迭代。如果 *rs* 为 16 位宽，则跳过 15 次迭代，如果 *rs* 为 24 位宽，则跳过 7 次迭代。在除法运算仍在进行时尝试执行后续的 MDU 指令将导致 IU 流水线停止，直到除法运算完成为止。

表 3-1 列出了 PIC32MX 内核乘法和除法指令的重复率 (运算再次执行之前的周期尖峰发出率) 和延时 (在获得结果之前的周期数)。列表中显示的延时和重复率按流水线时钟计算。

表 3-1: PIC32MX3XX/4XX 系列内核高性能整数乘 / 除法单元延时和重复率

操作码	操作数大小 (乘法 <i>rt</i>) (除法 <i>rs</i>)	延时	重复率
MULT/MULTU, MADD/MADDU, MSUB/MSUBU	16 位	1	1
	32 位	2	2
MUL	16 位	2	1
	32 位	3	2
DIV/DIVU	8 位	12	11
	16 位	19	18
	24 位	26	25
	32 位	33	32

MIPS 架构要求将乘法或除法运算的结果存放到 HI 和 LO 寄存器中。可使用“从 HI 中移出”(MFHI) 和“从 LO 中移出”(MFLO) 指令将这些值传送到通用文件寄存器。

除了以 HI/LO 为目标的运算之外, MIPS32 架构还定义了一个乘法指令 MUL, 该指令将结果的低位存入主寄存器文件而不是 HI/LO 寄存器对。可通过避免直接使用 MFLO 指令(使用 LO 寄存器时需要)并支持乘法目标寄存器来提高乘法密集型运算的吞吐量。

两个其他指令“乘 - 加”(MADD) 和“乘 - 减”(MSUB) 用于执行“乘 - 累加”和“乘 - 减”运算。MADD 指令

先将两个数相乘, 然后将相乘的结果与 HI 和 LO 寄存器的当前内容相加。同样, MSUB 指令先将两个操作数相乘, 然后将 HI 和 LO 寄存器中的当前内容减去相乘的结果。MADD 和 MSUB 运算通常用于 DSP 算法。

3.2.3 系统控制协处理器 (CP0)

在 MIPS 架构中, CP0 负责处理虚拟地址到物理地址的转换、异常控制系统、处理器的诊断功能、工作模式(内核、用户和调试)以及允许或禁止中断。通过访问 CP0 寄存器也可以得到表 3-2 中列出的配置信息(例如显示 MIPS16e 等选项)。

表 3-2: 协处理器 0 寄存器

寄存器 编号	寄存器 名称	功能
0-6	保留	在 PIC32MX3XX/4XX 系列内核中保留的寄存器
7	HWREna	通过 RDHWR 指令使能对所选硬件寄存器的访问
8	BadVAddr ⁽¹⁾	报告上一条发生地址相关异常的地址
9	Count ⁽¹⁾	处理器周期统计
10	保留	在 PIC32MX3XX/4XX 系列内核中保留的寄存器
11	Compare ⁽¹⁾	定时器中断控制
12	Status ⁽¹⁾	处理器状态和控制
12	IntCtl ⁽¹⁾	中断系统状态和控制
12	SRSCtl ⁽¹⁾	影子寄存器集状态和控制
12	SRSMap ⁽¹⁾	提供从向量式中断到影子寄存器集的映射
13	Cause ⁽¹⁾	上一次常见异常的原因
14	EPC ⁽¹⁾	上一次异常时的程序计数器
15	PRId	处理器标识和版本
15	EBASE	异常向量基地址寄存器
16	Config	配置寄存器
16	Config1	配置寄存器 1
16	Config2	配置寄存器 2
16	Config3	配置寄存器 3

表 3-2: 协处理器 0 寄存器 (续)

寄存器 编号	寄存器 名称	功能
17-22	保留	在 PIC32MX3XX/4XX 系列内核中保留的寄存器
23	Debug ⁽²⁾	调试控制和异常状态
24	DEPC ⁽²⁾	上一次调试异常时的程序计数器
25-29	保留	在 PIC32MX3XX/4XX 系列内核中保留的寄存器
30	ErrorEPC ⁽¹⁾	上一错误时的程序计数器
31	DESAVE ⁽²⁾	调试处理程序中间结果暂存寄存器

注 1: 异常处理期间使用的寄存器。

2: 调试期间使用的寄存器。

协处理器 0 还包含标识和管理异常的逻辑。产生异常的根源有许多，包括数据中的对齐错误、外部事件或编程错误。表 3-3 按优先级顺序列出了异常类型。

表 3-3: PIC32MX3XX/4XX 系列内核异常类型

异常	说明
复位	MCLR 有效或发生了上电复位 (Power-On Reset, POR)
DSS	EJTAG 调试单步执行
DINT	EJTAG 调试中断。原因是外部 <i>EJ_DINT</i> 输入有效或 ECR 寄存器中的 <i>EjtagBrk</i> 位置 1
NMI	NMI 信号有效
中断	未屏蔽硬件或软件中断信号有效
DIB	EJTAG 调试硬件指令断点匹配
AdEL	取指地址对齐错误 取指引用了受保护的地址
IBE	指令取指总线错误
DBp	EJTAG 断点 (执行 SDBBP 指令)
Sys	执行 SYSCALL 指令
Bp	执行 BREAK 指令
RI	执行保留指令
CpU	对未使能的协处理器执行协处理器指令
CEU	CorExtend 未使能时执行 CorExtend 指令
Ov	执行导致溢出的算术指令
Tr	执行陷阱 (当陷阱条件为真时)
DDBL / DDBS	EJTAG 数据地址断点 (仅地址) 或存储时的 EJTAG 数据值断点 (地址 + 值)
AdEL	装载地址对齐错误 装载指引用了受保护的地址
AdES	存储地址对齐错误 存储到受保护地址
DBE	装载或存储总线错误
DDBL	装载数据比较时发生了 EJTAG 数据硬件断点匹配

3.3 功耗管理

PIC32MX3XX/4XX 系列内核提供了许多功耗管理功能，包括低功耗设计、有功功率管理以及掉电工作模式。该内核是静态设计，它支持放慢或暂停时钟，以便降低空闲周期期间的系统功耗。

3.3.1 指令控制的功耗管理

通过执行 WAIT 指令来调用掉电模式的机制。更多关于功耗管理的信息，请参见第 25.0 节“节能特性”。

3.3.2 本地时钟门控

PIC32MX3XX/4XX 系列内核的大部分功耗是由时钟树和时钟控制寄存器消耗的。PIC32MX 系列使用大量的本地门控时钟来降低这种动态功耗。

3.4 EJTAG 调试支持

PIC32MX3XX/4XX 系列内核为应用程序和内核代码的软件调试提供了一个增强型 JTAG (EJTAG) 接口。除了标准的用户工作模式和内核工作模式之外，PIC32MX3XX/4XX 系列内核还提供了调试模式，可在发生调试异常（来自硬件断点和单步执行异常等）后进入调试模式，在调试异常返回 (DERET) 指令执行后继续执行主程序。在调试期间，处理器执行调试异常处理程序。

EJTAG 接口是通过测试访问端口 (Test Access Port, TAP) 工作的，测试访问端口是用于把测试数据传入和传出 PIC32MX3XX/4XX 系列内核的串行通信端口。除了标准的 JTAG 指令之外，EJTAG 规范中定义的特殊指令还定义了所选的寄存器及其使用方式。

PIC32MX3XX/4XX

注：

4.0 存储器构成

注: 本数据手册总结了PIC32MX3XX/4XX系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见“*PIC32MX Family Reference Manual*”的 **Section 3. “Memory Organization”** (DS61115)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX3XX/4XX 单片机提供 4 GB 的统一虚拟存储地址空间。所有存储区 (包括程序存储区、数据存储区、SFR 和配置寄存器) 都位于此地址空间中各自的唯一地址范围内。程序存储区和数据存储区可以选择划分为用户存储区和内核存储区。此外, 数据存储区可以是可执行存储区, 允许 PIC32MX3XX/4XX 从数据存储区执行。

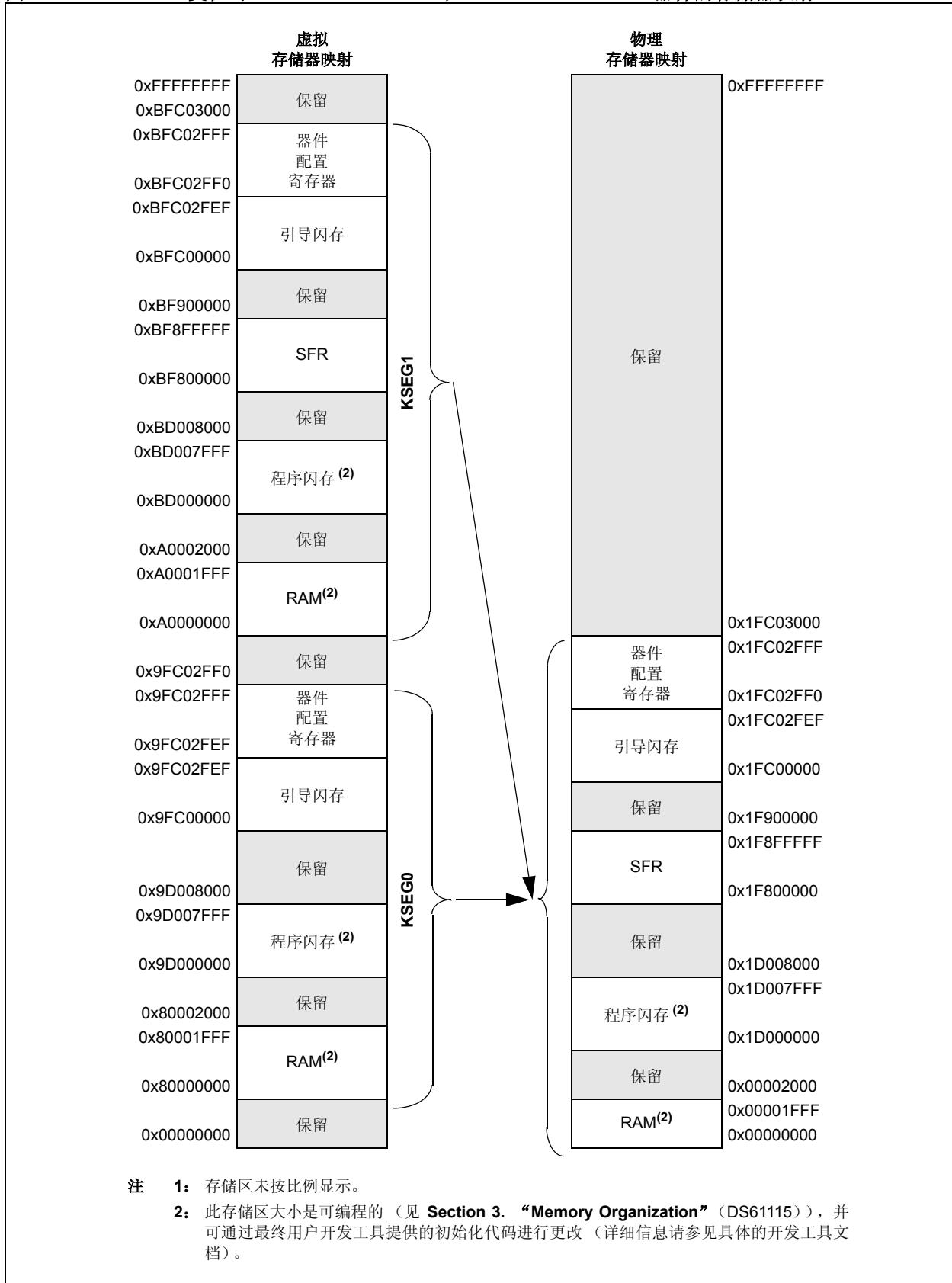
重要特性:

- 32 位固有数据宽
- 独立的用户模式地址空间和内核模式地址空间
- 灵活的闪存程序存储区分区
- 数据 RAM 可灵活地分为数据空间和程序空间
- 受保护代码的独立引导闪存
- 强大的总线异常处理功能, 阻止代码跑飞。
- 简单的存储器映射 (通过使用固定映射转换 (FMT) 单元)
- 可高速缓存的地址区和不可高速缓存的地址区

4.1 PIC32MX3XX/4XX 存储器布局

PIC32MX3XX/4XX 单片机实现了两个地址空间: 虚拟地址空间和物理地址空间。所有硬件资源 (例如程序存储区、数据存储区和外设) 都位于各自相关的物理地址范围内。虚拟地址专供 CPU 使用, CPU 通过虚拟地址取出并执行指令以及访问外设。物理地址供外设 (例如不通过 CPU 访问存储器的 DMA 和闪存控制器) 使用。

图 4-1: 复位时 PIC32MX320F032H 和 PIC32MX420F032H 器件的存储器映射⁽¹⁾



注 1: 存储区未按比例显示。

2: 此存储区大小是可编程的 (见 Section 3. “Memory Organization” (DS61115)), 并可通过最终用户开发工具提供的初始化代码进行更改 (详细信息请参见具体的开发工具文档)。

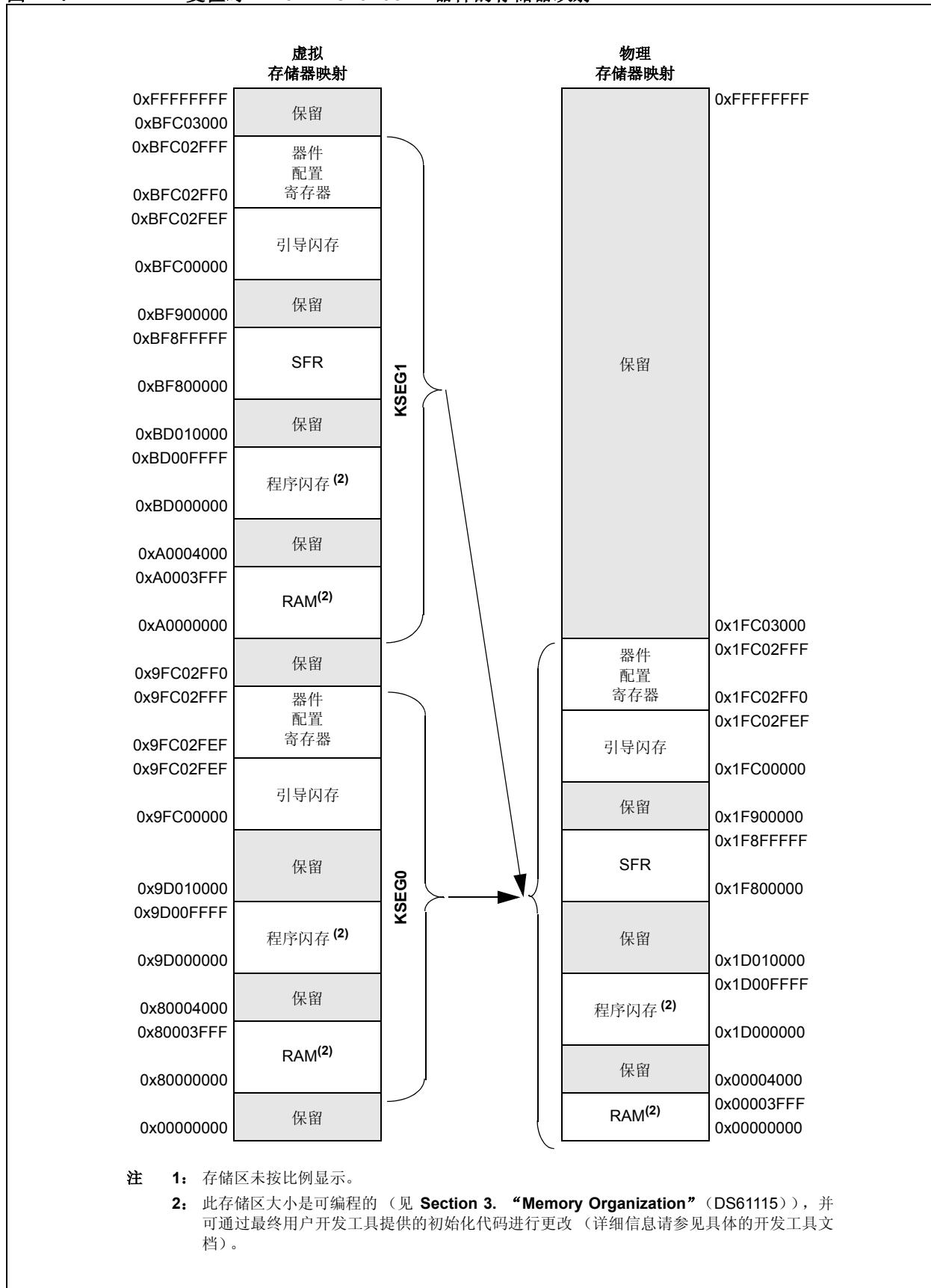
图 4-2: 复位时 PIC32MX320F064H 器件的存储器映射⁽¹⁾

图 4-3: 复位时 PIC32MX320F128H 和 PIC32MX320F128L 器件的存储器映射 (1)

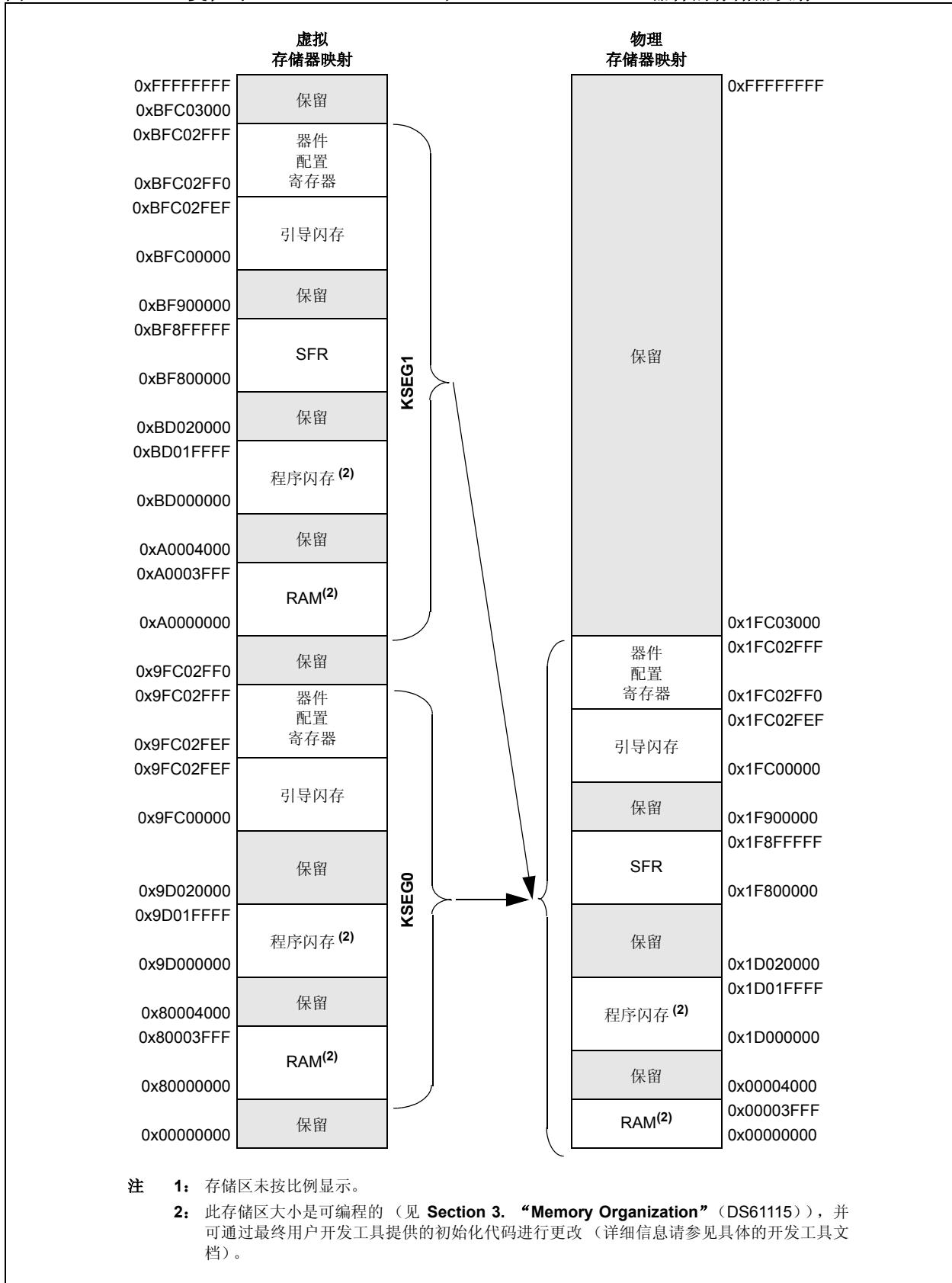


图 4-4: 复位时 PIC32MX340F128H、PIC32MX340F128L、PIC32MX440F128H 和 PIC32MX440F128L 器件的存储器映射 (1)

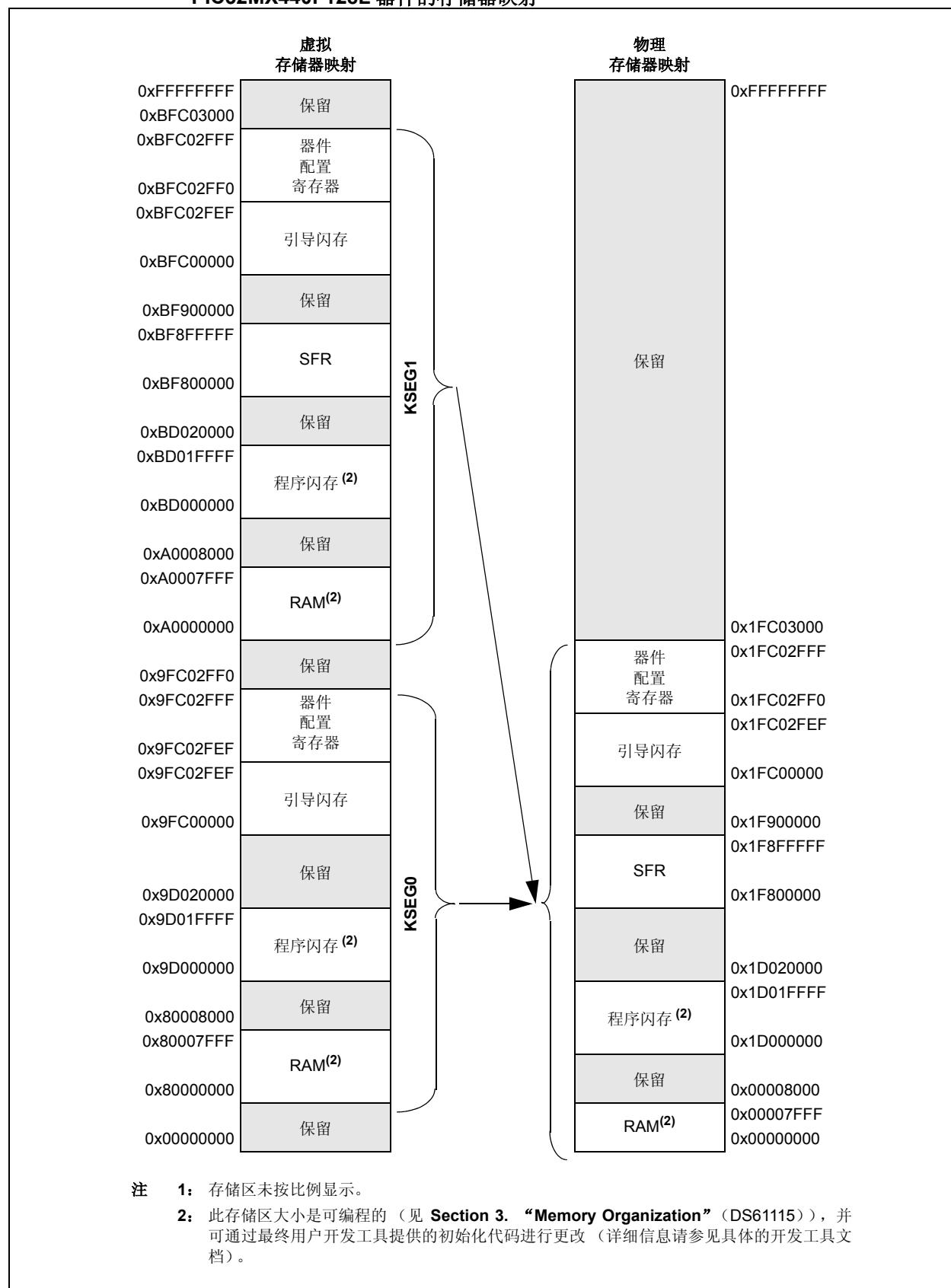
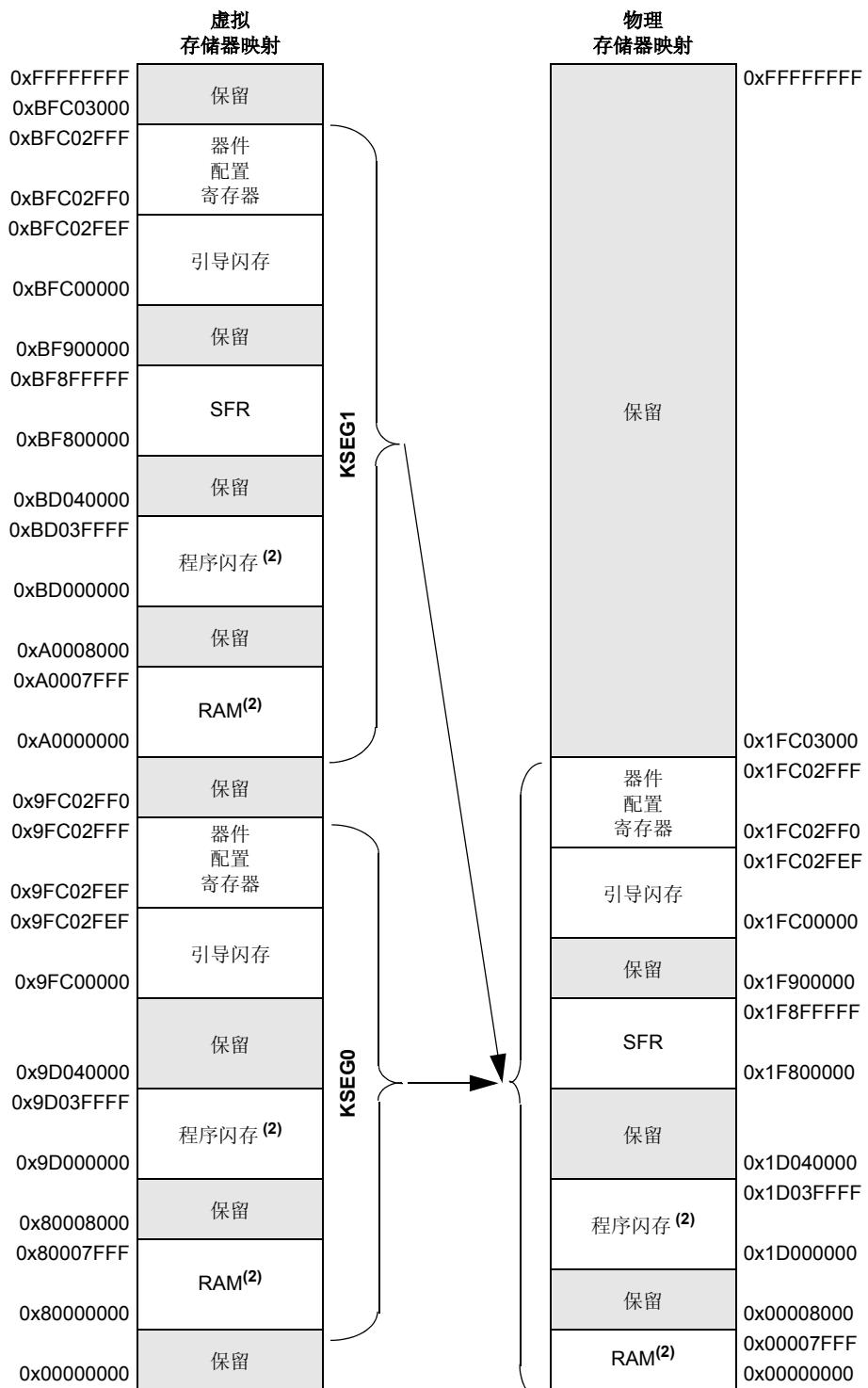


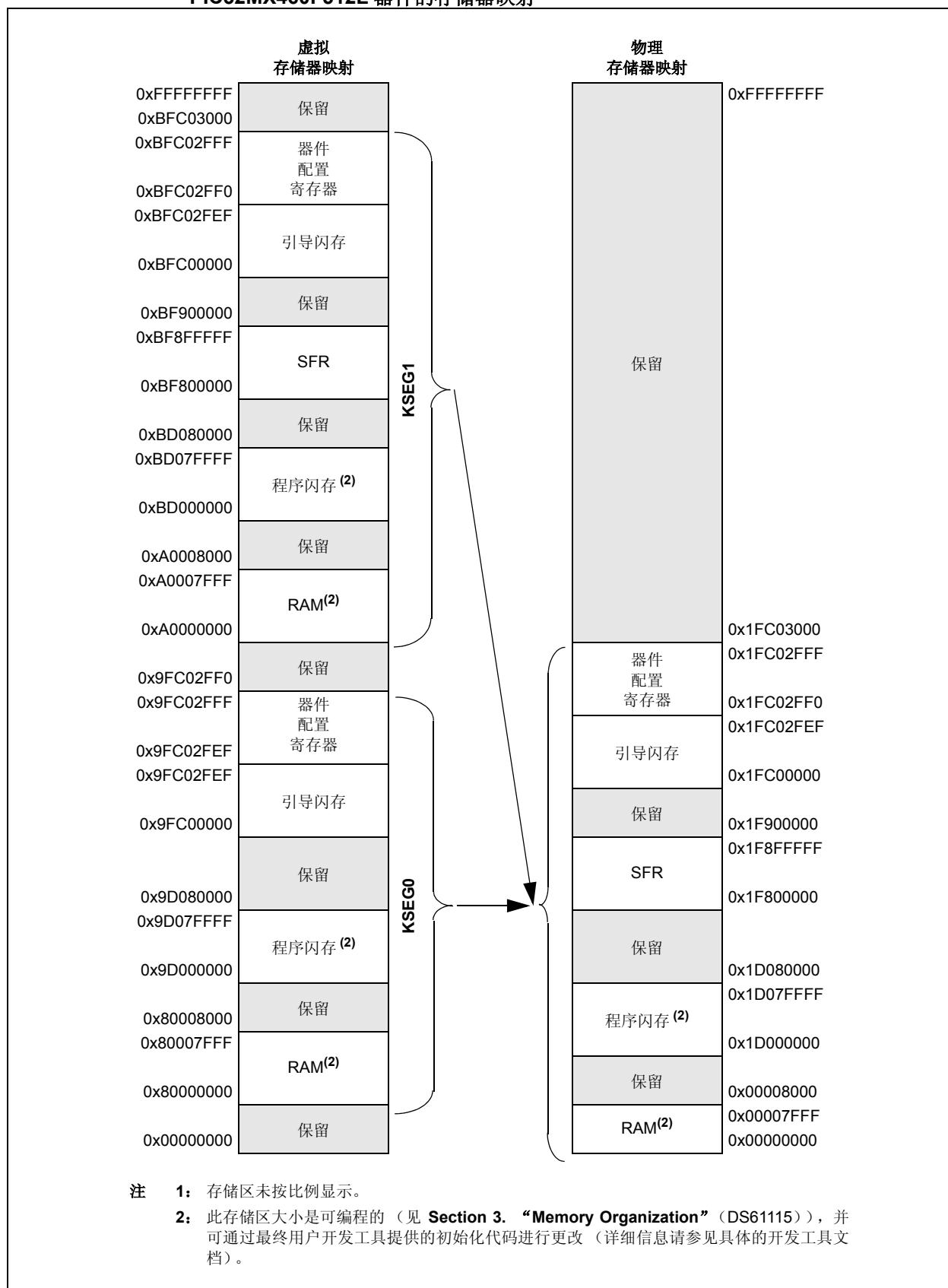
图 4-5: 复位时 PIC32MX340F256H、PIC32MX360F256L、PIC32MX440F256H 和 PIC32MX460F256L 器件的存储器映射⁽¹⁾



注 1: 存储区未按比例显示。

2: 此存储区大小是可编程的 (见 Section 3. “Memory Organization” (DS61115)), 并可通过最终用户开发工具提供的初始化代码进行更改 (详细信息请参见具体的开发工具文档)。

图 4-6: 复位时 PIC32MX340F512H、PIC32MX360F512L、PIC32MX440F512H 和 PIC32MX460F512L 器件的存储器映射 (1)



4.1.1 外设寄存器单元

表 4-1 至表 4-25 包含了 PIC32MX3XX/4XX 器件的外设地址映射。PB 总线上的外设映射到 512 字节边界。FPB 总线上的外设映射到 4 KB 边界。

表 4-1：总线矩阵寄存器映射

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_2000	BMXCON ⁽¹⁾	31:16	—	—	—	—	—	BMX CHEDMA	—	—	—	—	—	BMX ERRIXI	BMX ERRICD	BMX ERRDMA	BMX ERRDS	BMX ERRIS
		15:0	—	—	—	—	—	—	—	—	—	—	—	BMX WSDRM	—	—	—	BMXARB<2:0>
BF88_2010	BMX DKPBA ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	BMXDKPBA<15:0>															
BF88_2020	BMX DUDBA ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	BMXDUDBA<15:0>															
BF88_2030	BMX DUPBA ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	BMXDUPBA<15:0>															
BF88_2040	BMXDRMSZ	31:16	BMXDRMSZ<31:0>															
		15:0	BMXPUPBA<19:16>															
BF88_2050	BMX PUPBA ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	BMXPUPBA<15:0>															
BF88_2060	BMXPFMSZ	31:16	BMXPFMSZ<31:0>															
		15:0	BMXBOOTSZ<31:0>															
BF88_2070	BMX BOOTSZ	31:16	BMXBOOTSZ<31:0>															
		15:0																

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-2：中断寄存器映射⁽¹⁾

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0									
BF88_1000	INTCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SS0									
		15:0	—	FRZ	—	MVEC	—	TRC<2:0>				—	—	INT4EP	INT3EP	INT2EP	INT1EP	INT0EP									
BF88_1010	INTSTAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—									
		15:0	—	—	—	—	—	RIPL<2:0>				—	—	VEC<5:0>													
BF88_1020	IPTMR	31:16	IPTMR<31:0>																								
		15:0																									
BF88_1030	IFS0	31:16	I2C1MIF	I2C1SIF	I2C1BIF	U1TXIF	U1RXIF	U1EIF	SPI1RXIF	SPI1TXIF	SPI1EIF	OC5IF	IC5IF	T5IF	INT4IF	OC4IF	IC4IF	T4IF									
		15:0	INT3IF	OC3IF	IC3IF	T3IF	INT2IF	OC2IF	IC2IF	T2IF	INT1IF	OC1IF	IC1IF	T1IF	INT0IF	CS1IF	CS0IF	CTIF									
BF88_1040	IFS1	31:16	—	—	—	—	—	—	USBIF ⁽⁴⁾	FCEIF	—	—	—	—	DMA3IF ⁽²⁾	DMA2IF ⁽²⁾	DMA1IF ⁽²⁾	DMA0IF ⁽²⁾									
		15:0	RTCCIF	FSCMIF	I2C2MIF	I2C2SIF	I2C2BIF	U2TXIF	U2RXIF	U2EIF	SPI2RXIF ⁽³⁾	SPI2TXIF ⁽³⁾	SPI2EIF ⁽³⁾	CMP2IF	CMP1IF	PMP1IF	AD1IF	CNIF									

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

2: 这些位在 PIC32MX320FXXXX/420FXXXX 器件上不存在。

3: 这些位在 PIC32MX420FXXXX/440FXXXX 器件上不存在。

4: 这些位在 PIC32MX320FXXXX/340FXXXX/360FXXXX 器件上不存在。

表 4-2: 中断寄存器映射⁽¹⁾ (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_1060	IEC0	31:16	I2C1MIE	I2C1SIE	I2C1BIE	U1TXIE	U1RXIE	U1EIE	SPI1RXIE	SPI1TXIE	SPI1EIE	OC5IE	IC5IE	T5IE	INT4IE	OC4IE	IC4IE	T4IE
		15:0	INT3IE	OC3IE	IC3IE	T3IE	INT2IE	OC2IE	IC2IE	T2IE	INT1IE	OC1IE	IC1IE	T1IE	INT0IE	CS1IE	CS0IE	CTIE
BF88_1070	IEC1	31:16	—	—	—	—	—	—	USBIE	FCEIE	—	—	—	—	DMA3IE ⁽²⁾	DMA2IE ⁽²⁾	DMA1IE ⁽²⁾	DMA0IE ⁽²⁾
		15:0	RTCCIE	FSCMIE	I2C2MIE	I2C2SIE	I2C2BIE	U2TXIE	U2RXIE	U2EIE	SPI2RXIE ⁽³⁾	SPI2TXIE ⁽³⁾	SPI2EIE ⁽³⁾	CMP2IE	CMP1IE	PMPIE	AD1IE	CNIE
BF88_1090	IPC0	31:16	—	—	—	INT0IP<2:0>			INT0IS<1:0>		—	—	—	CS1IP<2:0>			CS1IS<1:0>	
		15:0	—	—	—	CS0IP<2:0>			CS0IS<1:0>		—	—	—	CTIP<2:0>			CTIS<1:0>	
BF88_10A0	IPC1	31:16	—	—	—	INT1IP<2:0>			INT1IS<1:0>		—	—	—	OC1IP<2:0>			OC1IS<1:0>	
		15:0	—	—	—	IC1IP<2:0>			IC1IS<1:0>		—	—	—	T1IP<2:0>			T1IS<1:0>	
BF88_10B0	IPC2	31:16	—	—	—	INT2IP<2:0>			INT2IS<1:0>		—	—	—	OC2IP<2:0>			OC2IS<1:0>	
		15:0	—	—	—	IC2IP<2:0>			IC2IS<1:0>		—	—	—	T2IP<2:0>			T2IS<1:0>	
BF88_10C0	IPC3	31:16	—	—	—	INT3IP<2:0>			INT3IS<1:0>		—	—	—	OC3IP<2:0>			OC3IS<1:0>	
		15:0	—	—	—	IC3IP<2:0>			IC3IS<1:0>		—	—	—	T3IP<2:0>			T3IS<1:0>	
BF88_10D0	IPC4	31:16	—	—	—	INT4IP<2:0>			INT4IS<1:0>		—	—	—	OC4IP<2:0>			OC4IS<1:0>	
		15:0	—	—	—	IC4IP<2:0>			IC4IS<1:0>		—	—	—	T4IP<2:0>			T4IS<1:0>	
BF88_10E0	IPC5	31:16	—	—	—	SPI1IP<2:0>			SPI1IS<1:0>		—	—	—	OC5IP<2:0>			OC5IS<1:0>	
		15:0	—	—	—	IC5IP<2:0>			IC5IS<1:0>		—	—	—	T5IP<2:0>			T5IS<1:0>	
BF88_10F0	IPC6	31:16	—	—	—	AD1IP<2:0>			AD1IS<1:0>		—	—	—	CNIP<2:0>			CNIS<1:0>	
		15:0	—	—	—	I2C1IP<2:0>			I2C1IS<1:0>		—	—	—	U1IP<2:0>			U1IS<1:0>	
BF88_1100	IPC7	31:16	—	—	—	SPI2IP<2:0> ⁽³⁾			SPI2IS<1:0> ⁽³⁾		—	—	—	CMP2IP<2:0>			CMP2IS<1:0>	
		15:0	—	—	—	CMP1IP<2:0>			CMP1IS<1:0>		—	—	—	PMPIP<2:0>			PMPIS<1:0>	
BF88_1110	IPC8	31:16	—	—	—	RTCCIP<2:0>			RTCCIS<1:0>		—	—	—	FSCMIP<2:0>			FSCMIS<1:0>	
		15:0	—	—	—	I2C2IP<2:0>			I2C2IS<1:0>		—	—	—	U2IP<2:0>			U2IS<1:0>	
BF88_1120	IPC9	31:16	—	—	—	DMA3IP<2:0> ⁽²⁾			DMA3IS<1:0> ⁽²⁾		—	—	—	DMA2IP<2:0> ⁽²⁾			DMA2IS<1:0> ⁽²⁾	
		15:0	—	—	—	DMA1IP<2:0> ⁽²⁾			DMA1IS<1:0> ⁽²⁾		—	—	—	DMA0IP<2:0> ⁽²⁾			DMA0IS<1:0> ⁽²⁾	
BF88_1140	IPC11	31:16	—	—	—	USBIP<2:0> ⁽⁴⁾			USBIS<1:0> ⁽⁴⁾		—	—	—	FCEIP<2:0>			FCEIS<1:0>	
		15:0	—	—	—	—			—		—	—	—	—			—	

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

2: 这些位在 PIC32MX320FXXXX/420FXXXX 器件上不存在。

3: 这些位在 PIC32MX420FXXXX/440FXXXX 器件上不存在。

4: 这些位在 PIC32MX320FXXXX/340FXXXX/360FXXXX 器件上不存在。

表 4-3: 定时器 1-5 寄存器映射⁽¹⁾

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_0600	T1CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	TWDIS	TWIP	—	—	—	TGATE	—	TCKPS<1:0>	—	TSYNC	TCS	—	—
BF80_0610	TMR1	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TMR1<15:0>															
BF80_0620	PR1	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PR1<15:0>															
BF80_0800	T2CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	—	—	—	TGATE	—	TCKPS<2:0>	—	T32	—	TCS	—
BF80_0810	TMR2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TMR2<15:0>															
BF80_0820	PR2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PR2<15:0>															
BF80_0A00	T3CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	—	—	—	TGATE	—	TCKPS<2:0>	—	—	—	TCS	—
BF80_0A10	TMR3	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TMR3<15:0>															
BF80_0A20	PR3	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PR3<15:0>															
BF80_0C00	T4CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	—	—	—	TGATE	—	TCKPS<2:0>	—	T32	—	TCS	—
BF80_0C10	TMR4	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TMR4<15:0>															
BF80_0C20	PR4	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PR4<15:0>															
BF80_0E00	T5CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	—	—	—	TGATE	—	TCKPS<2:0>	—	—	—	TCS	—
BF80_0E10	TMR5	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TMR5<15:0>															
BF80_0E20	PR5	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PR5<15:0>															

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-4: 输入捕捉 1-5 寄存器映射

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0				
BF80_2000	IC1CON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—				
		15:0	ON	FRZ	SIDL	—	—	—	ICFEDGE	ICC32	ICTMR	ICI<1:0>	ICOV	ICBNE	ICM<2:0>							
BF80_2010	IC1BUF	31:16	IC1BUF<31:0>																			
		15:0																				
BF80_2200	IC2CON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—				
		15:0	ON	FRZ	SIDL	—	—	—	ICFEDGE	ICC32	ICTMR	ICI<1:0>	ICOV	ICBNE	ICM<2:0>							
BF80_2210	IC2BUF	31:16	IC2BUF<31:0>																			
		15:0																				
BF80_2400	IC3CON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—				
		15:0	ON	FRZ	SIDL	—	—	—	ICFEDGE	ICC32	ICTMR	ICI<1:0>	ICOV	ICBNE	ICM<2:0>							
BF80_2410	IC3BUF	31:16	IC3BUF<31:0>																			
		15:0																				
BF80_2600	IC4CON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—				
		15:0	ON	FRZ	SIDL	—	—	—	ICFEDGE	ICC32	ICTMR	ICI<1:0>	ICOV	ICBNE	ICM<2:0>							
BF80_2610	IC4BUF	31:16	IC4BUF<31:0>																			
		15:0																				
BF80_2800	IC5CON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—				
		15:0	ON	FRZ	SIDL	—	—	—	ICFEDGE	ICC32	ICTMR	ICI<1:0>	ICOV	ICBNE	ICM<2:0>							
BF80_2810	IC5BUF	31:16	IC5BUF<31:0>																			
		15:0																				

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-5: 输出比较 1-5 寄存器映射 (1)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0		
BF80_3000	OC1CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—		
		15:0	ON	FRZ	SIDL	—	—	—	—	—	—	—	—	OC32	OCFLT	OCTSEL	OCM<2:0>			
BF80_3010	OC1R	31:16	OC1R<31:0>																	
		15:0																		
BF80_3020	OC1RS	31:16	OC1RS<31:0>																	
		15:0																		
BF80_3200	OC2CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	OC32	OCFLT	OCTSEL	OCM<2:0>		
		15:0	ON	FRZ	SIDL	—	—	—	—	—	—	—	—	—	OC32	OCFLT	OCTSEL	OCM<2:0>		
BF80_3210	OC2R	31:16	OC2R<31:0>																	
		15:0																		

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-5: 输出比较 1-5 寄存器映射⁽¹⁾ (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_3220	OC2RS	31:16 15:0																
BF80_3400	OC3CON	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_3410	OC3R	31:16 15:0																
BF80_3420	OC3RS	31:16 15:0																
BF80_3600	OC4CON	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_3610	OC4R	31:16 15:0																
BF80_3620	OC4RS	31:16 15:0																
BF80_3800	OC5CON	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_3810	OC5R	31:16 15:0																
BF80_3820	OC5RS	31:16 15:0																

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-6: I2C1-2 寄存器映射⁽¹⁾

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_5000	I2C1CON	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5010	I2C1STAT	31:16 15:0	ON	FRZ	SIDL	SCLREL	STRICT	A10M	DISSLW	SMEN	GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
BF80_5020	I2C1ADD	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5030	I2C1MSK	31:16 15:0	ACKSTAT	TRSTAT	—	—	BCL	GCSTAT	ADD10	IWCOL	I2COV	D/A	P	S	R/W	RBF	TBF	
BF80_5040	I2C1BRG	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器 (I2CxRCV 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-6: I2C1-2 寄存器映射⁽¹⁾ (续)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_5050	I2C1TRN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5260	I2C1RCV	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5200	I2C2CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	SCLREL	STRICT	A10M	DISSLW	SMEN	GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
BF80_5210	I2C2STAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ACKSTAT	TRSTAT	—	—	—	BCL	GCSTAT	ADD10	IWCOL	I2COV	D/A	P	S	R/W	RBF	TBF
BF80_5220	I2C2ADD	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5230	I2C2MSK	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5240	I2C2BRG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5250	I2C2TRN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_5260	I2C2RCV	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器 (I2CxRCV 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-7: UART1-2 寄存器映射

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_6000	U1MODE ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	IREN	RTSMD	—	UEN<1:0>	—	WAKE	LPBACK	ABAUD	RXINV	BRGH	PDSEL<1:0>	STSEL	—
BF80_6010	U1STA ⁽¹⁾	31:16	—	—	—	—	—	—	—	ADM_EN	—	—	—	—	—	—	—	—
		15:0	UTXISEL<1:0>	UTXINV	URXEN	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL<1:0>	ADDEN	RIDLE	PERR	FERR	OERR	URXDA	—	—
BF80_6020	U1TXREG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	TX8	—	—	—	—	—	—	—	—
BF80_6030	U1RXREG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	RX8	—	—	—	—	—	—	—	—
BF80_6040	U1BRG ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_6200	U2MODE ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	IREN	RTSMD	—	UEN<1:0>	—	WAKE	LPBACK	ABAUD	RXINV	BRGH	PDSEL<1:0>	STSEL	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-7: UART1-2 寄存器映射 (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_6210	U2STA ⁽¹⁾	31:16	—	—	—	—	—	—	—	ADM_EN	ADDR<7:0>							
		15:0	UTXISEL<1:0>		UTXINV	URXEN	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL<1:0>		ADDEN	RIDLE	PERR	FERR	OERR	URXDA
BF80_6220	U2TXREG	31:16	—	—	—	—	—	—	—	TX8	发送寄存器							
		15:0	—	—	—	—	—	—	—	RX8	接收寄存器							
BF80_6230	U2RXREG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	BRG<15:0>							
BF80_6240	U2BRG ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	BRG<15:0>								BRG<15:0>							

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-8: SPI1-2 寄存器映射 (1,2)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_5800	SPI1CON	31:16	FRMEN	FRMSYNC	FRMPOL	—	—	—	—	—	—	—	—	—	—	—	SPIFE	—
		15:0	ON	FRZ	SIDL	DISSDO	MODE32	MODE16	SMP	CKE	SSEN	CKP	MSTEN	—	—	—	—	—
BF80_5810	SPI1STAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	SPIBUSY	—	—	—	—	SPIROV	—	—	SPITBE	—	—	SPIRBF
BF80_5820	SPI1BUF	31:16	DATA<31:0>															
BF80_5830	SPI1BRG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	BRG<8:0>							
BF80_5A00	SPI2CON	31:16	FRMEN	FRMSYNC	FRMPOL	—	—	—	—	—	—	—	—	—	—	—	SPIFE	—
		15:0	ON	FRZ	SIDL	DISSDO	MODE32	MODE16	SMP	CKE	SSEN	CKP	MSTEN	—	—	—	—	—
BF80_5A10	SPI2STAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	SPIBUSY	—	—	—	—	SPIROV	—	—	SPITBE	—	—	SPIRBF
BF80_5A20	SPI2BUF	31:16	DATA<31:0>															
BF80_5A30	SPI2BRG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	BRG<8:0>							

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器 (SPIxBUF 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

注 2: SPI2 模块在 PIC32MX420FXXXX/440FXXXX 器件上不存在。

表 4-9: ADC 寄存器映射

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_9000	AD1CON1 ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	FORM<2:0>			SSRC<2:0>			CLRASAM	—	ASAM	SAMP
BF80_9010	AD1CON2 ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	VCFG2	VCFG1	VCFG0	OFFCAL	—	CSCNA	—	—	BUFS	—	SMPI<3:0>			BUFM	ALTS
BF80_9020	AD1CON3 ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ADRC	—	—	SAMC<4:0>				ADCS<7:0>							
BF80_9040	AD1CHS ⁽¹⁾	31:16	CH0NB	—	—	—	CH0SB<3:0>				CH0NA	—	—	—	CH0SA<3:0>		
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF80_9060	AD1PCFG ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1
BF80_9050	AD1CSSL ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1
BF80_9070	ADC1BUF0	31:16	ADC 结果字 0 (ADC1BUF0<31:0>)														
BF80_9080	ADC1BUF1	31:16	ADC 结果字 1 (ADC1BUF1<31:0>)														
BF80_9090	ADC1BUF2	31:16	ADC 结果字 2 (ADC1BUF2<31:0>)														
BF80_90A0	ADC1BUF3	31:16	ADC 结果字 3 (ADC1BUF3<31:0>)														
BF80_90B0	ADC1BUF4	31:16	ADC 结果字 4 (ADC1BUF4<31:0>)														
BF80_90C0	ADC1BUF5	31:16	ADC 结果字 5 (ADC1BUF5<31:0>)														
BF80_90D0	ADC1BUF6	31:16	ADC 结果字 6 (ADC1BUF6<31:0>)														
BF80_90E0	ADC1BUF7	31:16	ADC 结果字 7 (ADC1BUF7<31:0>)														
BF80_90F0	ADC1BUF8	31:16	ADC 结果字 8 (ADC1BUF8<31:0>)														
BF80_9100	ADC1BUF9	31:16	ADC 结果字 9 (ADC1BUF9<31:0>)														
BF80_9110	ADC1BUFA	31:16	ADC 结果字 A (ADC1BUFA<31:0>)														
BF80_9120	ADC1BUFB	31:16	ADC 结果字 B (ADC1BUFB<31:0>)														

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-9: ADC 寄存器映射 (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_9130	ADC1BUFC	31:16 15:0																
BF80_9140	ADC1BUFD	31:16 15:0																
BF80_9150	ADC1BUFE	31:16 15:0																
BF80_9160	ADC1BUFF	31:16 15:0																

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-10: DMA 全局寄存器映射 (仅 PIC32MX340FXXXX/360FXXXX/440FXXXX/460XXXX 器件)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_3000	DMACON ⁽¹⁾	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
			ON	FRZ	SIDL	SUSPEND	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3010	DMASTAT	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3020	DMAADDR	31:16 15:0															RDWR	—
																		DMACH<1:0>

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-11: DMA CRC 寄存器映射 (仅 PIC32MX340FXXXX/360FXXXX/440FXXXX/460XXXX 器件) (1)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_3030	DCRCCON	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
			—	—	—	—											CRCCH<1:0>	
BF88_3040	DCRCRDATA	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3050	DCRCXOR	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
																	DCRCXOR<15:0>	

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-12: DMA 通道 0-3 寄存器映射 (仅 PIC32MX340FXXXX/360FXXXX/440FXXXX/460XXXX 器件) (1)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_3060	DCH0CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	CHCHNS	CHEN	CHAED	CHCHN	CHAEN	—	CHEDET	CHPRI<1:0>
BF88_3070	DCH0ECON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	CHSIRQ<7:0>							CFORCE	CABORT	PATEN	SIRQEN	AIRQEN	—	—	—	—
BF88_3080	DCH0INT	31:16	—	—	—	—	—	—	—	—	CHSDIE	CHSHIE	CHDDIE	CHDHIE	CHBCIE	CHCCIE	CHTAIE	CHERIE
		15:0	—	—	—	—	—	—	—	—	CHSDIF	CHSHIF	CHDDIF	CHDHIF	CHBCIF	CHCCIF	CHTAIF	CHERIF
BF88_3090	DCH0SSA	31:16	CHSSA<31:0>															
BF88_30A0	DCH0DSA	31:16	CHDSA<31:0>															
BF88_30B0	DCH0SSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_30C0	DCH0DSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_30D0	DCH0SPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_30E0	DCH0DPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_30F0	DCH0CSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3100	DCH0CPTTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3110	DCH0DAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3120	DCH1CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	CHCHNS	CHEN	CHAED	CHCHN	CHAEN	—	CHEDET	CHPRI<1:0>
BF88_3130	DCH1ECON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	CHSIRQ<7:0>							CFORCE	CABORT	PATEN	SIRQEN	AIRQEN	—	—	—	—
BF88_3140	DCH1INT	31:16	—	—	—	—	—	—	—	—	CHSDIE	CHSHIE	CHDDIE	CHDHIE	CHBCIE	CHCCIE	CHTAIE	CHERIE
		15:0	—	—	—	—	—	—	—	—	CHSDIF	CHSHIF	CHDDIF	CHDHIF	CHBCIF	CHCCIF	CHTAIF	CHERIF
BF88_3150	DCH1SSA	31:16	CHSSA<31:0>															
BF88_3160	DCH1DSA	31:16	CHDSA<31:0>															

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 所有寄存器 (DCHxSPTR、DCHxDPTR 和 DCHxCPTTR 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-12: DMA 通道 0-3 寄存器映射 (仅 PIC32MX340FXXXX/360FXXXX/440FXXXX/460FXXXX 器件) (1) (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0	
BF88_3170	DCH1SSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHSSIZ<7:0>																			
BF88_3180	DCH1DSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHDSIZ<7:0>																			
BF88_3190	DCH1SPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHSPTR<7:0>																			
BF88_31A0	DCH1DPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHDPTR<7:0>																			
BF88_31B0	DCH1CSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHCSIZ<7:0>																			
BF88_31C0	DCH1CPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHCPTR<7:0>																			
BF88_31D0	DCH1DAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHPDAT<7:0>																			
BF88_31E0	DCH2CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	CHCHNS	CHEN	CHAED	CHCHN	CHAEN	—	CHEDET	CHPRI<1:0>	
BF88_31F0	DCH2ECON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	CHSIRQ<7:0>						CFORCE	CABORT	PATEN	SIRQEN	AIRQEN	—	—	—	—	—	
BF88_3200	DCH2INT	31:16	—	—	—	—	—	—	—	—	CHSDIE	CHSHIE	CHDDIE	CHDHIE	CHBCIE	CHCCIE	CHTAIE	CHERIE	
		15:0	—	—	—	—	—	—	—	—	CHSDIF	CHSHIF	CHDDIF	CHDHIF	CHBCIF	CHCCIF	CHTAIF	CHERIF	
CHSSA<31:0>																			
CHDSA<31:0>																			
BF88_3230	DCH2SSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHSSIZ<7:0>																			
BF88_3240	DCH2DSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHDSIZ<7:0>																			
BF88_3250	DCH2SPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHSPTR<7:0>																			
BF88_3260	DCH2DPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHDPTR<7:0>																			
BF88_3270	DCH2CSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	
CHCSIZ<7:0>																			

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 所有寄存器 (DCHxSPTR、DCHxDPTR 和 DCHxCPTR 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-12: DMA 通道 0-3 寄存器映射 (仅 PIC32MX340FXXXX/360FXXXX/440FXXXX/460XXXX 器件) (1) (续)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_3280	DCH2CPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3290	DCH2DAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_32A0	DCH3CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	CHCHNS	CHEN	CHAED	CHCHN	CHAEN	—	CHEDET	CHPRI<1:0>	—
BF88_32B0	DCH3ECON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	CHSIRQ<7:0>								CFORCE	CABORT	PATEN	SIRQEN	AIRQEN	—	—	—
BF88_32C0	DCH3INT	31:16	—	—	—	—	—	—	—	—	CHSDIE	CHSHIE	CHDDIE	CHDHIE	CHBCIE	CHCCIE	CHTAIE	CHERIE
		15:0	—	—	—	—	—	—	—	—	CHSDIF	CHSHIF	CHDDIF	CHDHIF	CHBCIF	CHCCIF	CHTAIF	CHERIF
BF88_32D0	DCH3SSA	31:16	CHSSA<31:0>															
BF88_32E0	DCH3DSA	31:16	CHDSA<31:0>															
BF88_32F0	DCH3SSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3300	DCH3DSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3310	DCH3SPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3320	DCH3DPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3330	DCH3CSIZ	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3340	DCH3CPTR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_3350	DCH3DAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 所有寄存器 (DCHxSPTR、DCHxDPTR 和 DCHxCPTR 除外) 在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-13: 比较器寄存器映射⁽¹⁾

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_A000	CM1CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	COE	CPOL	—	—	—	—	COUT	EVPOL<1:0>	—	CREF	—	—	—	CCH<1:0>	—
BF80_A010	CM2CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	COE	CPOL	—	—	—	—	COUT	EVPOL<1:0>	—	CREF	—	—	—	CCH<1:0>	—
BF80_A060	CMSTAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	FRZ	SIDL	—	—	—	—	—	—	—	—	—	—	—	C2OUT	C1OUT

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-14: 比较器参考电压寄存器映射⁽¹⁾

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_9800	CVRCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	—	—	—	—	—	—	—	—	—	CVROE	CVRR	CVRSS	CVR<3:0>		

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-15: 闪存控制器寄存器映射

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0			
BF80_F400	NVMCON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—			
		15:0	NVMWR	NVMWREN	NVMERR	LVDERR	LVDSTAT	—	—	—	—	—	—	—	—	NVMOP<3:0>					
BF80_F410	NVMKEY	31:16	NVMKEY<31:0>																		
BF80_F420	NVMADDR ⁽¹⁾	31:16	NVMADDR<31:0>																		
BF80_F430	NVMDATA	31:16	NVMDATA<31:0>																		
BF80_F440	NVMSRC ADDR	31:16	NVMSRCADDR<31:0>																		
15:0																					

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-16: 系统控制寄存器映射⁽¹⁾

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_F000	OSCCON	31:16	—	—	PLL0DIV<2:0>			RCDIV<2:0>			—	SOSCRDY	—	PBDIV<1:0>		PLLMULT<2:0>	
		15:0	—	COSC<2:0>			—	NOSC<2:0>			CLKLOCK	ULOCK	LOCK	SLPEN	CF	UFRCEN	SOSCEN
BF80_F010	OSCTUN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	TUN<5:0>			
BF80_0000	WDTCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	—	—	—	—	—	—	—	—	SWDTPS<4:0>				—	WDTCLR
BF80_F600	RCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	CM	VREGS	EXTR	SWR	—	WDTO	SLEEP	IDLE	BOR	POR
BF80_F610	RSWRST	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SWRST

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-17: 端口 A-G 寄存器映射⁽¹⁾

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_6000	TRISA ^(1,2,3)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TRISA15	TRISA14	—	—	TRISA10	TRISA9	—	TRISA<7:0>							
BF88_6010	PORTA ^(1,2,3)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	RA15	RA14	—	—	RA10	RA9	—	RA<7:0>							
BF88_6020	LATA ^(1,2,3)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	LATA15	LATA14	—	—	LATA10	LATA9	—	LATA<7:0>							
BF88_6030	ODCA ^(1,2,3)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ODCA15	ODCA14	—	—	ODCA10	ODCA9	—	ODCA<7:0>							
BF88_6040	TRISB ^(4,5)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TRISB<15:0>												RB<15:0>		
BF88_6050	PORTB ^(4,5)	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	RB<15:0>														

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: TRISA、PORTA、LATA 和 ODCA 寄存器在 64 引脚器件上未实现, 读为 0。

2: 在 100 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RA0、RA1、RA4 和 RA5 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTAGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTAGEN 位 = 1。

3: 在特定的 100 引脚器件上, 指令跟踪端口与 PORTA 引脚 (RA6 和 RA7) 以及 PORTG 引脚 (RG12、RG13 和 RG14) 复用。上电复位时, 这些引脚是通用 I/O 引脚。要保持这些引脚为通用 I/O 引脚, 用户应用程序代码必须保持 TROEN (DDPCON<2>) 位 = 0。要将这些引脚用作指令跟踪引脚, TROEN 必须置 1。

4: 在 64 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RB10、RB11、RB12 和 RB13 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTAGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTAGEN 位 = 1。

5: 使能 USB 模块时, 端口引脚 RB3 不能用作通用 I/O 引脚。

6: 在 64 引脚器件上未实现。读为 0。

7: 在 64 引脚 USB 器件上未实现。读为 0。

8: 在 100 引脚 USB 器件上未实现。读为 0。

9: 使能 USB 模块时, 不能用作通用 I/O 引脚。

10: 使能 USB 模块时, 不能用作通用 I/O 引脚。仅当禁止 USB 模块时, 才用作输入引脚。

11: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节“CLR、SET 和 INV 寄存器”。

表 4-17: 端口 A-G 寄存器映射⁽¹¹⁾ (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_6060	LATB ^(4,5)	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
			LATB<15:0>															
BF88_6070	ODCB ^(4,5)	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
			ODCB<15:0>															
BF88_6080	TRISC	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_6090	PORTC	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_60A0	LATC	31:16 15:0	RC15	RC14	RC13	RC12	—	—	—	—	—	—	—	RC4 ⁽⁶⁾	RC3 ⁽⁶⁾	RC2 ⁽⁶⁾	RC1 ⁽⁶⁾	—
BF88_60B0	ODCC	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_60C0	TRISD	31:16 15:0	ODCC15 ⁽⁶⁾	ODCC14 ⁽⁶⁾	ODCC13 ⁽⁶⁾	ODCC12 ⁽⁶⁾	—	—	—	—	—	—	—	ODCC4 ⁽⁶⁾	ODCC3 ⁽⁶⁾	ODCC2 ⁽⁶⁾	ODCC1 ⁽⁶⁾	—
BF88_60D0	PORTD	31:16 15:0	RD15 ⁽⁶⁾	RD14 ⁽⁶⁾	RD13 ⁽⁶⁾	RD12 ⁽⁶⁾	—	RD<11:8>	—	—	—	—	—	—	RD<7:0>	—	—	—
BF88_60E0	LATD	31:16 15:0	LAT15 ⁽⁶⁾	LAT14 ⁽⁶⁾	LAT13 ⁽⁶⁾	LAT12 ⁽⁶⁾	—	LATD<11:8>	—	—	—	—	—	—	LATD<7:0>	—	—	—
BF88_60F0	ODCD	31:16 15:0	ODCD15 ⁽⁶⁾	ODCD14 ⁽⁶⁾	ODCD13 ⁽⁶⁾	ODCD12 ⁽⁶⁾	—	ODCD<11:8>	—	—	—	—	—	—	ODCD<7:0>	—	—	—
BF88_6100	TRISE	31:16 15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	TRISE<7:0>	—	—
BF88_6110	PORTE	31:16 15:0	—	—	—	—	—	—	—	—	RE9 ⁽⁶⁾	RE8 ⁽⁶⁾	—	—	RE<7:0>	—	—	—
BF88_6120	LATE	31:16 15:0	—	—	—	—	—	—	—	LATE9 ⁽⁶⁾	LATE8 ⁽⁶⁾	—	—	—	LATE<7:0>	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

- 注 1:** TRISA、PORTA、LATA 和 ODCA 寄存器在 64 引脚器件上未实现, 读为 0。
- 2:** 在 100 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RA0、RA1、RA4 和 RA5 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTAGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTAGEN 位 = 1。
- 3:** 在特定的 100 引脚器件上, 指令跟踪端口与 PORTA 引脚 (RA6 和 RA7) 以及 PORTG 引脚 (RG12、RG13 和 RG14) 复用。上电复位时, 这些引脚是通用 I/O 引脚。要保持这些引脚为通用 I/O 引脚, 用户应用程序代码必须保持 TROEN (DDPCON<2>) 位 = 0。要将这些引脚用作指令跟踪引脚, TROEN 必须置 1。
- 4:** 在 64 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RB10、RB11、RB12 和 RB13 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTAGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTAGEN 位 = 1。
- 5:** 使能 USB 模块时, 端口引脚 RB3 不能用作通用 I/O 引脚。
- 6:** 在 64 引脚器件上未实现。读为 0。
- 7:** 在 64 引脚 USB 器件上未实现。读为 0。
- 8:** 在 100 引脚 USB 器件上未实现。读为 0。
- 9:** 使能 USB 模块时, 不能用作通用 I/O 引脚。
- 10:** 使能 USB 模块时, 不能用作通用 I/O 引脚。仅当禁止 USB 模块时, 才用作输入引脚。
- 11:** 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-17: 端口 A-G 寄存器映射⁽¹¹⁾ (续)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_6130	ODCE	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	ODCE9 ⁽⁶⁾	ODCE8 ⁽⁶⁾	—	—	—	—	—	—	—	—
BF88_6140	TRISF	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	TRISF13 ⁽⁶⁾	TRISF12 ⁽⁶⁾	—	—	—	TRISF8 ⁽⁶⁾	TRISF7 ^(6,8)	TRISF6 ^(7,8)	TRISF5	TRISF4	TRISF3	TRISF2 ⁽⁷⁾	TRISF1	TRISF0
BF88_6150	PORTF	31:16	—	—	—	—	—	—	—	RF8 ⁽⁶⁾	RF7 ^(6,8)	RF6 ^(7,8)	RF5	RF4	RF3 ⁽⁹⁾	RF2 ⁽⁷⁾	RF1	RF0
		15:0	—	—	RF13 ⁽⁶⁾	RF12 ⁽⁶⁾	—	—	—	—	—	—	—	—	—	—	—	—
BF88_6160	LATF	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	LATF13 ⁽⁶⁾	LATF12 ⁽⁶⁾	—	—	—	LATF8 ⁽⁶⁾	LATF7 ^(6,8)	LATF6 ^(7,8)	LATF5	LATF4	LATF3	LATF2 ⁽⁷⁾	LATF1	LATF0
BF88_6170	ODCF	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	ODCF13 ⁽⁶⁾	ODCF12 ⁽⁶⁾	—	—	—	ODCF8 ⁽⁶⁾	ODCF7 ^(6,8)	ODCF6 ^(7,8)	ODCF5	ODCF4	ODCF3	ODCF2 ⁽⁷⁾	ODCF1	ODCF0
BF88_6180	TRISG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	TRISG15 ⁽⁶⁾	TRISG14 ⁽⁶⁾	TRISG13 ⁽⁶⁾	TRISG12 ⁽⁶⁾	—	—	TRISG9	TRISG8	TRISG7	TRISG6	—	—	TRISG3	TRISG2	TRISG1 ⁽⁶⁾	TRISG0 ⁽⁶⁾
BF88_6190	PORTG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	RG15 ⁽⁶⁾	RG14 ⁽⁶⁾	RG13 ⁽⁶⁾	RG12 ⁽⁶⁾	—	—	RG9	RG8	RG7	RG6	—	—	RG3 ⁽¹⁰⁾	RG2 ⁽¹⁰⁾	RG1 ⁽⁶⁾	RG0 ⁽⁶⁾
BF88_61A0	LATG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	LATG15 ⁽⁶⁾	LATG14 ⁽⁶⁾	LATG13 ⁽⁶⁾	LATG12 ⁽⁶⁾	—	—	LATG9	LATG8	LATG7	LATG6	—	—	LATG3	LATG2	LATG1 ⁽⁶⁾	LATG0 ⁽⁶⁾
BF88_61B0	ODCG	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ODCG15 ⁽⁶⁾	ODCG14 ⁽⁶⁾	ODCG13 ⁽⁶⁾	ODCG12 ⁽⁶⁾	—	—	ODCG9	ODCG8	ODCG7	ODCG6	—	—	ODCG3	ODCG2	ODCG1 ⁽⁶⁾	ODCG0 ⁽⁶⁾

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

- 注 1: TRIS、PORTA、LATA 和 ODCA 寄存器在 64 引脚器件上未实现, 读为 0。
 2: 在 100 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RA0、RA1、RA4 和 RA5 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTGEN 位 = 1。
 3: 在特定的 100 引脚器件上, 指令跟踪端口与 PORTA 引脚 (RA6 和 RA7) 以及 PORTG 引脚 (RG12、RG13 和 RG14) 复用。上电复位时, 这些引脚是通用 I/O 引脚。要保持这些引脚为通用 I/O 引脚, 用户应用程序代码必须保持 TROEN (DDPCON<2>) 位 = 0。要将这些引脚用作指令跟踪引脚, TROEN 必须置 1。
 4: 在 64 引脚器件上, JTAG 编程 / 调试端口与端口引脚 RB10、RB11、RB12 和 RB13 复用。上电复位时, 这些引脚由 JTAG 端口控制。要将这些引脚用作通用 I/O, 用户应用程序代码必须清零 JTGEN (DDPCON<3>) 位。要将这些引脚用作 JTAG 编程 / 调试端口, 用户应用程序代码必须保持 JTGEN 位 = 1。
 5: 使能 USB 模块时, 端口引脚 RB3 不能用作通用 I/O 引脚。
 6: 在 64 引脚器件上未实现。读为 0。
 7: 在 64 引脚 USB 器件上未实现。读为 0。
 8: 在 100 引脚 USB 器件上未实现。读为 0。
 9: 使能 USB 模块时, 不能用作通用 I/O 引脚。
 10: 使能 USB 模块时, 不能用作通用 I/O 引脚。仅当禁止 USB 模块时, 才用作输入引脚。
 11: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-18: 电平变化通知和上拉寄存器映射⁽²⁾

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_61C0	CNCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ON	FRZ	SIDL	—	—	—	—	—	—	—	—	—	—	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

- 注 1: CNEN 和 CNPUE 位在 64 引脚器件上未实现, 读为 0。
 2: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-18: 电平变化通知和上拉寄存器映射 (2) (续)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_61D0	CNEN	31:16	—	—	—	—	—	—	—	—	—	—	CNEN21 ⁽¹⁾	CNEN20 ⁽¹⁾	CNEN19 ⁽¹⁾	CNEN18	CNEN17	CNEN16
		15:0	CNEN<15:0>												CNPUE<15:0>			
BF88_61E0	CNPUE	31:16	—	—	—	—	—	—	—	—	—	—	CNPUE21 ⁽¹⁾	CNPUE20 ⁽¹⁾	CNPUE19 ⁽¹⁾	CNPUE18	CNPUE17	CNPUE16
		15:0	CNPUE<15:0>															

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: CNEN 和 CNPUE 位在 64 引脚器件上未实现, 读为 0。

2: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-19: 并行主端口寄存器映射 (1)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0														
BF80_7000	PMCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—														
		15:0	ON	FRZ	SIDL	ADRMUX<1:0>	PMPTTL	PTWREN	PTRDEN	CSF<1:0>			ALP	CS2P	CS1P	—	WRSP	RDSP														
BF80_7010	PMMODE	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—														
		15:0	BUSY	IRQM<1:0>	INCM<1:0>	MODE16	MODE<1:0>		WAITB<1:0>	WAITM<3:0>						WAITE<1:0>																
BF80_7020	PMADDR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—														
		15:0	CS2EN/A15	CS1EN/A14	ADDR<13:0>																											
BF80_7030	PMDOUT	31:16	DATAOUT<31:0>																													
		15:0																														
BF80_7040	PMDIN	31:16	DATAIN<31:0>																													
		15:0																														
BF80_7050	PMAEN	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—														
		15:0	PTEN<15:0>																													
BF80_7060	PMSTAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—														
		15:0	IBF	IBOV	—	—	IB3F	IB2F	IB1F	IB0F	OBE	OBUF	—	—	OB3E	OB2E	OB1E	OB0E														

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-20: 编程和诊断寄存器映射

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_F200	DDPCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	DDPUSB	DDPU1	DDPU2	DDPSPI1	JTAGEN	TROEN	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

表 4-21: 预取寄存器映射

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0							
BF88_4000	CHECON ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CHECOH							
		15:0	—	—	—	—	—	DCSZ<1:0>	—	—	PREFEN<1:0>	—	—	—	—	—	PFMWS<2:0>							
BF88_4010	CHEACC ⁽¹⁾	31:16	CHEWEN	—	—	—	—	—	—	—	—	—	—	—	—	—	—							
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CHEIDX<3:0>							
BF88_4020	CHETAG ⁽¹⁾	31:16	LTAG BOOT	—	—	—	—	—	—	—	—	—	—	—	—	—	LTAG<23:16>							
		15:0	LTAG<15:4>										LVALID	LLOCK	LTYPE	—	—							
BF88_4030	CHEMSK ⁽¹⁾	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—							
		15:0	LMASK<15:5>										—	—	—	—	—							
BF88_4040	CHEW0	31:16	CHEW0<31:0>																					
		15:0	CHEW0<31:0>																					
BF88_4050	CHEW1	31:16	CHEW1<31:0>																					
		15:0	CHEW1<31:0>																					
BF88_4060	CHEW2	31:16	CHEW2<31:0>																					
		15:0	CHEW2<31:0>																					
BF88_4070	CHEW3	31:16	CHEW3<31:0>																					
		15:0	CHEW3<31:0>																					
BF88_4080	CHELRU	31:16	—	—	—	—	—	—	—	—	CHELRU<24:16>													
		15:0	CHELRU<15:0>																					
BF88_4090	CHEHIT	31:16	CHEHIT<31:0>																					
		15:0	CHEHIT<31:0>																					
BF88_40A0	CHEMIS	31:16	CHEMIS<31:0>																					
		15:0	CHEMIS<31:0>																					
BF88_40C0	CHEPFABT	31:16	CHEPFABT<31:0>																					
		15:0	CHEPFABT<31:0>																					

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-22: RTCC 寄存器映射⁽¹⁾

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF80_0200	RTCCON	31:16	—	—	—	—	—	—	—	CAL<11:0>							—
		15:0	ON	FRZ	SIDL	—	—	—	—	RTSEC SEL	RTC CLKON	—	—	RTCWREN	RTCSYNC	HALFSEC	RTCOE
BF80_0210	RTCALRM	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	ALRMEN	CHIME	PIV	ALRM SYNC	AMASK<3:0>				ARPT<7:0>						

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-22: RTCC 寄存器映射⁽¹⁾ (续)

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0	
BF80_0220	RTCTIME	31:16	HR10<3:0>				HR01<3:0>				MIN10<3:0>				MIN01<3:0>			
		15:0	SEC10<3:0>				SEC01<3:0>				—	—	—	—	—	—	—	
BF80_0230	RTCDATE	31:16	YEAR10<3:0>				YEAR01<3:0>				MONTH10<3:0>				MONTH01<3:0>			
		15:0	DAY10<3:0>				DAY01<3:0>				—	—	—	—	WDAY01<3:0>			
BF80_0240	ALRMTIME	31:16	MIN10<3:0>				MIN01<3:0>				MIN10<3:0>				MIN01<3:0>			
		15:0	SEC10<3:0>				SEC01<3:0>				—	—	—	—	—	—	—	
BF80_0250	ALRMDATE	31:16	—	—	—	—	—	—	—	—	MONTH10<3:0>				MONTH01<3:0>			
		15:0	DAY10<3:0>				DAY01<3:0>				—	—	—	—	WDAY01<3:0>			

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 此表中的所有寄存器在其虚拟地址处有对应的 CLR、SET 和 INV 寄存器且偏移量分别为 0x4、0x8 和 0xC。更多信息, 请参见第 12.1.1 节 “CLR、SET 和 INV 寄存器”。

表 4-23: DEVCFG: 器件配置字汇总

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BFC0_2FF0	DEVCFG3	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	USERID15	USERID14	USERID13	USERID12	USERID11	USERID10	USERID9	USERID8	USERID7	USERID6	USERID5	USERID4	USERID3	USERID2	USERID1
BFC0_2FF4	DEVCFG2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	FPLL0DIV<2:0>	
		15:0	FUPLLLEN ⁽¹⁾	—	—	—	FUPLLIDIV<2:0> ⁽¹⁾				—	FPLL0MULT<2:0>				FPLL0DIV<2:0>	
BFC0_2FF8	DEVCFG1	31:16	—	—	—	—	—	—	—	—	FWDTEN	—	—	WDTPS<4:0>			
		15:0	FCKSM<1:0>		FPBDIV<1:0>		—	OSC IOFNC	POSCMD<1:0>		IESO	—	FSOSCEN	—	—	FNOSC<2:0>	
BFC0_2FFC	DEVCFG0	31:16	—	—	—	CP	—	—	—	BWP	—	—	—	PWP19	PWP18	PWP17	PWP16
		15:0	PWP15	PWP14	PWP13	PWP12	—	—	—	—	—	—	—	ICESEL	—	DEBUG<1:0>	

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

注 1: 这些位仅在 PIC32MX4XX 器件上可用。

表 4-24: 器件和版本 ID 汇总

SFR 虚拟地址	SFR 名称	Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0	
BF80_F220	DEVID	31:16	VER<3:0>				DEVID<27:16>				DEVID<15:0>							
		15:0																

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

表 4-25: USB 寄存器映射

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_5040	U1OTGIR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	IDIF	T1MSECIF	LSTATEIF	ACTVIF	SESVDIF	SESENDIF	—
BF88_5050	U1OTGIE	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	IDIE	T1MSECIE	LSTATEIE	ACTVIE	SESVDIE	SESENDIE	—
BF88_5060	U1OTG STAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	ID	—	LSTATE	—	SESVD	SESEND	—
BF88_5070	U1OTGCON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	DPPULUP	DMPULUP	DPPUL DWN	DMPUL DWN	VBUSON	OTGEN	VBUSCHG
BF88_5080	U1PWRC	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	UACTPND	—	—	USLPGRD	—	—	USUS PEND
BF88_5200	U1IR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	STALLIF	ATTACHIF	RESUME IF	IDLEIF	TRNIF	SOFIF	UERRIF
BF88_5210	U1IE	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	STALLIE	ATTACHIE	RESUME IE	IDLEIE	TRNIE	SOFIE	UERRIE
BF88_5220	U1EIR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	BTSEF	BMXEF	DMAEF	BTOEF	DFN8EF	CRC16EF	CRC5EF EOFEF
BF88_5230	U1EIE	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	BTSEE	BMXEE	DMAEE	BTOEE	DFN8EE	CRC16EE	CRC5EE EOFEE
BF88_5240	U1STAT	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	ENDPT<3:0>						DIR
BF88_5250	U1CON	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	JSTATE	SE0	PKTDIS TOKBUSY	USBRST	HOSTEN	RESUME	PPBRST
BF80_5260	U1ADDR	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	LSPDEN	DEVADDR<6:0>					
BF88_5270	U1BDTP1	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	BDTPTRL<7:1>						—
BF88_5280	U1FRML	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	FRML<7:0>						—
BF88_5290	U1FRMH	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	FRMH<10:8>
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

表 4-25: USB 寄存器映射 (续)

SFR 虚拟 地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_52A0	U1TOK	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_52B0	U1SOF	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_52C0	U1BDTP2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_52D0	U1BDTP3	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
BF88_52E0	U1CNFG1	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	UTEYE	UOEMON	USBFRZ	USBSDL	—	—	—
BF88_5300	U1EP0	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	LSPD	RETRYDIS	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5310	U1EP1	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5320	U1EP2	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5330	U1EP3	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5340	U1EP4	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5350	U1EP5	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5360	U1EP6	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5370	U1EP7	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5380	U1EP8	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL
BF88_5390	U1EP9	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

表 4-25: USB 寄存器映射 (续)

SFR 虚拟地址	SFR 名称		Bit 31/15	Bit 30/14	Bit 29/13	Bit 28/12	Bit 27/11	Bit 26/10	Bit 25/9	Bit 24/8	Bit 23/7	Bit 22/6	Bit 21/5	Bit 20/4	Bit 19/3	Bit 18/2	Bit 17/1	Bit 16/0
BF88_53A0	U1EP10	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
BF88_53B0	U1EP11	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
BF88_53C0	U1EP12	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
BF88_53D0	U1EP13	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
BF88_53E0	U1EP14	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK
BF88_53F0	U1EP15	31:16	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—
		15:0	—	—	—	—	—	—	—	—	—	—	—	EPCON DIS	EPRXEN	EPTXEN	EPSTALL	EPHSHK

图注: x = 复位时的未知值, — = 未实现, 读为 0。复位值用十六进制表示。

5.0 闪存程序存储器

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 5. “Flash Program Memory”** (DS61121)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX3XX/4XX 器件具有一个用于执行用户代码的内部闪存程序存储器。用户可以使用以下三种方法对此存储器编程:

1. 运行时自编程 (Run-Time Self Programming, RTSP)
2. 在线串行编程 (In-Circuit Serial Programming, ICSP™)
3. EJTAG 编程

RTSP 编程由软件从闪存或 RAM 存储器执行。EJTAG 编程使用器件的 EJTAG 端口和具有 EJTAG 功能的编程器执行。ICSP 编程使用串行数据与器件相连, ICSP 编程速度比 RTSP 编程速度要快得多。本章将描述 RTSP 技术。ICSP 和 EJTAG 方法的描述请参见 “*PIC32MX3XX/4XX Programming Specification*” (DS61145) 文档, 该文档可从 Microchip 网站下载。

PIC32MX3XX/4XX

注：

6.0 复位

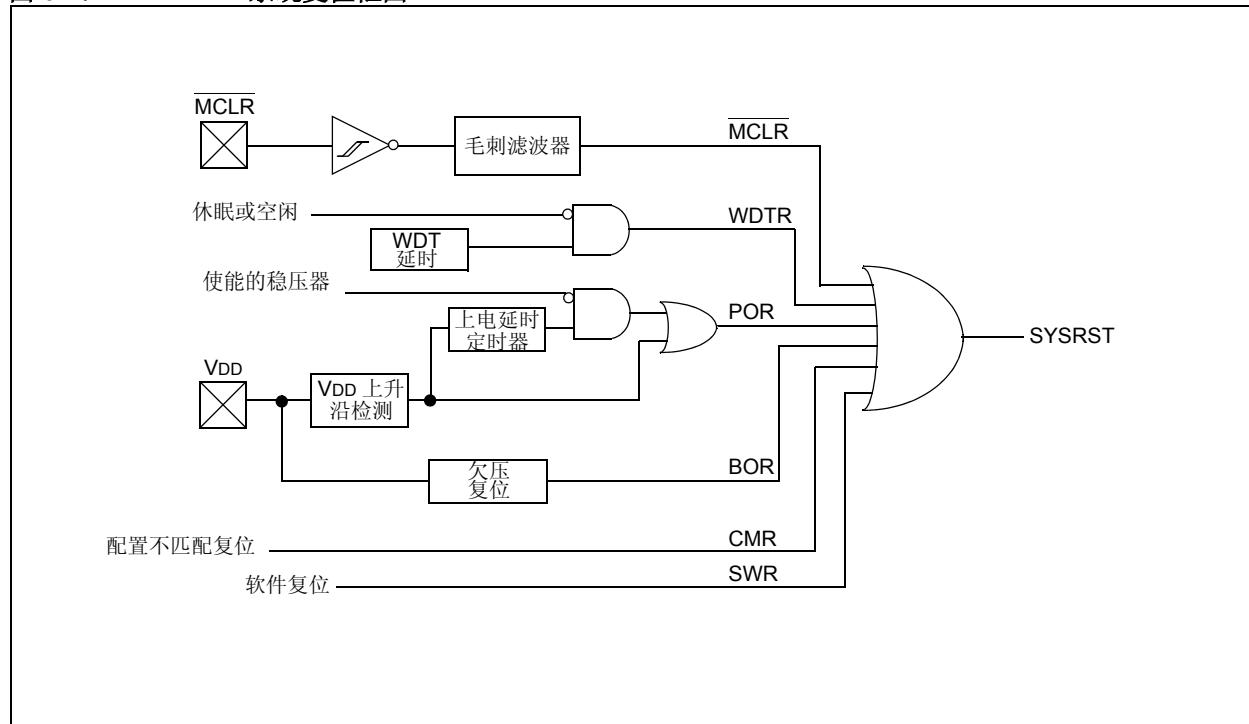
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 7. “Resets”** (DS61118)。
该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

复位模块组合了所有复位源并控制器件主复位信号 **SYSRST**。以下是器件复位源列表:

- **POR:** 上电复位
- **MCLR:** 主复位引脚
- **SWR:** 软件复位
- **WDTR:** 看门狗定时器复位
- **BOR:** 欠压复位
- **CMR:** 配置不匹配复位

复位模块的简化框图如图 6-1 所示。

图 6-1: 系统复位框图



PIC32MX3XX/4XX

注：

7.0 中断控制器

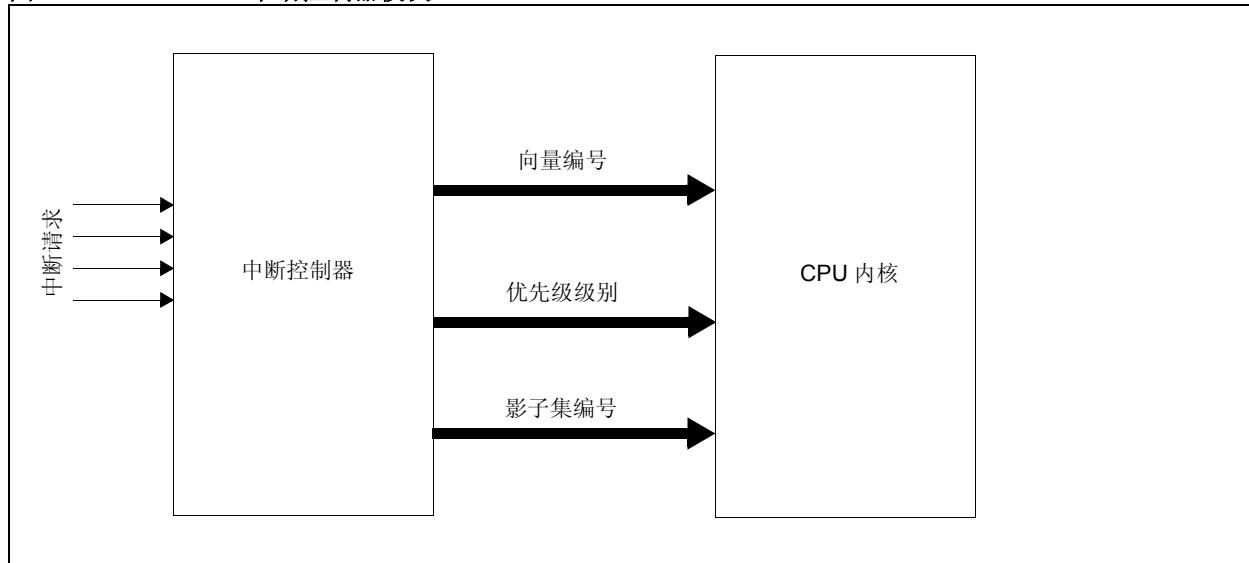
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 8. “Interrupt Controller”** (DS61108)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX3XX/4XX 器件产生中断请求以响应来自外设模块的中断事件。中断控制模块处于 CPU 逻辑之外, 在中断事件到达 CPU 之前优先处理中断事件。

PIC32MX3XX/4XX 中断模块具有以下特性:

- 最多 96 个中断源
- 最多 64 个中断向量
- 单向量工作模式和多向量工作模式
- 5 个具有边沿极性控制功能的外部中断
- 中断接近定时器
- 调试模式下模块冻结
- 每个向量有 7 个用户可选的优先级级别
- 每个优先级内有 4 个用户可选的次优先级级别
- 最高的优先级有专用的影子集
- 软件可产生任何中断
- 用户可配置的中断向量表存储单元
- 用户可配置的中断向量空间

图 7-1: 中断控制器模块



注: 本节提及的寄存器中有几个寄存器不在中断控制器模块中。这些寄存器 (和位) 与 CPU 有关。有关详细信息请参见第 3.0 节 “**PIC32MX MCU**”。

为避免混淆, CPU 中的寄存器采用了不同的编排方式以示区分。本节中的寄存器名称以及本手册所有其他章节中的寄存器名称只采用大写字母表示。CPU 寄存器名称采用大写和小写字母的方式表示。例如, INTSTAT 是中断寄存器, 而 IntCtl 是 CPU 寄存器。

表 7-1: 中断 IRQ 和向量存储单元

中断源 ⁽¹⁾	IRQ	向量 编号	中断位存储单元		
			标志	允许	优先级
最高自然顺序优先级					次优先级
CT – 内核定时器中断	0	0	IFS0<0>	IEC0<0>	IPC0<4:2>
CS0 – 内核软件中断 0	1	1	IFS0<1>	IEC0<1>	IPC0<12:10>
CS1 – 内核软件中断 1	2	2	IFS0<2>	IEC0<2>	IPC0<20:18>
INT0 – 外部中断 0	3	3	IFS0<3>	IEC0<3>	IPC0<28:26>
T1 – Timer1	4	4	IFS0<4>	IEC0<4>	IPC1<4:2>
IC1 – 输入捕捉 1	5	5	IFS0<5>	IEC0<5>	IPC1<12:10>
OC1 – 输出比较 1	6	6	IFS0<6>	IEC0<6>	IPC1<20:18>
INT1 – 外部中断 1	7	7	IFS0<7>	IEC0<7>	IPC1<28:26>
T2 – Timer2	8	8	IFS0<8>	IEC0<8>	IPC2<4:2>
IC2 – 输入捕捉 2	9	9	IFS0<9>	IEC0<9>	IPC2<12:10>
OC2 – 输出比较 2	10	10	IFS0<10>	IEC0<10>	IPC2<20:18>
INT2 – 外部中断 2	11	11	IFS0<11>	IEC0<11>	IPC2<28:26>
T3 – Timer3	12	12	IFS0<12>	IEC0<12>	IPC3<4:2>
IC3 – 输入捕捉 3	13	13	IFS0<13>	IEC0<13>	IPC3<12:10>
OC3 – 输出比较 3	14	14	IFS0<14>	IEC0<14>	IPC3<20:18>
INT3 – 外部中断 3	15	15	IFS0<15>	IEC0<15>	IPC3<28:26>
T4 – Timer4	16	16	IFS0<16>	IEC0<16>	IPC4<4:2>
IC4 – 输入捕捉 4	17	17	IFS0<17>	IEC0<17>	IPC4<12:10>
OC4 – 输出比较 4	18	18	IFS0<18>	IEC0<18>	IPC4<20:18>
INT4 – 外部中断 4	19	19	IFS0<19>	IEC0<19>	IPC4<28:26>
T5 – Timer5	20	20	IFS0<20>	IEC0<20>	IPC5<4:2>
IC5 – 输入捕捉 5	21	21	IFS0<21>	IEC0<21>	IPC5<12:10>
OC5 – 输出比较 5	22	22	IFS0<22>	IEC0<22>	IPC5<20:18>
SPI1E – SPI1 故障	23	23	IFS0<23>	IEC0<23>	IPC5<28:26>
SPI1TX – SPI1 传输完成	24	23	IFS0<24>	IEC0<24>	IPC5<28:26>
SPI1RX – SPI1 接收完成	25	23	IFS0<25>	IEC0<25>	IPC5<28:26>
U1E – UART1 错误	26	24	IFS0<26>	IEC0<26>	IPC6<4:2>
U1RX – UART1 接收器	27	24	IFS0<27>	IEC0<27>	IPC6<4:2>
U1TX – UART1 发送器	28	24	IFS0<28>	IEC0<28>	IPC6<4:2>
I2C1B – I2C1 总线冲突事件	29	25	IFS0<29>	IEC0<29>	IPC6<12:10>
I2C1S – I2C1 从事件	30	25	IFS0<30>	IEC0<30>	IPC6<12:10>
I2C1M – I2C1 主事件	31	25	IFS0<31>	IEC0<31>	IPC6<12:10>
CN – 输入电平变化中断	32	26	IFS1<0>	IEC1<0>	IPC6<20:18>
AD1 – ADC1 转换完成	33	27	IFS1<1>	IEC1<1>	IPC6<28:26>
PMP – 并行主端口	34	28	IFS1<2>	IEC1<2>	IPC7<4:2>
CMP1 – 比较器中断	35	29	IFS1<3>	IEC1<3>	IPC7<12:10>
CMP2 – 比较器中断	36	30	IFS1<4>	IEC1<4>	IPC7<20:18>
					IPC7<17:16>

注 1: 不是所有的中断源在所有器件上都提供。

可用外设请参见表 1: “PIC32MX 通用系列——特性” 和表 2: “PIC32MX USB 系列——特性”。

表 7-1：中断 IRQ 和向量存储单元（续）

中断源 ⁽¹⁾	IRQ	向量 编号	中断位存储单元			
			最高自然顺序优先级	标志	允许	优先级
SPI2E – SPI2 故障	37	31	IFS1<5>	IEC1<5>	IPC7<28:26>	IPC7<25:24>
SPI2TX – SPI2 传输完成	38	31	IFS1<6>	IEC1<6>	IPC7<28:26>	IPC7<25:24>
SPI2RX – SPI2 接收完成	39	31	IFS1<7>	IEC1<7>	IPC7<28:26>	IPC7<25:24>
U2E – UART2 错误	40	32	IFS1<8>	IEC1<8>	IPC8<4:2>	IPC8<1:0>
U2RX – UART2 接收器	41	32	IFS1<9>	IEC1<9>	IPC8<4:2>	IPC8<1:0>
U2TX – UART2 发送器	42	32	IFS1<10>	IEC1<10>	IPC8<4:2>	IPC8<1:0>
I2C2B – I2C2 总线冲突事件	43	33	IFS1<11>	IEC1<11>	IPC8<12:10>	IPC8<9:8>
I2C2S – I2C2 从事件	44	33	IFS1<12>	IEC1<12>	IPC8<12:10>	IPC8<9:8>
I2C2M – I2C2 主事件	45	33	IFS1<13>	IEC1<13>	IPC8<12:10>	IPC8<9:8>
FSCM – 故障保护时钟监视器	46	34	IFS1<14>	IEC1<14>	IPC8<20:18>	IPC8<17:16>
RTCC – 实时时钟	47	35	IFS1<15>	IEC1<15>	IPC8<28:26>	IPC8<25:24>
DMA0 – DMA 通道 0	48	36	IFS1<16>	IEC1<16>	IPC9<4:2>	IPC9<1:0>
DMA1 – DMA 通道 1	49	37	IFS1<17>	IEC1<17>	IPC9<12:10>	IPC9<9:8>
DMA2 – DMA 通道 2	50	38	IFS1<18>	IEC1<18>	IPC9<20:18>	IPC9<17:16>
DMA3 – DMA 通道 3	51	39	IFS1<19>	IEC1<19>	IPC9<28:26>	IPC9<25:24>
FCE – 闪存控制事件	56	44	IFS1<24>	IEC1<24>	IPC11<4:2>	IPC11<1:0>
USB	57	45	IFS1<25>	IEC1<25>	IPC11<12:10>	IPC11<9:8>
(保留)						
最低自然顺序优先级						

注 1：不是所有的中断源在所有器件上都提供。

可用外设请参见表 1：“PIC32MX 通用系列——特性”和表 2：“PIC32MX USB 系列——特性”。

PIC32MX3XX/4XX

注：

8.0 振荡器配置

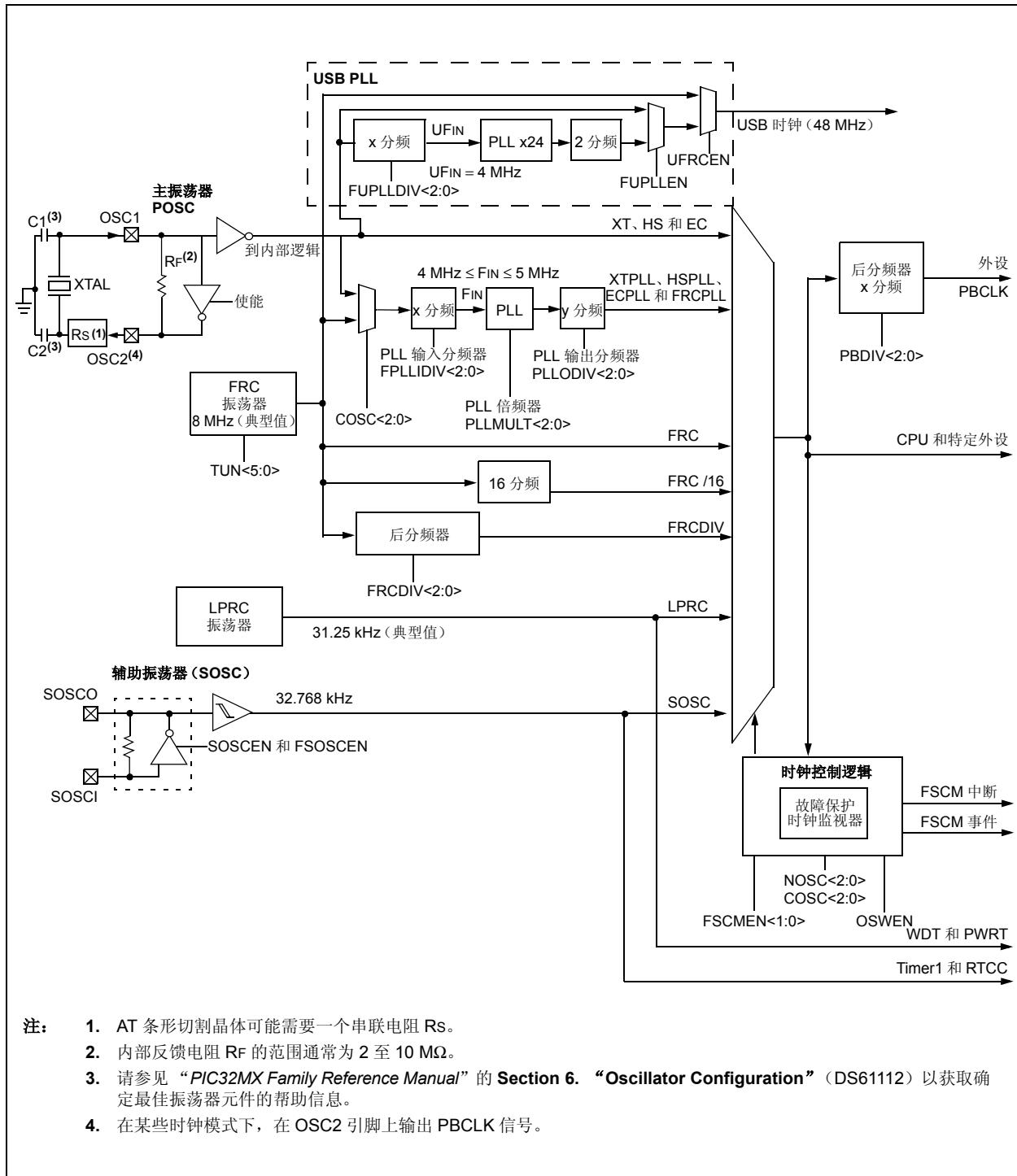
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 6. “Oscillator Configuration”** (DS61112)。
该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX 振荡器系统具有以下模块和特性:

- 共有 4 个外部和内部振荡器可选作时钟源
- 片上 PLL (锁相环), 通过用户可选的输入分频器、倍频器和输出分频器来提升特定内部和外部振荡器源的工作频率
- 特定振荡器源具有片上用户可选的后分频器
- 可采用软件控制在多个时钟源之间切换
- 检测时钟故障和允许安全恢复或关闭应用的故障保护时钟监视器 (Fail-Safe Clock Monitor, FSCM)
- 供 USB 外设专用的片上 PLL

PIC32MX3XX/4XX

图 8-1: PIC32MX3XX/4XX 系列时钟框图



- 注:
1. AT 条形切割晶体可能需要一个串联电阻 RS。
 2. 内部反馈电阻 RF 的范围通常为 2 至 $10 \text{ M}\Omega$ 。
 3. 请参见 “PIC32MX Family Reference Manual” 的 Section 6. “Oscillator Configuration” (DS61112) 以获取确定最佳振荡器元件的帮助信息。
 4. 在某些时钟模式下，在 OSC2 引脚上输出 PBCLK 信号。

9.0 预取高速缓存

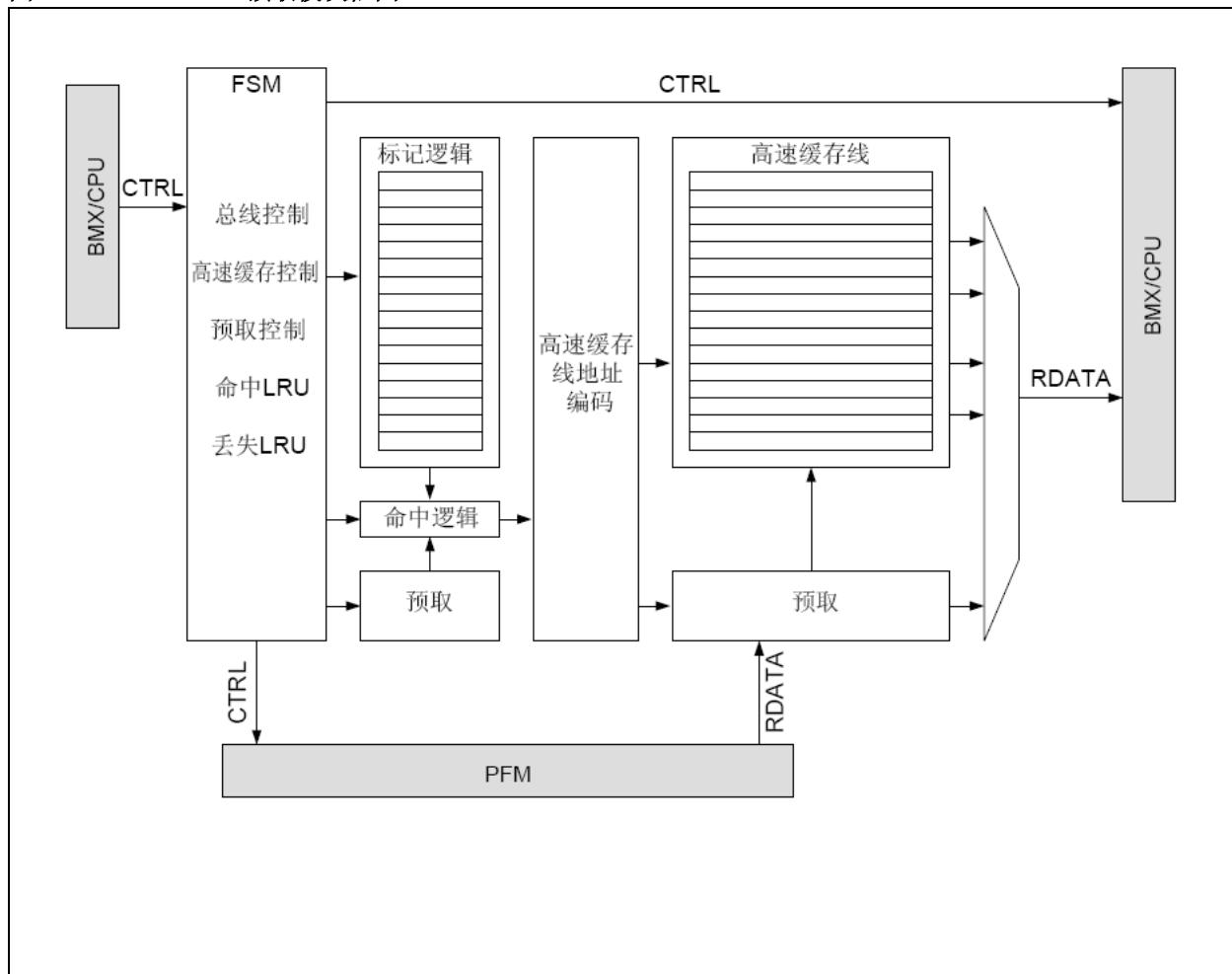
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 4. “Prefetch Cache”** (DS61119)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

预取高速缓存通过实现指令高速缓存、常量数据高速缓存和指令预取, 增强了在可高速缓存的闪存程序存储区外执行应用程序的性能。

9.1 特性

- 16 条完全关联的可锁定高速缓存线
- 16 字节高速缓存线
- 最多可为数据分配 4 条高速缓存线
- 2 条带有地址掩码的高速缓存线, 用于保存重复的指令
- 伪 LRU 替换策略
- 可用软件写所有高速缓存线
- 16 字节并行存储器读取
- 预测性指令预取

图 9-1: 预取模块框图



PIC32MX3XX/4XX

注：

10.0 直接存储器访问 (DMA) 控制器

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 Section 31. “**Direct Memory Access (DMA) Controller**” (DS61117)。该手册在 Microchip 网站 (www.Microchip.com/PIC32) 上提供。

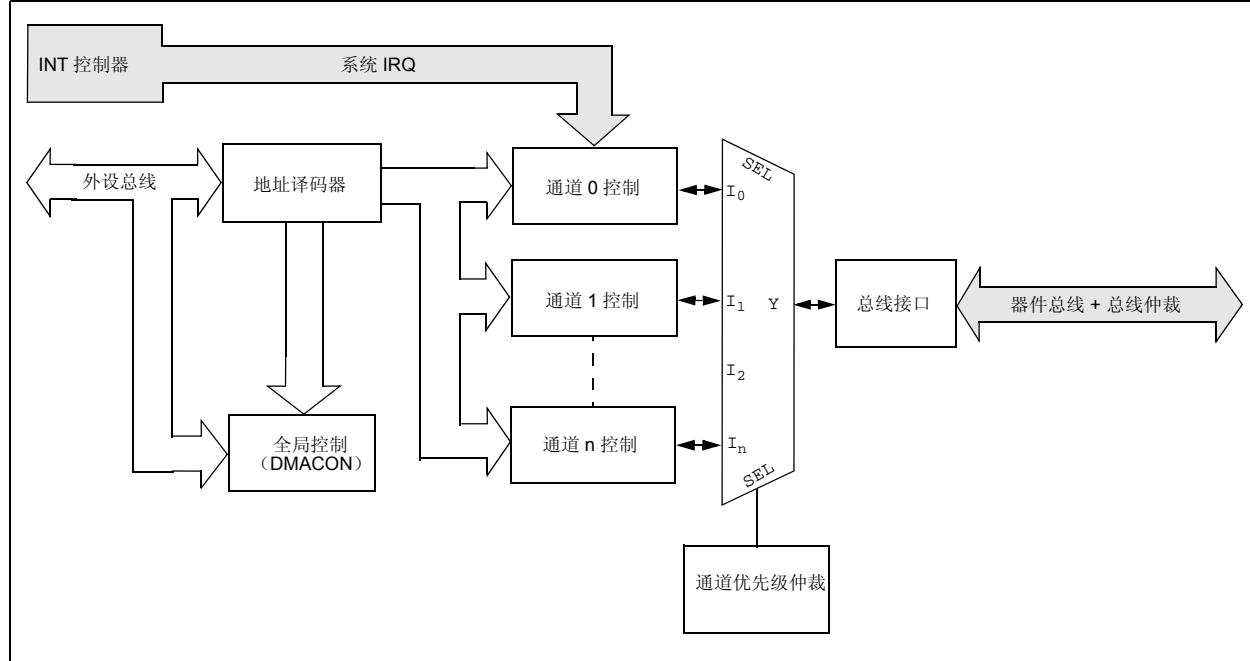
PIC32MX 直接存储器访问 (Direct Memory Access, DMA) 控制器是总线主模块, 用于无需 CPU 干预的情况下在不同器件之间传送数据。DMA 传送的源和目标可以是 PIC32MX 中现有的任何存储器映射的模块 (例如外设总线 (PBUS) 设备: SPI、UART 和 I²CTM 等) 或存储器本身。

以下是 DMA 控制器模块的一些重要特性:

- 4 个相同的通道, 每个通道都具有:
 - 自动递增源和目标地址寄存器
 - 源指针和目标指针
 - 存储器到存储器和存储器到外设之间的传送功能
- 自动字大小检测:
 - 传送粒度, 细到字节级别
 - 无需在源和目标处对字节进行字对齐

- 固定优先级通道仲裁
- 灵活的 DMA 通道工作模式:
 - 手动 (软件) 或自动 (中断) DMA 请求
 - 单数据块或自动重复数据块传送模式
 - 通道至通道链
- 灵活的 DMA 请求:
 - 可从任何外设中断源选择 DMA 请求
 - 每个通道可以选择任何 (合适的) 可观察中断作为其 DMA 请求源
 - 可由任何外设中断源选择 DMA 传送中止
 - 模式 (数据) 匹配, 传送终止
- 多个 DMA 通道状态中断:
 - DMA 通道数据块传送完成
 - 源空或半空
 - 目标满或半满
 - 由于外部事件导致 DMA 传送中止
 - 产生无效 DMA 地址
- DMA 调试支持以下功能:
 - DMA 通道最近访问的地址
 - 最近传送数据的 DMA 通道
- CRC 发生模块:
 - CRC 模块可分配给任何可用通道
 - CRC 模块具有很强的可配置能力

图 10-1: DMA 框图



PIC32MX3XX/4XX

注：

11.0 USB ON-THE-GO (OTG)

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 27. “USB On-The-Go (OTG)”** (DS61126)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

通用串行总线 (Universal Serial Bus, USB) 模块包含模拟和数字元件, 使用最少量的外部元件即可实现 USB 2.0 全速和低速嵌入式主机、全速设备或 OTG 操作。在主机模式下, 此模块旨在用作嵌入式主机, 因此并未实现 UHCI 或 OHCI 控制器。

USB 模块由时钟发生器、USB 电压比较器、收发器、串行接口引擎 (Serial Interface Engine, SIE)、专用 USB DMA 控制器、上拉和下拉电阻以及寄存器接口组成。PIC32MX USB OTG 模块的框图如图 11-1 所示。

时钟发生器提供 USB 全速和低速通信所需的 48 MHz 时钟。电压比较器监视 VBUS 引脚上的电压以确定总线的状态。收发器提供 USB 总线和数字逻辑之间的模拟转换。SIE 是一个状态机, 它与端点缓冲区交换数据, 并产生用于数据传输的硬件协议。USB DMA 控制器在 RAM 和 SIE 的数据缓冲区之间传输数据。集成的上拉和下拉电阻省去了对外部信号传输元件的需要。寄存器接口使 CPU 可以配置模块并与模块进行通信。

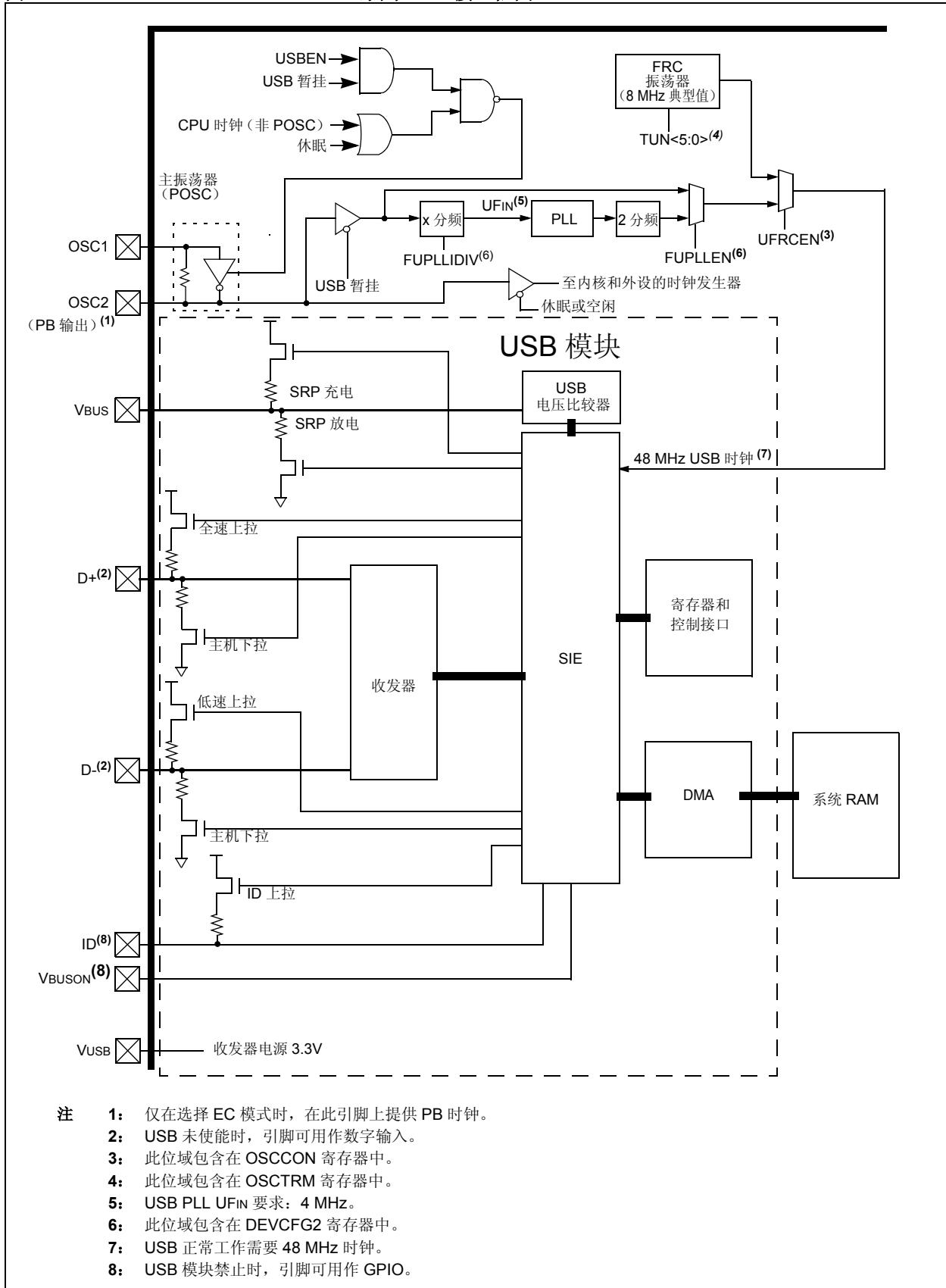
PIC32MX USB 模块包含以下特性:

- 作为主机和设备的 USB 全速支持
- 低速主机支持
- USB OTG 支持
- 集成信号传输电阻
- 用于 VBUS 监视的集成模拟比较器
- 集成 USB 收发器
- 硬件执行的事务握手
- 可在系统 RAM 中任意位置进行端点缓冲
- 集成了用于访问系统 RAM 和闪存的 DMA 控制器

注: **重点:** USB 规范以及其他第三方规范或技术的实施和使用可能需要得到许可; 包括但不限于 **USB Implementers Forum, Inc** (也称为 **USB-IF**)。用户对调查和满足任何适用许可义务负全部责任。

PIC32MX3XX/4XX

图 11-1: PIC32MX3XX/4XX 系列 USB 接口框图

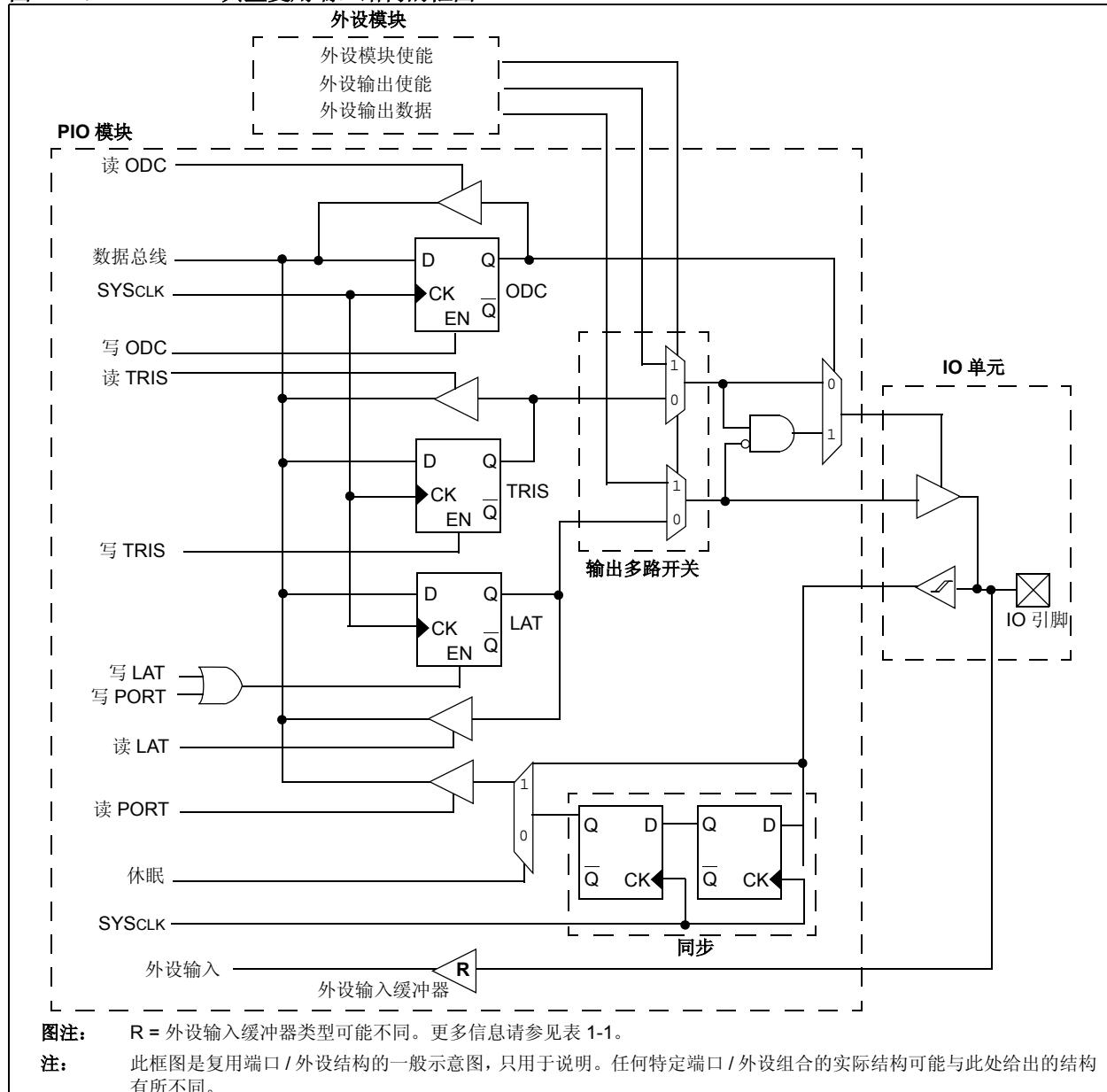


12.0 I/O 端口

注：本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明，请参见“*PIC32MX Family Reference Manual*”的 **Section 12. “I/O Ports”** (DS61120)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

通用 I/O 引脚是最简单的外设。它们使 PIC® MCU 能够监视和控制其他器件。为了增加灵活性和功能性，一些引脚需要与备用功能复用。

图 12-1：典型复用端口结构的框图



12.1 并行 I/O (PIO) 端口

所有端口引脚都有三个与其操作直接关联的寄存器 (TRIS 寄存器、LAT 寄存器和 PORT 寄存器)。

TRIS 是用于确定某个数字引脚是输入还是输出的数据方向或三态控制寄存器。将某个 TRISx 寄存器位置 1 可配置相应的 I/O 引脚为输入；将某个 TRISx 寄存器位清零可配置相应的 I/O 引脚为输出。器件复位以后，所有端口 I/O 引脚都被定义为输入。某些 I/O 引脚与模拟外设共用，在器件复位之后，这些引脚会默认为模拟输入。

PORT 寄存器用于读取施加到端口 I/O 引脚上信号的当前状态。写某个 PORTx 寄存器实际上是写该端口的锁存器 (即 LATx 寄存器)，将数据锁存到该端口的 I/O 引脚。

LAT 寄存器用于写数据到端口 I/O 引脚。LATx 锁存寄存器保存写入 LATx 寄存器或 PORTx 寄存器的数据。读 LATx 锁存寄存器读的是写入相应端口或锁存寄存器的最后一个值。

有些器件上没有实现所有的端口 I/O 引脚，因此，其相应的 PORTx、LATx 和 TRISx 寄存器位将读为 0。

12.1.1 CLR、SET 和 INV 寄存器

每个 I/O 模块寄存器都有相应的 CLR (清零)、SET (置 1) 和 INV (翻转) 寄存器，专为快速原子级位操作而设计。正如寄存器名称所示，向某个 SET、CLR 或 INV 寄存器写入值会有效地执行其名称所示的操作，但只会修改相应的基址寄存器和指定为 1 的位。不会修改指定为 0 的位。

读 SET、CLR 和 INV 寄存器会返回未定义的值。要查看对某个 SET、CLR 或 INV 寄存器执行写操作后的结果，必须读取基址寄存器。

要将 PORTC 寄存器的 bit 0 置 1，请向 LATSET 寄存器写入以下内容：

```
LATCSET = 0x0001;
```

要将 PORTC 寄存器的 bit 0 清零，请向 LATCLR 寄存器写入以下内容：

```
LATCCLR = 0x0001;
```

要翻转 PORTC 寄存器的 bit 0，请向 LATINV 寄存器写入以下内容：

```
LATCINV = 0x0001;
```

注：建议使用 PORTxINV 寄存器翻转某个位，因为此操作是在硬件中自动执行的，相比如下所示的传统“读 - 修改 - 写”方法而言使用的指令更少：

```
PORTC ^= 0x0001;
```

12.1.2 数字输入

可通过将相应的 TRIS 寄存器位置 1 来配置引脚为数字输入。配置为输入时，引脚可以是 TTL 缓冲器或施密特触发器。多个数字引脚还可与模拟输入功能复用，且在上电复位时默认为模拟输入。把 AD1PCFG 寄存器中的相应位置 1 可将该引脚使能为数字引脚。

仅数字引脚可承受最高 5.5V 的输入电压。用作复用数字和模拟功能的任何引脚，其电压限制为最高 VDD + 0.3V。

表 12-1： 输入引脚的最大电压

输入引脚模式	VIH (最大值)
仅数字	VIH = 5.5V
数字 + 模拟	VIH = VDD + 0.3V
模拟	VIH = VDD + 0.03V

注： 关于 VIH 规范请参见第 28.0 节“电气特性”。

注：任何定义为数字输入的引脚 (包括 ANx 引脚) 上的模拟电平可能导致输入缓冲器消耗的电流超过器件规范限定值。

12.1.3 模拟输入

某些引脚可配置模拟输入，供 ADC 和比较器模块使用。把 AD1PCFG 寄存器中的相应位清零可将该引脚使能为模拟输入引脚，而且相应的 TRIS 位必须置 1 (输入)。如果将 TRIS 位清零 (输出)，则引脚转换为数字输出电平 (VOH 或 VOL)。任何时候只要某个端口 I/O 引脚配置为模拟，其数字输入就被禁止且相应的 PORTx 寄存器位将读为 0。AD1PCFG 寄存器的默认值 0x0000；因此，复用 ANx 功能的所有引脚都默认为模拟 (非数字) 引脚。

12.1.4 数字输出

可通过将相应的 TRIS 寄存器位清零来配置引脚为数字输出。配置为数字输出时，这些引脚为 CMOS 驱动器，也可通过将 ODCx 漏极开路配置寄存器中的相应位置 1 来配置为漏极开路输出。

数字输出引脚的电压限制为 VDD。

12.1.5 模拟输出

某些引脚可配置为模拟输出，例如供比较器模块使用的 CVREF 输出电压。不管相应引脚的 TRIS 寄存器的设置如何，如果比较器参考模块配置为提供输出，就会在该引脚上输出模拟电压。

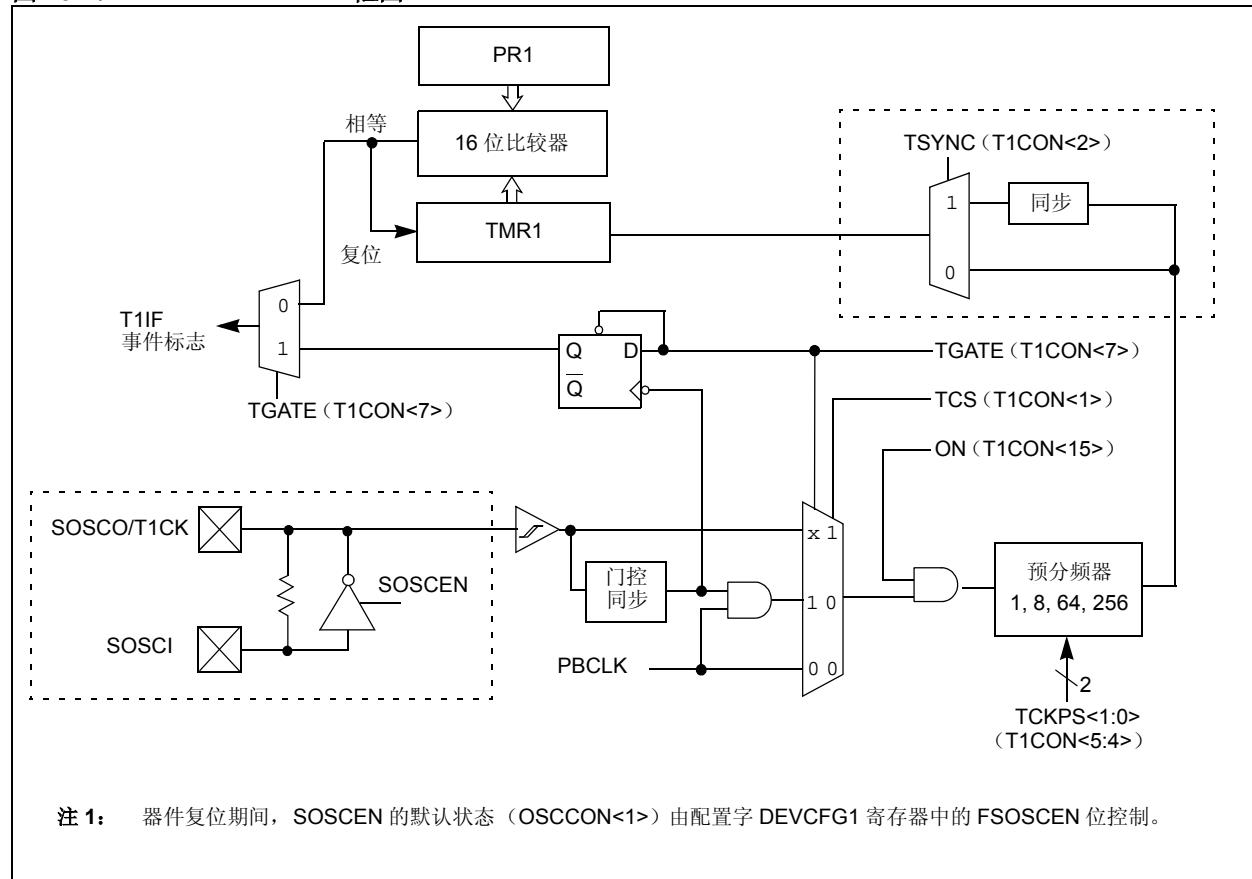
13.0 TIMER1

注：本数据手册总结了PIC32MX3XX/4XX系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明，请参见“*PIC32MX Family Reference Manual*”的Section 14. “**Timers**” (DS61105)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX 系列器件采用一个同步 / 异步 16 位定时器，它可作为自由运行的时段定时器使用，用于各种计时应用和计数外部事件。此定时器也可与低功耗辅助振荡器 (SOSC) 结合使用，为应用提供实时时钟。支持下列模式：

- 同步内部定时器
- 同步内部门控定时器
- 同步外部定时器
- 异步外部定时器

图 13-1: TIMER1 框图⁽¹⁾



注 1： 器件复位期间，SOSCEN 的默认状态 (OSCCON<1>) 由配置字 DEVCFG1 寄存器中的 FSOSCEN 位控制。

13.1 其他支持的特性

- 可选的时钟预分频比
- 定时器可在 CPU 空闲和休眠模式下工作
- 可使用 CLR、SET 和 INV 寄存器进行快速位操作
- 异步模式下，可与 SOSC 结合使用以提供实时时钟 (Real-Time Clock, RTC)。

PIC32MX3XX/4XX

注：

14.0 TIMER2、3、4 和 5

注：本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明，请参见“*PIC32MX Family Reference Manual*”的 **Section 14. “Timers”** (DS61105)。
该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX 系列器件采用了 4 个同步 16 位定时器（默认），它可作为自由运行的时段定时器使用，用于各种计时应用和计数外部事件。支持下列模式：

- 同步内部 16 位定时器
- 同步内部 16 位门控定时器
- 同步外部 16 位定时器

Timer2 与 Timer3 组合以及 Timer4 与 Timer5 组合可提供 2 个 32 位同步定时器。这 2 个 32 位定时器可工作在 3 种模式下：

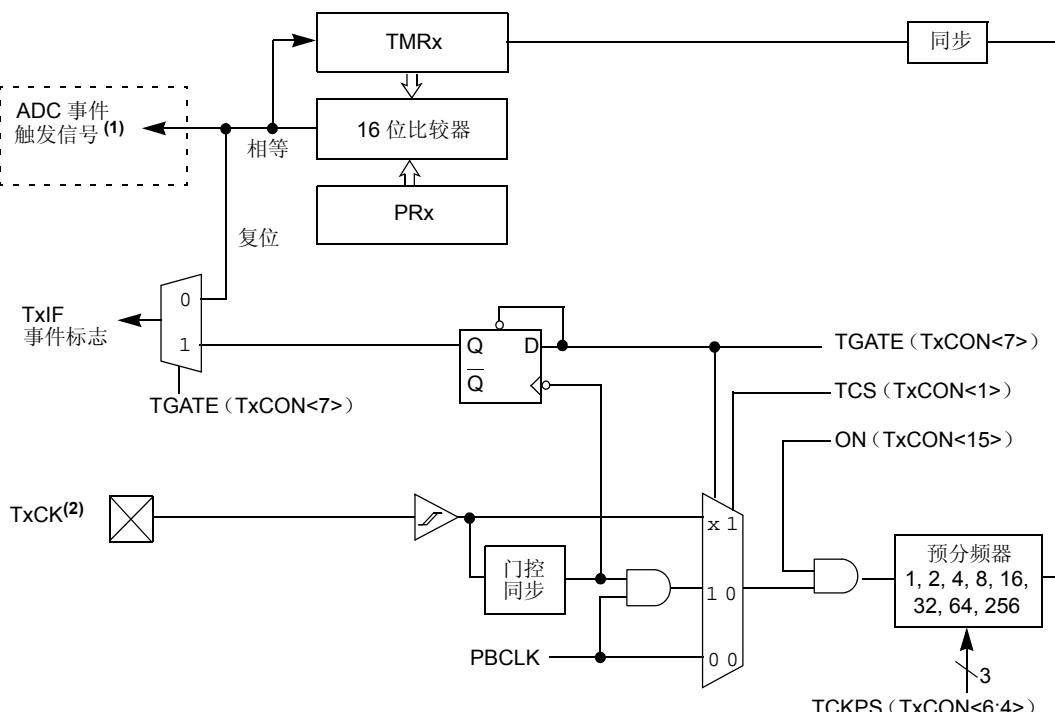
- 同步内部 32 位定时器
- 同步内部 32 位门控定时器
- 同步外部 32 位定时器

注：在本章中，对寄存器 TxCON、TMRx 和 PRx 的引用都使用“x”表示 Timer2-5 (16 位模式下)。在 32 位模式下，“x”表示 Timer2 或 Timer4；“y”表示 Timer3 或 Timer5。

14.1 其他支持的特性

- 可选的时钟预分频比
- 定时器可工作在 CPU 空闲模式下
- 为输入捕捉模块和输出比较模块提供了时基（仅 Timer2 和 Timer3）
- ADC 事件触发信号（仅 Timer3）
- 可使用 CLR、SET 和 INV 寄存器进行快速位操作

图 14-1: TIMER2、3、4 和 5 的框图 (16 位)

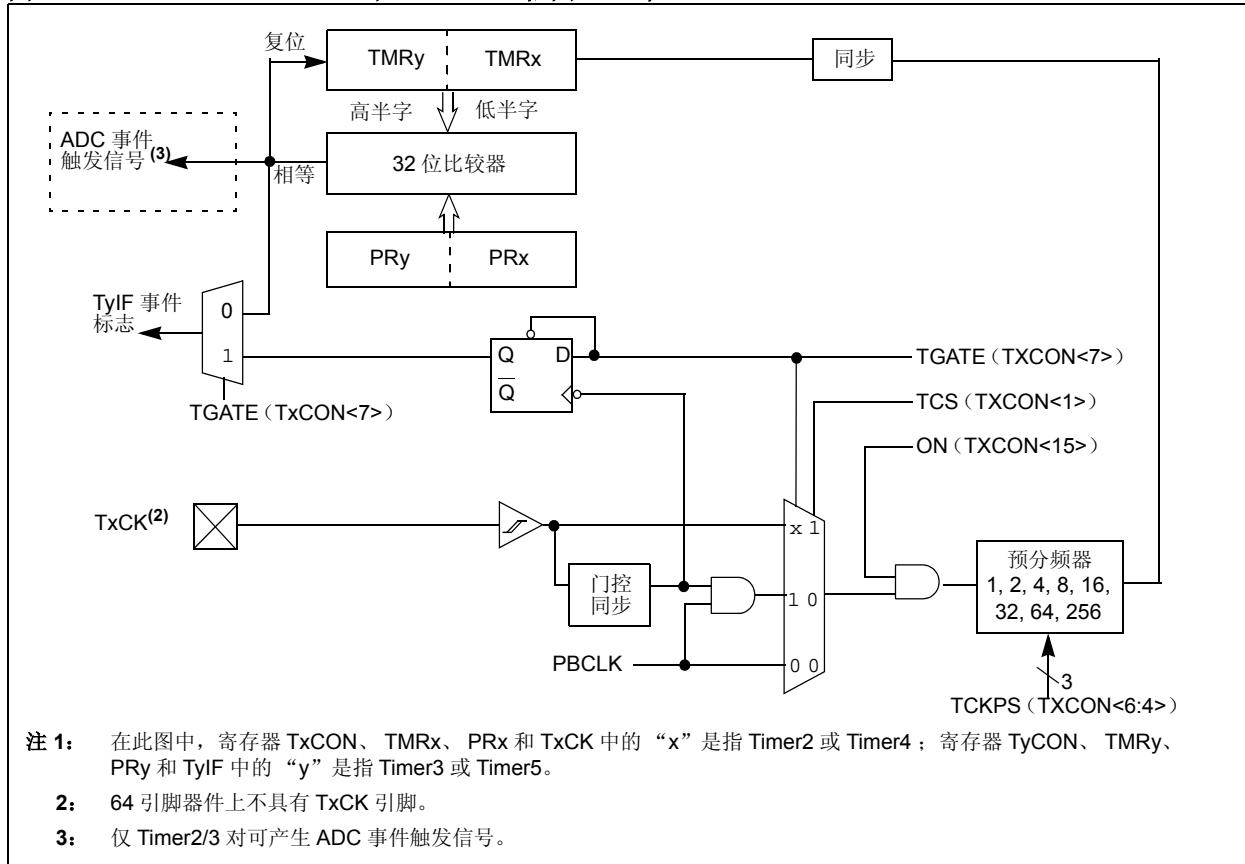


注 1：仅 Timer3 可产生 ADC 事件触发信号。

2: 64 引脚器件上不具有 TxCK 引脚。

PIC32MX3XX/4XX

图 14-2: TIMER2/3 和 TIMER4/5 框图 (32 位)



注 1: 在此图中, 寄存器 TxCON、TMRx、PRx 和 TxCK 中的“x”是指 Timer2 或 Timer4; 寄存器 TyCON、TMRy、PRy 和 TyIF 中的“y”是指 Timer3 或 Timer5。

2: 64 引脚器件上不具有 TxCK 引脚。

3: 仅 Timer2/3 对可产生 ADC 事件触发信号。

15.0 输入捕捉

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 15. “Input Capture”** (DS61122)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

输入捕捉模块用于要求测量频率 (周期) 和脉冲的应用中。PIC32MX3XX/4XX 器件支持最多 5 路输入捕捉通道。

当 ICx 引脚上发生事件时, 输入捕捉模块捕捉所选时基寄存器的 16 位或 32 位值。下面列出了导致捕捉事件的事件 (分为四类):

1. 简单捕捉事件模式

- 在 ICx 引脚输入信号的每个下降沿捕捉定时器值
- 在 ICx 引脚输入信号的每个上升沿捕捉定时器值

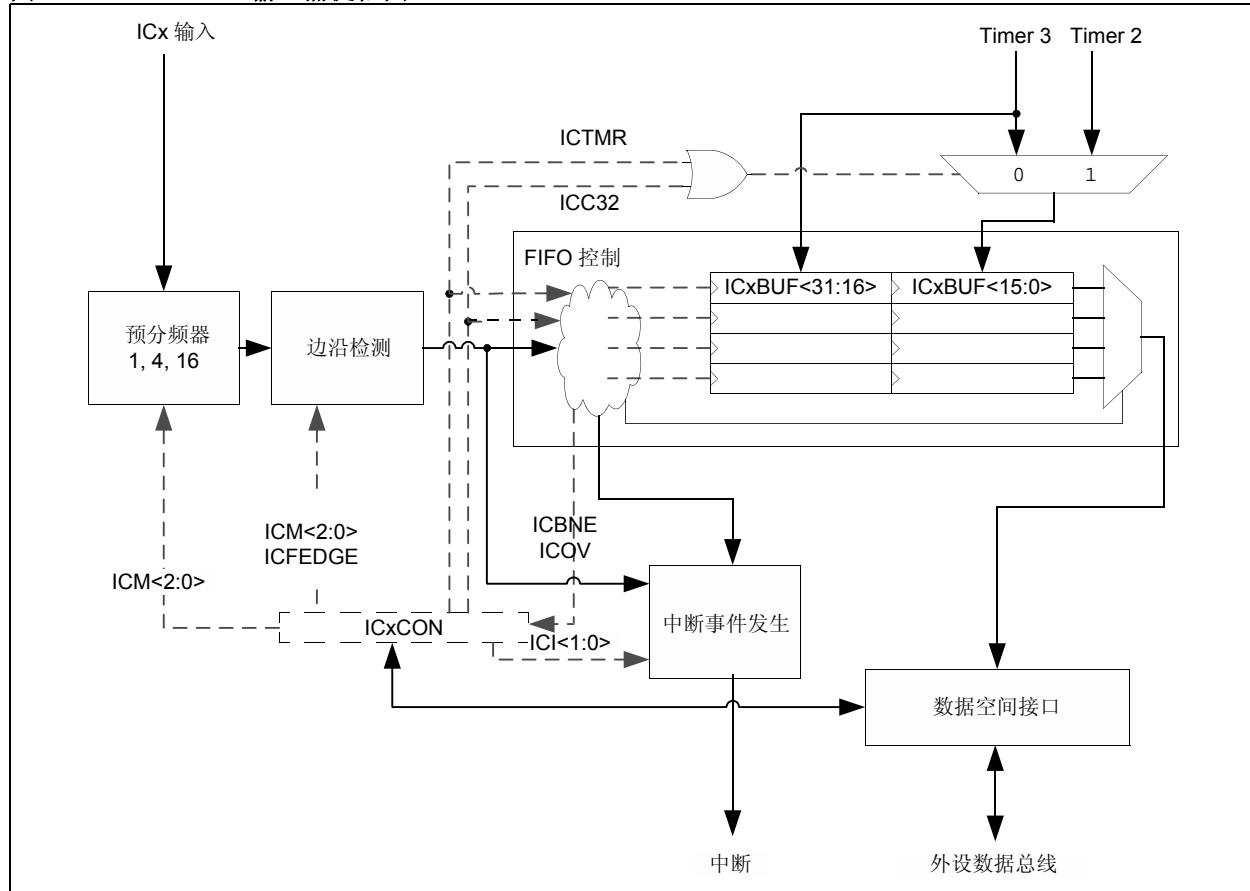
2. 在每个边沿 (上升和下降) 捕捉定时器值
3. 在每个边沿 (上升和下降) 捕捉定时器值, 首先捕捉指定边沿。
4. 预分频器捕捉事件模式
 - 在 ICx 引脚输入信号的每 4 个上升沿捕捉一次定时器值
 - 在 ICx 引脚输入信号的每 16 个上升沿捕捉一次定时器值

每路输入捕捉通道可以选择 16 位定时器 Timer2 或 Timer3 中的任意一个提供时基, 或同时选择这两个 16 位定时器以构成一个 32 位定时器。所选的定时器可以使用内部时钟, 也可以使用外部时钟。

其他操作特性包括:

- 在 CPU 休眠和空闲模式期间, 器件可由捕捉引脚信号唤醒
- 输入捕捉事件发生时中断
- 为捕捉值提供了 4 字 FIFO 缓冲器
 - 可选择在 1、2、3 或 4 个缓冲器地址单元填满后产生中断
- 可以使用输入捕捉来提供额外的外部中断源

图 15-1: 输入捕捉框图



PIC32MX3XX/4XX

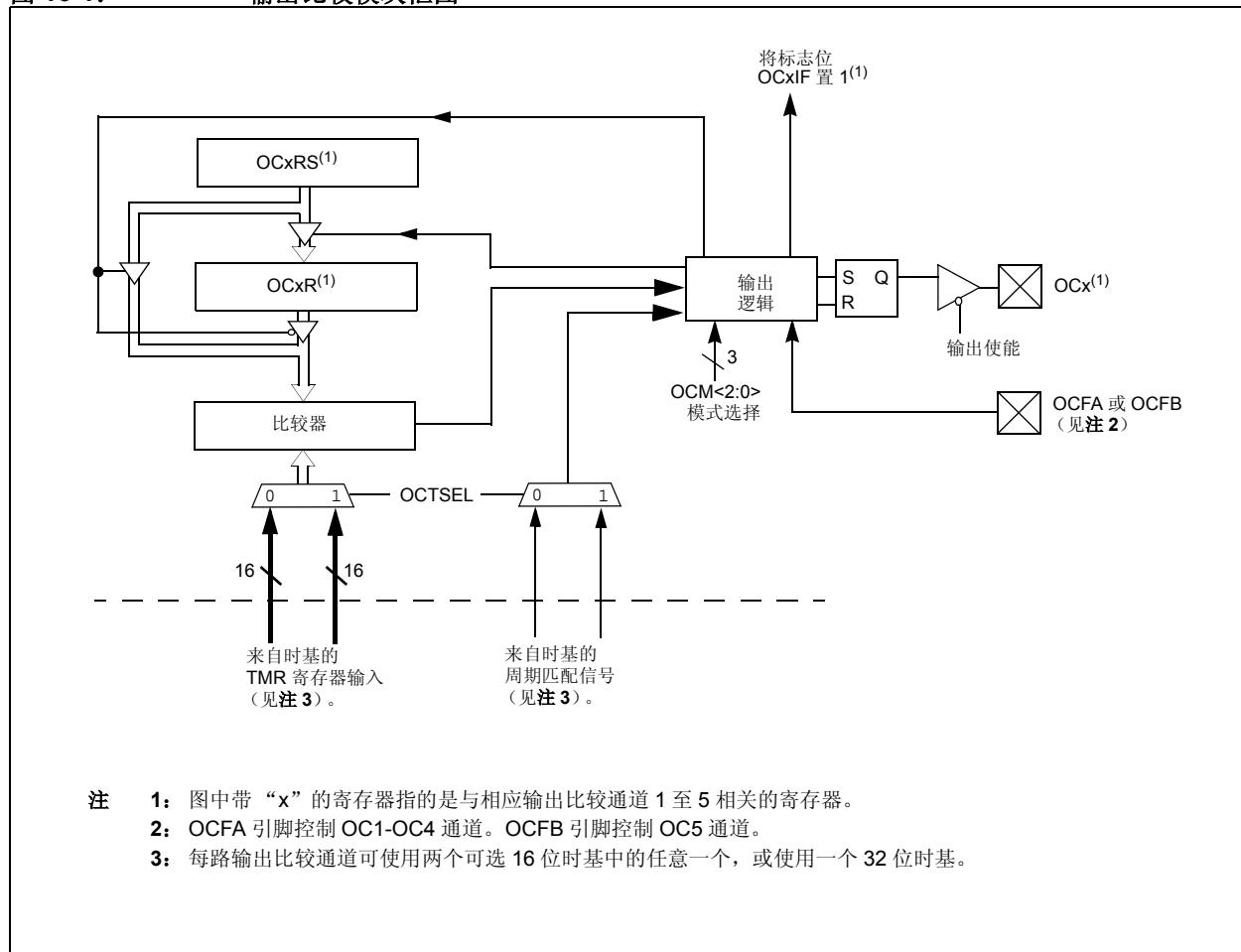
注：

16.0 输出比较

注：本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明，请参见“*PIC32MX Family Reference Manual*”的 **Section 16. “Output Compare”** (DS61111)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

输出比较模块 (OCMP) 用于在响应所选时基事件时产生单脉冲信号或一连串脉冲信号。在所有工作模式下，OCMP 模块将存储在 OCxR 和 / 或 OCxRS 寄存器中的值和所选定时器中的值进行比较。当这两个值匹配时，OCMP 模块基于所选的工作模式产生事件。

图 16-1：输出比较模块框图



注 1：图中带“x”的寄存器指的是与相应输出比较通道 1 至 5 相关的寄存器。

注 2：OCFA 引脚控制 OC1-OC4 通道。OCFB 引脚控制 OC5 通道。

注 3：每路输出比较通道可使用两个可选 16 位时基中的任意一个，或使用一个 32 位时基。

PIC32MX3XX/4XX

注：

17.0 串行外设接口 (SPI)

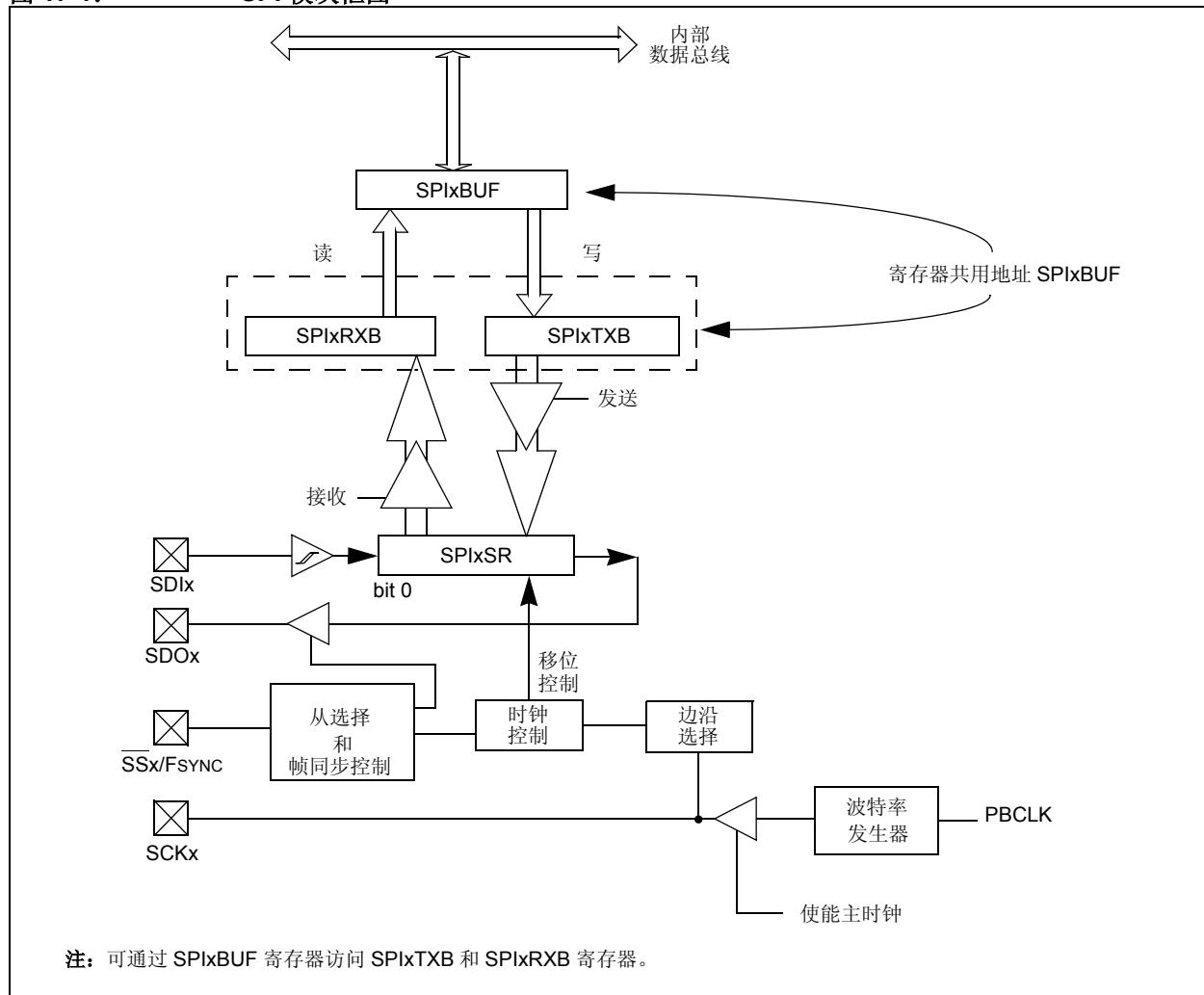
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “PIC32MX Family Reference Manual” 的 Section 23. “Serial Peripheral Interface (SPI)” (DS61106)。该手册在 Microchip 网站 (www.Microchip.com/PIC32) 上提供。

SPI 模块是用于与外设和其他单片机器件通信的同步串行接口。这些外设可以是串行 EEPROM、移位寄存器、显示驱动器、A/D 转换器等。PIC32MX SPI 模块与 Motorola® 的 SPI 和 SIOP 接口兼容。

以下是此模块的一些重要特性:

- 支持主从模式
- 4 种不同的时钟模式
- 支持帧 SPI 协议
- 用户可配置的 8 位、16 位和 32 位数据宽度
- 用于收发数据的独立 SPI 数据寄存器
- 可针对每个 8 位、16 位和 32 位数据传送对中断事件编程
- 可在 CPU 休眠和空闲模式下工作
- 可使用 CLR、SET 和 INV 寄存器进行快速位操作

图 17-1: SPI 模块框图



PIC32MX3XX/4XX

注：

18.0 I²CTM

注: 本数据手册总结了PIC32MX3XX/4XX系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明,请参见“*PIC32MX Family Reference Manual*”的**Section24. “Inter-Integrated Circuit (I²C)”**(DS61116)。该手册在Microchip网站(www.Microchip.com/PIC32)上提供。

I²C模块为I²C串行通信标准下的从模式和多主模式提供了完整的硬件支持。图18-1给出了I²C模块框图。

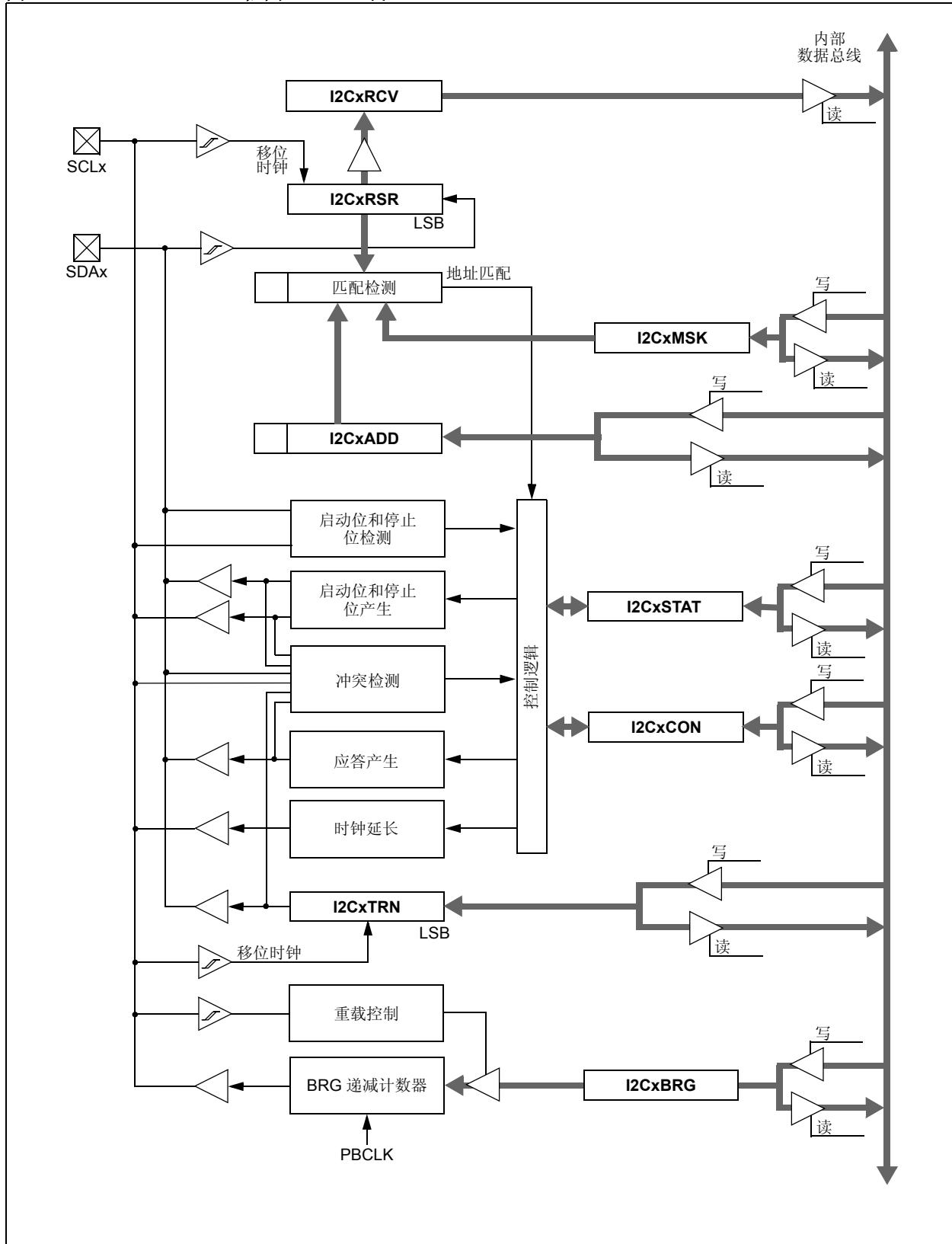
PIC32MX3XX/4XX器件最多具有两个I²C接口模块,分别标记为I²C1和I²C2。每个I²C模块都具有双引脚接口:时钟引脚SCL_x和数据引脚SDA_x。

每个I²C模块“I²C_x”(x=1或2)提供以下重要特性:

- I²C接口支持主、从工作模式。
- I²C从模式支持7位和10位地址。
- I²C主模式支持7位和10位地址。
- I²C端口允许主器件和从器件之间的双向传输。
- I²C端口的串行时钟同步可以用作握手机制来暂停和继续串行传输(SCLREL控制)。
- I²C支持多主器件工作;检测总线冲突并相应地进行仲裁。
- 提供对地址位屏蔽的支持。

PIC32MX3XX/4XX

图 18-1: I²CTM 框图 (x = 1 或 2)



19.0 通用异步收发器 (UART)

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 21. “Universal Asynchronous Receiver Transmitter (UART)”** (DS61107)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

UART 模块是 PIC32MX3XX/4XX 系列器件提供的串行 I/O 模块之一。UART 是全双工异步通信通道, 可通过协议 (例如 RS-232、RS-485、LIN 1.2 和 IrDA[®]) 与外设和个人电脑通信。该模块还通过 UxCTS 和 UxRTS 引脚支持硬件流控制选项, 其中还包括 IrDA 编码器和解码器。

UART 模块的主要特性有:

- 全双工 8 位或 9 位数据发送
- 偶校验、奇校验或无奇偶校验选项 (对于 8 位数据)
- 一或两个停止位
- 硬件自动波特率特性
- 硬件流控制选项
- 完全集成的具有 16 位预分频器的波特率发生器 (Baud Rate Generator, BRG)
- 在 80 MHz 时, 波特率范围为 76 bps 至 20 Mbps
- 4 级深先进先出 (First-In-First-Out, FIFO) 发送数据缓冲器
- 4 级深 FIFO 接收数据缓冲器
- 奇偶、帧和缓冲器溢出错误检测
- 支持仅在地址检测 (第 9 位 = 1) 时中断
- 独立的发送和接收中断
- 支持诊断的环回模式
- LIN 1.2 协议支持
- IrDA 编码器和解码器具有用于支持外部 IrDA 编码器 / 解码器的 16 倍频波特率时钟输出

图 19-1 给出了 UART 的简化框图。

图 19-1: **UART 简化框图**

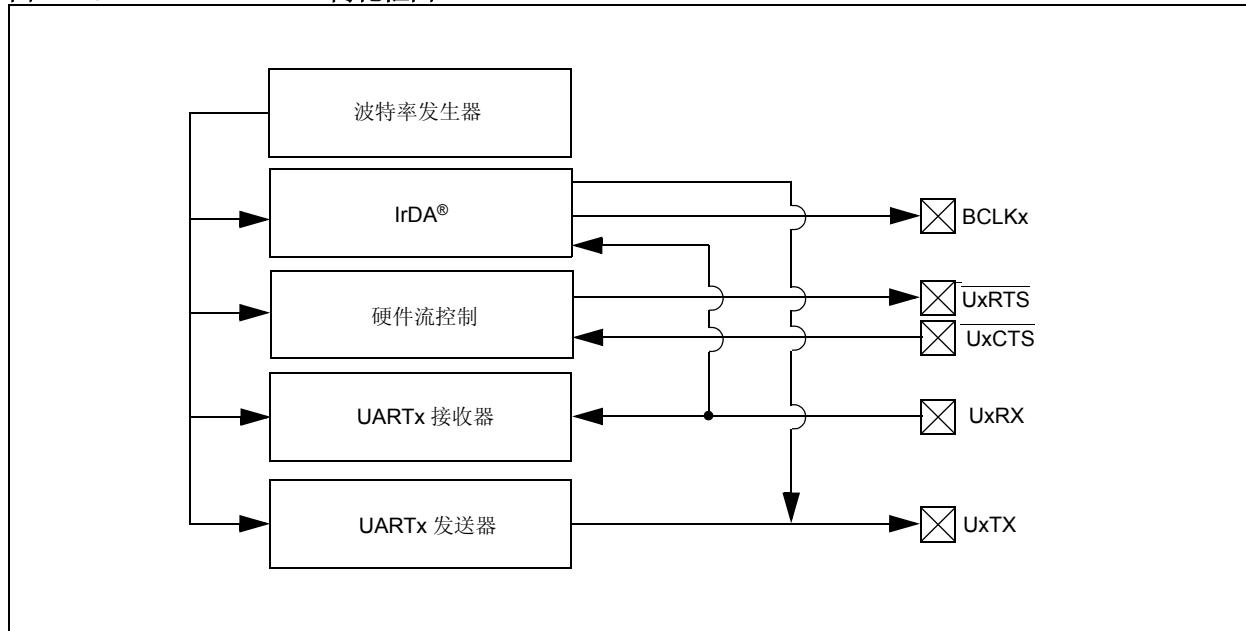


图 19-2: 发送 (8 位或 9 位数据)

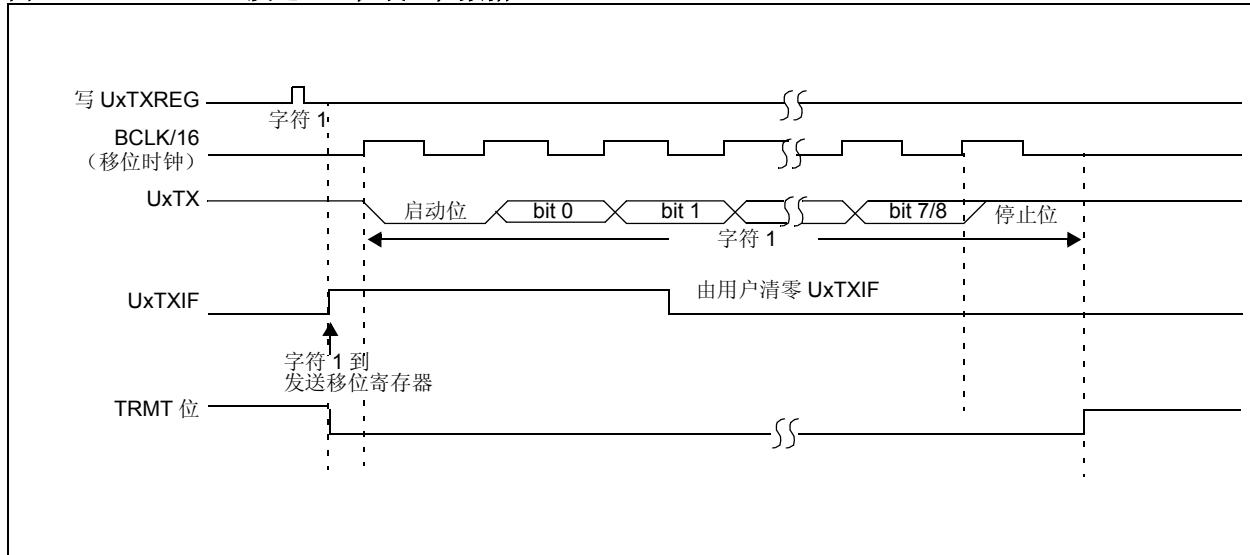


图 19-3: 两次连续发送

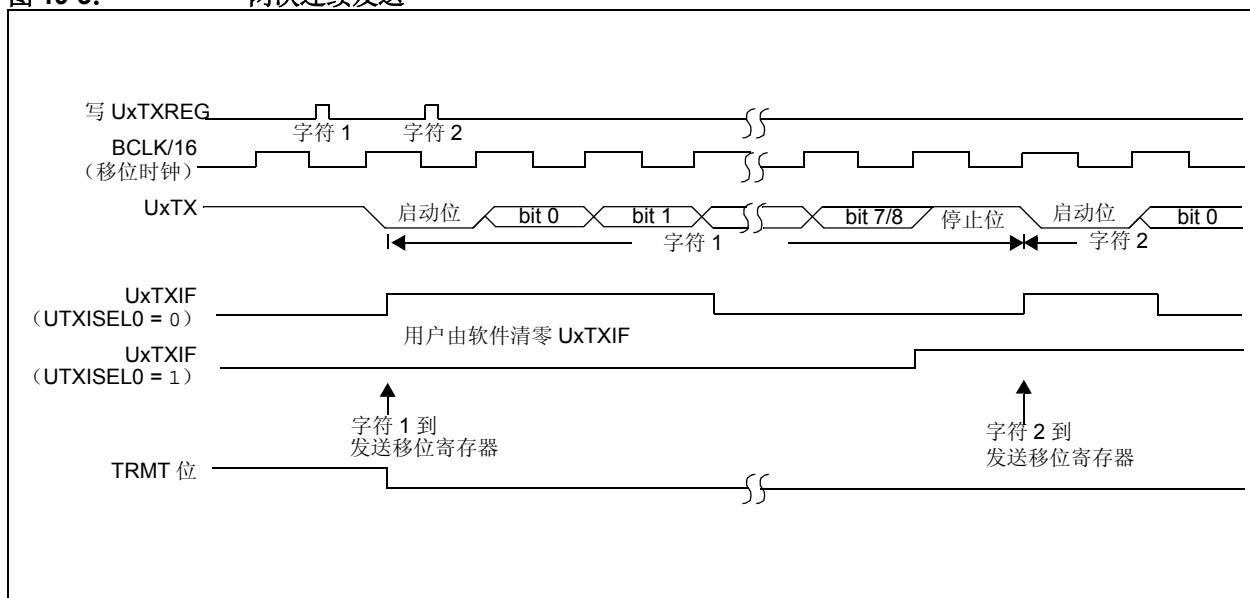


图 19-4: **UART 接收**

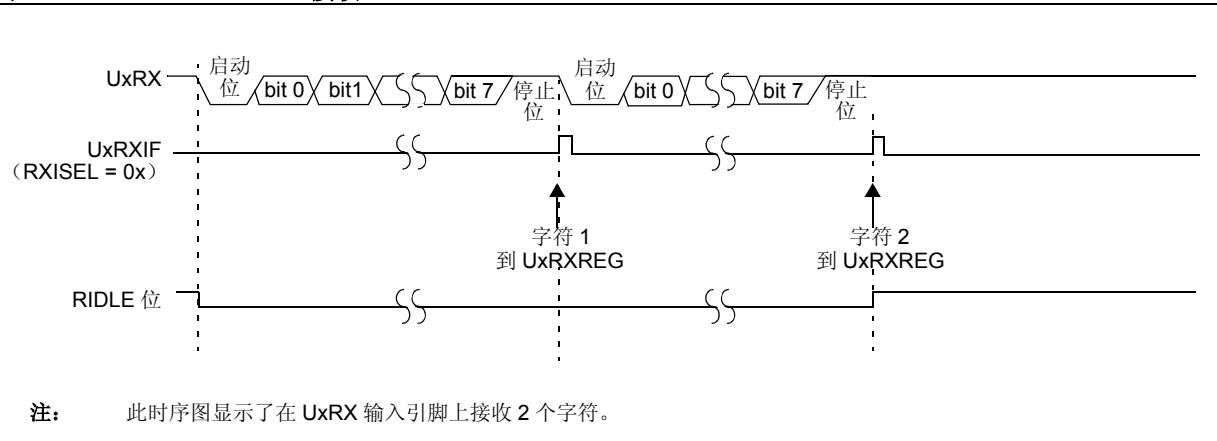
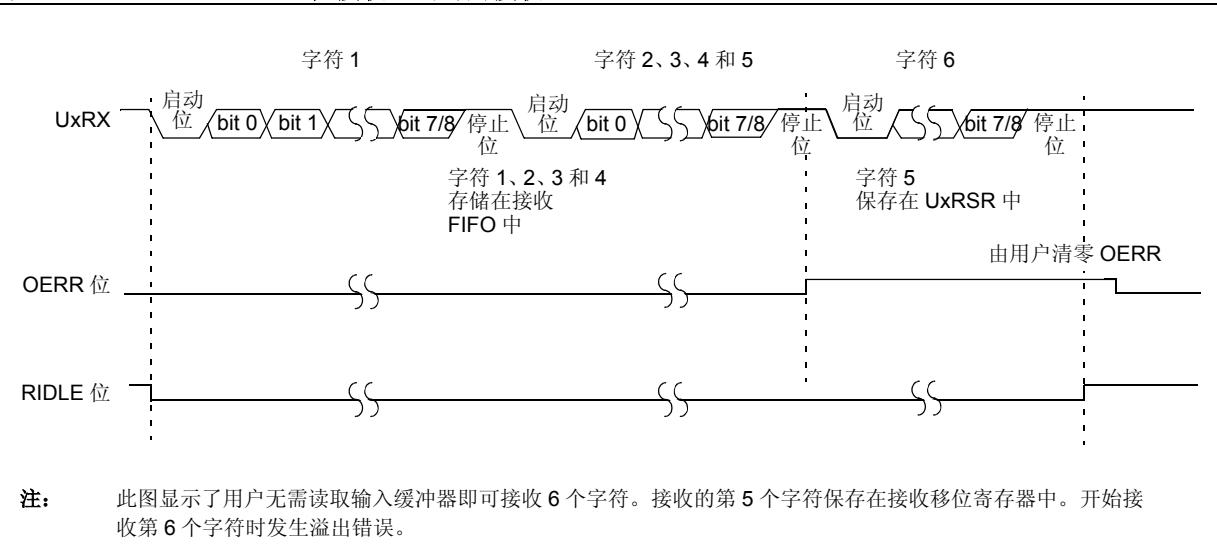


图 19-5: **UART 在接收溢出时的接收**



PIC32MX3XX/4XX

注：

20.0 并行主端口 (PMP)

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 13. “Parallel Master Port (PMP)”** (DS61128)。该手册在 Microchip 网站 (www.Microchip.com/PIC32) 上提供。

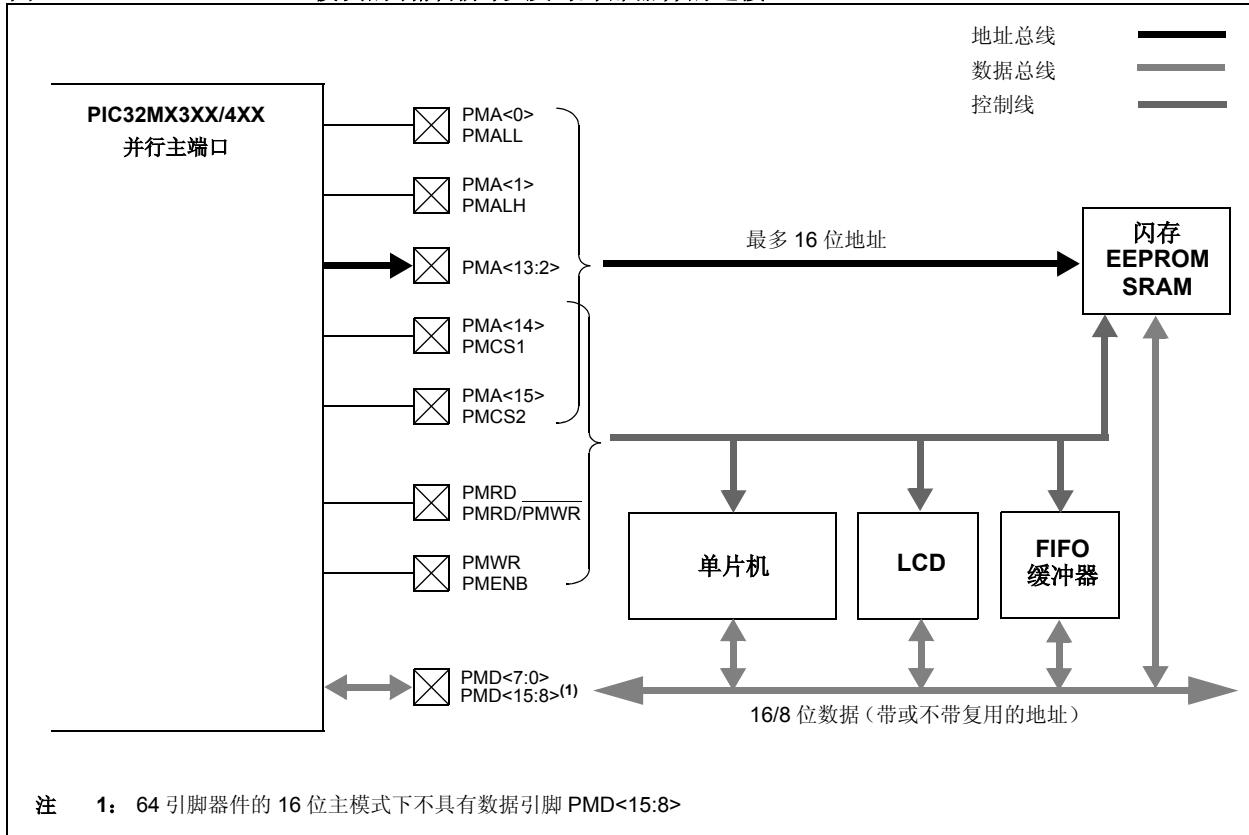
PMP 是专为与各种并行器件 (例如通信外设、LCD、外部存储设备和单片机) 通信而设计的并行 8 位/16 位输入/输出模块。由于并行外设的接口差异很大, 因此 PMP 模块具有很强的可配置能力。

PMP 模块的主要特性包括:

- 8 位/16 位接口
- 最多 16 条可编程地址线
- 最多 2 条片选线
- 可编程选通选项
 - 独立的读和写选通, 或
 - 带使能端的读/写选通
- 地址自动递增/自动递减
- 可编程地址/数据复用
- 可编程控制信号的极性
- 支持并行从端口
 - 传统寻址
 - 地址支持
 - 4 字节深自动递增缓冲器
- 可编程等待状态
- 可在 CPU 休眠和空闲模式下工作
- 可使用 CLR、SET 和 INV 寄存器进行快速位操作
- 用于在线调试的冻结选项

注: 在 64 引脚器件上, 不具有数据引脚 **PMD<15:8>**。

图 20-1: PMP 模块的引脚排列以及与外部器件的连接



PIC32MX3XX/4XX

注：

21.0 实时时钟和日历 (RTCC)

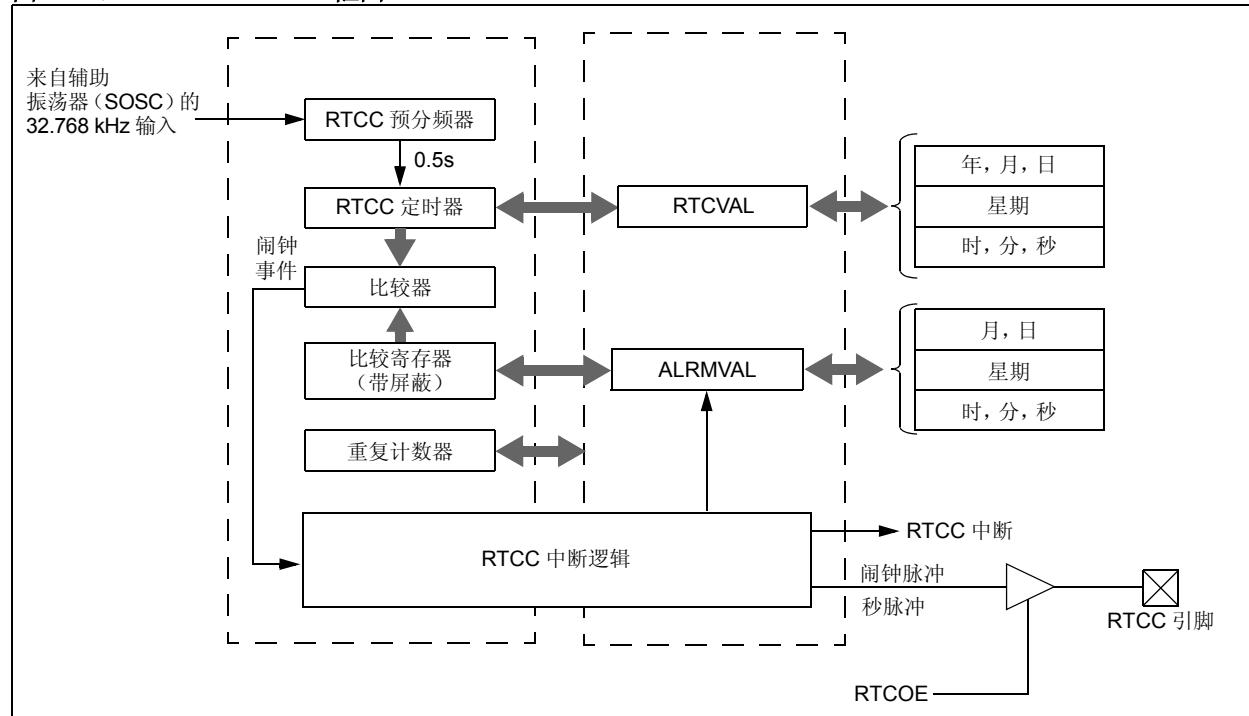
注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 Section 29. “**Real-Time Clock and Calendar (RTCC)**” (DS61125)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX RTCC 模块是为需要长时间维持精确时间的应用设计的, 无需或很少需要 CPU 干预。该模块为低功耗使用进行了优化, 以便在跟踪时间的同时延长电池的使用寿命。

以下是此模块的一些重要特性:

- 时间: 时、分和秒
- 24 小时格式 (军用时间)
- 可看到半秒周期
- 提供日历: 星期、日、月和年
- 闹钟间隔可配置为 0.5 秒、1 秒、10 秒、1 分钟、10 分钟、1 小时、1 天、1 周、1 月和 1 年。
- 使用递增计数器进行重复闹钟
- 可无限重复的闹钟: 报时
- 年份范围: 2000 至 2099
- 闰年修正
- 用于小型固件开销的 BCD 格式
- 为长时间电池操作进行了优化
- 小数秒同步
- 用户可使用自动调节功能校准时钟晶振频率
- 校准范围: 每月 ± 0.66 秒误差
- 最多校准 260 ppm 的晶振误差
- 要求: 外部 32.768 kHz 时钟晶振
- RTCC 引脚上的闹钟脉冲或秒时钟输出

图 21-1: RTCC 框图



PIC32MX3XX/4XX

注：

22.0 10 位模数转换器 (ADC)

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 17. “10-bit Analog-to-Digital Converter (ADC)”** (DS61104)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX3XX/4XX 10 位模数转换器 (Analog-to-Digital converter, ADC) 模块包括以下特性:

- 逐次逼近寄存器 (Successive Approximation Register, SAR) 转换
- 最高 1000 kspS 的转换速度
- 最多 16 个模拟输入引脚
- 外部参考电压输入引脚
- 一个单极性的差分采样保持放大器 (Sample-and-Hold Amplifier, SHA)
- 自动通道扫描模式
- 可选转换触发源
- 16 字转换结果缓冲器
- 可选缓冲器填充模式
- 8 种转换结果格式选项
- 可在 CPU 休眠和空闲模式下工作

图 22-1: ADC1 模块框图

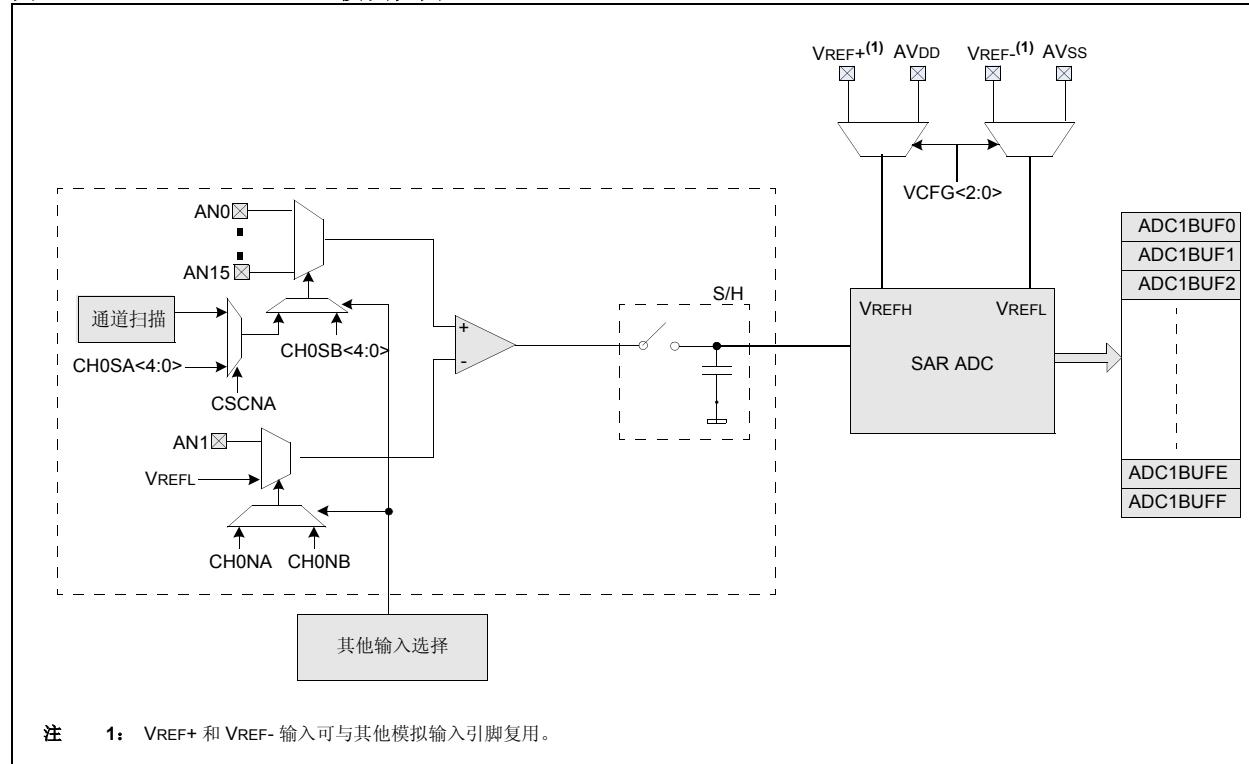


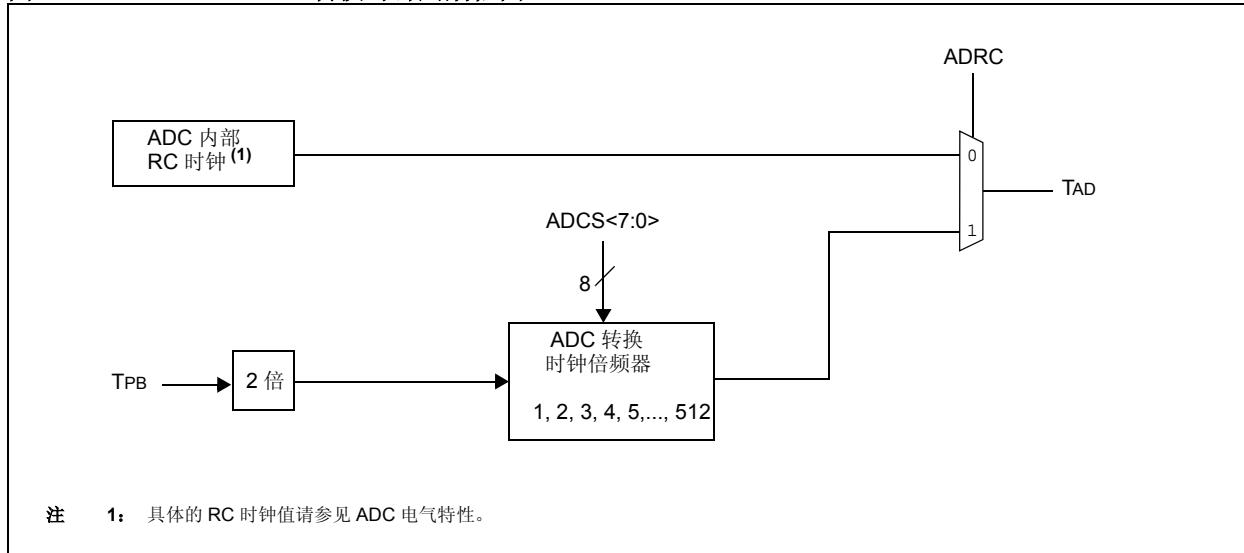
图 22-1 给出了 10 位 ADC 的框图。该 10 位 ADC 具有 16 个模拟输入引脚, 标记为 AN0-AN15。此外, 有两个用于外部参考电压连接的模拟输入引脚。这些参考电压输入可以与其他模拟输入引脚复用, 且可以是其他模拟参考模块的公共引脚。

模拟输入通过两个多路开关 (MUX) 连接到一个 SHA。在两次转换之间, 模拟输入多路开关可在两组模拟输入之间切换。可使用参考输入引脚在所有通道 (用作参考的引脚除外) 上实现单极性差分转换 (见图 22-1)。

模拟输入扫描模式可连续转换用户指定的通道。控制寄存器指定扫描序列中将包含哪些模拟输入通道。

此 10 位 ADC 连接一个 16 字的结果缓冲器。当从结果缓冲器读出 10 位数据时, 每个 10 位结果都被转换为 8 种 32 位输出格式之一。

图 22-2: ADC 转换时钟周期框图



23.0 比较器

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 19. “Comparator”** (DS61110)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

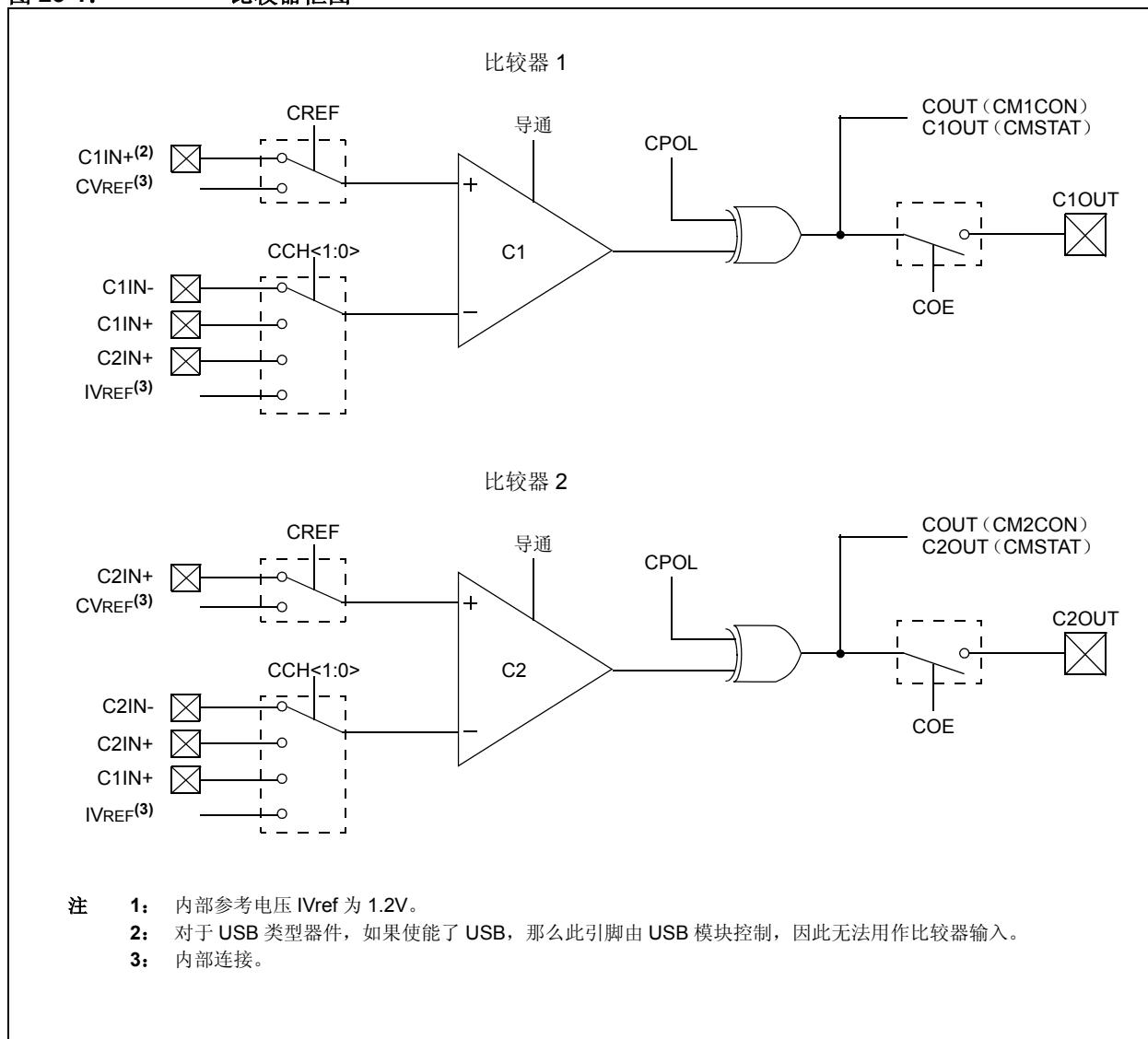
以下是此模块的一些重要特性:

- 提供的可选输入包括:
 - 与 I/O 引脚复用的模拟输入
 - 片内绝对参考电压 (IVREF)
 - 比较器参考电压 (CVREF)
- 输出可翻转
- 可选择中断产生

图 23-1 给出了比较器模块的框图。

PIC32MX3XX/4XX 模拟比较器模块包含一个或多个能以多种方式进行配置的比较器。

图 23-1: 比较器框图



PIC32MX3XX/4XX

注：

24.0 比较器参考电压 (CVREF) 模块

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明, 请参见 “*PIC32MX Family Reference Manual*” 的 **Section 20. “Comparator Voltage Reference (CVREF)”** (DS61109)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

CVREF 是提供可选参考电压的 16 级阶梯形电阻网络。尽管它的主要目的是为模拟比较器提供参考电压, 但是它也可以独立使用。

图 24-1: 比较器参考电压模块框图

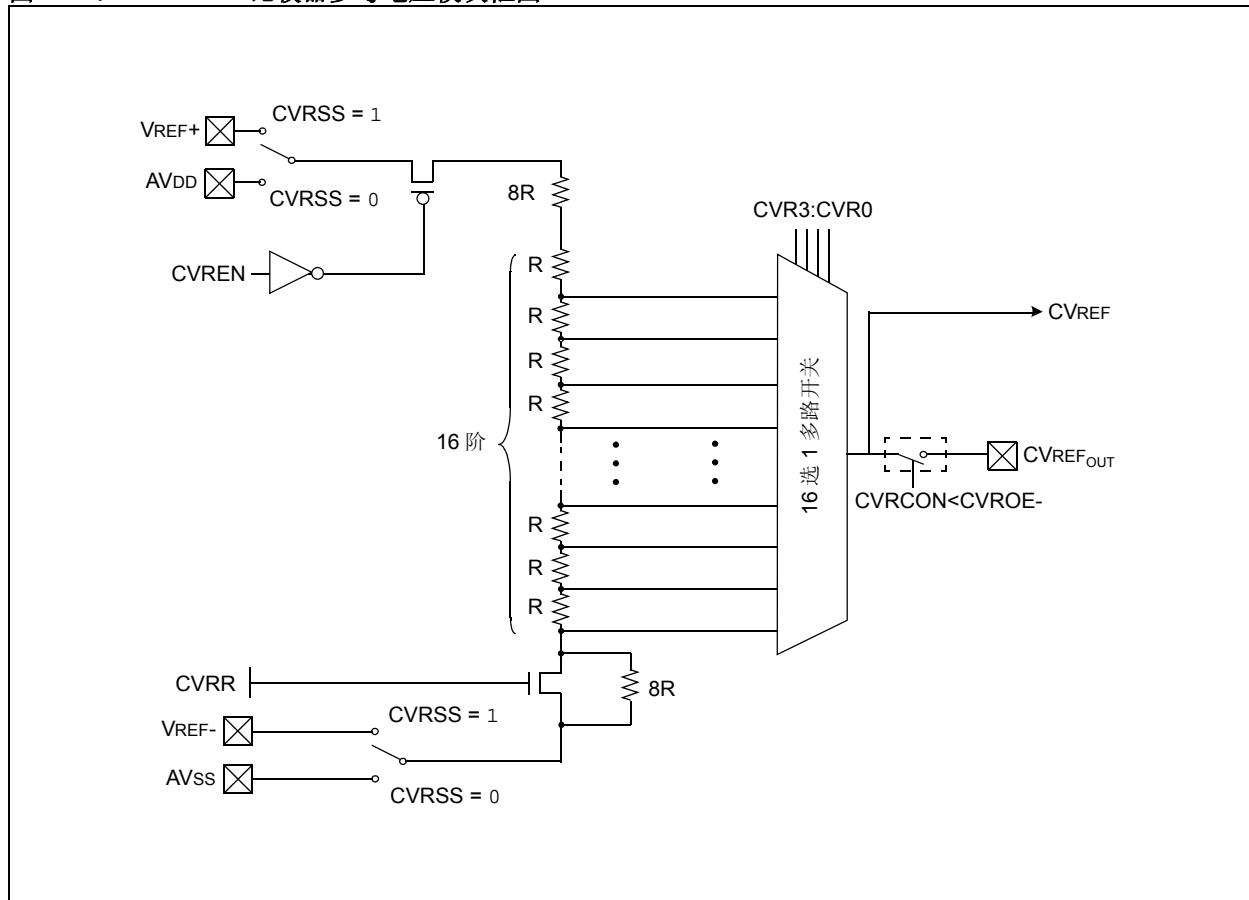


图 24-1 给出了此模块的框图。梯形电阻经过分段可提供两种范围的参考电压值, 并且还具有断电功能, 以在不使用参考电压时节省功耗。可从器件 VDD/VSS 或外部参考电压为此模块提供参考电源。CVREF 输出供比较器使用, 通常用作引脚输出。

比较器参考电压具有以下特性:

- 高电压范围和低电压范围选择
- 每个范围有 16 个输出级别
- 内部连接到比较器以节省器件引脚
- 输出可连接到引脚

PIC32MX3XX/4XX

注：

25.0 节能特性

注： 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解此外设的详细说明，请参见“*PIC32MX Family Reference Manual*”的 **Section 10. “Power-Saving Features”** (DS61130)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

本章描述了 PIC32MX3XX/4XX 的节能特性。PIC32MX 器件共提供了 9 种方法和模式（分成两大类），允许用户在功耗和器件性能之间寻求平衡。在本章描述的所有方法和模式中，节能由软件控制。

25.1 CPU 运行时的节能

当 CPU 运行时，可通过降低 CPU 时钟频率、降低 PBCLK 和单独禁止各个模块来控制功耗。这些方法可分成以下几组模式：

- **FRC** 运行模式：CPU 时钟来自 FRC 时钟源（带或不带后分频器）。
- **LPRC** 运行模式：CPU 时钟来自 LPRC 时钟源。
- **SOSC** 运行模式：CPU 时钟来自 SOSC 时钟源。
- 外设总线分频模式：通过编程将 CPU 时钟 (SYSCLK) 分频为外设时钟。

25.2 CPU 暂停方法

器件支持两种节能模式：休眠和空闲。这两种模式都可以暂停 CPU 时钟。这两种模式可在所有时钟源下工作，如下所示：

- **POSC** 空闲模式：系统时钟来自 POSC。系统时钟源继续工作。
外设继续工作，但是可以选择单独禁止。
- **FRC** 空闲模式：系统时钟来自 FRC（带或不带后分频器）。外设继续工作，但是可以选择单独禁止。
- **SOSC** 空闲模式：系统时钟来自 SOSC。外设继续工作，但是可以选择单独禁止。
- **LPRC** 空闲模式：系统时钟来自 LPRC。
外设继续工作，但是可以选择单独禁止。这是时钟运行时器件的最低功耗模式。

- **休眠模式：**暂停 CPU、系统时钟源以及工作在系统时钟源下的任何外设。

使用特定时钟源的外设可在休眠模式下继续工作。这是器件的最低功耗模式。

25.3 节能工作

所有节能的目的都是通过降低器件的时钟频率来降低功耗。要达到这个目的，可以选择低频时钟源。此外，可以暂停或禁止外设和 CPU，以进一步降低功耗。

25.3.1 休眠模式

休眠模式是器件节能工作模式中的最低功耗模式。在休眠模式下，暂停了 CPU 和大部分外设。选定外设可以在休眠模式下继续工作并可用于将器件从休眠模式唤醒。可参见各个外设模块章节以了解其在休眠模式下工作的详细信息。

休眠模式具有以下特性：

- **CPU** 暂停。
- 系统时钟源通常关闭。具体信息，请参见 **第 25.4 节 “外设总线分频方法”**。
- 有一个基于振荡器选择的唤醒延迟。
- 休眠模式期间，故障保护时钟监视器 (FSCM) 不工作。
- 如果使能了欠压复位电路，那么在休眠模式期间，该电路继续工作。
- 如果使能了 WDT，它在进入休眠模式之前不会自动清零。
- 有些外设在休眠模式下可继续工作。这些外设包括检测输入信号电平变化的 I/O 引脚、WDT、ADC、UART 以及使用外部时钟输入或内部 LPRC 振荡器（例如 RTCC 和 Timer 1）的外设。
- I/O 引脚将继续按照器件未处于休眠模式下的方式拉或灌电流。
- USB 模块可改写 POSC 或 FRC 的禁止状态。具体信息请参见 USB 章节。
- 为了进一步降低功耗，可在进入休眠模式之前用软件单独禁止某些模块。

发生以下任一事件时，处理器将从休眠模式退出或“唤醒”：

- 在休眠模式下继续工作的已允许中断源的任何中断。此中断优先级必须大于当前的 CPU 优先级。
- 任何形式的器件复位。
- WDT 超时。请参见第 26.2 节“看门狗定时器 (WDT)”。

如果中断优先级低于或等于当前优先级，CPU 将保持暂停，但是 PBCLK 将开始运行且器件将进入空闲模式。

注：此模块无 FRZ 模式。

25.4 外设总线分频方法

器件上的大部分外设都使用 PBCLK 作为时钟。外设总线时钟与 SYSCLK 成比例关系，以降低外设的动态功耗。PBCLK 分频比由 $PBDIV<1:0>$ ($OSCCON<20:19>$) 控制，允许的 SYSCLK 与 PBCLK 的比值为 1:1、1:2、1:4 和 1:8。当分频比变化时，所有使用 PBCLK 的外设都会受影响。诸如中断控制器、DMA、总线矩阵和预取高速缓存之类的外设都是直接从 SYSCLK 获得时钟，因此，它们不受 PBCLK 分频比变化的影响。

改变 PBCLK 分频比可影响：

- CPU 到外设的访问延迟。CPU 必须等待下一个 PBCLK 边沿才能完成读操作。在 1:8 模式下，这可以产生 1 至 7 个 SYSCLK 延迟。
- 外设的功耗。功耗与外设工作时钟的频率成正比。分频比越大，外设的功耗越低。

要使动态功耗最低，应选择适当的 PB 分频比，使外设在满足系统性能的前提下以最低频率运行。选择 PBCLK 分频比时，应考虑外设时钟要求（如波特率精度）。例如，根据 SYSCLK 的值，UART 外设可能在某个 PBCLK 分频比处无法达到所有波特率值。

25.5 空闲模式

在空闲模式下，CPU 暂停，但是系统时钟 (SYSCLK) 源仍然使能。这允许外设在 CPU 暂停时继续工作。外设可单独配置为在进入空闲模式时暂停，方法是将其相应的 SIDL 位置 1。由于 CPU 振荡器源保持活动状态，所以退出空闲模式时的时间延迟非常小。

注：更改 PBCLK 分频比要求重新计算外设时序。例如，假设 UART 配置为：波特率为 9600、PB 分频比为 1:1，且 POSC 为 8 MHz。当使用 1:2 的 PB 时钟分频比时，波特率时钟的输入频率减少为一半；因此，波特率减少为前一个值的 1/2。由于计算时进行了数字截取（例如波特率分频比），因此实际的波特率可能与预期波特率存在百分级的微小差别。因此，应该使用新的 PB 时钟频率进行外设所需的任何时序计算，而不是基于 PB 分频比的变化缩放前一个值。

在切换到被禁止的且使用晶振和 / 或 PLL 的时钟源时，将应用振荡器起振和 PLL 锁定延迟。例如，假设为了节能，在进入休眠模式之前将时钟源从 POSC 切换到 LPRC。在退出空闲模式时将不应用振荡器起振延迟。但是，切换回 POSC 时，将应用相应的 PLL 和 / 或振荡器起振 / 锁定延迟。

当 $SLPEN$ ($OSCCON<4>$) 位清零并执行 WAIT 指令后，器件进入空闲模式。

发生以下事件时，处理器将从空闲模式下唤醒或退出：

- 已允许中断源的任何中断事件。中断事件的优先级必须大于 CPU 的当前优先级。如果中断事件的优先级低于或等于 CPU 的当前优先级，那么 CPU 保持暂停，器件将继续处于空闲模式。
- 任何器件复位。
- WDT 超时中断。请参见第 26.2 节“看门狗定时器 (WDT)”。

26.0 特殊功能

注: 本数据手册总结了 PIC32MX3XX/4XX 系列器件的特性。但是不应把本数据手册当作无所不包的参考手册来使用。如需了解这些功能的详细说明, 请参见 “*PIC32MX Family Reference Manual*” (DS61132)。该手册在 [Microchip 网站](http://www.Microchip.com/PIC32) (www.Microchip.com/PIC32) 上提供。

PIC32MX3XX/4XX 器件包含的多个功能旨在最大限度地提高应用的灵活性和可靠性, 并通过减少外部元件把成本降到最低。这些功能包括:

- 灵活的器件配置
- 看门狗定时器
- JTAG 接口
- 在线串行编程 (ICSP)

26.1 配置位

可编程配置位以选择各种器件配置。

寄存器 26-1: DEVCFG0: 器件配置字 0

r-0	r-1	r-1	R/P-1	r-1	r-1	r-1	R/P-1
—	—	—	CP	—	—	—	BWP
bit 31							
bit 24							

r-1	r-1	r-1	r-1	R/P-1	R/P-1	R/P-1	R/P-1			
—	—	—	—	—	PWP<7:4>					
bit 23										
bit 16										

R/P-1	R/P-1	R/P-1	R/P-1	r-1	r-1	r-1	r-1
PWP<3:0>				—	—	—	—
bit 15							bit 8

r-1	r-1	r-1	r-1	R/P-1	r-1	R/P-1	R/P-1		
—	—	—	—	ICESEL	—	DEBUG<1:0>			
bit 7									
bit 0									

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

bit 31 保留: 写为 0

bit 30-29 保留: 写为 1

bit 28 **CP:** 代码保护位

防止引导闪存和程序闪存被外部编程设备读取或修改。

1 = 禁止保护

0 = 使能保护

bit 27-25 保留: 写为 1

寄存器 26-1: DEVCFG0: 器件配置字 0 (续)

bit 24

BWP: 引导闪存写保护位

防止引导闪存在代码执行期间被修改。

1 = 引导闪存可写

0 = 引导闪存不可写

bit 23-20

保留: 写为 1

bit 19-12

PWP<7:0>: 程序闪存写保护位

防止所选的程序闪存页在代码执行期间被修改。

PWP 位表示写保护程序闪存页的编号的二进制反码。

11111111 = 禁止

11111110 = 0xBD00_0FFF

11111101 = 0xBD00_1FFF

11111100 = 0xBD00_2FFF

111111011 = 0xBD00_3FFF

111111010 = 0xBD00_4FFF

111111001 = 0xBD00_5FFF

111111000 = 0xBD00_6FFF

11110111 = 0xBD00_7FFF

11110110 = 0xBD00_8FFF

11110101 = 0xBD00_9FFF

11110100 = 0xBD00_AFFF

11110011 = 0xBD00_BFFF

11110010 = 0xBD00_CFFF

11110001 = 0xBD00_DFFF

11110000 = 0xBD00_EFFF

11101111 = 0xBD00_FFFF

...

01111111 = 0xBD07_FFFF

bit 11-4

保留: 写为 1

bit 3

ICESEL: 在线仿真器 / 调试器通信通道选择位

1 = 使用 PGEC2/PGED2 对

0 = 使用 PGEC1/PGED1 对

bit 2

保留: 写为 1

bit 1-0

DEBUG<1:0>: 后台调试器使能位 (使能代码保护时, 强制为 11)

11 = 禁止调试器

10 = 使能调试器

01 = 保留 (与 11 设置相同)

00 = 保留 (与 11 设置相同)

寄存器 26-2: DEVCFG1: 器件配置字 1

r-1	r-1	r-1	r-1	r-1	r-1	r-1	r-1
—	—	—	—	—	—	—	—
bit 31							bit 24

R/P-1	r-1	r-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1			
FWDTEN	—	—		WDTPS<4:0>						
bit 23				bit 16						

R/P-1	R/P-1	R/P-1	R/P-1	r-1	R/P-1	R/P-1	R/P-1			
FCKSM<1:0>		FPBDIV<1:0>		—	OSCIOFNC	POSCMD<1:0>				
bit 15				bit 8						

R/P-1	r-1	R/P-1	r-1	r-1	R/P-1	R/P-1	R/P-1			
IESO	—	FSOSCEN	—	—		FNOSC<2:0>				
bit 7				bit 0						

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

bit 31-24 保留: 写为 1

bit 23 **FWDTEN:** 看门狗定时器使能位

1 = WDT 被使能且无法用软件禁止

0 = WDT 未使能; 可用软件使能

bit 22-21 保留: 写为 1

bit 20-16 **WDTPS<4:0>:** 看门狗定时器后分频比选择位

10100 = 1:1048576

10011 = 1:524288

10010 = 1:262144

10001 = 1:131072

10000 = 1:65536

01111 = 1:32768

01110 = 1:16384

01101 = 1:8192

01100 = 1:4096

01011 = 1:2048

01010 = 1:1024

01001 = 1:512

01000 = 1:256

00111 = 1:128

00110 = 1:64

00101 = 1:32

00100 = 1:16

00011 = 1:8

00010 = 1:4

00001 = 1:2

00000 = 1:1

未显示的所有其他组合产生的操作与 10100 设置相同

寄存器 26-2: DEVCFG1: 器件配置字 1 (续)

bit 15-14	FCKSM<1:0>: 时钟切换和监视器选择配置位 1x = 禁止时钟切换和故障保护时钟监视器 01 = 使能时钟切换, 禁止故障保护时钟监视器 00 = 使能时钟切换和故障保护时钟监视器
bit 13-12	FPBDIV<1:0>: 外设总线时钟分频比默认值位 11 = PBCLK 为 SYSCLK 的 8 分频 10 = PBCLK 为 SYSCLK 的 4 分频 01 = PBCLK 为 SYSCLK 的 2 分频 00 = PBCLK 与 SYSCLK 频率相同
bit 11	保留: 写为 1
bit 10	OSCIOFNC: CLKO 使能配置位 1 = CLKO 输出信号在 OSCO 引脚上有效; 主振荡器必须禁止或配置为外部时钟模式 (EC) 以使 CLKO 有效 (POSCMD<1:0> = 11 或 00) 0 = CLKO 输出禁止
bit 9-8	POSCMD<1:0>: 主振荡器配置位 11 = 禁止主振荡器 10 = 选择 HS 振荡器模式 01 = 选择 XT 振荡器模式 00 = 选择外部时钟模式
bit 7	IESO: 内部 / 外部切换位 1 = 使能内部 / 外部切换模式 (使能双速启动) 0 = 禁止内部 / 外部切换模式 (禁止双速启动)
bit 6	保留: 写为 1
bit 5	FSOSCEN: 辅助振荡器使能位 1 = 使能辅助振荡器 0 = 禁止辅助振荡器
bit 4-3	保留: 写为 1
bit 2-0	FNOSC<2:0>: 振荡器选择位 000 = 快速 RC 振荡器 (FRC) 001 = 带 PLL 模块的 N 分频快速 RC 振荡器 (FRCDIV+PLL) 010 = 主振荡器 (XT、HS 和 EC) ⁽¹⁾ 011 = 带 PLL 模块的主振荡器 (XT+PLL、HS+PLL 和 EC+PLL) 100 = 辅助振荡器 (SOSC) 101 = 低功耗 RC 振荡器 (LPRC) 110 = 带固定 16 分频后分频器的 FRCDIV16 快速 RC 振荡器 111 = N 分频快速 RC 振荡器 (FRCDIV) 注 1: 使用此振荡器源时不要禁止 POSC (POSCMD = 00)。

寄存器 26-3: DEVCFG2: 器件配置字 2

r-1	r-1	r-1	r-1	r-1	r-1	r-1	r-1
—	—	—	—	—	—	—	—
bit 31							bit 24

r-1	r-1	r-1	r-1	r-1	R/P-1	R/P-1	R/P-1
—	—	—	—	—	FPLLIDIV<2:0>		
bit 23							bit 16

R/P-1	r-1	r-1	r-1	r-1	R/P-1	R/P-1	R/P-1
FUPLEN	—	—	—	—	FPLLIDIV<2:0>		
bit 15							bit 8

r-1	R/P-1	R/P-1	R/P-1	r-1	R/P-1	R/P-1	R/P-1
—	FPLLMULT<2:0>			—	FPLLIDIV<2:0>		
bit 7							bit 0

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

bit 31-19 保留: 写为 1

bit 18-16 **FPLLIDIV[2:0]:** PLL 默认后分频比位

- 111 = PLL 256 分频输出
- 110 = PLL 64 分频输出
- 101 = PLL 32 分频输出
- 100 = PLL 16 分频输出
- 011 = PLL 8 分频输出
- 010 = PLL 4 分频输出
- 001 = PLL 2 分频输出
- 000 = PLL 1 分频输出

bit 15 **FUPLEN:** USB PLL 使能位

- 1 = 使能 USB PLL
- 0 = 禁止并旁路 USB PLL

bit 14-11 保留: 写为 1

bit 10-8 **FPLLIDIV[2:0]:** PLL 输入分频比位

- 111 = 12 分频
- 110 = 10 分频
- 101 = 6 分频
- 100 = 5 分频
- 011 = 4 分频
- 110 = 3 分频
- 110 = 3 分频
- 001 = 2 分频
- 000 = 1 分频

bit 7 保留: 写为 1

寄存器 26-3: DEVCFG2: 器件配置字 2 (续)

bit 6-4

FPLLDMULT[2:0]: PLL 倍频比位

111 = 24 倍频
110 = 21 倍频
101 = 20 倍频
100 = 19 倍频
011 = 18 倍频
010 = 17 倍频
001 = 16 倍频
000 = 15 倍频

bit 3

保留: 写为 1

bit 2-0

FPLLIDIV[2:0]: PLL 输入分频比位

111 = 12 分频
110 = 10 分频
101 = 6 分频
100 = 5 分频
011 = 4 分频
010 = 3 分频
001 = 2 分频
000 = 1 分频

寄存器 26-4: DEVCFG3: 器件配置字 3

r-1	r-1	r-1	r-1	r-1	r-1	r-1	r-1
—	—	—	—	—	—	—	—
bit 31							bit 24

r-1	r-1	r-1	r-1	r-1	r-1	r-1	r-1
—	—	—	—	—	—	—	—
bit 23							bit 16

R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x
USERID<15:8>							
bit 15							bit 8

R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x	R/P-x
USERID<7:0>							
bit 7							bit 0

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

bit 31-16 保留: 写为 1

bit 15-0 **USERID<15:0>**: 这是一个用户定义的 16 位值, 可通过 ICSP™ 和 JTAG 读取

寄存器 26-5: DEVID: 器件和版本 ID 寄存器

R	R	R	R	R	R	R	R
VER<3:0>				DEVID<27:24>			
bit 31				bit 24			

R	R	R	R	R	R	R	R
DEVID<23:16>							
bit 23				bit 16			

R	R	R	R	R	R	R	R
DEVID<15:8>							
bit 15				bit 8			

R	R	R	R	R	R	R	R
DEVID<7:0>							
bit 7				bit 0			

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

bit 31-28 **VER<3:0>**: 版本标识位⁽¹⁾bit 27-0 **DEVID<27:0>**: 器件 ID⁽¹⁾

注: 请参见 PIC32MX 编程规范中的版本和器件 ID 值列表。

26.2 看门狗定时器 (WDT)

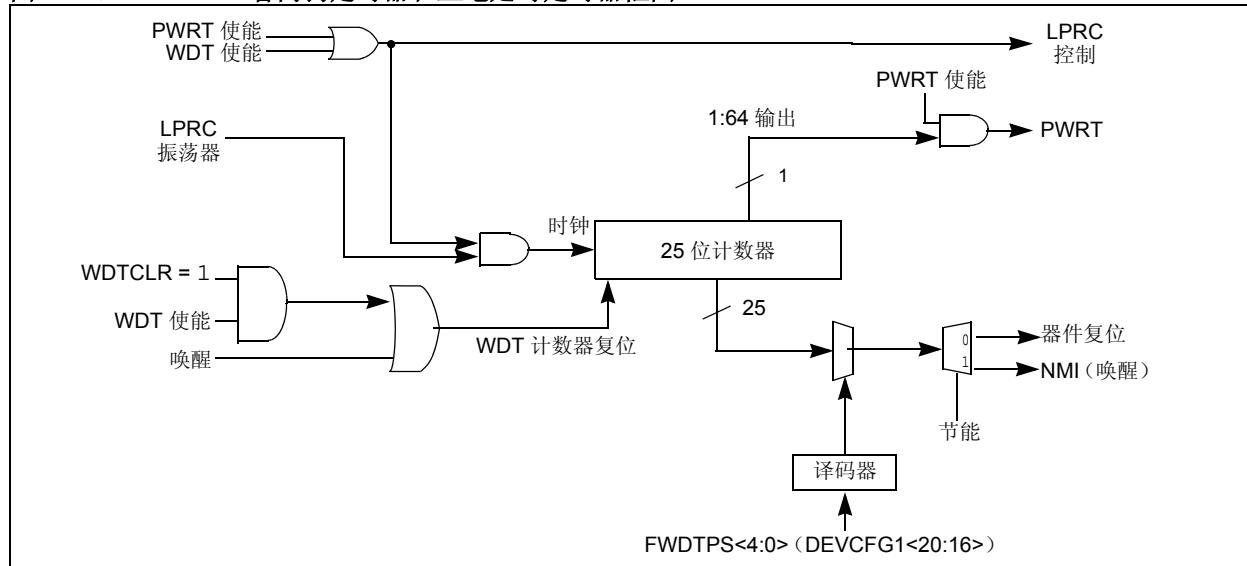
本节描述 PIC32MX3XX/4XX 器件的 WDT 和上电延时定时器的操作。

WDT 被使能时，使用内部低功耗振荡器 (LPRC) 时钟源工作。WDT 可用于检测系统软件故障，如果软件未定期清零 WDT 的话，器件将被复位。使用 WDT 后分频器可选择各种 WDT 超时周期。WDT 还可用于将器件从休眠或空闲模式唤醒。

以下是 WDT 模块的一些重要特性：

- 通过器件配置寄存器配置或由软件控制
- 用户可配置的超时周期
- 可将器件从休眠或空闲模式唤醒

图 26-1：看门狗定时器和上电延时定时器框图



26.3 片内稳压器

所有 PIC32MX3XX/4XX 器件的内核和数字逻辑都设计为使用标称 1.8V 的电压工作。为简化系统设计，PIC32MX3XX/4XX 系列中的大部分器件都使用片内稳压器通过 VDD 提供所需的内核逻辑电压。

ENVREG 引脚控制该内部 1.8V 稳压器。可将此引脚连接到 VDD 来使能稳压器，由稳压器为内核供电。必须在 VDDCORE/VCAP 引脚上连接一个低 ESR 电容（例如钽电容）（图 26-2）。这有利于保持稳压器的稳定性。第 28.1 节“直流特性”中提供了该滤波电容的推荐值。

注： 将低 ESR 电容尽量靠近 VDDCORE/VCAP 引脚放置非常重要。

ENVREG 引脚连接到 VSS 将禁止稳压器。在此情况下，必须通过 VDDCORE/VCAP 引脚为器件的内核逻辑提供独立的 1.8V 标称电压。

另外，VDDCORE/VCAP 和 VDD 引脚可以连在一起，使器件工作在较低的标称电压下。请参见图 26-2 了解可能的连接配置。

26.3.1 片内稳压器和 POR

稳压器使能时，需要一段固定的延时才能产生输出。在这段称为 TPU 的时间内，禁止代码执行。每次掉电后，在器件恢复工作（包括从休眠模式唤醒）时都需要经历 TPU 延时。

如果禁止稳压器，将自动使能独立的上电延时定时器 (PWRT)。在器件启动时，PWRT 会产生固定的 TPWRT 延时。更多关于 TPU 和 TPWRT 的信息请参见第 28.0 节“电气特性”。

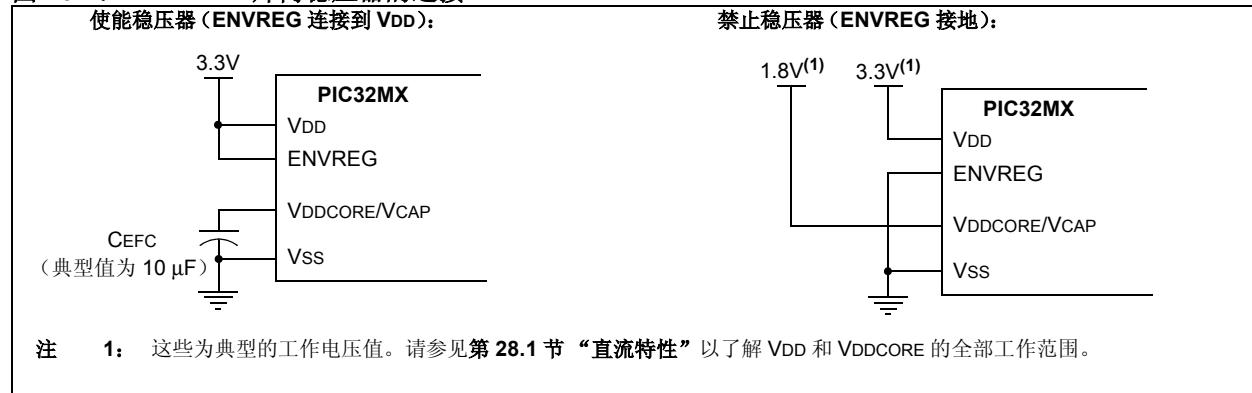
26.3.2 片内稳压器和 BOR

当使能片内稳压器时, PIC32MX3XX/4XX 器件还具有一个简单的欠压复位功能。如果向稳压器提供的电压不足以维持一个稳定的电平, 那么稳压器复位电路将产生欠压复位。BOR 标志位 (RCON<1>) 将捕捉此事件。第 28.1 节 “直流特性” 规定了欠压电压值。

26.3.3 上电要求

片内稳压器是为了满足器件的上电要求而设计的。如果应用不使用稳压器, 那就必须严格遵守上电条件。在上电时, VDDCORE 决不能超出 VDD 电平 0.3V 以上。

图 26-2: 片内稳压器的连接



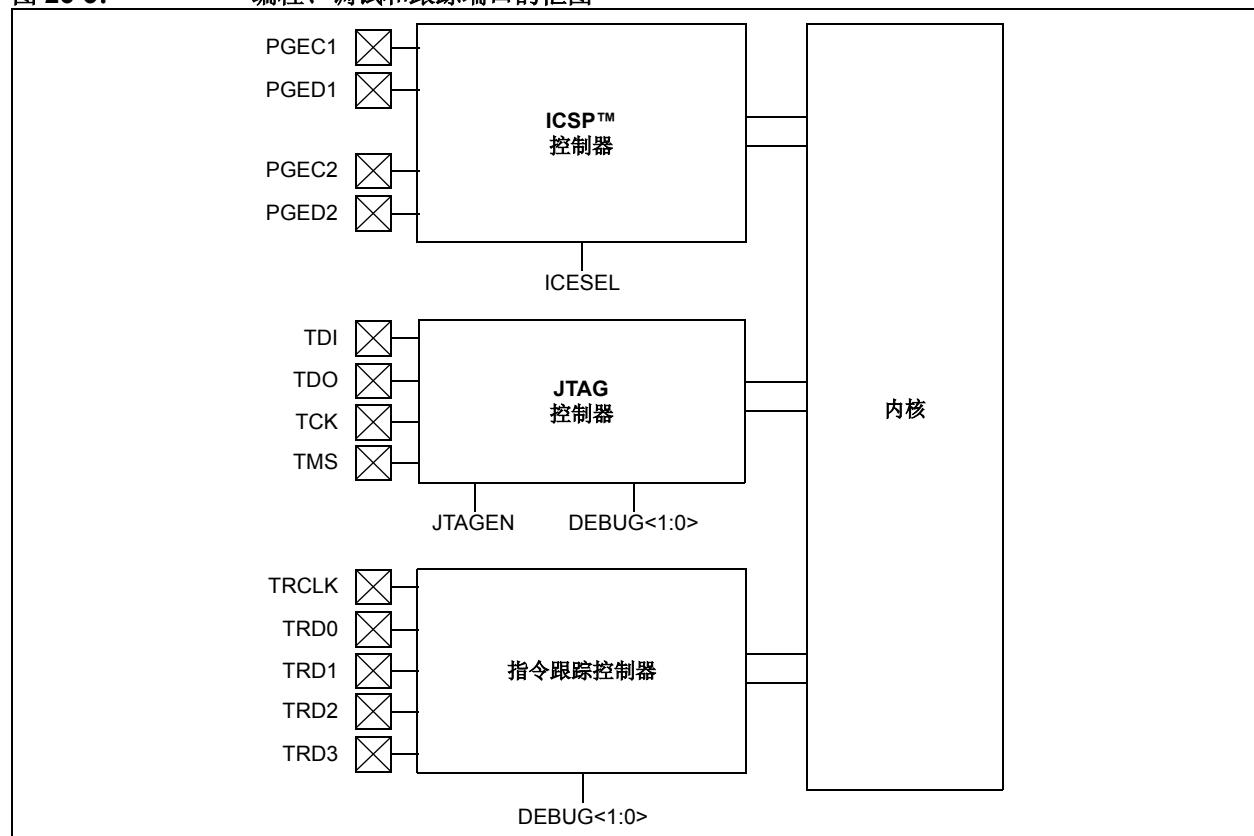
26.4 编程和诊断

PIC32MX3XX/4XX 器件提供全部的编程和诊断功能，可增强任何使用这两个功能的应用的灵活性。这两个功能允许系统设计人员执行以下操作：

- 使用双线在线串行编程 (ICSP™) 接口以简化现场编程
- 使用 ICSP 进行调试
- 使用 EJTAG (扩展 JTAG) 执行编程和调试功能
- 用于器件和电路板诊断的 JTAG 边界扫描测试

PIC32MX 器件具有两个编程和诊断模块以及一个跟踪控制器，为应用开发人员提供了很多功能。

图 26-3：编程、调试和跟踪端口的框图



寄存器 26-6: DDPCON: 调试数据端口控制寄存器

r-X	r-X	r-X	r-X	r-X	r-X	r-X	r-X
—	—	—	—	—	—	—	—
bit 31							bit 24

r-X	r-X	r-X	r-X	r-X	r-X	r-X	r-X
—	—	—	—	—	—	—	—
bit 23							bit 16

r-X	r-X	r-X	r-X	r-X	r-X	r-X	r-X
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	r-X	r-X
DDPUSB	DDPU1	DDPU2	DDPSPI1	JTAGEN	TROEN	—	—
bit 7							bit 0

图注:

R = 可读位

W = 可写位

P = 可编程位

r = 保留位

U = 未实现位

-n = 上电复位时的位值: (0, 1, x = 未知)

- bit 31-8 保留: 写为 0; 忽略读操作
- bit 7 **DDPUSB:** USB 的调试数据端口使能位
1 = USB 外设忽略 USBFRZ (U1CNFG1<5>) 设置
0 = USB 外设采用 USBFRZ 设置
- bit 6 **DDPU1:** UART1 的调试数据端口使能位
1 = UART1 外设忽略 FRZ (U1MODE<14>) 设置
0 = UART1 外设采用 FRZ 设置
- bit 5 **DDPU2:** UART2 的调试数据端口使能位
1 = UART2 外设忽略 FRZ (U2MODE<14>) 设置
0 = UART2 外设采用 FRZ 设置
- bit 4 **DDPSPI1:** SPI1 的调试数据端口使能位
1 = SPI1 外设忽略 FRZ (SPI1CON<14>) 设置
0 = SPI1 外设采用 FRZ 设置
- bit 3 **JTAGEN:** JTAG 端口使能位
1 = 使能 JTAG 端口
0 = 禁止 JTAG 端口
- bit 2 **TROEN:** 跟踪输出使能位
1 = 使能跟踪端口
0 = 禁止跟踪端口
- bit 1-0 保留: 写为 1; 忽略读操作

PIC32MX3XX/4XX

注：

27.0 指令集

PIC32MX3XX/4XX 系列指令集符合 MIPS32 发行版 2 指令集架构的要求。PIC32MX 不支持以下特性：

- 内核扩展指令
- 协处理器 1 指令
- 协处理器 2 指令

表 27-1 提供了在 PIC32MX3XX/4XX 系列内核中实现的指令汇总。

注：更多信息请参见 www.mips.com 上的“MIPS32® Architecture for Programmers Volume II: The MIPS32® Instruction Set”。

表 27-1: MIPS32® 指令集

指令	说明	功能
ADD	整数相加	$Rd = Rs + Rt$
ADDI	整数加立即数	$Rt = Rs + Immed$
ADDIU	无符号整数加立即数	$Rt = Rs +_U Immed$
ADDU	无符号整数相加	$Rd = Rs +_U Rt$
AND	逻辑与操作	$Rd = Rs \& Rt$
ANDI	和立即数的逻辑与操作	$Rt = Rs \& (0_{16} \mid\mid Immed)$
B	无条件转移 (BEQ r0, r0, offset 的汇编器惯用法)	$PC += (int)offset$
BAL	转移和链接 (BGEZAL r0, offset 的汇编器惯用法)	$GPR[31] = PC + 8$ $PC += (int)offset$
BEQ	相等则转移	$if Rs == Rt$ $PC += (int)offset$
BEQL	相等则 Likely 转移 ⁽¹⁾	$if Rs == Rt$ $PC += (int)offset$ else Ignore Next Instruction
BGEZ	大于或等于零则转移	$if !Rs[31]$ $PC += (int)offset$
BGEZAL	大于或等于零则转移并链接	$GPR[31] = PC + 8$ $if !Rs[31]$ $PC += (int)offset$
BGEZALL	大于或等于零则 Likely 转移并链接 ⁽¹⁾	$GPR[31] = PC + 8$ $if !Rs[31]$ $PC += (int)offset$ else Ignore Next Instruction
BGEZL	大于或等于零则 Likely 转移 ⁽¹⁾	$if !Rs[31]$ $PC += (int)offset$ else Ignore Next Instruction
BGTZ	大于零则转移	$if !Rs[31] \&& Rs != 0$ $PC += (int)offset$
BGTZL	大于零则 Likely 转移 ⁽¹⁾	$if !Rs[31] \&& Rs != 0$ $PC += (int)offset$ else Ignore Next Instruction
BLEZ	小于或等于零则转移	$if Rs[31] \mid\mid Rs == 0$ $PC += (int)offset$

注 1：此指令已废弃，不应使用。

表 27-1: MIPS32® 指令集 (续)

指令	说明	功能
BLEZL	小于或等于零则 Likely 转移 ⁽¹⁾	<pre>if Rs[31] Rs == 0 PC += (int)offset else Ignore Next Instruction</pre>
BLTZ	小于零则转移	<pre>if Rs[31] PC += (int)offset</pre>
BLTZAL	小于零则转移并链接	<pre>GPR[31] = PC + 8 if Rs[31] PC += (int)offset</pre>
BLTZALL	小于零则 Likely 转移并链接 ⁽¹⁾	<pre>GPR[31] = PC + 8 if Rs[31] PC += (int)offset else Ignore Next Instruction</pre>
BLTZL	小于零则 Likely 转移 ⁽¹⁾	<pre>if Rs[31] PC += (int)offset else Ignore Next Instruction</pre>
BNE	不相等则转移	<pre>if Rs != Rt PC += (int)offset</pre>
BNEL	不相等则 Likely 转移 ⁽¹⁾	<pre>if Rs != Rt PC += (int)offset else Ignore Next Instruction</pre>
BREAK	断点	Break Exception
CLO	计数前导 1	Rd = NumLeadingOnes(Rs)
CLZ	计数前导 0	Rd = NumLeadingZeroes(Rs)
DERET	从调试异常返回	<pre>PC = DEPC Exit Debug Mode</pre>
DI	原子级禁止中断	Rt = Status; Status _{IE} = 0
DIV	除法	<pre>LO = (int)Rs / (int)Rt HI = (int)Rs % (int)Rt</pre>
DIVU	无符号除法	<pre>LO = (uns)Rs / (uns)Rt HI = (uns)Rs % (uns)Rt</pre>
EHB	执行危险屏障	Stop instruction execution until execution hazards are cleared
EI	原子级允许中断	Rt = Status; Status _{IE} = 1
ERET	从异常返回	<pre>if Status_{ERL} PC = ErrorEPC else PC = EPC Status_{EXL} = 0 Status_{ERL} = 0 LL = 0</pre>
EXT	提取位域	Rt = ExtractField(Rs, pos, size)
INS	插入位域	Rt = InsertField(Rs, Rt, pos, size)
J	无条件跳转	PC = PC[31:28] offset<<2

注 1: 此指令已废弃, 不应使用。

表 27-1: MIPS32® 指令集 (续)

指令	说明	功能
JAL	跳转和链接	$GPR[31] = PC + 8$ $PC = PC[31:28] offset << 2$
JALR	跳转和链接寄存器	$Rd = PC + 8$ $PC = Rs$
JALR.HB	跳转和链接寄存器并清除危险屏障	与 JALR 类似, 但是还清除了执行危险和指令危险
JR	跳转寄存器	$PC = Rs$
JR.HB	跳转寄存器并清除危险屏障	与 JR 类似, 但是还清除了执行危险和指令危险
LB	装载字节	$Rt = (byte)Mem[Rs+offset]$
LBU	装载无符号字节	$Rt = (ubyte)Mem[Rs+offset]$
LH	装载半字	$Rt = (half)Mem[Rs+offset]$
LHU	装载无符号半字	$Rt = (uhalf)Mem[Rs+offset]$
LL	装载链接的字	$Rt = Mem[Rs+offset > LL_{bit}]$ $LL_{bit} = 1$ $LLAddr = Rs + offset$
LUI	装载高位立即数	$Rt = immediate << 16$
LW	装载字	$Rt = Mem[Rs+offset]$
LWPC	装载 PC 相关的字	$Rt = Mem[PC+offset]$
LWL	装载左边的字	$Re = Re \text{ MERGE } Mem[Rs+offset]$
LWR	装载右边的字	$Re = Re \text{ MERGE } Mem[Rs+offset]$
MADD	乘 - 加	$HI LO += (int)Rs * (int)Rt$
MADDU	无符号乘 - 加	$HI LO += (uns)Rs * (uns)Rt$
MFC0	从协处理器 0 移出	$Rt = CPR[0, Rd, sel]$
MFHI	从 HI 移出	$Rd = HI$
MFLO	从 LO 移出	$Rd = LO$
MOVN	非零时的有条件传送	$\text{if } Rt \neq 0 \text{ then}$ $Rd = Rs$
MOVZ	为零时的有条件传送	$\text{if } Rt = 0 \text{ then}$ $Rd = Rs$
MSUB	乘 - 减	$HI LO -= (int)Rs * (int)Rt$
MSUBU	无符号乘 - 减	$HI LO -= (uns)Rs * (uns)Rt$
MTC0	移动到协处理器 0	$CPR[0, n, Sel] = Rt$
MTHI	移动到 HI	$HI = Rs$
MTLO	移动到 LO	$LO = Rs$
MUL	相乘并将结果写入寄存器	$HI LO = \text{Unpredictable}$ $Rd = ((int)Rs * (int)Rt)_{31..0}$
MULT	整数乘法	$HI LO = (int)Rs * (int)Rd$
MULTU	无符号乘法	$HI LO = (uns)Rs * (uns)Rd$
NOP	空操作 (SLL r0, r0, r0 的汇编器惯用法)	
NOR	逻辑或非操作	$Rd = \sim(Rs Rt)$
OR	逻辑或操作	$Rd = Rs Rt$
ORI	与立即数的逻辑或操作	$Rt = Rs Immed$
RDHWR	读硬件寄存器 (如果由 HWRE _{na} 寄存器使能)	$Re = HWR[Rd]$

注 1: 此指令已废弃, 不应使用。

表 27-1: MIPS32® 指令集 (续)

指令	说明	功能
RDPGPR	从上一个影子集读 GPR	$Rt = SGPR[SRSCtl_{PSS}, Rd]$
ROTR	字循环右移	$Rd = Rt_{sa-1..0} \mid\mid Rt_{31..sa}$
ROTRV	可变字循环右移	$Rd = Rt_{Rs-1..0} \mid\mid Rt_{31..Rs}$
SB	存储字节	$(byte)Mem[Rs+offset] = Rt$
SC	存储条件字	<pre>if LL_{bit} = 1 mem[Rs+offset] = Rt Rt = LL_{bit}</pre>
SDBBP	软件调试断点	指向软件调试处理程序的陷阱
SEB	符号扩展字节	$Rd = SignExtend(Rs-7...0)$
SEH	符号扩展半字节	$Rd = SignExtend(Rs-15...0)$
SH	存储半字节	$(half)Mem[Rs+offset] = Rt$
SLL	逻辑左移	$Rd = Rt << sa$
SLLV	可变逻辑左移	$Rd = Rt << Rs[4:0]$
SLT	小于时置 1	<pre>if (int)Rs < (int)Rt Rd = 1 else Rd = 0</pre>
SLTI	小于立即数时置 1	<pre>if (int)Rs < (int)Immed Rt = 1 else Rt = 0</pre>
SLTIU	小于无符号立即数时置 1	<pre>if (uns)Rs < (uns)Immed Rt = 1 else Rt = 0</pre>
SLTU	小于无符号数时置 1	<pre>if (uns)Rs < (uns)Immed Rd = 1 else Rd = 0</pre>
SRA	算术右移	$Rd = (int)Rt >> sa$
SRAV	可变算术右移	$Rd = (int)Rt >> Rs[4:0]$
SRL	逻辑右移	$Rd = (uns)Rt >> sa$
SRLV	可变逻辑右移	$Rd = (uns)Rt >> Rs[4:0]$
SSNOP	超标量禁止空操作	NOP
SUB	整数减法	$Rt = (int)Rs - (int)Rd$
SUBU	无符号减法	$Rt = (uns)Rs - (uns)Rd$
SW	存储字	$Mem[Rs+offset] = Rt$
SWL	存储左边的字	$Mem[Rs+offset] = Rt$
SWR	存储右边的字	$Mem[Rs+offset] = Rt$
SYNC	同步	对于访问共享存储器, 要求连接时进行高速缓存, 装载和存储时无需高速缓存
SYSCALL	系统调用	SystemCallException
TEQ	如果相等则进入陷阱	<pre>if Rs == Rt TrapException</pre>
TEQI	如果等于立即数则进入陷阱	<pre>if Rs == (int)Immed TrapException</pre>

注 1: 此指令已废弃, 不应使用。

表 27-1: MIPS32® 指令集 (续)

指令	说明	功能
TGE	如果大于或等于则进入陷阱	if (int)Rs >= (int)Rt TrapException
TGEI	如果大于或等于立即数则进入陷阱	if (int)Rs >= (int)Immed TrapException
TGEIU	如果大于或等于无符号立即数则进入陷阱	if (uns)Rs >= (uns)Immed TrapException
TGEU	如果大于或等于无符号数则进入陷阱	if (uns)Rs >= (uns)Rt TrapException
TLT	如果小于则进入陷阱	if (int)Rs < (int)Rt TrapException
TLTI	如果小于立即数则进入陷阱	if (int)Rs < (int)Immed TrapException
TLTIU	如果小于无符号立即数则进入陷阱	if (uns)Rs < (uns)Immed TrapException
TLTU	如果小于无符号数则进入陷阱	if (uns)Rs < (uns)Rt TrapException
TNE	如果不等则进入陷阱	if Rs != Rt TrapException
TNEI	如果不等于立即数则进入陷阱	if Rs != (int)Immed TrapException
WAIT	等待中断	进入低功耗模式并暂停工作直到发生中断
WRPGPR	写入上一个影子集中的 GPR	SGPR[SRSCtl _{PSS} , Rd] = Rt
WSBH	以半字形式进行字的字节交换	Rd = Rt _{23..16} Rt _{31..24} Rt _{7..0} Rt _{15..8}
XOR	逻辑异或操作	Rd = Rs ^ Rt
XORI	与立即数的逻辑异或操作	Rt = Rs ^ (uns)Immed

注 1: 此指令已废弃, 不应使用。

PIC32MX3XX/4XX

注：

28.0 电气特性

本章概述了 PIC32MX3XX/4XX 的电气特性。其余信息将在该文档的后续版本中给出。

下面列出了 PIC32MX3XX/4XX 的绝对最大值。器件长时间工作在最大值条件下，其稳定性会受到影响。我们建议不要使器件在该规范规定的参数范围以外运行。

绝对最大值（注 1）

环境温度	-40°C 至 +85°C
存储温度	-65°C 至 +150°C
V _{DD} 引脚相对于 V _{SS} 的电压	-0.3V 至 +4.0V
模拟数字组合引脚以及 MCLR 相对于 V _{SS} 的电压	-0.3V 至 (V _{DD} + 0.3V)
只能用作数字功能的引脚相对于 V _{SS} 的电压	-0.3V 至 +5.5V
V _{DDCORE} 相对于 V _{SS} 的电压	-0.3V 至 2.0V
V _{SS} 引脚的最大输出电流	300 mA
V _{DD} 引脚的最大输入电流（注 2）	300 mA
任一 I/O 引脚的最大输出灌电流	25 mA
任一 I/O 引脚的最大输出拉电流	25 mA
所有端口的最大灌电流	200 mA
所有端口的最大拉电流（注 2）	200 mA

注 1: 如果器件工作条件超过上述“绝对最大值”，可能引起器件永久性损坏。上述值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其稳定性会受到影响。

2: 最大允许电流由器件最大功耗决定（见表 28-2）。

PIC32MX3XX/4XX

28.1 直流特性

表 28-1: 工作 MIPS——电压关系

特性	V _{DD} 范围 (V)	温度范围 (°C)	最大频率	
			PIC32MX3XX/4XX	
DC5	2.3-3.6V	-40°C 至 +85°C	80 MHz (注 1)	

注 1: PIC32MX 40MHz 系列器件的最大频率为 40 MHz。

表 28-2: 温度工作条件

额定值	符号	最小值	典型值	最大值	单位
PIC32MX3XX/4XX					
工作结温范围	T _J	-40	—	+125	°C
工作环境温度范围	T _A	-40	—	+85	°C
功耗:					
内部芯片功耗:	P _{INT}				
P _{INT} = V _{DD} x (I _{DD} - S _{IOH})					
I/O 引脚功耗:	P _D		P _{INT} + P _{I/O}		W
I/O = S _{IOH} (V _{DD} - V _{OH}) x I _{OH} + S _{VIOL} (V _{OL} x I _{OL})					
允许的最大功耗	P _{DMAX}		(T _J - T _A) / θ _{JA}		W

表 28-3: 热封装特性

特性	符号	典型值	最大值	单位	注
封装热阻, 100 引脚 TQFP (12x12x1 mm)	θ _{JA}	43	—	°C/W	1
封装热阻, 64 引脚 TQFP (10x10x1 mm)	θ _{JA}	47	—	°C/W	1
封装热阻, 64 引脚 QFN (9x9x0.9 mm)	θ _{JA}	28	—	°C/W	1

注 1: 通过封装模拟获得结点到环境的热阻值 Theta-JA (θ_{JA})。

表 28-4: 直流温度和电压规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ T _A ≤ +85°C (工业级)				
参数 编号	符号	特性	最小值	典型值	最大值	单位	条件
工作电压							
DC10	电源电压						
	V _{DD}		2.3	—	3.6	V	
DC12	V _{DR}	RAM 数据保持电压 (注 1)	1.75	—	—	V	
DC16	V _{POR}	V _{DD} 启动电压 确保内部上电复位信号	1.75	—	1.95	V	
DC17	V _{VDD}	V _{DD} 上升速率 确保内部上电复位信号	0.05	—	—	V/ms	

注 1: 这是在不丢失 RAM 数据的前提下, V_{DD} 的下限值。

表 28-5: 直流特性: 工作电流 (IDD)

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	典型值 ⁽³⁾	最大值	单位	条件			
工作电流 (IDD)							
DC20	8.5	13	mA		—	4 MHz	
DC20c	4.0	—	mA	从 SRAM 执行代码	—		
DC21	23.5	32	mA		—	20 MHz (注 4)	
DC21c	16.4	—	mA	从 SRAM 执行代码	—		
DC22	48	61	mA		—	60 MHz (注 4)	
DC22c	45	—	mA	从 SRAM 执行代码	—		
DC23	55	75	mA		2.3V	80 MHz	
DC23c	55	—	mA	从 SRAM 执行代码	—		
DC24	—	100	μA	-40°C	2.3V	LPRC (31 kHz) (注 4)	
DC24a	—	130	μA	+25°C			
DC24b	—	670	μA	+85°C			
DC25	94	—	μA	-40°C	3.3V		
DC25a	125	—	μA	+25°C			
DC25b	302	—	μA	+85°C			
DC25c	71	—	μA	从 SRAM 执行代码	3.6V		
DC26	—	110	μA	-40°C			
DC26a	—	180	μA	+25°C			
DC26b	—	700	μA	+85°C			

注 1: 器件的 IDD 供电电流主要受工作电压和频率的影响。其他因素, 如 PBCLK (外设总线时钟) 频率、使能的外设模块数、内部代码执行模式、从程序闪存还是从 SRAM 执行、I/O 引脚负载和开关速率、振荡器类型以及温度, 也会对电流消耗产生影响。

- 2:** IDD 测量的测试条件如下: 振荡器模式 = EC+PLL 且 OSC1 由满幅的外部方波驱动, PBCLK 分频比 = 1:8。CPU、程序闪存和 SRAM 数据存储器都正常工作, 程序闪存等待状态 = 7, 禁止程序高速缓存和预取, SRAM 数据存储器等待状态 = 1。禁止所有外设模块 (ON 位 = 0)。禁止 WDT 和 FSCM。所有 I/O 引脚都配置为输入且被拉至 Vss。MCLR = VDD。
- 3:** 除非另外声明, 否则 “典型值” 栏中的数据都是在指定工作频率以及 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 4:** 这些参数为特征值, 但未经生产测试。

表 28-6: 直流特性: 空闲电流 (IDLE)

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)			
参数 编号	典型值 ⁽²⁾	最大值	单位	条件		
空闲电流 (IDLE): 内核关断且时钟工作时的基本电流 (注 1)						
DC30	—	5	mA	2.3V	4 MHz	
DC30a	1.4	—	mA			
DC30b	—	5	mA			
DC31	—	15	mA	2.3V	20 MHz (注 3)	
DC31a	13	—	mA			
DC31b	—	17	mA			
DC32	—	22	mA	2.3V	60 MHz (注 3)	
DC32a	20	—	mA			
DC32b	—	25	mA			
DC33	—	29	mA	2.3V	80 MHz	
DC33a	24	—	mA			
DC33b	—	32	mA			
DC34	—	36	μA	-40°C	LPRC (31 kHz) (注 3)	
DC34a	—	62	μA			
DC34b	—	392	μA			
DC35	35	—	μA	+25°C		
DC35a	65	—	μA			
DC35b	242	—	μA			
DC36	—	43	μA	+85°C	3.3V	
DC36a	—	106	μA			
DC36b	—	414	μA			

注 1: 基本 IDLE 电流测量的测试条件如下: 使能系统时钟且 PBCLK 分频比 = 1:8。CPU 处于空闲模式下 (暂停 CPU 内核)。仅使能数字外设模块 (ON 位 = 1) 并为其提供时钟。禁止 WDT 和 FSCM。所有 I/O 引脚都配置为输入且被拉至 VSS。MCLR = VDD。

- 2:** 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 3:** 这些参数为特征值, 但未经生产测试。

表 28-7: 直流特性: 掉电电流 (IPD)

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)			
参数 编号	典型值 ⁽²⁾	最大值	单位	条件		
掉电电流 (IPD) (注 1)						
DC40	7	30	μA	-40°C	2.3V	基本掉电电流 (注 6)
DC40a	24	30	μA	+25°C		
DC40b	205	300	μA	+85°C		
DC40c	25	—	μA	+25°C		
DC40d	9	70	μA	-40°C		
DC40e	25	70	μA	+25°C		
DC40g	115	200 (注 5)	μA	+70°C		
DC40f	200	400	μA	+85°C		
模块差分电流						
DC41	—	10	μA	-40°C	2.3V	看门狗定时器电流: ΔIWDT (注 3 和 6)
DC41a	—	10	μA	+25°C		
DC41b	—	10	μA	+85°C		
DC41c	5	—	μA	+25°C		
DC41d	—	10	μA	-40°C	3.6V	看门狗定时器电流: ΔIWDT (注 3)
DC41e	—	10	μA	+25°C		
DC41f	—	12	μA	+85°C		
DC42	—	10	μA	-40°C		
DC42a	—	17	μA	+25°C	2.3V	RTCC 和使用 32 kHz 晶振的 Timer1: ΔIRTCC (注 3 和 6)
DC42b	—	37	μA	+85°C		
DC42c	23	—	μA	+25°C		
DC42e	—	10	μA	-40°C		
DC42f	—	30	μA	+25°C	3.6V	RTCC 和使用 32 kHz 晶振的 Timer1: ΔIRTCC (注 3)
DC42g	—	44	μA	+85°C		
DC42	—	1100	μA	-40°C		
DC42a	—	1100	μA	+25°C		
DC42b	—	1000	μA	+85°C	2.5V	ADC: ΔIADC (注 3、4 和 6)
DC42c	880	—	μA			
DC42e	—	1100	μA	-40°C		
DC42f	—	1100	μA	+25°C		
DC42g	—	1000	μA	+85°C	3.6V	ADC: ΔIADC (注 3 和 4)

注 1: 基本 IPD 是在所有数字外设模块被使能 (ON 位 = 1) 且具有时钟而 CPU 时钟被禁止的情况下测得的。所有 I/O 都配置为输出且被拉至低电平。禁止 WDT 和 FSCM。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: Δ 电流为模块使能时额外消耗的电流。掉电时外设模块的电流消耗是这一电流与基本 IPD 电流之和。

4: ADC 模块差分电流的测试条件如下: 使能内部 ADC RC 振荡器。

5: 数据为 +70°C 时的特但征值, 未经测试。参数仅供设计参考。

6: 这些参数为特征值, 未经生产测试。

表 28-8: 直流特性: I/O 引脚输入规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
DI10 DI15 DI16 DI17 DI18 DI19	V _{IL}	输入低电压 I/O 引脚: 带 TTL 缓冲器 带施密特触发缓冲器	V _{SS}	—	0.15 V _{DD}	V	(注 4)
		MCLR	V _{SS}	—	0.2 V _{DD}	V	(注 4)
		OSC1 (XT 模式)	V _{SS}	—	0.2 V _{DD}	V	(注 4)
		OSC1 (HS 模式)	V _{SS}	—	0.2 V _{DD}	V	(注 4)
		SDAx 和 SCLx	V _{SS}	—	0.3 V _{DD}	V	禁止 SMBus (注 4)
		SDAx 和 SCLx	V _{SS}	—	0.8	V	使能 SMBus (注 4)
DI20 DI25 DI26 DI27 DI28 DI29	V _{IH}	输入高电压 I/O 引脚: 具有模拟功能 仅数字功能	0.8 V _{DD}	—	V _{DD}	V	(注 4)
		带 TTL 缓冲器	0.8 V _{DD}	—	V _{DD}	V	(注 4)
		带施密特触发缓冲器	0.25V _{DD} + 0.8V	—	5.5	V	(注 4)
		MCLR	0.8 V _{DD}	—	V _{DD}	V	(注 4)
		OSC1 (XT 模式)	0.7 V _{DD}	—	V _{DD}	V	(注 4)
		OSC1 (HS 模式)	0.7 V _{DD}	—	V _{DD}	V	(注 4)
		SDAx 和 SCLx	0.7 V _{DD}	—	5.5	V	禁止 SMBus (注 4)
		SDAx 和 SCLx	2.1	—	5.5	V	使能 SMBus, 2.3V ≤ V _{PIN} ≤ 5.5 (注 4)
DI30	I _{CNPU}	CNxx 上拉电流	50	250	400	μA	V _{DD} = 3.3V, V _{PIN} = V _{SS}
DI50 DI51 DI55 DI56	I _{IL}	输入泄漏电流 (注 3) I/O 端口	—	—	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
		模拟输入引脚	—	—	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
		MCLR	—	—	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD}
		OSC1	—	—	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT 和 HS 模式

注 1: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25° 的条件下给出的。这些参数仅供设计参考, 未经测试。

2: MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电平。表中给定的电平表示正常工作条件下的电平。在不同输入电压条件下可能测得更高的泄漏电流。

3: 负电流定义为从引脚流出的电流。

4: 这些参数为特征值, 但未经生产测试。

表 28-9: 直流特性: I/O 引脚输出规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
DO10	V _{OL}	输出低电压 I/O 端口	—	—	0.4	V	I _{OL} = 7 mA, V _{DD} = 3.6V
		OSC2/CLKO	—	—	0.4	V	I _{OL} = 6 mA, V _{DD} = 2.3V
DO16		OSC2/CLKO	—	—	0.4	V	I _{OL} = 3.5 mA, V _{DD} = 3.6V
		—	—	—	0.4	V	I _{OL} = 2.5 mA, V _{DD} = 2.3V
DO20	V _{OH}	输出高电压 I/O 端口	2.4	—	—	V	I _{OH} = -12 mA, V _{DD} = 3.6V
		OSC2/CLKO	1.4	—	—	V	I _{OH} = -12 mA, V _{DD} = 2.3V
DO26		OSC2/CLKO	2.4	—	—	V	I _{OH} = -12 mA, V _{DD} = 3.6V
		—	1.4	—	—	V	I _{OH} = -12 mA, V _{DD} = 2.3V

表 28-10: 直流特性: 程序存储器 (3)

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级) 编程温度 0°C ≤ TA ≤ +70°C (推荐温度 25°C)				
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
D130	E _P	程序闪存 单元耐擦写能力	1000	—	—	E/W	-40°C 至 +85°C
D131	V _P R	读操作时的 V _{DD}	V _{MIN}	—	3.6	V	V _{MIN} = 最小工作电压
D132	V _P E _W	擦除或写操作时的 V _{DD}	3.0	—	3.6	V	0°C 至 +40°C
D134	T _R E _T D	特性保持时间	20	—	—	年	假定未违反其他规范
D135	I _{DD} P	编程时的供电电流	—	10	—	mA	0°C 至 +40°C
	T _W W	字写周期	20	—	40	μs	0°C 至 +40°C
D136	T _R W	行写周期 (注 2) (每行 128 个字)	3	4.5	—	ms	0°C 至 +40°C
D137	T _P E	页擦除周期	20	—	—	ms	0°C 至 +40°C
	T _C E	片擦除周期	80	—	—	ms	0°C 至 +40°C

注 1: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25° 的条件下给出的。

2: 行编程时的最小 SYSCLK 为 4 MHz。行编程期间应小心谨慎, 以减少总线活动, 例如暂挂任何存储器到存储器的 DMA 操作。如果需要重总线负载, 可能必须选择总线矩阵仲裁模式 2 (循环优先级)。默认仲裁模式是模式 1 (CPU 具有最低优先级)。

3: 请参见 *PIC32MX Flash Programming Specification* (DS61145) 了解编程和擦除周期期间的工作条件。

PIC32MX3XX/4XX

表 28-11: 程序闪存等待状态特性

直流特性		标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)					
需要的闪存等待状态		SYSCLK		单位	说明		
0 等待状态		0 至 30		MHz			
1 等待状态		31 至 60					
2 等待状态		61 至 80					

注 1: PIC32MX 40MHz 系列器件的最大频率为 40 MHz。

表 28-12: 比较器规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值	典型值	最大值	单位	说明
D300	VIOFF	输入失调电压	—	±7.5	±25	mV	AVDD = VDD, AVSS = VSS
D301	ViCM	输入共模电压	0	—	VDD	V	AVDD = VDD, AVSS = VSS (注 2)
D302	CMRR	共模抑制比	55	—	—	dB	最大 ViCM = (VDD - 1)V (注 2)
D303	TRESP	响应时间	—	150	400	ns	AVDD = VDD, AVSS = VSS (注 1 和 2)
D304	ON2ov	比较器使能到输出有效的时间	—	—	10	μs	在将比较器的 ON 位置 1 之前配置比较器模块。 (注 2)

注 1: 响应时间是在比较器的一个输入端电压为 $(VDD - 1.5)/2$ 而在另一个输入端从 Vss 变化到 Vdd 时测得的。

2: 这些参数为特征值, 但未经测试。

表 28-13: 参考电压规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值	典型值	最大值	单位	说明
D310	VRES	分辨率	VDD/24	—	VDD/32	LSb	
D311	VRAA	绝对精度	—	—	1/2	LSb	
D312	TSET	稳定时间 (1)	—	—	10	μs	

注 1: 稳定时间是在 CVR3:CVR0 从 0000 变化到 1111 时测得的。此参数为特征值, 未经生产测试。

表 28-14: 内部稳压器规范

直流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ (工业级)				
参数 编号	符号	特性	最小值	典型值	最大值	单位	说明
D320	VDDCORE	稳压器输出电压	1.62	1.80	1.98	V	
D321	CEFC	外部滤波器电容值	4.7	10	—	μF	电容必须为低串联电阻 ($<3\ \Omega$)
D322	TPWRT		—	64	—	ms	ENVREG = 0

28.2 交流特性和时序参数

本节包含的信息说明了 PIC32MX3XX/4XX 的交流特性
和时序参数。

表 28-15: 交流特性

交流特性	标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ (工业级) 工作电压 VDD 范围。
------	---

图 28-1: 器件时序的负载条件规范

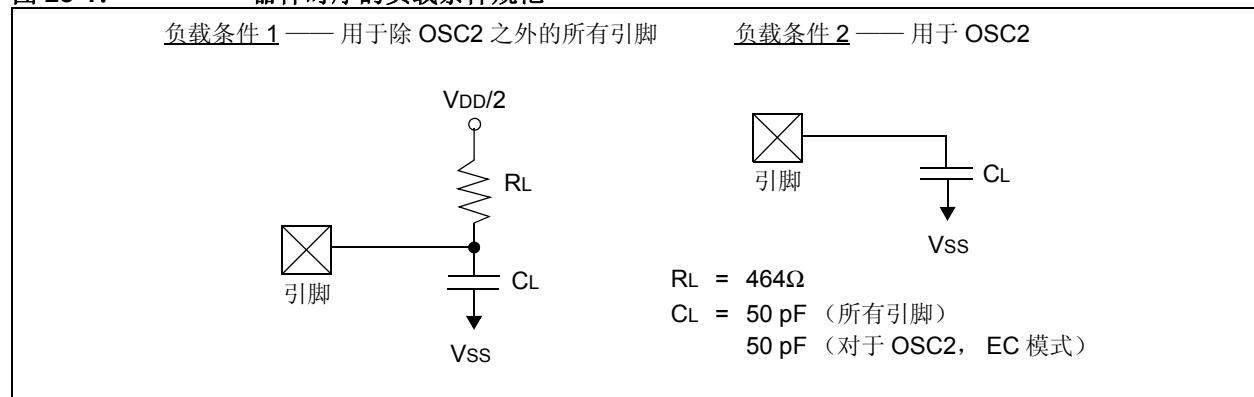


表 28-16: 输出引脚上的容性负载要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ (工业级)				
参数 编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
DO56	C_{IO}	所有 I/O 引脚和 OSC2	—	—	50	pF	EC 模式
DO58	C_B	SCL _x 和 SD _{Ax}	—	—	400	pF	在 I ² C TM 模式下

注 1: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

图 28-2: 外部时钟时序

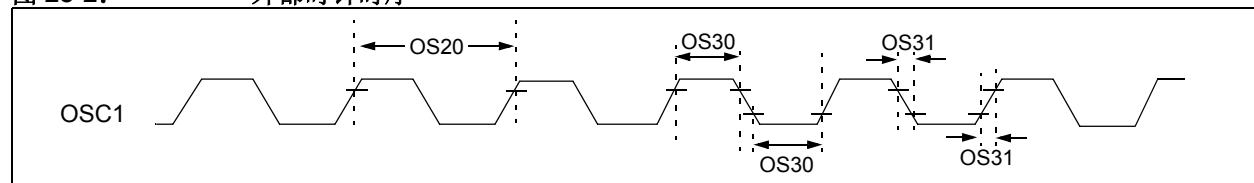


表 28-17: 外部时钟时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
OS10	FOSC	外部 CLK1 频率 (仅允许在 EC 和 ECPLL 模式下使用外部时钟)	DC 4	—	50 (注 3) 50 (注 5)	MHz MHz	EC (注 5) ECPLL (注 4)
OS11	振荡器晶振频率		3	—	10	MHz	XT (注 5)
OS12			4	—	10	MHz	XTPLL (注 4 和 5)
OS13			10	—	25	MHz	HS (注 5)
OS14			10	—	25	MHz	HSPLL (注 4 和 5)
OS15			32	32.768	100	kHz	SOSC (注 5)
OS20	TOSC	Tosc = 1/Fosc = TCY (注 2)	—	—	—	—	Fosc 值请参见参数 OS10
OS30	TosL, TosH	外部时钟输入 (OSCI) 高电平或低电平时间	0.45 x Tosc	—	—	ns	EC (注 5)
OS31	TosR, TosF	外部时钟输入 (OSCI) 上升或下降时间	—	—	0.05 x Tosc	ns	EC (注 5)
OS40	TOST	振荡器起振定时器周期 (仅适用于 HS、HSPLL、XT、XTPLL 和 SOSC 时钟振荡器模式)	—	1024	—	Tosc	(注 5)
OS41	TFSCM	主时钟故障保护 超时周期	—	2	—	ms	(注 5)
OS42	GM	外部振荡器的跨导	—	12	—	mA/V	VDD = 3.3V TA = +25°C (注 5)

注 1: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。参数仅为特征值, 未经测试。

2: 指令周期 (TCY) 等于输入振荡器时基周期。所有规定值均基于标准运行条件下, 器件执行代码时对应特定振荡器类型的特性数据。超过规定值可导致振荡器运行不稳定, 和 / 或使电流消耗超过预期。所有器件在测试 “最小” 值时, 均在 OSC1/CLK1 引脚接入了外部时钟。

3: PIC32MX 40MHz 系列器件的最大频率为 40 MHz。

4: PLL 输入要求: 4 MHz ≤ FPLLIN ≤ 5 MHz (使用 PLL 预分频器降低 Fosc)。此参数为特征值, 只经过了 10 MHz 条件下的生产测试。

5: 此参数为特征值, 但未经生产测试。

PIC32MX3XX/4XX

表 28-18: PLL 时钟时序规范 ($V_{DD} = 2.3V$ 至 $3.6V$)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
OS50	FPLL1	PLL 电压控制的振荡器 (VCO) 输入频率范围	4	—	5	MHz	ECPLL、HSPLL、XTPLL 和 FRCPLL 模式
OS51	FSYS	片上 VCO 系统频率	60	—	120	MHz	
OS52	TLOCK	PLL 启动时间 (锁定时间)	—	—	2	ms	
OS53	DCLK	CLKO 稳定性 (周期抖动或累计抖动)	-0.25	—	+0.25	%	测量时间为 100 ms

注 1: 这些参数为特征值, 未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

表 28-19: 内部 FRC 精度

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	特性	最小值	典型值	最大值	单位	条件	
内部 FRC 精度 @ 8.00 MHz (注 1)							
F20	FRC	-2	—	+2	%		

注 1: 已在 25°C、3.3V 条件下进行了频率校准。TUN 位可用来补偿温度漂移。

表 28-20: 内部 RC 精度

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	特性	最小值	典型值	最大值	单位	条件	
LPRC @31.25 kHz (注 1)							
F21		-15	—	+15	%		

注 1: LPRC 频率将随 V_{DD} 的变化而变化。

图 28-3: I/O 时序特性

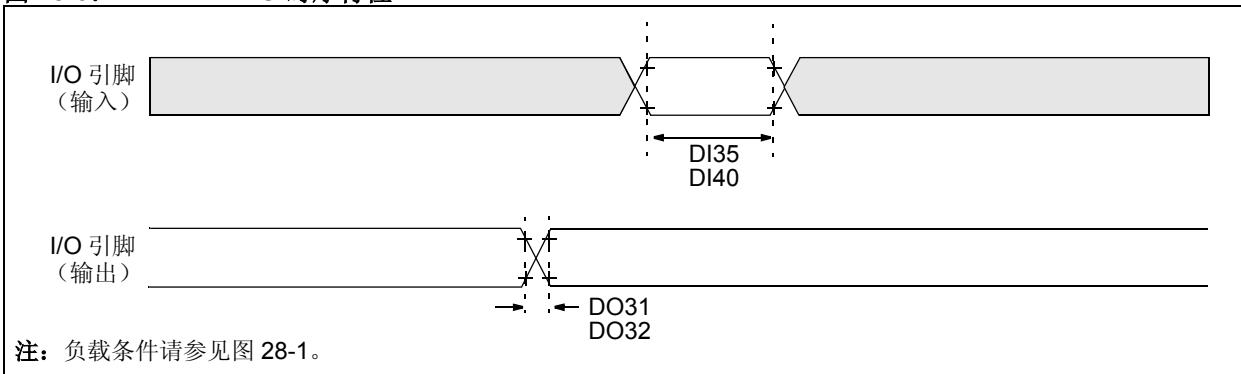


表 28-21: I/O 时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽²⁾	最小值	典型值 ⁽¹⁾	最大值	单位	条件
DO31	T _{IoR}	端口输出上升时间	—	5	10	ns	
DO32	T _{IoF}	端口输出下降时间	—	5	10	ns	
DI35	T _{INP}	INT _x 引脚高电平或低电平时间	10	—	—	ns	
DI40	T _{RB} P	CN _x 高电平或低电平时间 (输入)	2	—	—	T _{SYSCLK}	

注 1: 除非另外声明, 否则“典型值”栏中的数据都是在 3.3V、25°C 的条件下给出的。

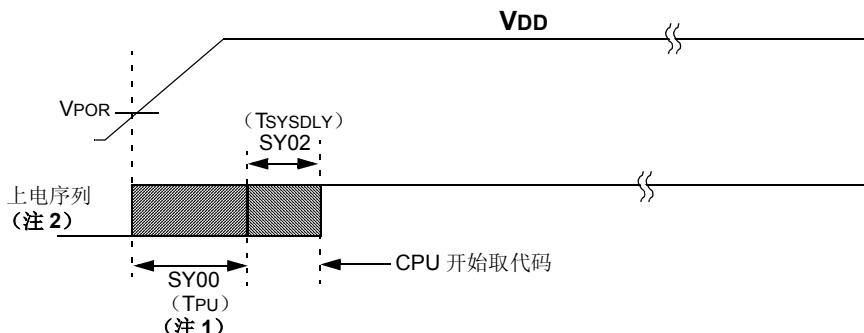
2: 此参数为特征值, 但未经生产测试。

PIC32MX3XX/4XX

图 28-4: 上电复位时序特性

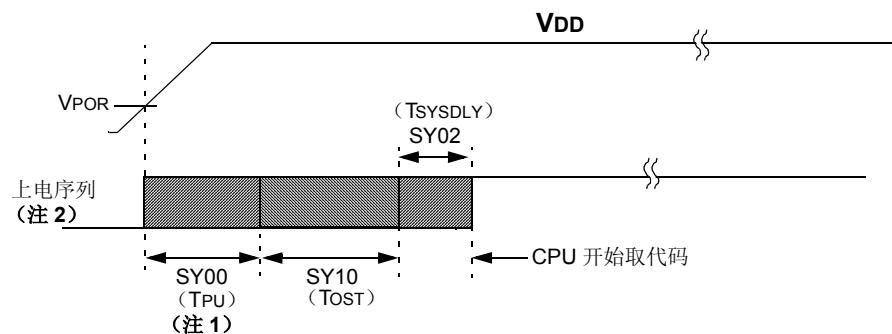
使能内部稳压器

时钟源 = (FRC、FRCDIV、FRCDIV16、FRCPLL、EC、ECPLL 和 LPRC)



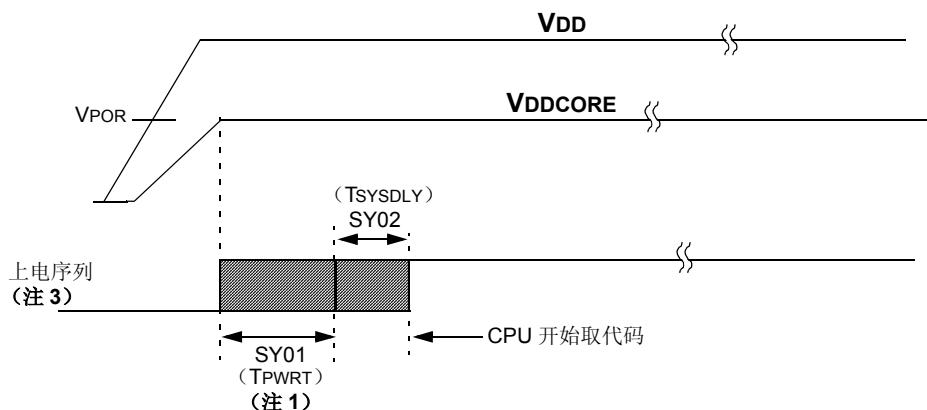
使能内部稳压器

时钟源 = (HS、HSPLL、XT、XTPLL 和 SOSC)



提供外部 V_{DDCORE}

时钟源 = (FRC、FRCDIV、FRCDIV16、FRCPLL、EC、ECPLL 和 LPRC)



注 1: 如果在器件退出欠压复位 ($V_{DD} < V_{DDMIN}$) 之前已完成上电序列, 那么将延长上电周期。

2: 包含内部稳压器稳定延时。

3: 上电延时定时器 (PWRT); 仅在禁止内部稳压器时有效。

图 28-5: 外部复位时序特性

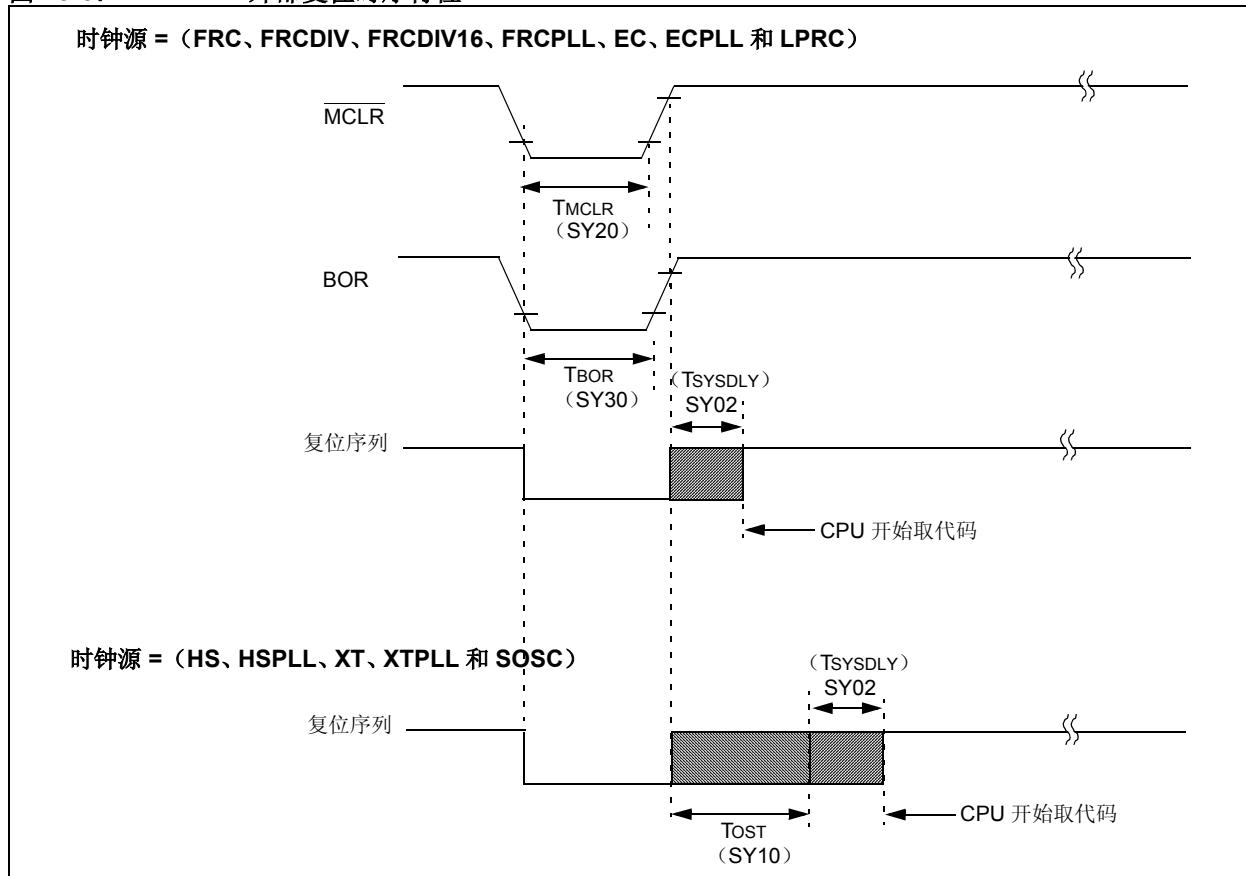


表 28-22: 复位时序

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SY00	TPU	上电延时周期 使能内部稳压器	—	400	600	μs	-40°C 至 +85°C
SY01	TPWRT	上电延时周期 施加外部 VDDCORE (上电延时定时器有效)	48	64	80	ms	-40°C 至 +85°C
SY02	TSYSDELAY	系统延时周期: 在取出第一条指令 之前重载器件配置熔丝位所需的时间 和 SYSCLK 延时之和	—	1 μs + 8 个 SYSCLK 周期	—	—	-40°C 至 +85°C
SY20	TMCLR	MCLR 脉冲宽度 (低电平)	—	2	—	μs	-40°C 至 +85°C
SY30	TBOR	BOR 脉冲宽度 (低电平)	—	1	—	μs	-40°C 至 +85°C

注 1: 这些参数为特征值, 未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。此为特征值, 仅供设计参考, 未经测试。

图 28-6: TIMER1、2、3、4 和 5 的外部时钟时序特性

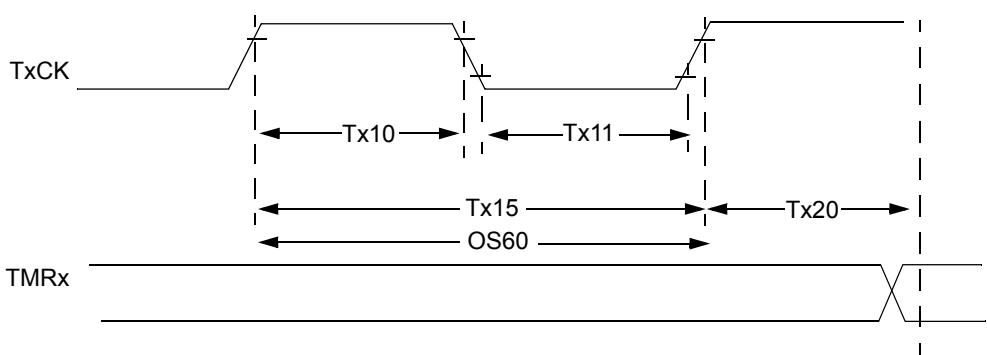


表 28-23: TIMER1 外部时钟时序要求 (1)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)					
参数 编号	符号	特性 (2)		最小值	典型值	最大值	单位	条件
TA10	TTxH	TxCK 高电平时间	同步, 带预分频器	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	—	ns	也必须满足参数 TA15。
			异步, 带预分频器	10	—	—	ns	
TA11	TTxL	TxCK 低电平时间	同步, 带预分频器	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	—	ns	也必须满足参数 TA15。
			异步, 带预分频器	10	—	—	ns	
TA15	TTxP	TxCK 输入周期	同步, 带预分频器	$[(25\text{ns} \text{ 或 } 2\text{TPB}) / N] + 50\text{ns}$	—	—	ns	$N = \text{预分频值}$ (1、8、64 和 256)
			异步, 带预分频器	20	—	—	ns	
OS60	Ft1	SOSC1/T1CK 振荡器输入频率范围 (通过将 TCS 位 (T1CON<1>) 置 1 使能振荡器)		32	—	100	kHz	
TA20	TCKEXTMRL	从外部 TxCK 时钟边沿到定时器递增之间的延时		—		1	TPB	

注 1: Timer1 属于 A 类定时器。

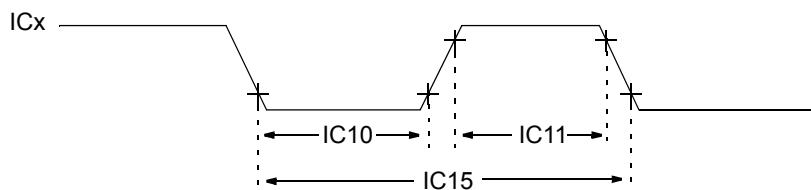
2: 此参数为特征值, 但未经生产测试。

表 28-24: TIMER2、3、4 和 5 的外部时钟时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 (1)	最小值	最大值	单位	条件	
TB10	T _{TXH}	T _{xCK} 高电平时间	同步, 带预分频器	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	ns	也必须满足参数 TB15。 N = 预分频值 (1, 2, 4, 8, 16, 32, 64, 256)
TB11	T _{TXL}	T _{xCK} 低电平时间	同步, 带预分频器	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	ns	也必须满足参数 TB15。
TB15	T _{TXP}	T _{xCK} 输入周期	同步, 带预分频器	$[(25\text{ns} \text{ 或 } 2\text{TPB}) / N] + 50\text{ns}$	—	ns	
TB20	T _{CKEXT-MRL}	从外部 T _{xCK} 时钟边沿到定时器递增之间的延时		—	1	TPB	

注 1: 这些参数为特征值, 未经生产测试。

图 28-7: 输入捕捉 (CAPx) 时序特性



注: 负载条件请参见图 28-1。

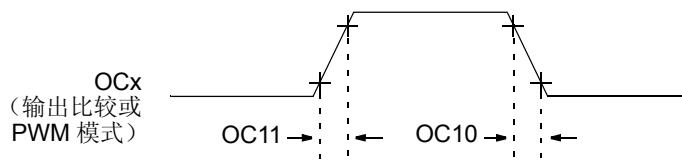
表 28-25: 输入捕捉模块时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 (1)	最小值	最大值	单位	条件	
IC10	T _{CCL}	ICx 输入低电平时间	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	ns	也必须满足参数 IC15。	N = 预分频值 (1, 4 和 16)
IC11	T _{CHH}	ICx 输入高电平时间	$[(12.5\text{ns} \text{ 或 } 1\text{TPB}) / N] + 25\text{ns}$	—	ns	也必须满足参数 IC15。	
IC15	T _{CCP}	ICx 输入周期	$[(25\text{ns} \text{ 或 } 2\text{TPB}) / N] + 50\text{ns}$	—	ns		

注 1: 这些参数为特征值, 但未经生产测试。

PIC32MX3XX/4XX

图 28-8: 输出比较模块 (OCx) 时序特性



注: 负载条件请参见图 28-1。

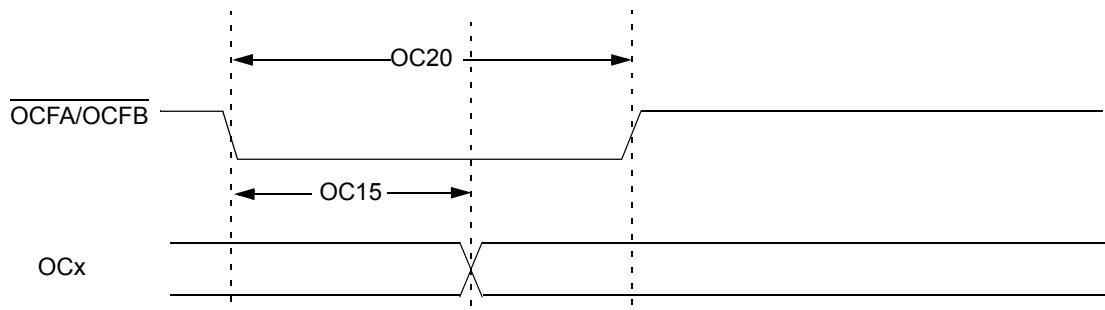
表 28-26: 输出比较模块时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
OC10	TccF	OCx 输出下降时间	—	—	—	ns	参见参数 DO32。
OC11	TccR	OCx 输出上升时间	—	—	—	ns	参见参数 DO31。

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

图 28-9: 输出比较 /PWM 模块时序特性



注: 负载条件请参见图 28-1。

表 28-27: 简单输出比较 /PWM 模式时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
OC15	TFD	故障输入至 PWM I/O 发生变化的时间	—	—	25	ns	
OC20	TFLT	故障输入脉冲宽度	50	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

图 28-10: SPIx 模块主模式 (CKE = 0) 时序特性

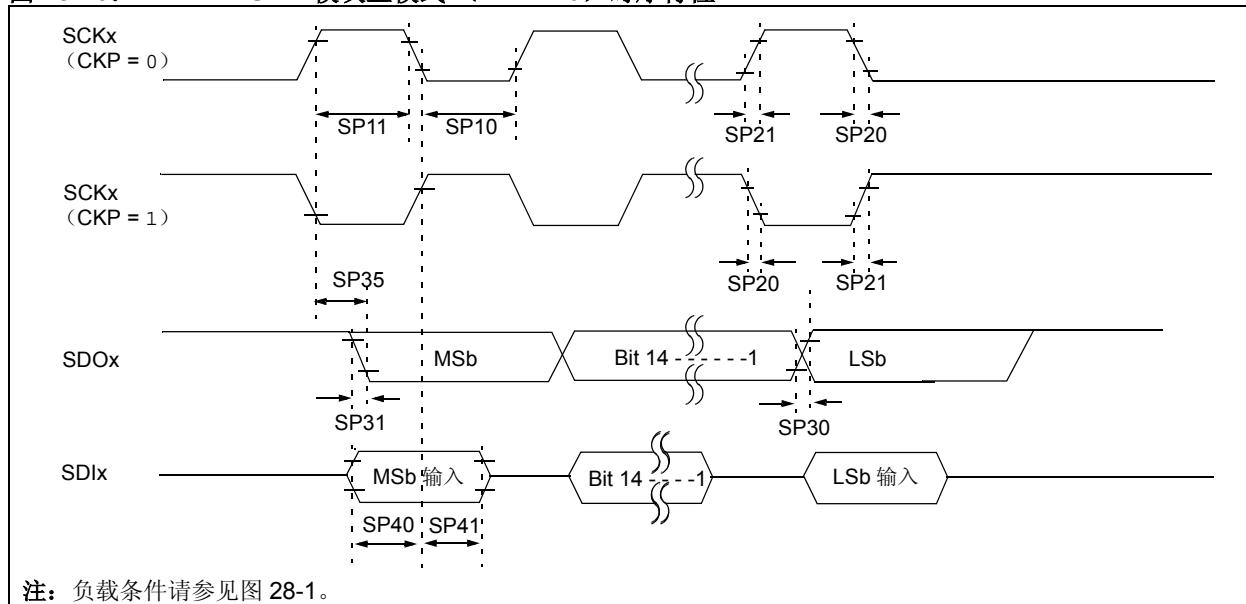


表 28-28: SPIx 主模式 (CKE = 0) 时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP10	TsCL	SCKx 输出低电平时间 (注 3)	TsCK/2	—	—	ns	
SP11	TsCH	SCKx 输出高电平时间 (注 3)	TsCK/2	—	—	ns	
SP20	TscF	SCKx 输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP21	Tscr	SCKx 输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP30	TdoF	SDOx 数据输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP31	TdoR	SDOx 数据输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP35	Tsch2dov, Tscl2dov	SCKx 边沿到 SDOx 数据输出有效的时间	—	—	15	ns	
SP40	Tdiv2sch, Tdiv2scl	SDIx 数据输入到 SCKx 边沿的建立时间	10	—	—	ns	
SP41	Tsch2dil, Tscl2dil	SDIx 数据输入到 SCKx 边沿的保持时间	10	—	—	ns	

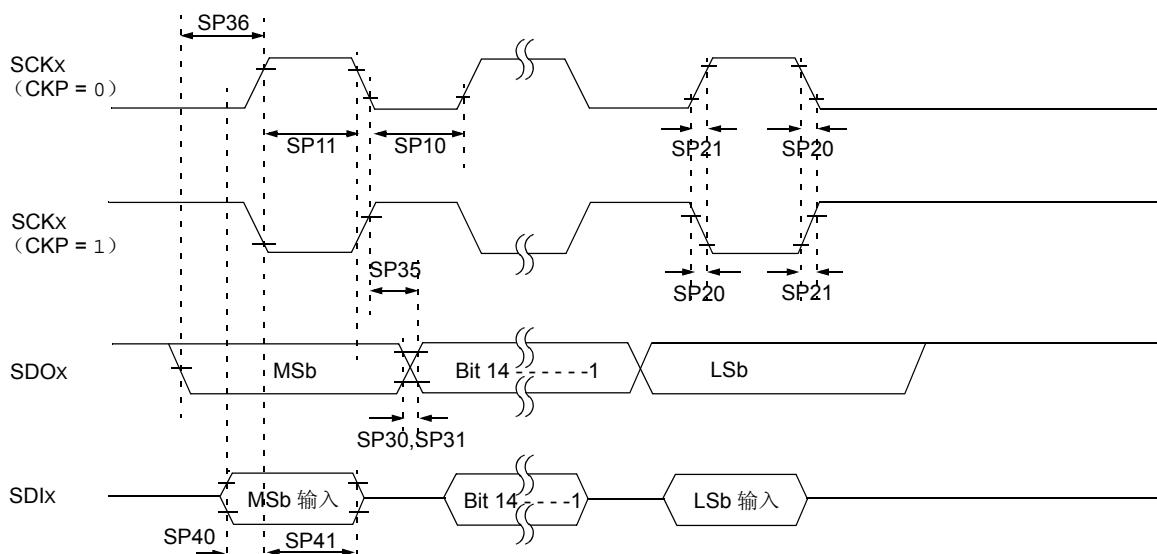
注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则“典型值”栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。因此, 主模式下产生的时钟不得违反此规范。

4: 假定所有 SPIx 引脚上的负载均为 50 pF。

图 28-11: SPI_x 模块主模式 (CKE = 1) 时序特性



注: 负载条件请参见图 28-1。

表 28-29: SPI_x 模块主模式 (CKE = 1) 时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP10	TsCL	SCKx 输出低电平时间 (注 3)	TsCK/2	—	—	ns	
SP11	TsCH	SCKx 输出高电平时间 (注 3)	TsCK/2	—	—	ns	
SP20	TscF	SCKx 输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP21	TscR	SCKx 输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP30	TDoF	SDOx 数据输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP31	TDoR	SDOx 数据输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP35	TsCH2DoV, TsCL2DoV	SCKx 边沿到 SDOx 数据输出有效的时间	—	—	15	ns	
SP36	TDoV2scl, TDoV2scl	SDOx 数据输出建立到第一个 SCKx 边沿的时间	15	—	—	ns	
SP40	TdIV2scl, TdIV2scl	SDIx 数据输入到 SCKx 边沿的建立时间	10	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则“典型值”栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。因此, 主模式下产生的时钟不得违反此规范。

4: 假定所有 SPI_x 引脚上的负载均为 50 pF。

表 28-29: SPIx 模块主模式 (CKE = 1) 时序要求 (续)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP41	TsCH2DIL, TsCL2DIL	SDIx 数据输入到 SCKx 边沿的 保持时间	10	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。因此, 主模式下产生的时钟不得违反此规范。

4: 假定所有 SPIx 引脚上的负载均为 50 pF。

图 28-12: SPIx 模块从模式 (CKE = 0) 时序特性

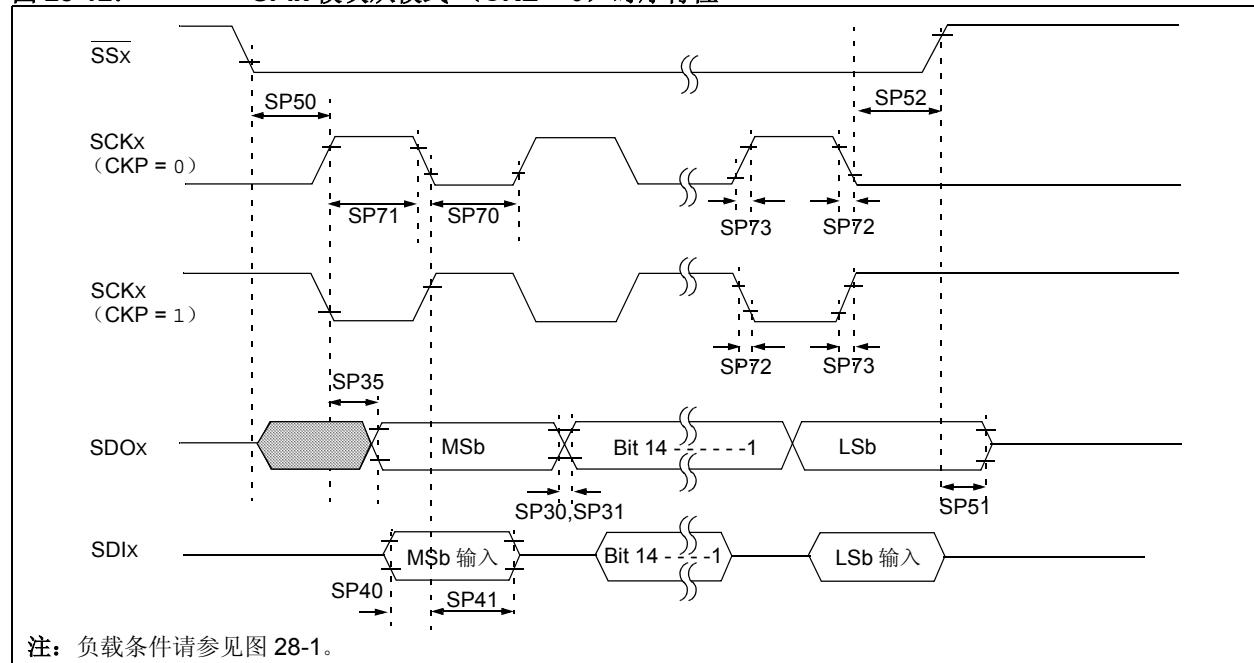


表 28-30: SPIx 模块从模式 (CKE = 0) 时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP70	TsCL	SCKx 输入低电平时间 (注 3)	TsCK/2	—	—	ns	
SP71	TsCH	SCKx 输入高电平时间 (注 3)	TsCK/2	—	—	ns	
SP72	TscF	SCKx 输入下降时间	—	5	10	ns	
SP73	TscR	SCKx 输入上升时间	—	5	10	ns	
SP30	TDoF	SDOx 数据输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP31	TDoR	SDOx 数据输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP35	TsCH2DoV, TsCL2DoV	SCKx 边沿到 SDOx 数据输出有效的时间	—	—	15	ns	
SP40	TDiv2sCH, TDiv2sCL	SDIx 数据输入到 SCKx 边沿的建立时间	10	—	—	ns	
SP41	TsCH2DIL, TsCL2DIL	SDIx 数据输入到 SCKx 边沿的保持时间	10	—	—	ns	
SP50	TssL2sCH, TssL2sCL	SSx ↓ 到 SCKx ↑ 或 SCKx 输入的时间	60	—	—	ns	
SP51	TssH2DoZ	SSx ↑ 到 SDOx 输出高阻态的时间 (注 3)	5	—	25	ns	
SP52	TsCH2ssH TsCL2ssH	SCKx 边沿到 SSx 的时间	TsCK + 20	—	—	ns	—

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。

4: 假定所有 SPIx 引脚上的负载均为 50 pF。

图 28-13: SPIx 模块从模式 (CKE = 1) 时序特性

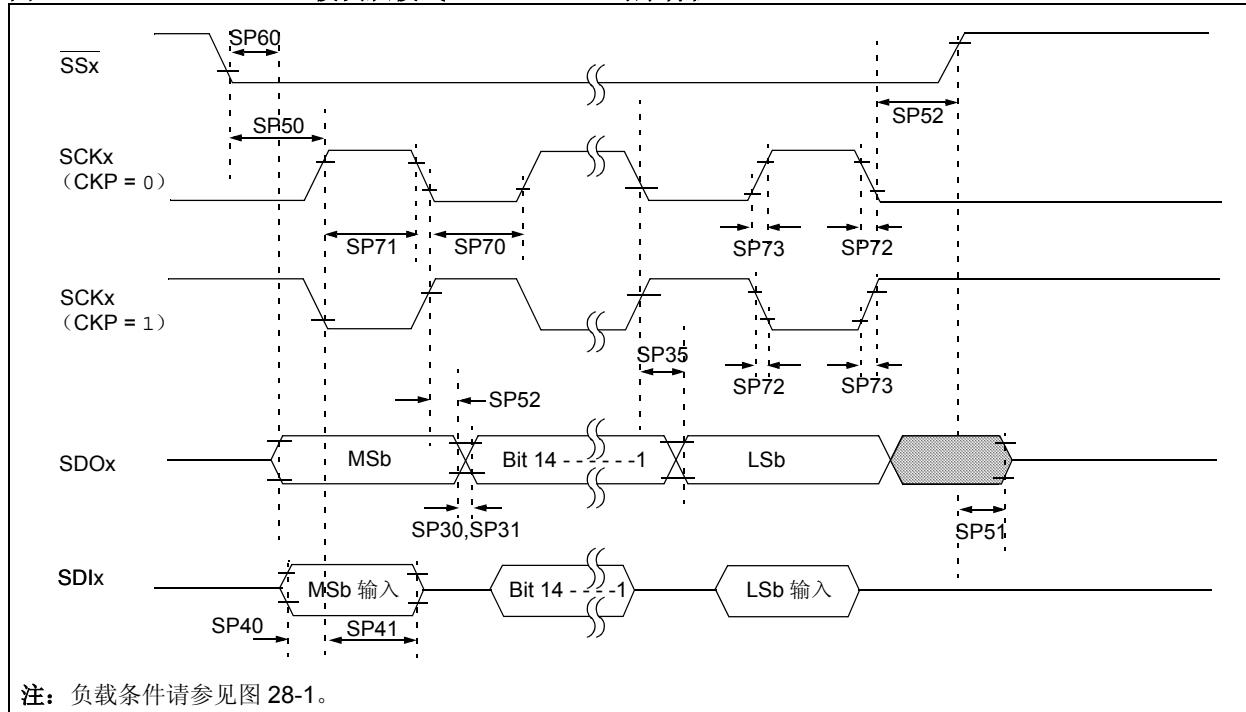


表 28-31: SPIx 模块从模式 (CKE = 1) 时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP70	TsCL	SCKx 输入低电平时间 (注 3)	TsCK/2	—	—	ns	
SP71	TsCH	SCKx 输入高电平时间 (注 3)	TsCK/2	—	—	ns	
SP72	TsCF	SCKx 输入下降时间	—	5	10	ns	
SP73	TsCR	SCKx 输入上升时间	—	5	10	ns	
SP30	TDoF	SDOx 数据输出下降时间 (注 4)	—	—	—	ns	参见参数 DO32。
SP31	TDoR	SDOx 数据输出上升时间 (注 4)	—	—	—	ns	参见参数 DO31。
SP35	TsCH2DoV, TsCL2DoV	SCKx 边沿到 SDOx 数据输出有效的时间	—	—	15	ns	
SP40	TdIV2sCH, TdIV2sCL	SDIx 数据输入到 SCKx 边沿的建立时间	10	—	—	ns	
SP41	TsCH2DIL, TsCL2DIL	SDIx 数据输入到 SCKx 边沿的保持时间	10	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。

4: 假定所有 SPIx 引脚上的负载均为 50 pF。

表 28-31: SPIx 模块从模式 (CKE = 1) 时序要求 (续)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值 ⁽²⁾	最大值	单位	条件
SP50	TssL2scH, TssL2scL	SSx↓ 到 SCKx↓ 或 SCKx↑ 输入的时间	60	—	—	ns	
SP51	TssH2DOZ	SSx↑ 到 SDOx 输出高阻态的时间 (注 4)	5	—	25	ns	
SP52	TscH2ssH, TscL2ssH	SCKx 边沿到 SSx↑ 的时间	Tsck + 20	—	—	ns	
SP60	TssL2DOV	SSx 边沿到 SDOx 数据输出有效的时间	—	—	25	ns	

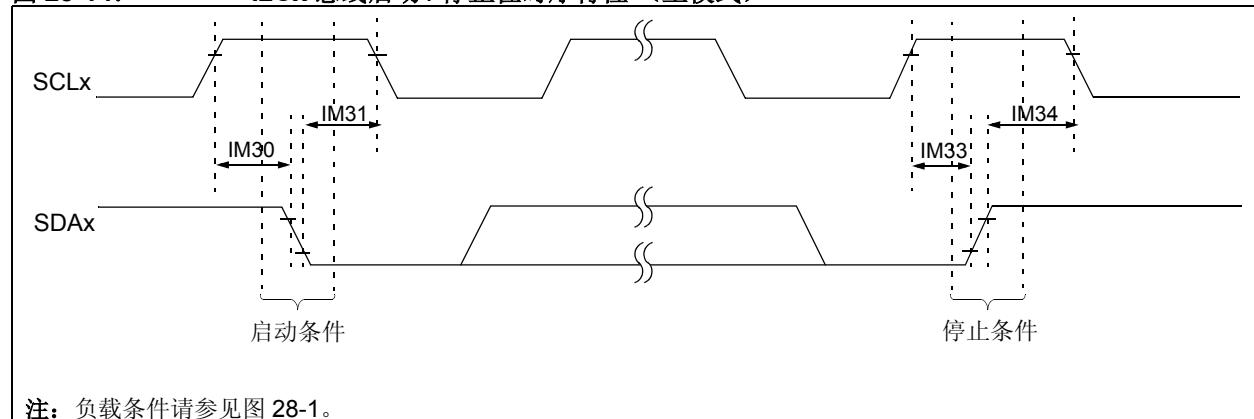
注 1: 这些参数为特征值, 但未经生产测试。

2: 除非另外声明, 否则 “典型值” 栏中的数据都是在 3.3V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

3: SCKx 的最小时钟周期为 40 ns。

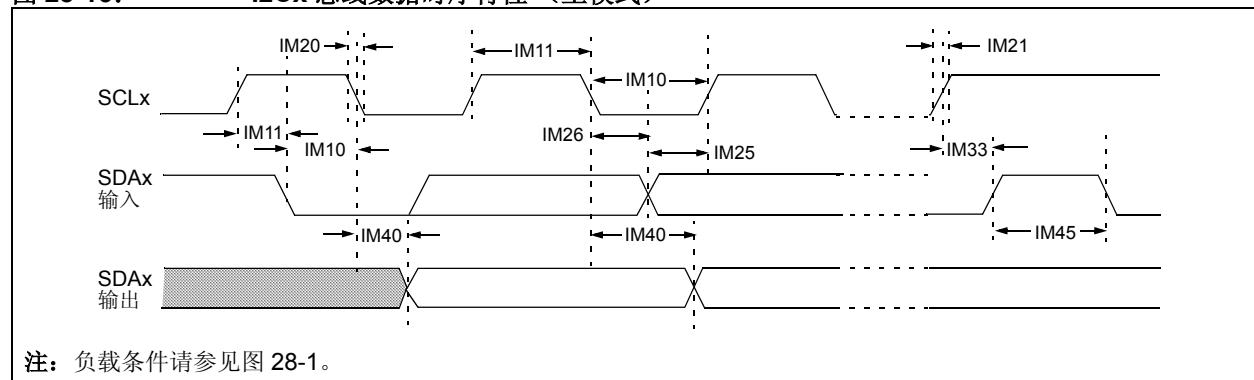
4: 假定所有 SPIx 引脚上的负载均为 50 pF。

图 28-14: I2Cx 总线启动 / 停止位时序特性 (主模式)



注: 负载条件请参见图 28-1。

图 28-15: I2Cx 总线数据时序特性 (主模式)



注: 负载条件请参见图 28-1。

表 28-32: I²Cx 总线数据时序要求 (主模式)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)			
参数 编号	符号	特性	最小值 ⁽¹⁾	最大值	单位	条件
IM10	T _{LO} :SCL	时钟低电平时间	100 kHz 模式	TPB * (BRG + 2)	—	μs
			400 kHz 模式	TPB * (BRG + 2)	—	μs
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	μs
IM11	T _{HI} :SCL	时钟高电平时间	100 kHz 模式	TPB * (BRG + 2)	—	μs
			400 kHz 模式	TPB * (BRG + 2)	—	μs
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	μs
IM20	T _F :SCL	SDAx 和 SCLx 下降时间	100 kHz 模式	—	1000	ns
			400 kHz 模式	20 + 0.1 CB	300	ns
			1 MHz 模式 (注 2)	—	300	ns
IM21	T _R :SCL	SDAx 和 SCLx 上升时间	100 kHz 模式	—	1000	ns
			400 kHz 模式	20 + 0.1 CB	300	ns
			1 MHz 模式 (注 2)	—	300	ns
IM25	T _{SU} :DAT	数据输入 建立时间	100 kHz 模式	250	—	ns
			400 kHz 模式	100	—	ns
			1 MHz 模式 (注 2)	100	—	ns
IM26	T _{HD} :DAT	数据输入 保持时间	100 kHz 模式	0	—	μs
			400 kHz 模式	0	0.9	μs
			1 MHz 模式 (注 2)	0	0.3	μs
IM30	T _{SU} :STA	启动条件 建立时间	100 kHz 模式	TPB * (BRG + 2)	—	μs
			400 kHz 模式	TPB * (BRG + 2)	—	μs
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	μs
IM31	T _{HD} :STA	启动条件 保持时间	100 kHz 模式	TPB * (BRG + 2)	—	μs
			400 kHz 模式	TPB * (BRG + 2)	—	μs
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	μs
IM33	T _{SU} :STO	停止条件 建立时间	100 kHz 模式	TPB * (BRG + 2)	—	μs
			400 kHz 模式	TPB * (BRG + 2)	—	μs
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	μs
IM34	T _{HD} :STO	停止条件 保持时间	100 kHz 模式	TPB * (BRG + 2)	—	ns
			400 kHz 模式	TPB * (BRG + 2)	—	ns
			1 MHz 模式 (注 2)	TPB * (BRG + 2)	—	ns

注 1: BRG 为 I²CTM 波特率发生器的值。

2: 所有 I²Cx 引脚的最大引脚电容 = 10 pF (仅 1 MHz 模式)。

表 28-32: I²Cx 总线数据时序要求 (主模式) (续)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值 ⁽¹⁾	最大值	单位	条件	
IM40	TAA:SCL	自时钟边沿到输出有效的时间	100 kHz 模式	—	3500	ns	—
			400 kHz 模式	—	1000	ns	—
			1 MHz 模式 (注 2)	—	350	ns	—
IM45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	μs	在新的发送操作启动之前 总线必须保持空闲的时 间。
			400 kHz 模式	1.3	—	μs	
			1 MHz 模式 (注 2)	0.5	—	μs	
IM50	CB	总线容性负载	—	400	pF	—	

注 1: BRG 为 I²CTM 波特率发生器的值。

2: 所有 I²Cx 引脚的最大引脚电容 = 10 pF (仅 1 MHz 模式)。

图 28-16: I²Cx 总线启动 / 停止位时序特性 (从模式)

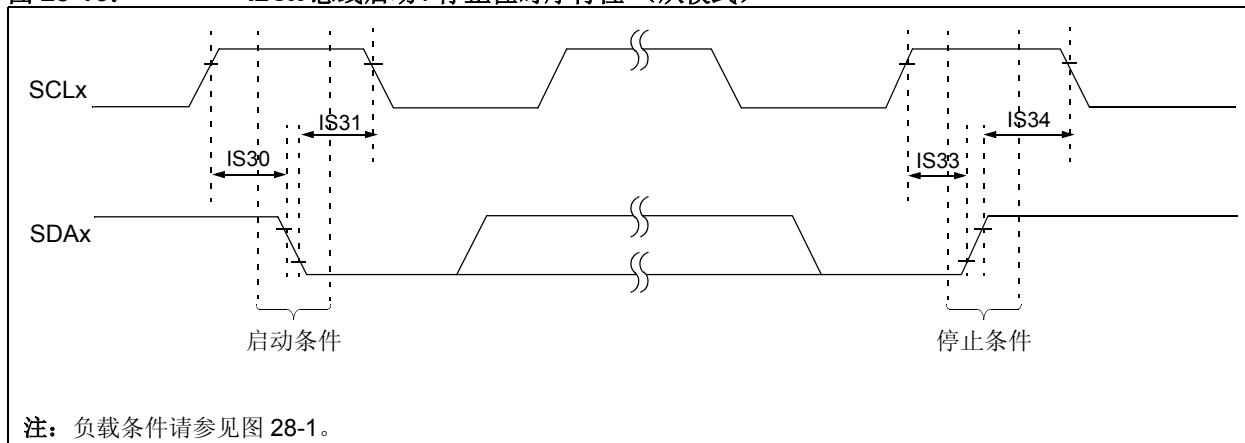


图 28-17: I²Cx 总线数据时序特性 (从模式)

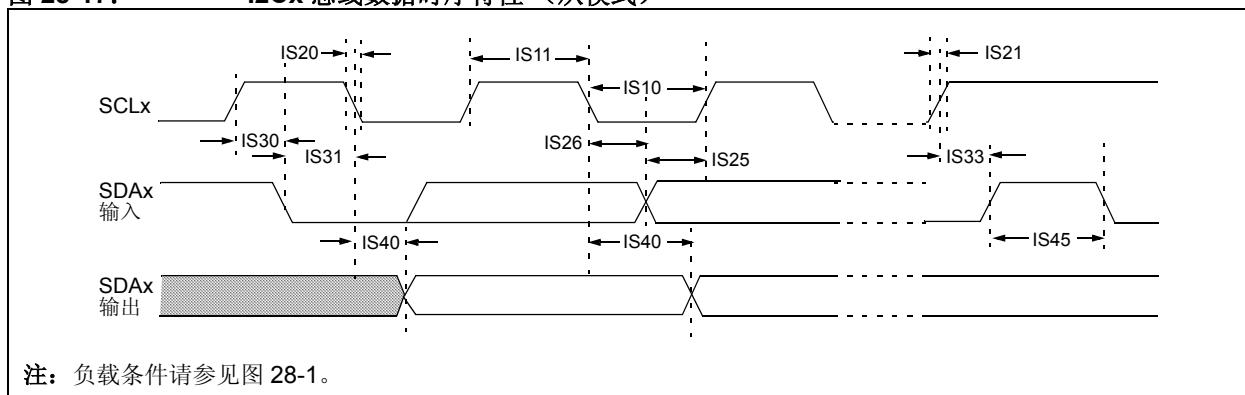


表 28-33: I2Cx 总线数据时序要求 (从模式)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性	最小值	最大值	单位	条件	
IS10	TLO:SCL	时钟低电平时间	100 kHz 模式	4.7	—	μs	PBCLK 的工作频率不得低于 800 KHz。
			400 kHz 模式	1.3	—	μs	PBCLK 的工作频率不得低于 3.2 MHz。
			1 MHz 模式 (注 1)	0.5	—	μs	
IS11	THI:SCL	时钟高电平时间	100 kHz 模式	4.0	—	μs	PBCLK 的工作频率不得低于 800 KHz。
			400 kHz 模式	0.6	—	μs	PBCLK 的工作频率不得低于 3.2 MHz。
			1 MHz 模式 (注 1)	0.5	—	μs	
IS20	TF:SCL	SDAx 和 SCLx 下降时间	100 kHz 模式	—	300	ns	CB 规定为 10 至 400 pF。
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (注 1)	—	100	ns	
IS21	TR:SCL	SDAx 和 SCLx 上升时间	100 kHz 模式	—	1000	ns	CB 规定为 10 至 400 pF。
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (注 1)	—	300	ns	
IS25	TSU:DAT	数据输入 建立时间	100 kHz 模式	250	—	ns	
			400 kHz 模式	100	—	ns	
			1 MHz 模式 (注 1)	100	—	ns	
IS26	THD:DAT	数据输入 保持时间	100 kHz 模式	0	—	ns	
			400 kHz 模式	0	0.9	μs	
			1 MHz 模式 (注 1)	0	0.3	μs	
IS30	TSU:STA	启动条件 建立时间	100 kHz 模式	4700	—	μs	仅与重复启动条件相关。
			400 kHz 模式	600	—	μs	
			1 MHz 模式 (注 1)	250	—	μs	
IS31	THD:STA	启动条件 保持时间	100 kHz 模式	4000	—	μs	在此时间之后将产生第一个时钟脉冲。
			400 kHz 模式	600	—	μs	
			1 MHz 模式 (注 1)	250	—	μs	
IS33	TSU:STO	停止条件 建立时间	100 kHz 模式	4000	—	μs	
			400 kHz 模式	600	—	μs	
			1 MHz 模式 (注 1)	600	—	μs	

注 1: 所有 I2Cx 引脚的最大引脚电容 = 10 pF (仅 1 MHz 模式)。

表 28-33: I2Cx 总线数据时序要求 (从模式) (续)

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)			
参数 编号	符号	特性	最小值	最大值	单位	条件
IS34	THD:STO	停止条件 保持时间	100 kHz 模式	4000	—	ns
			400 kHz 模式	600	—	ns
			1 MHz 模式 (注 1)	250	—	ns
IS40	TAA:SCL	自时钟边沿到输出 有效的时间	100 kHz 模式	0	3500	ns
			400 kHz 模式	0	1000	ns
			1 MHz 模式 (注 1)	0	350	ns
IS45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	μs
			400 kHz 模式	1.3	—	μs
			1 MHz 模式 (注 1)	0.5	—	μs
IS50	CB	总线容性负载	—	400	pF	

注 1: 所有 I2Cx 引脚的最大引脚电容 = 10 pF (仅 1 MHz 模式)。

表 28-34: ADC 模块规范

交流特性			标准工作条件: 2.5V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性	最小值	典型值	最大值	单位	条件
器件电源							
AD01	AVDD	模块电源 VDD	取 VDD - 0.3 或 2.5 中的较大值	—	取 VDD + 0.3 或 3.6 中的较小值	V	
AD02	AVss	模块电源 Vss	Vss	—	Vss + 0.3	V	
参考输入							
AD05	VREFH	参考电压高电平	AVss + 2.0	—	AVDD	V	(注 1)
AD05a			2.5	—	3.6	V	VREFH = AVDD (注 3)
AD06	VREFL	参考电压低电平	AVss	—	VREFH - 2.0	V	(注 1)
AD07	VREF	绝对参考电压 (VREFH - VREFL)	2.0	—	AVDD	V	(注 3)
AD08	IREF	汲取电流	—	250	400	μA	ADC 工作 ADC 关闭
模拟输入							
AD12	VINH-VINL	满量程输入范围	VREFL	—	VREFH	V	
	VINL	绝对输入电压 VINL	AVss - 0.3	—	AVDD/2	V	

注 1: 这些参数不是特征值或未经生产测试。

2: 不会丢失代码。

3: 这些参数为特征值, 但未经生产测试。

表 28-34: ADC 模块规范 (续)

交流特性			标准工作条件: 2.5V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性	最小值	典型值	最大值	单位	条件
	V _{IN}	绝对输入电压	A _{VSS} - 0.3		A _{VDD} + 0.3	V	
		泄漏电流	—	+/- 0.001	+/- 0.610	μA	V _{INL} = A _{VSS} = V _{REFL} = 0V, A _{VDD} = V _{REFH} = 3.3V 源阻抗 = 10 KΩ
AD17	R _{IN}	模拟电压源的推荐阻抗	—	—	5K	Ω	(注 1)
ADC 精度——使用外部 V_{REF+}/V_{REF-} 进行测量							
AD20c	Nr	分辨率	10 个数据位			位	
AD21c	INL	积分非线性误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = V _{REFL} = 0V, A _{VDD} = V _{REFH} = 3.3V
AD22c	DNL	微分非线性误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = V _{REFL} = 0V, A _{VDD} = V _{REFH} = 3.3V (注 2)
AD23c	GERR	增益误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = V _{REFL} = 0V, A _{VDD} = V _{REFH} = 3.3V
AD24n	E _{OFF}	失调误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = 0V, A _{VDD} = 3.3V
AD25c	—	单调性	—	—	—	—	保证
ADC 精度——使用内部 V_{REF+}/V_{REF-} 进行测量							
AD20d	Nr	分辨率	10 个数据位			位	(注 3)
AD21d	INL	积分非线性误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = 0V, A _{VDD} = 2.5V 至 3.6V (注 3)
AD22d	DNL	微分非线性误差	—	—	<+/-1	LSb	V _{INL} = A _{VSS} = 0V, A _{VDD} = 2.5V 至 3.6V (注 2 和 3)
AD23d	GERR	增益误差	—	—	<+/-4	LSb	V _{INL} = A _{VSS} = 0V, A _{VDD} = 2.5V 至 3.6V (注 3)
AD24d	E _{OFF}	失调误差	—	—	<+/-2	LSb	V _{INL} = A _{VSS} = 0V, A _{VDD} = 2.5V 至 3.6V (注 3)
AD25d	—	单调性	—	—	—	—	保证

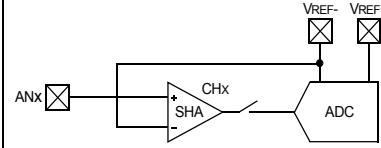
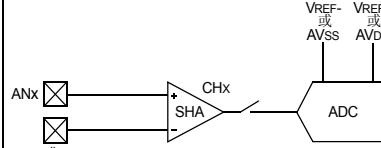
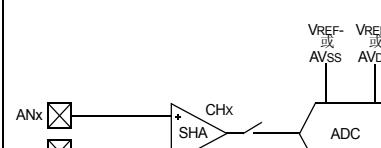
注 1: 这些参数不是特征值或未经生产测试。

2: 不会丢失代码。

3: 这些参数为特征值, 但未经生产测试。

PIC32MX3XX/4XX

表 28-35: 10 位转换速率参数

PIC32MX 10 位 A/D 转换器转换速率 (注 2)						
ADC 转换速度	T _{AD} 最小值	最小采样时间	R _S 最大值	V _{DD}	温度	ADC 通道配置
400 ksps 至 1 MIPS (注 1)	65 ns	132 ns	500Ω	3.0V 至 3.6V	-40°C 至 +85°C	
最大 400 ksps	200 ns	200 ns	5.0 kΩ	2.5V 至 3.6V	-40°C 至 +85°C	
最大 300 ksps	200 ns	200 ns	5.0 kΩ	2.5V 至 3.6V	-40°C 至 +85°C	

注 1: 为确保正常工作, 必须使用外部 VREF- 和 VREF+ 引脚。

2: 这些参数为特征值, 但未经生产测试。

表 28-36: A/D 转换时序要求

交流特性			标准工作条件: 2.5V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
时钟参数							
AD50	TAD	A/D 时钟周期 (注 2)	65	—	—	ns	参见表 28-35。
AD51	TRC	A/D 内部 RC 振荡器周期	—	250	—	ns	(注 3)
转换速率							
AD55	TCONV	转换时间	—	12 TAD	—	—	—
AD56	FCNV	吞吐率 (采样速度)	—	—	1000	KSPS	AVDD = 3.0V 至 3.6V
			—	—	400	KSPS	AVDD = 2.5V 至 3.6V
AD57	TSAMP	采样时间	1	—	31	TAD	TSAMP 必须 ≥ 132 ns。
时序参数							
AD60	TPCS	从触发采样到启动转换的时间 ⁽³⁾	—	1.0 TAD	—	—	未选择自动转换触发 (SSRC<2:0> = 111)。
AD61	TPSS	从采样位 (SAMP) 置 1 到采样开始的时间	0.5 TAD	—	1.5 TAD	—	—
AD62	TCSS	转换结束至下一次采样开始 (ASAM = 1) 的时间 (注 3)	—	0.5 TAD	—	—	—
AD63	TDPU	从 A/D 关闭到 A/D 开始工作的模拟级稳定时间 (注 3)	—	—	2	μs	—

注 1: 这些参数为特征值, 但未经生产测试。

2: 因为采样电容最终将无法保持电荷, 因此低于 10 kHz 的时钟频率可能影响线性性能, 尤其是在温度较高时。

3: 特征值, 仅供设计参考, 未经测试。

图 28-18: A/D 转换 (10 位模式) 时序特性
(CHPS<1:0> = 01, SIMSAM = 0, ASAM = 0, SSRC<2:0> = 000)

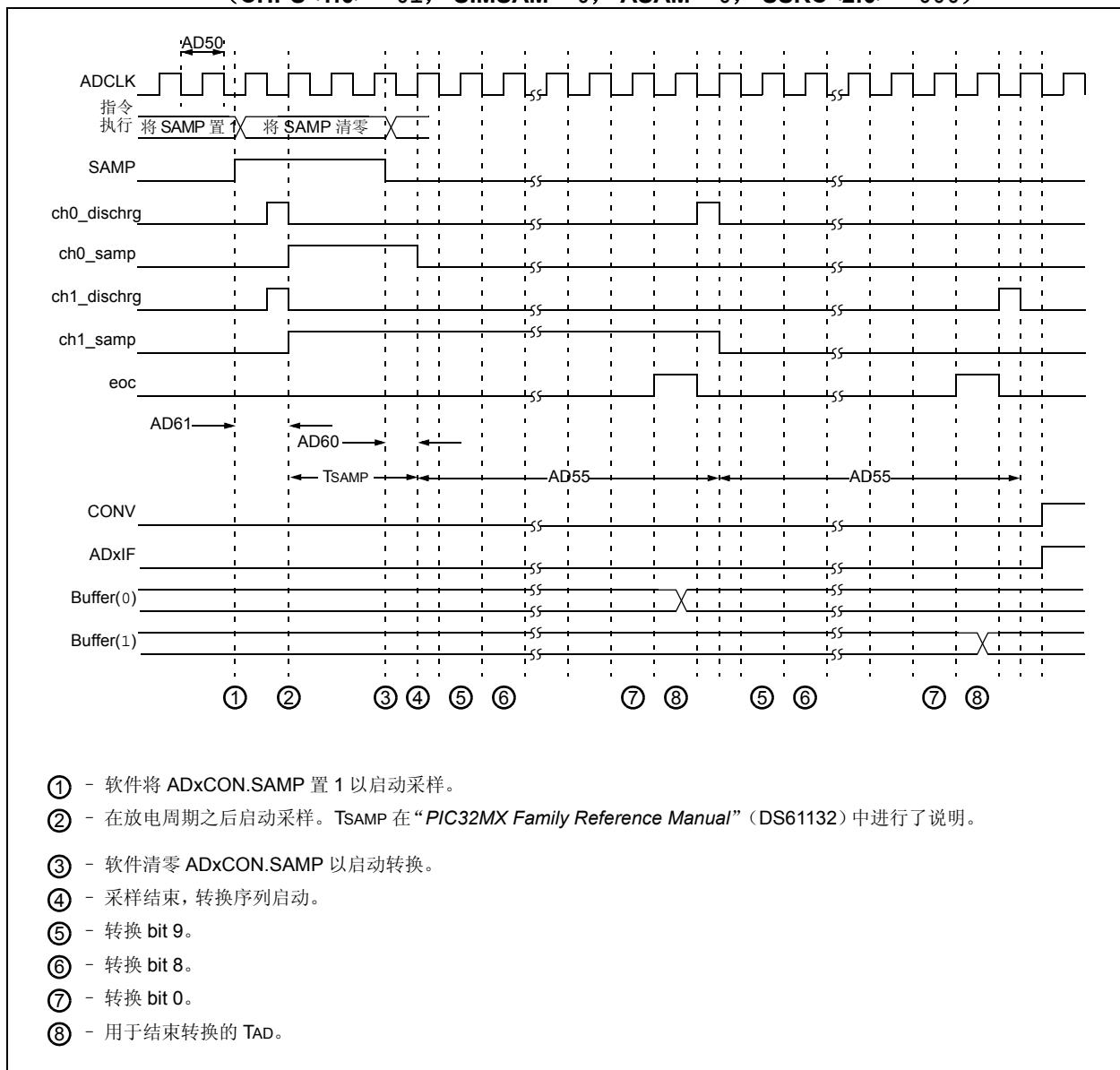


图 28-19: A/D 转换 (10 位模式) 时序特性 (CHPS<1:0> = 01, SIMSAM = 0, ASAM = 1, SSRC<2:0> = 111, SAMC<4:0> = 00001)

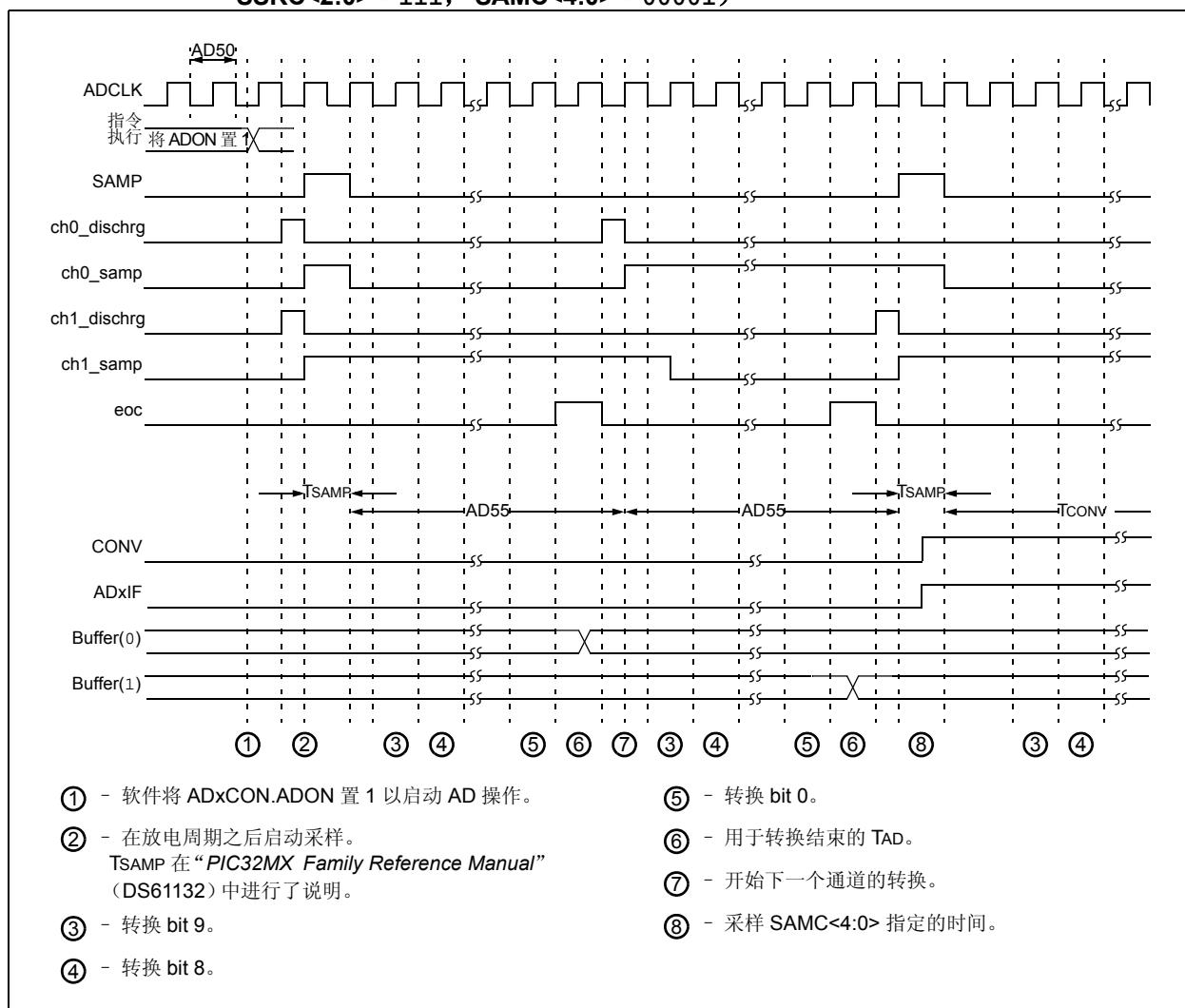


图 28-20: 并行从端口时序

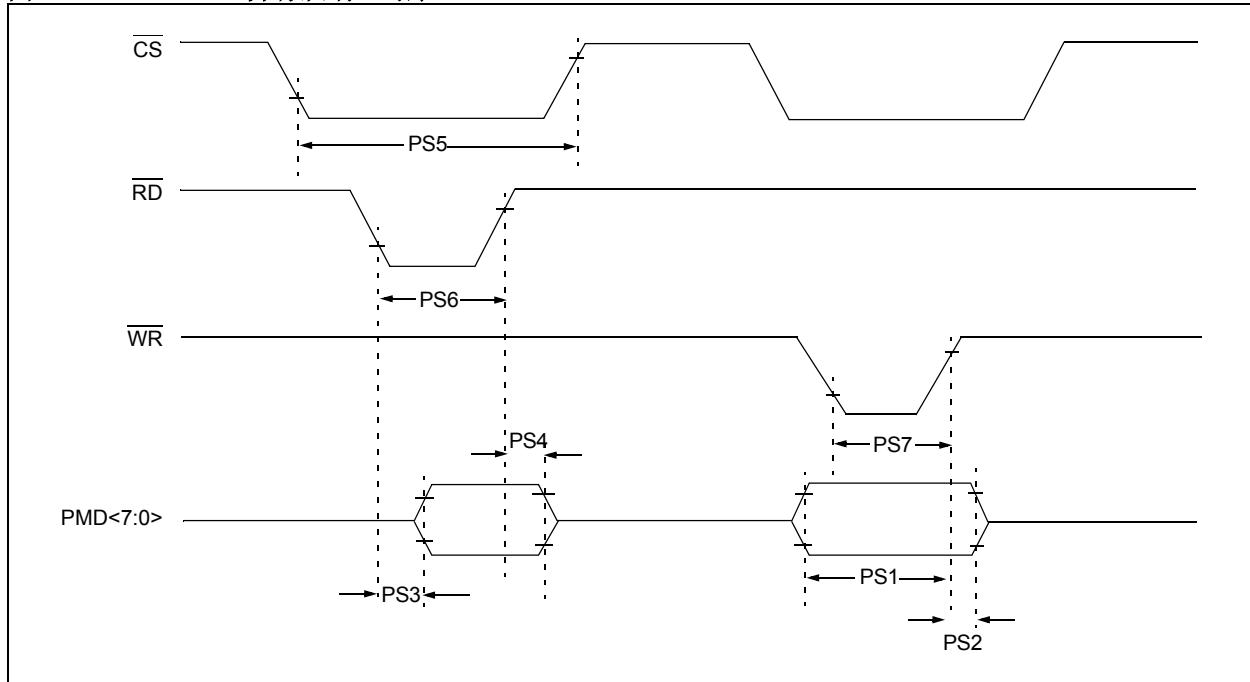


表 28-37: 并行从端口要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值	最大值	单位	条件
PS1	TdtV2wrH	数据输入有效到 WR 或 CS 无效的时间 (建立时间)	20	—	—	ns	
PS2	TwrH2dtl	WR 或 CS 无效到数据输入无效的时间 (保持时间)	20	—	—	ns	
PS3	TrdL2dtV	RD 和 CS 有效到数据输出有效的时间	—	—	60	ns	
PS4	TrdH2dtl	RD 有效或 CS 无效到数据输出无效的时间	0	—	10	ns	
PS5	Tcs	CS 有效时间	25	—	—	ns	
PS6	Twr	WR 有效时间	25	—	—	ns	
PS7	TRD	RD 有效时间	25	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

图 28-21: 并行主端口读时序图

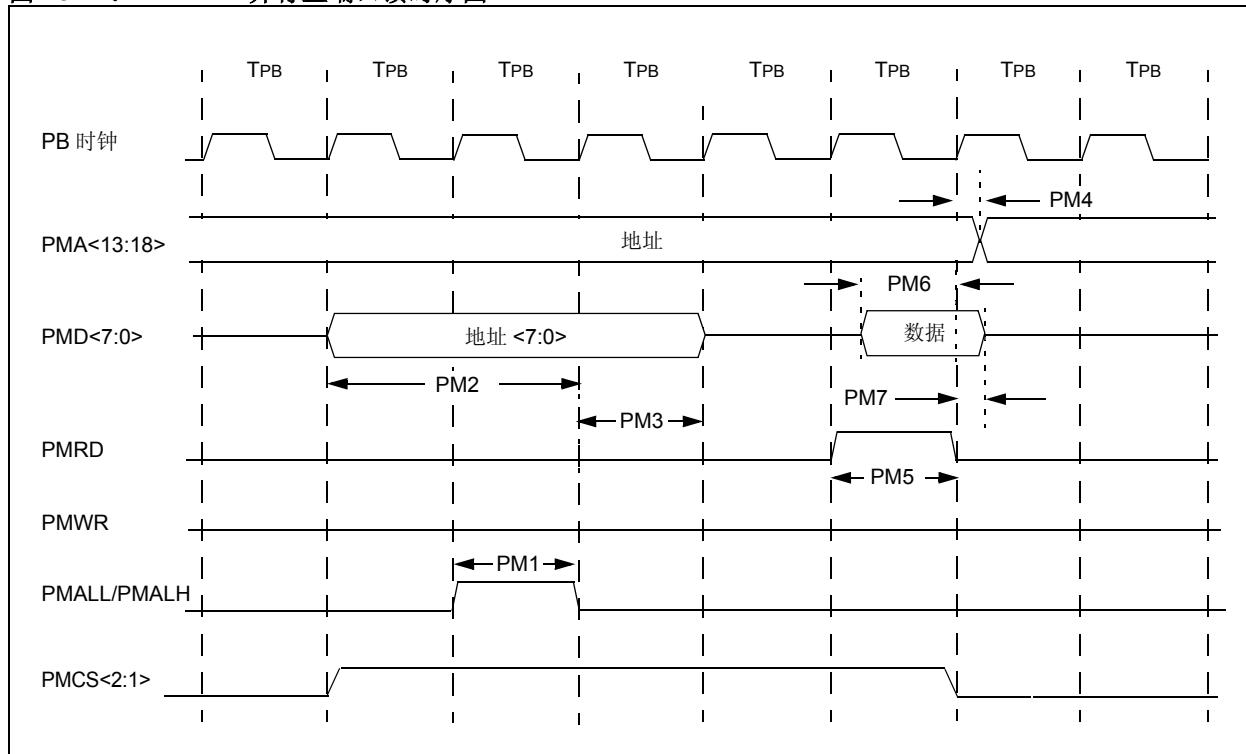


表 28-38: 并行主端口读时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ (工业级)				
参数 编号	符号	特性 ⁽¹⁾	最小值	典型值	最大值	单位	条件
PM1	TLAT	PMALL/PMALH 脉冲宽度	—	1 TPB	—	—	
PM2	TADSU	地址输出有效到 PMALL/PMALH 无效的时间 (地址建立时间)	—	2 TPB	—	—	
PM3	TADHOLD	PMALL/PMALH 无效到地址输出无效的时间 (地址保持时间)	—	1 TPB	—	—	
PM4	TAHOLD	PMRD 无效到地址输出无效的时间 (地址保持时间)	1	—	—	ns	
PM5	TRD	PMRD 脉冲宽度	—	1 TPB	—	—	
PM6	TDSU	PMRD 或 PMENB 有效到数据输入有效的时间 (数据建立时间)	5	—	—	ns	
PM7	TDHOLD	PMRD 或 PMENB 无效到数据输入无效的时间 (数据保持时间)	—	0	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

图 28-22: 并行主端口写时序图

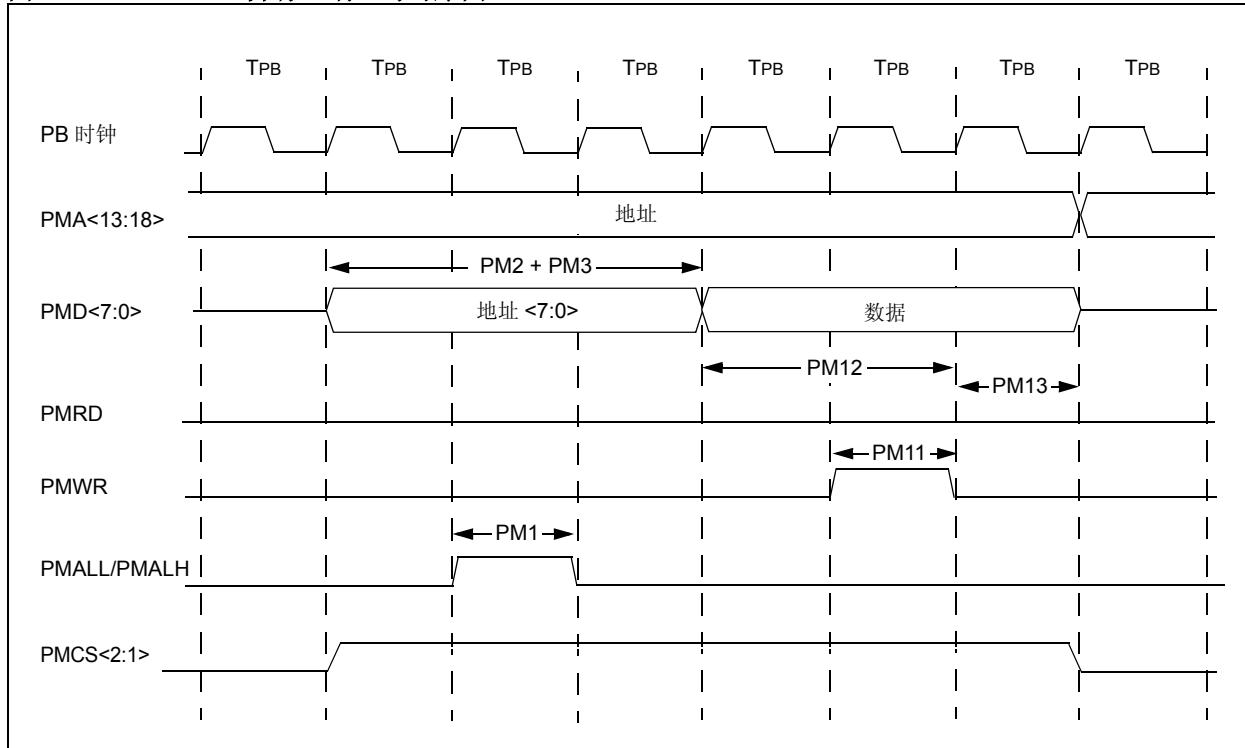


表 28-39: 并行主端口写时序要求

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数编号	符号	特性 ⁽¹⁾	最小值	典型值	最大值	单位	条件
PM11	TWR	PMWR 脉冲宽度	—	1 TPB	—	—	
PM12	TDVSU	数据输出有效到 PMWR 或 PMENB 无效的时间 (数据建立时间)	—	2 TPB	—	—	
PM13	TDVHOLD	PMWR 或 PMENB 无效到数据输出无效的时间 (数据保持时间)	—	1 TPB	—	—	

注 1: 这些参数为特征值, 但未经生产测试。

表 28-40: OTG 电气规范

交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)				
参数 编号	符号	特性 ⁽¹⁾	最小值	典型值	最大值	单位	条件
USB313	V _{USB}	USB 电压	3.0	—	3.6	V	为确保 USB 正常工作, 总线上的电压必须在此范围内。
USB315	V _{IUSB}	用于 USB 缓冲器的输入低电压	—	—	0.8	V	
USB316	V _{IHUSB}	用于 USB 缓冲器的输入高电压	2.0	—	—	V	
USB318	V _{DIFS}	差分输入灵敏度	—	—	0.2	V	
USB319	V _{CM}	差分共模范围	0.8	—	2.5	V	当满足 V _{CM} 时, D+ 和 D- 之间的压差必须大于此值。
USB320	Z _{OUT}	驱动器输出阻抗	28.0	—	44.0	Ω	
USB321	V _O	输出低电压	0.0	—	0.3	V	将 1.5 kΩ 的负载连接到 3.6V 的引脚上
USB322	V _{OH}	输出高电压	2.8	—	3.6	V	将 1.5 kΩ 的负载接地

注 1: 这些参数为特征值, 但未经生产测试。

图 28-23: EJTAG 时序特性

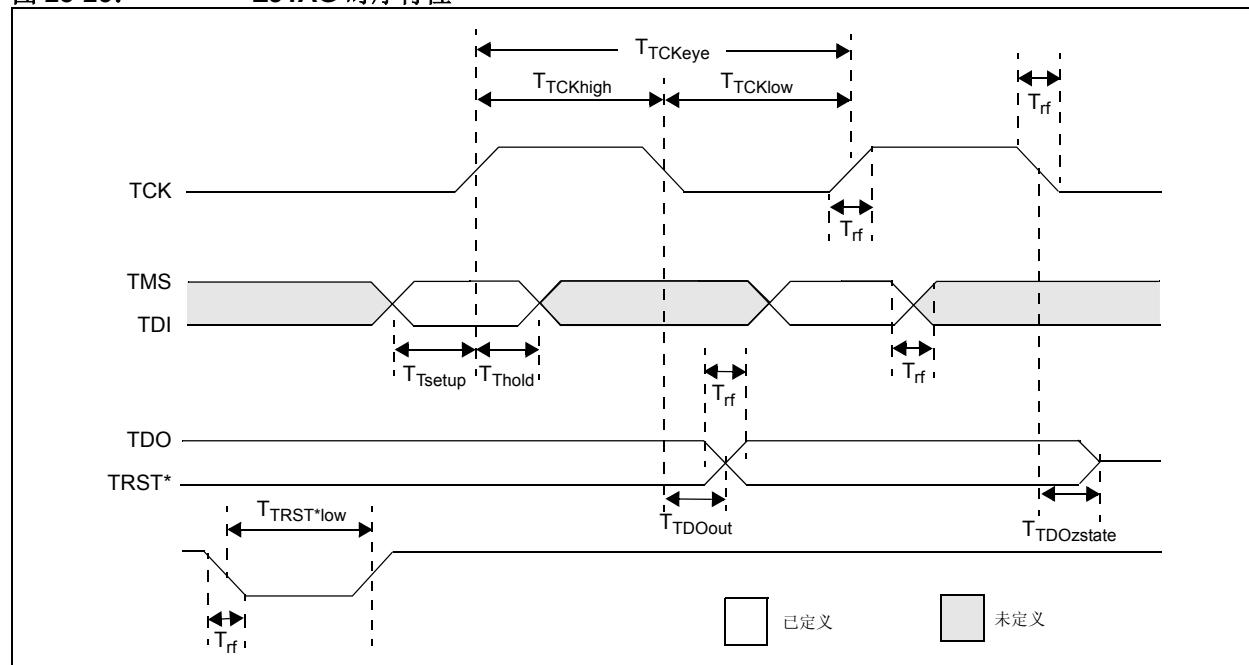


表 28-41: EJTAG 时序要求

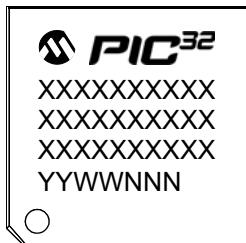
交流特性			标准工作条件: 2.3V 至 3.6V (除非另外声明) 工作温度 -40°C ≤ TA ≤ +85°C (工业级)			
参数 编号	符号	说明 ⁽¹⁾	最小值	最大值	单位	条件
EJ1	TTCKCYC	TCK 周期	25	—	ns	
EJ2	TTCKHIGH	TCK 高电平时间	10	—	ns	
EJ3	TTCKLOW	TCK 低电平时间	10	—	ns	
EJ4	TTSETUP	TCK 上升沿之前 TAP 信号的建立时间	5	—	ns	
EJ5	TTHOLD	TCK 上升沿之后 TAP 信号的保持时间	3	—	ns	
EJ6	TTDOOUT	TCK 下降沿之后的 TDO 输出延时	—	5	ns	
EJ7	TTDOZSTATE	TCK 下降沿之后的 TDO 三态延时	—	5	ns	
EJ8	TRSTLOW	TRST 低电平时间	25	—	ns	
EJ9	TRF	TAP 信号上升 / 下降时间 (所有输入和输出)	—	—	ns	

注 1: 这些参数为特征值, 但未经生产测试。

29.0 封装信息

29.1 封装标识信息

64 引脚 TQFP (10x10x1 mm)



示例



100 引脚 TQFP (12x12x1 mm)



示例



64 引脚 QFN (9x9x0.9 mm)



示例



图注: XX...X 客户信息
Y 年份代码 (日历年的最后一位数字)
Y 年份代码 (日历年的最后两位数字)
WW 星期代码 (一月一日的星期代码为“01”)
NNN 以字母数字排序的追踪代码
(e3) 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志
* 表示无铅封装。JEDEC 无铅标志 (e3) 标示于此种封装的外包装上。

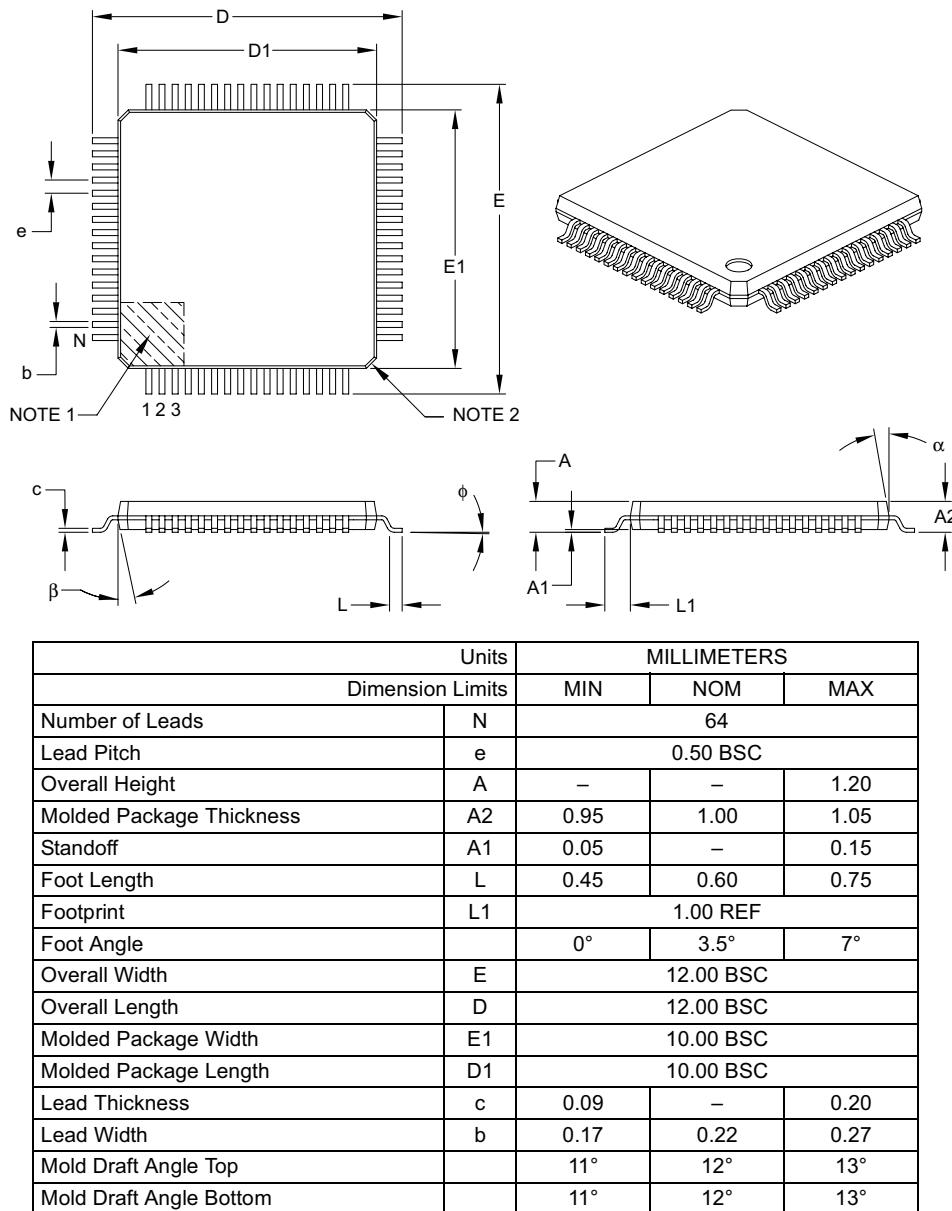
注: Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

29.2 封装详细信息

以下部分给出了封装的技术详细信息。

64 引脚塑封薄型四方扁平封装 (PT) —— 主体 10x10x1 mm, 2.00 mm [TQFP]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

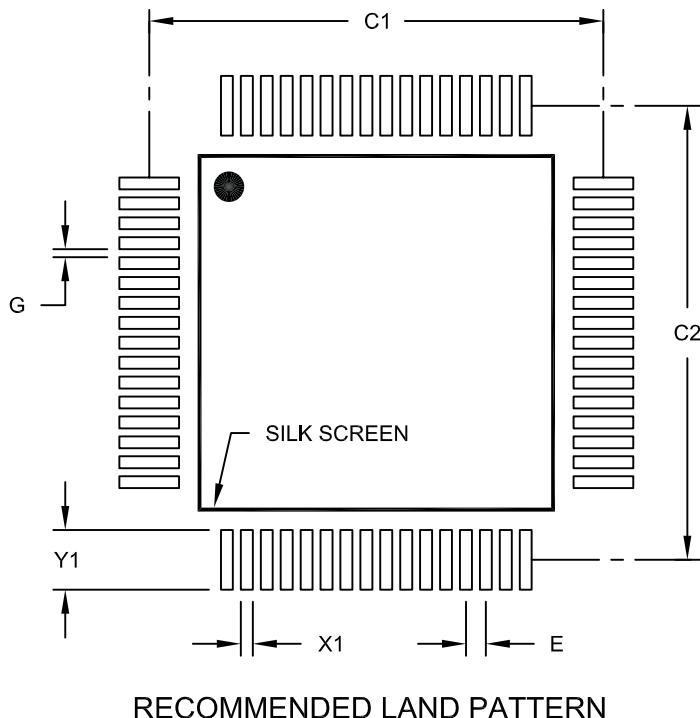
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-085B

64 引脚塑封薄型四方扁平封装 (PT) —— 主体 10x10x1 mm, 2.00 mm [TQFP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch		0.50 BSC		
Contact Pad Spacing	C1		11.40	
Contact Pad Spacing	C2		11.40	
Contact Pad Width (X64)	X1			0.30
Contact Pad Length (X64)	Y1			1.50
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

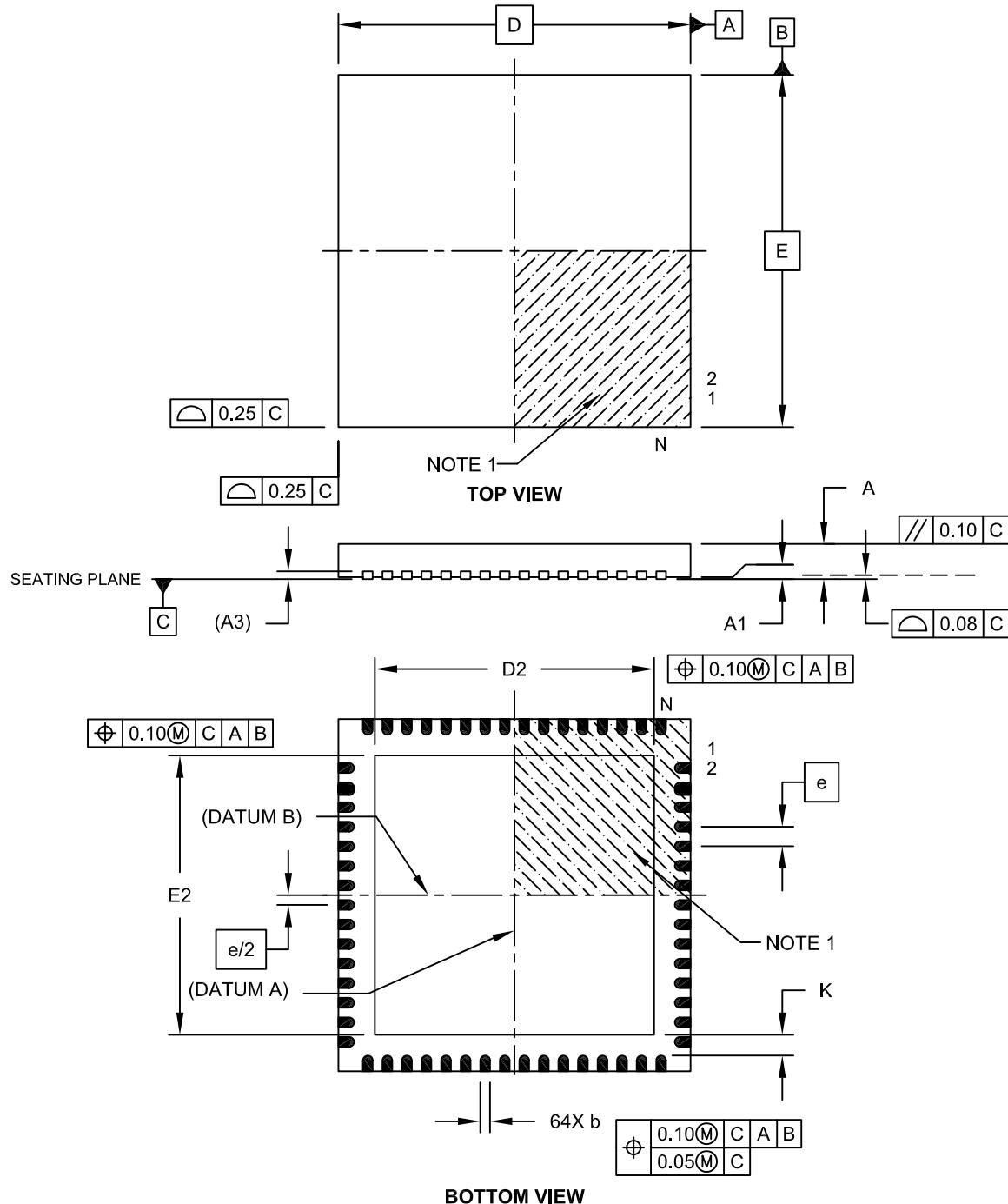
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2085A

PIC32MX3XX/4XX

64 引脚塑封四方扁平无引脚封装 (MR) —— 主体 9x9x0.9mm [QFN]

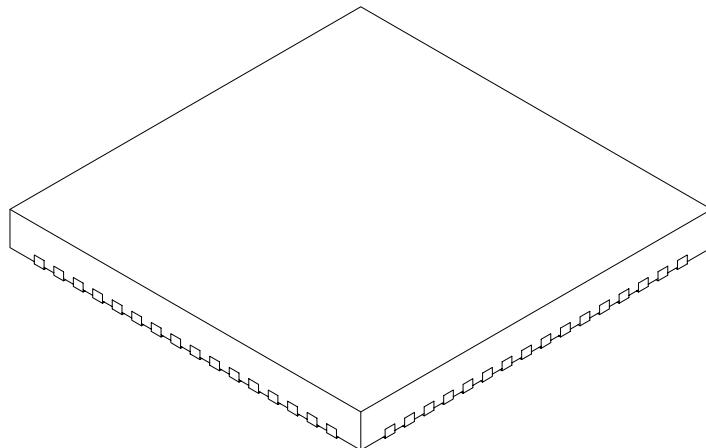
注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Microchip Technology Drawing C04-149B Sheet 1 of 2

64 引脚塑封四方扁平无引脚封装 (MR) —— 主体 9x9x0.9mm [QFN]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension	Limits	MIN	NOM	MAX
Number of Pins	N	64		
Pitch	e	0.50	0.50 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20	0.20 REF	
Overall Width	E	9.00	9.00 BSC	
Exposed Pad Width	E2	7.05	7.15	7.50
Overall Length	D	9.00	9.00 BSC	
Exposed Pad Length	D2	7.05	7.15	7.50
Contact Width	b	0.18	0.25	0.30
Contact Length	L	0.30	0.40	0.50
Contact-to-Exposed Pad	K	0.20	-	-

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.

2. Package is saw singulated.

3. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

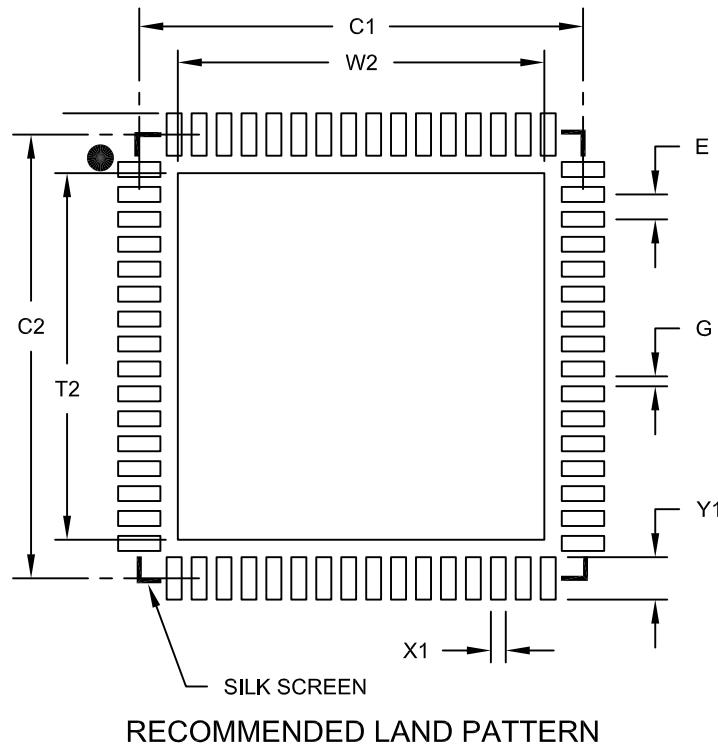
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-149B Sheet 2 of 2

PIC32MX3XX/4XX

64 引脚塑封四方扁平无引脚封装 (MR) —— 主体 9x9x0.9 mm, 触点长度 0.40mm [QFN]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Optional Center Pad Width	W2			7.35
Optional Center Pad Length	T2			7.35
Contact Pad Spacing	C1		8.90	
Contact Pad Spacing	C2		8.90	
Contact Pad Width (X64)	X1			0.30
Contact Pad Length (X64)	Y1			0.85
Distance Between Pads	G	0.20		

Notes:

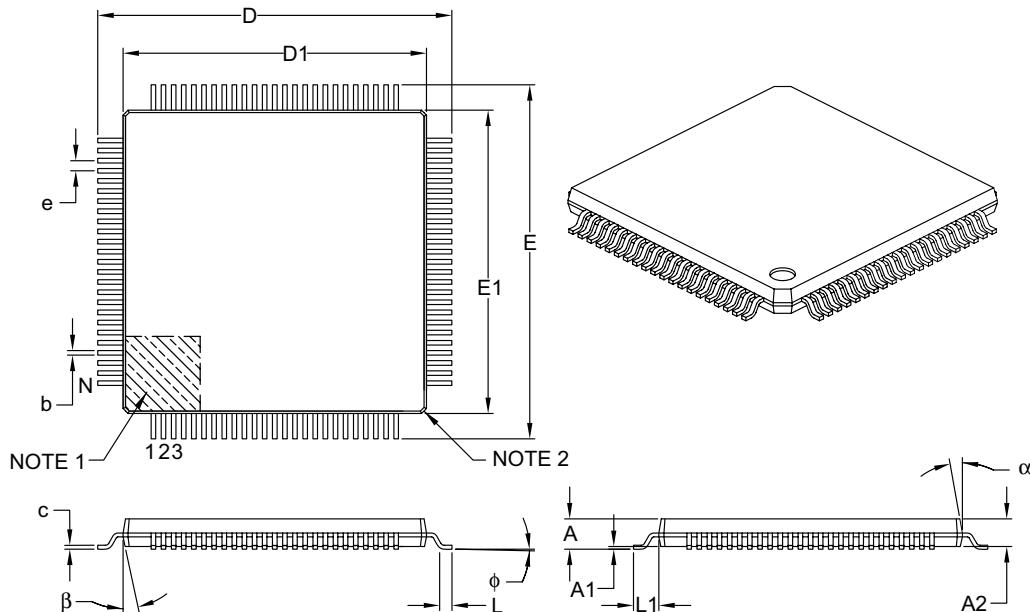
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2149A

100 引脚塑封薄型四方扁平封装 (PT) —— 主体 12x12x1 mm, 2.00 mm [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Leads	N		100	
Lead Pitch	e		0.40 BSC	
Overall Height	A	—	—	1.20
Molded Package Thickness	A2	0.95	1.00	1.05
Standoff	A1	0.05	—	0.15
Foot Length	L	0.45	0.60	0.75
Footprint	L1		1.00 REF	
Foot Angle	ϕ	0°	3.5°	7°
Overall Width	E		14.00 BSC	
Overall Length	D		14.00 BSC	
Molded Package Width	E1		12.00 BSC	
Molded Package Length	D1		12.00 BSC	
Lead Thickness	c	0.09	—	0.20
Lead Width	b	0.13	0.18	0.23
Mold Draft Angle Top	α	11°	12°	13°
Mold Draft Angle Bottom	β	11°	12°	13°

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

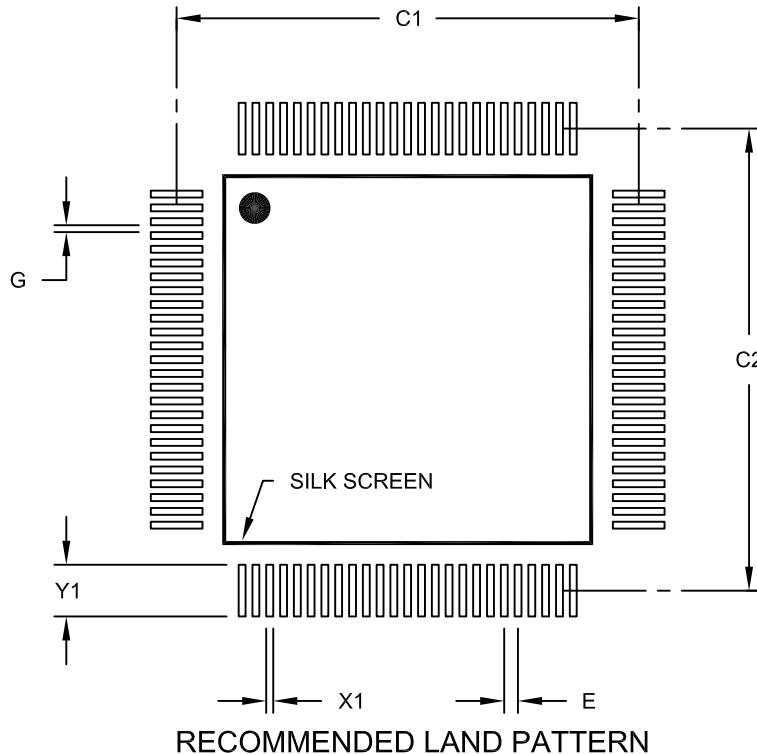
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-100B

PIC32MX3XX/4XX

100 引脚塑封薄型四方扁平封装 (PT) —— 主体 12x12x1 mm, 2.00 mm [TQFP]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.40 BSC	
Contact Pad Spacing	C1		13.40	
Contact Pad Spacing	C2		13.40	
Contact Pad Width (X100)	X1			0.20
Contact Pad Length (Y100)	Y1			1.50
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2100A

附录 A: 版本历史

版本 E (2008 年 7 月)

- 更新了表 1 中 PIC32MX340F128H 的特性, 以包括 4 路可编程 DMA 通道。

版本 F (2009 年 6 月)

此版本在整个数据手册文本中进行了少量的排版和格式更改。

全局更改包括:

- 将所有的 OSC1 实例更改为 OSC1, OSC0 更改为 OSC2
- 将所有的 VDDCORE 和 VDDCORE/VCAP 实例更改为 VCAP/VDDCORE
- 删除大部分章节中的寄存器, 欲知详细信息请参见 “*PIC32MX3XX/4XX Family Reference Manual*” (DS61132) 中的相应章节。

下表给出了其相应章节中所做的其他更改。

表 A-1: 主要章节更新

章节名称	更新说明
“基于MIPS的80 MHz高性能32位闪存单片机 (64/100 引脚通用系列和 USB 系列)”	在表 1 和表 2 中添加了“封装”栏。 修改了所有引脚图, 更新以下引脚名称。 之前的名称: 现在的名称: PGC!/EMUC1 PGEC1 PGD!/EMUD1 PGED1 PGC2/EMUC2 PGEC2 PGD2/EMUD2 PGED2 每个图中用阴影表示的引脚可承受 5V 的电压。 添加了 64 引脚 QFN 的封装引脚图, 一个适用于通用类型, 一个适用于 USB 类型。
第 1.0 节 “器件概述”	重新组织了图 1-1, 以在框图中包括定时器、ADC 和 RTCC。
第 2.0 节 “32 位单片机入门指南”	在本数据手册中添加了新章节, 以提供以下信息: <ul style="list-style-type: none">基本连接要求电容主复位引脚ICSP 引脚外部振荡器引脚模拟和数字引脚的配置未使用的 I/O
第 4.0 节 “存储器构成”	更新了存储器映射 (图 4-1 至图 4-6)。 所有外设寄存器映射汇总都重定向到第 4.0 节 “存储器构成”。
第 7.0 节 “中断控制器”	表 7-1 中删除了“地址”栏。
第 12.0 节 “I/O 端口”	在第 12.1.3 节 “模拟输入” 中添加了第二段, 以说明默认情况下所有与 ANx 功能复用的引脚都是模拟引脚, 因为 AD1PCFG 寄存器的默认值为 0x0000。
第 26.0 节 “特殊功能”	修改了寄存器 26-5 “DEVID: 器件和版本 ID 寄存器” 中的位名称和存储单元。 在第 26.3.1 节 “片内稳压器和 POR” 中, 用 “TPU” 替代了 “TSTARTUP”, 用 “TPWRT” 替代了 “64-ms 标称延时”。 将本数据手册的 61143E 版本中的“看门狗定时器”以及“编程和诊断”章节中出现的信息合并到“特殊功能”一节中: 第 26.2 节 “看门狗定时器 (WDT)” 第 26.4 节 “编程和诊断”

表 A-1: 主要章节更新 (续)

章节名称	更新说明
第 28.0 节 “电气特性”	<p>在第 28.1 节 “直流特性” 中:</p> <p>在表 28-3 中添加了 64 引脚 QFN 封装。</p> <p>更新了表 28-5 中的数据。</p> <p>更新了表 28-7 中的数据。</p> <p>更新了第 28.2 节 “交流特性和时序参数” 中表 28-4、表 28-5、表 28-7 和表 28-8 中的数据。</p> <p>更新了表 28-10 中的数据。</p> <p>在表 28-17 中添加了 OS42 参数。</p> <p>替换了表 28-23。</p> <p>替换了表 28-24。</p> <p>替换了表 28-25。</p> <p>更新了表 28-36。</p>
第 29.0 节 “封装信息”	<p>在第 29.1 节 “封装标识信息” 中添加了 64 引脚 QFN 封装标识信息。</p> <p>在第 29.2 节 “封装详细信息” 中添加了 64 引脚 QFN (MR) 封装图和焊盘图。</p>
“产品标识体系”	对 64 引脚 (9x9x0.9) QFN 添加了 MR 封装标识。

索引

B

比较器	
工作	96
比较器参考电压	
配置	98

C

CPU 模块	15, 19
参考电压规范	126
串行外设接口 (SPI)	57, 67, 81, 89, 91, 100

D

电气特性	119
交流	128

F

封装	157
详细信息	158
标识	157

I

I/O 端口	71, 85
并行 I/O (PIO)	72

J

交流电气规范	
并行从端口要求	152
并行主端口写要求	154
并行主端口读要求	153
交流特性	128
内部RC精度	130

K

看门狗定时器	
工作	108
勘误表	10
框图	
A/D 模块	93
B 类定时器	19, 65, 75
RTCC	91
UART	85
WDT	108
比较器参考电压	97
比较器 I/O 工作模式	95
符合 JTAG 规范的应用显示菊花链状排列的元件	110
复位系统	57
片内稳压器的连接	109
输出比较模块	79
输入捕捉	77

P

PIC32 系列USB 接口框图	70
片内稳压器	108

Q

欠压复位 (BOR)	
和片内稳压器	109

S

闪存程序存储器	55
RTSP 操作	55
上电复位 (POR)	
和片内稳压器	108

时序规范

I2Cx 总线数据要求 (从模式)	144
I2Cx 总线数据要求 (主模式)	142
SPIx 从模式 (CKE = 1) 要求	141
SPIx 主模式 (CKE = 0) 要求	137
SPIx 主模式 (CKE = 1) 要求	138
简单输出比较 /PWM 模式要求	136
输出比较要求	136

时序图

10 位 A/D 转换 (CHPS = 01, SIMSAM = 0, ASAM = 0, SSRC = 000)	150
I2Cx 总线启动 / 停止位 (从模式)	144
I2Cx 总线启动 / 停止位 (主模式)	142
I2Cx 总线数据 (从模式)	144
I2Cx 总线数据 (主模式)	142
SPIx 从模式 (CKE = 0)	139
SPIx 从模式 (CKE = 1)	141
SPIx 主模式 (CKE = 0)	137
SPIx 主模式 (CKE = 1)	138
Timer1, 2, 3, 4, 5, 6, 7, 8, 9 外部时钟	134
并行从端口	152
并行主端口写	153, 154
发送 (8位或9位数据)	86
接收溢出时的UART接收	87
输出比较 (OCx)	136
输出比较 PWM	136
输入捕捉 (CAPx)	135

时序要求

CLKO 和 I/O	131
------------	-----

T

Timer1 模块	59, 65, 73, 75
特殊性能	101

V

VDDCORE/VCAP 引脚	108
-----------------	-----

W

WWW 在线技术支持	10
------------	----

Y

引脚 I/O 说明表	12
------------	----

Z

直流特性	120
I/O 引脚输出规范	125
I/O 引脚输入规范	124
程序存储器	125
掉电电流 (IPD)	123
工作电流 (IDD)	121
空闲电流 (IDLE)	122
温度和电压规范	120

PIC32MX3XX/4XX

注：

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

PIC32 MX 3XX F 512 H T - 80 I / PT - XXX	
Microchip 商标	
架构	
产品组	
闪存系列	
程序存储器大小 (KB)	
引脚数	
卷带标志 (如果适用)	
速度	
温度范围	
封装	
模式	

示例:
PIC32MX320F032H-40I/PT:
通用 PIC32MX, 32 KB 程序存储器, 64 引脚, 工业级温度, TQFP 封装。
PIC32MX360F256L-80I/PT:
通用 PIC32MX, 256 KB 程序存储器, 100 引脚, 工业级温度, TQFP 封装。

闪存系列

架构	MX = 32 位 RISC MCU 内核
产品组	3xx = 通用单片机系列 4xx = USB
闪存系列	F = 闪存程序存储器
程序存储器大小	32 = 32K 64 = 64K 128 = 128K 256 = 256K 512 = 512K
引脚数	H = 64 引脚 L = 100 引脚
温度范围	I = -40°C 到 +85°C (工业级)
封装	PT = 64 引脚 (10x10x1 mm) TQFP (薄型四方扁平) 封装 PT = 100 引脚 (12x12x1 mm) TQFP (薄型四方扁平) 封装 MR = 64 引脚 (9x9x0.9 mm) QFN (塑封四方扁平) 封装
模式	3 位数字表示 QTP、SQTP、代码或特殊要求 (空白为其他情况) ES = 工程样片



MICROCHIP

全球销售及服务网点

美洲

公司总部 Corporate Office

2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持：
<http://support.microchip.com>
网址：www.microchip.com

亚特兰大 Atlanta

Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

波士顿 Boston

Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago

Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland

Independence, OH
Tel: 216-447-0464
Fax: 216-447-0643

达拉斯 Dallas

Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit

Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo

Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles

Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara

Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto

Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京

Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 香港特别行政区

Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京

Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛

Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533

Fax: 86-21-5407-5066

中国 - 沈阳

Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8203-2660

Fax: 86-755-8203-1760

中国 - 武汉

Tel: 86-27-5980-5300

Fax: 86-27-5980-5118

中国 - 厦门

Tel: 86-592-238-8138

Fax: 86-592-238-8130

中国 - 西安

Tel: 86-29-8833-7252

Fax: 86-29-8833-7256

中国 - 珠海

Tel: 86-756-321-0040

Fax: 86-756-321-0049

台湾地区 - 高雄

Tel: 886-7-536-4818

Fax: 886-7-536-4803

台湾地区 - 台北

Tel: 886-2-2500-6610

Fax: 886-2-2508-0102

台湾地区 - 新竹

Tel: 886-3-6578-300

Fax: 886-3-6578-370

亚太地区

澳大利亚 Australia - Sydney

Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore

Tel: 91-80-3090-4444
Fax: 91-80-3090-4080

印度 India - New Delhi

Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune

Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama

Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Daegu

Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul

Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur

Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang

Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila

Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore

Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok

Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels

Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen

Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris

Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich

Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan

Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen

Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid

Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham

Tel: 44-118-921-5869
Fax: 44-118-921-5820

03/26/09