



FACHBEREICH ELEKTROTECHNIK

UNIVERSITY OF APPLIED SCIENCES DÜSSELDORF

Praxisprojekt im Bereich der Elektrotechnik

Industrielle Testverfahren zur automatisierten Leiterkartenüberprüfung in der Elektronikfertigung

Vorgelegt von:	Maximilian Dornik
Matrikelnummer:	816668
Erstprüfer:	Prof. Dr.-Ing. Stephan Mondwurf
Zweitprüfer:	M.Eng. Jan Herzog
Abgabedatum:	11. August 2022

Abstract

Dies ist das Abstract/die Kurzzusammenfassung.

Inhaltsverzeichnis

<i>Abstract</i>	II
1 Einleitung	6
1.1 Vorwort	6
1.2 Problemstellung	6
1.3 Zielsetzung des Praxisprojektes	7
1.4 Aufbau des Praxisprojektes	7
2 Die Trützschler Group	7
2.1 Historie	7
2.2 Das Geschäftsfeld	8
2.3 Besonderheiten	8
3 Prüfverfahren in der Elektronikfertigung	9
3.1 Grundlegendes	9
3.1.1 Motivation	9
3.1.2 Was ist prüfen?	10
3.1.3 Notwendigkeit der Prüfverfahren	11
3.1.4 Design-for-Test	13
3.2 Fehler	15
3.2.1 Fehlergrundtypen	15
3.2.2 Fehlerarten	17
3.3 Phasen des Herstellungsprozesses	20
3.3.1 Entwicklungsphase	20
3.3.2 Produktionsphase	20
3.3.3 Verifikationsphase	21
3.4 Optische Prüfverfahren	21
3.4.1 Manuelle Optische Inspektion	21
3.4.2 Automatische Optische Inspektion	26
4 Prüfverfahren in der Elektronikfertigung	31
4.1 Phasen des Herstellungsprozesses	32
4.1.1 Entwicklungsphase	32
4.1.2 Produktionsphase	32
4.1.3 Verifikationsphase	32
4.2 Optische Prüfverfahren	32
4.2.1 Manuelle Optische Inspektion	33
4.2.2 Automatische Optische Inspektion	33
4.2.3 Röntgeninspektion	33
4.3 Elektrische Prüfverfahren	33
4.3.1 In Circuit Testing	33
4.3.2 Flying Probe Testing	33
4.3.3 Funktionstest	33
4.3.4 Build in self Test	33
4.4 Messstrategien	33

4.4.1	Analoger Test	33
4.4.2	Digitaler Test	34
4.4.3	Mixed Signal Testing	34
4.4.4	Junction Scan/Open Pin Scan	34
4.4.5	Boundary Scan (JTAG)	34
5	Praxisbeispiel: Rohde & Schwarz TSAS	34
5.1	Grundlegende Informationen	34
5.2	Aufbau	34
5.3	Funktionsweise	34
5.4	Technische Spezifikationen	34
5.4.1	Module	34
5.4.2	Schnittstellen	34
5.5	Besondere Merkmale	34
5.6	Probleme	34
6	Praxisbeispiel: SPEA 3030 Compact	34
6.1	Grundlegende Informationen	34
6.2	Aufbau	34
6.3	Funktionsweise	35
6.4	Technische Spezifikationen	35
6.4.1	Module	35
6.4.2	Schnittstellen	35
6.5	Besondere Merkmale	35
6.6	Probleme	35
7	Kompatibilität und mögliche Verfahrenswege	35
8	Zusammenfassung	35
9	Ausblick	35
10	Fazit	35

Abbildungsverzeichnis

1	Struktureller Aufbau eines BGA-Inspektionsgerätes	23
2	Funktionsweise eines BGA-Inspektionsgerätes	24

Tabellenverzeichnis

1	Übersicht der Fehlergrundtypen	15
---	--	----

Abkürzungsverzeichnis

UUT	Unit Under Test	27
ICT	In-Circuit-Test	6

FPT	Flying-Probe-Test	6
MOI	Manuelle Optische Inspektion	21
AOI	Automatische Optische Inspektion	21
AXI	Röntgeninspektion	21
TSS	Testsystem Software	6
TSL	Testsystem Language	6
DFT	Design-for-Test	14
ATE	Automatic Test Equipment	10
SMD	Surface Mounted Devices	12
THT	Through Hole Technology	12
IC	Integrated Circuit	18
MOS	Metalloxid-Schicht	18
BGA	Ball Grid Array	22
RGB	Rot-Grün-Blau	27
SW	Schwarz-Weiß	27

1 Einleitung

Dieses Praxisprojekt entsteht im Bereich der Spinning-Textilmaschinenfertigung der Trützschler Group in Mönchengladbach Odenkirchen.

1.1 Vorwort

Da ich beim Vorstellungsgespräch bei der Trützschler Group sehr von der Fertigungstiefe und der Komplexität der hier eigens entworfenen und bestückten Leiterkarten beeindruckt war, habe ich mich für das Praxisprojekt in der hauseigenen Elektronikfertigung entschieden.

Faszinierend ist, dass die Komplexität der Leiterkarten durch verschiedene menschliche und automatisiert-maschinelle Herstellungsschritte erreicht wird. Von der Bestückung, bis hin zum vollständigen Systemtest, im Zusammenspiel mit weiteren Leiterkarten, werden hier in der Elektronikfertigung alle Prozesse selbst durchgeführt und zur anschließenden Verifikation dokumentiert. Aufgrund der Symbiose dieser Herstellungsschritte ist es möglich, eine große Stückzahl an komplexen Leiterkarten bei einer konstanten, hohen Qualität produzieren zu können. Damit bei diesen Stückzahlen die konstante und hohe Produktionsqualität dauerhaft gewährleistet werden kann, wird das Augenmerk von Beginn an besonders auf die korrekte Funktionsweise gelegt, die durch die verschiedenen Testverfahren gesichert wird.

Hierzu setzt Trützschler für den In-Circuit-Test (ICT) den „3030 Compact“ von SPEA und die mittlerweile obsolete Testworkstation TSAS von Rohde & Schwarz ein. Für den Flying-Probe-Test (FPT) wird der „4060“ von SPEA verwendet.

Zusätzlich hat mich begeistert, dass Trützschler auch seine eigenen Testsysteme entwickelt hat und diese in der Elektronikfertigung intensiv nutzt. Zum einen wäre da der Funktionstester TST-3 und zum anderen die Wärmekammern, die den Betrieb der Bauteile auf den Leiterkarten an den Spezifikationsgrenzen überprüfen.

1.2 Problemstellung

Das TSAS Testsystem wird aufgrund seines Alters (ca. 32 Jahre) nicht mehr von Rohde & Schwarz unterstützt. Es gibt keinen Markt für Ersatzteile und der Kundensupport ist vollständig eingestellt. Auch gibt es zu diesem Gerät keine öffentliche Dokumentation, sodass eine Eigenwartung ausgeschlossen werden kann.

Das Steuerungsprogramm Testsystem Software (TSS), welches als einziges Programm die obsolete Testsystem Language (TSL) beherrscht und zur Steuerung des Testablaufs mithilfe der Testprogramme auf dem Testsystem verwendet werden muss, ist nur mit frühen Windows Versionen (bis einschl. NT 4.0) kompatibel. Aufgrund der alten Betriebssystemversion und des damit einhergehenden Sicherheitsrisikos ist der Steuerungscomputer nicht am Netzwerk angeschlossen.

Moderne Funktionen, die einer neueren Betriebssystemversion und einer Einbindung in ein Netzwerk bedingen, die dadurch die Testqualität bzw. die Diagnosequalität erhöhen, werden somit auch nicht unterstützt. Beispielsweise könnte die Synchronisation und Auswertung der Testdaten mit einer Datenbank zur Generierung von Statistiken benutzt werden. Mithilfe dieser Statistiken können im Idealfall Prozessoptimierungen vorgenommen werden, wenn z. B. während des Testens bei einer bestimmten Baugruppe wiederholt Fehler auftreten. Eine Funktion der SPEA Testsysteme, die die Geschwindigkeit der manuellen Inspektion einer

Leiterkarte durch einen Menschen nach Auftreten eines Fehlers erheblich steigert, erfordert auch wesentlich neuere Software und eine Netzwerkanbindung.

Das Testsystem kann nämlich nicht nur die getesteten Leiterkarten zu Datensätzen in einer Datenbank selbständig zuordnen und die Prüfergebnisse verbuchen. Aufgetretene Fehler können an verschiedenen Diagnosearbeitsplätzen, durch das einfache Scannen eines zur Leiterkarte gehörigen Barcodes, mithilfe von Markierungen und weiteren Hilfestellungen visuell angezeigt werden.

Ein Ausfall des Steuerungscomputers, bedingt durch die veraltete Hardware, oder gar des TSAS Testsystems und damit die Unterbrechung des Testablaufes, würde zu einem erheblichen Test- und Produktionsrückstau führen. **#T: Verhältnis der Testerbeteiligung fehlt** So können dann nicht nur weniger Leiterkarten pro Zeiteinheit getestet werden. Es würden einige Baugruppen nicht weiter auf Fehler untersucht werden können, da hierzu die notwendigen Adapter und Testprogramme (siehe **#RF: -> ICT**) auf den SPEA Maschinen fehlen. Ersatzweise können auch die eigenen Testsysteme nicht zur Überprüfung herangezogen werden, da hierzu die notwendige Testtiefe fehlt.

1.3 Zielsetzung des Praxisprojektes

Ziel des Praxisprojektes ist, mehr über die systematische Elektronikherstellung im betrieblichen Sinn zu erfahren. Dazu möchte ich erfahren, wie die Leiterkarten im „großen Stil“ hergestellt werden und warum das Testen der Baugruppen unbedingt erforderlich ist. Zudem möchte ich mir Wissen über die möglichen und aktuellen Testverfahren aneignen, da ich bisher noch überhaupt gar keine „Berührungen“ damit hatte. Weiter möchte ich mich über die Messtechniken informieren, die das Testen überhaupt erst möglich machen.

Da ich zur Lösung der Problemstellung in der noch folgenden Bachelorthesis eine umfangreiche Dokumentation der bei Trützschler verwendeten Tester zusätzlich benötige, werde ich in zwei dedizierten Kapiteln näher auf die Maschinen eingehen und diese dokumentieren.

Dabei möchte ich im Vorfeld mögliche Migrationsstrategien anschnitten und die Gemeinsamkeiten und Unterschiede der Tester herausstellen. Zur Eingrenzung werde ich die Migrationsstrategien jedoch nur kurz beleuchten.

1.4 Aufbau des Praxisprojektes

2 Die Trützschler Group

Die Trützschler Group ist ein 3000 Mitarbeiter (Stand 2021) starkes Familienunternehmen, das in der Branche des Textilmaschinenbaus für die Spinnereivorbereitung, die Nonwovens- und die Chemiefaserindustrie weltweit agiert [12].

Vier der insgesamt neun Produktionsstandorte von Trützschler befinden sich in Deutschland. Hierzu zählen die Standorte in Mönchengladbach (Unternehmenshauptsitz), Neubulach, Dülmen und Egelsbach. Weitere Produktionsstandorte wurden in Form von Tochtergesellschaften in den USA, Brasilien, Indien, China und der Schweiz aufgebaut. [5]

2.1 Historie

1888 gründete Paul Heinrich Trützschler im sächsischen Crimmitschau das Unternehmen. Die ersten Reißmaschinen, die zum recyceln von Textilien genutzt werden und die ersten Krem-

pelwölfe wurden 1900, im Beisein des Teilhabers Bruno Gey, entwickelt und produziert. [13] Später folgten dann Baumwollreinigungsanlagen und der weltweit erste Chemiefaseröffner.

1948, nach dem zweiten Weltkrieg und der Enteignung, wurde das Werk in Mönchengladbach-Odenkirchen von Hans und Hermann Trützschler, den Enkeln des Firmengründers, neu gegründet. [12] Durch die Gründung der Tochtergesellschaft American Trützschler Inc. 1969 in Charlotte (USA) und den Ausbau des Produktportfolios wurde der Grundstein der weltweiten Expansion gelegt. In der mittlerweile 4. Generation wird die Trützschler Group von den Mitgliedern und geschäftsführenden Gesellschaftern der Inhaberfamilien Trützschler und Schürrenkamp geführt. [5]

2.2 Das Geschäftsfeld

Das Geschäftsfeld umfasst vier Gebiete, wobei allesamt auf die Entwicklung und Produktion von Anlagen zur Faserverarbeitung spezialisiert sind: [5]

1. **Spinning** (Mönchengladbach)
2. **Nonwovens** (Dülmen und Egelsbach)
3. **Card Clothing** (Neubulach)
4. **Man-Made Fibers**

Für die Spinnereivorbereitung von Baumwolle und Chemiefasern ist Trützschler **Spinning** Technologie- und Marktführer [13]. Hier werden Putzereimaschinen¹ und Karden², sowie Strecken³ entwickelt und produziert [12].

Die **Nonwovens** (z. Dt. Vliesstoff) Sparte produziert Maschinen und Anlagen für den gesamten Produktionsprozess (vom Öffnen bis zum Wickeln) von wasserstrahlverfestigten, luftdurchströmten und chemisch verfestigten Materialien [12].

Trützschler **Card Clothing** produziert Hochleistungsgarnituren⁴ für Karden und Krempeeln², die bei Trützschler **Spinning** und Trützschler **Nonwovens** zum Einsatz kommen [12].

Der Trützschler **Man-Made Fibers** Geschäftszweig stellt Anlagen zur Produktion technischer Garne [13], Anlagen zur Produktion von Teppichgarnen (BCF-Garne) und auch Anlagen für den Chemiefaserbereich her [12].

2.3 Besonderheiten

Bedeutsam ist die eingangs schon erwähnte hohe Eigenfertigungstiefe, die innerhalb der einzelnen Manufakturschritte der Maschinen und Anlagen erreicht wird. Das bedeutet, dass sowohl die elektrotechnischen Komponenten, wie z. B. Steuergeräte oder Motortreiberstufen und die physisch-mechanischen Bestandteile, z. B. die Gehäuse der Maschinen, allesamt „im eigenen Hause“ entwickelt und produziert worden sind. Diese hohe Eigenfertigungstiefe kann viele Vorteile haben.

¹Typische Prozesse einer Putzerei sind die Ballenöffnung, die Reinigung, die Fremdteilausscheidung und die Flockenmischung der Wolle zur besseren Weiterverarbeitung.

²Die losen Fasern der Wollflocken werden durch das Kadieren/Krempeeln in eine Richtung „gekämmt“ und somit zu einem Vliesstoff ausgerichtet.

³Durch das gleichzeitige Strecken und Verdrehen der kadierten Fasern wird das Garn gesponnen [14].

⁴Eine Garnitur bezeichnet ein Metallkonstrukt aus vielen Metallbürsten, die für die Ausrichtung der unkadierten Wolle durch Walzen verantwortlich ist.

Generell spielen strategische Überlegungen, sowie qualitative Aspekte, d.h. die Lieferbereitschaft der externen Manufakteuren oder das Qualitätsniveau der eigenen Produktpalette, eine große Rolle, die bei der Wahl zur Eigenfertigung berücksichtigt werden müssen. Auch sind häufig marktstrategische Punkte relevant. [4]

Die Branche des Textilmaschinenbaus ist nicht gesättigt, sodass ein Prestige für hochqualitative Maschinen und Anlagen aufgebaut werden kann. So bietet Trützschler, aufgrund der direkten Zugriffsmöglichkeit auf die einzelnen Bauelemente und gefertigten Leiterkarten, für die eigenen Produkte ein Ersatzteilgeschäft an und kann eine *30 jährige Garantie* aussprechen.

Durch die bewusste Eigenfertigung der Maschinen und Anlagen wird auch das Know-How zur Herstellung und zur genauen Funktionsweise dieser in der Elektronikfertigung gesichert.

Das Know-How erlaubt, dass Entscheidungen bei der Bestückung auf Komponentenebene getroffen werden können, sodass die Leiterkarten hochspezialisiert und für ihren jeweiligen Anwendungsfall angepasst sind. Dies spart nicht nur Kosten, da die Kostenquantifizierung indirekt durch die benötigten Funktionalitäten und somit direkt über die benötigten Bauelemente stattfinden kann. Auch können die im Know-How enthaltenen Prozessoptimierungskennntnisse bei der Qualitätssicherung und der Fehlerbehebung eingesetzt werden, denn die Rückmeldungen des Test- und Produktionsbereiches können beispielsweise direkt zur Entwurfsabteilung rückgekoppelt werden. Im Falle eines Falles ist für den Gewinn nötiger Erkenntnisse von neuen Produkten der Bau eines Prototypes problemlos möglich und es ergeben sich, auch durch die enge räumliche und fertigungstechnische Zusammenarbeit des Entwicklungs- und Produktionsbereiches, sehr kurze Produktentwicklungszeiten.

Aufgrund dieser besonderen Punkte ist es nötig, dass Trützschler ihre Produkte vor Ort testet.

3 Prüfverfahren in der Elektronikfertigung

Im Folgenden werden nun die grundlegenden Informationen zur Motivation und Notwendigkeit der Prüfverfahren dargelegt. Anschließend erfolgt die Erläuterung möglicher aktueller Prüfverfahren, die in der Elektronikfertigung genutzt werden. Zusätzlich werden einige Teststrategien beleuchtet, die die Überprüfung der Leiterkarten auf Fehlerfreiheit, durch verschiedene Messtechnologien, ermöglichen.

3.1 Grundlegendes

Elektronische Einrichtungen kommen mittlerweile vermehrt zum Einsatz. Sie finden Anwendung in vielen Bereichen des Alltags mit unterschiedlichsten Anforderungen und man möchte sie kaum mehr missen. Von der Industrie für Unterhaltungselektronik, bis hin zur Industrie für eingebettete Steuerungssysteme, wo die Elektronik für besonders anspruchsvolle sicherheits- und zeitkritische Anwendungen, wie der Steuerung der Energieversorgung und der Steuerung der Computersysteme im Transportwesen [3], eingesetzt wird. Allen ist gemeinsam, dass ihren elektronischen Erzeugnissen durch Leitungen und Verbindungen vernetzte Komponenten auf Leiterkarten zugrunde liegen.

3.1.1 Motivation

Die intensive Nutzung elektronischer Geräte im Alltag ist überhaupt erst durch Verbesserungen in der mikroelektronischen Schaltungstechnik möglich geworden [7]. Gleichzeitig steigt

der Bedarf an immer kleineren und kostengünstigeren Produkten mit ständig verbesserten und vereinfachten Funktionen für den Konsumenten [1]. Jedoch erwarten Nutzer elektronischer Produkte eine stets hohe Zuverlässigkeit, bei stetigen Produktverbesserungen der elektronischen Geräte. Gerade dann, wenn diese Produkte in anspruchsvollen sicherheits- und zeitkritischen Anwendungen integriert sind, wäre ein Fehlverhalten, oft hervorgerufen durch mangelnde Qualitätskontrolle, fatal, da im schlimmsten Fall Menschenleben gefährdet werden würden. Daher obliegt die Feststellung der Zuverlässigkeit als ein Aspekt, der die Qualität eines Produktes ausmacht, bei dem Hersteller des elektronischen Erzeugnisses. Dazu muss die Zuverlässigkeit in den einzelnen Produktionsphasen verifiziert werden können. Hierzu werden häufig automatisierte Systeme genutzt Automatic Test Equipment (ATE) und auch manuelle Menschen, weil blabla.. Die Systeme genügen folgenden Kriterien... **#T: Die Verifikation sollte allerdings bestimmten Kriterien genügen, damit...** Für zuverlässige elektronische Systeme stellen die Prüfverfahren, die oftmals von automatisierten und spezialisierten Prüfsystemen (*ein sog. ATE*) durchgeführt werden, somit ein unerlässliches Mittel der Sicherheitsüberprüfung und Qualitätssicherung dar, wobei gleichzeitig der Kostenaspekt mit berücksichtigt werden muss. Deswegen gilt es zu überprüfen, wie die Testverfahren auf die folgenden Aspekte einwirken:

- **Qualitätssicherung**
- **Kostenminimierung**
- **Sicherheit**

Diese Auswirkungen werde ich in den folgenden Abschnitten näher untersuchen.

3.1.2 Was ist prüfen?

Ein Produkt zeichnet sich durch seine Attribute aus, die durch Anforderungen an das Produkt festgelegt werden. Beispielsweise spielen die Abmessungen, die Funktion, die Masse und die Funktionsgenauigkeit, aber auch sicherheitstechnische Aspekte eine wichtige Rolle, die beim Entwurf eines Produktes festgelegt werden müssen. Diese Anforderungen stellen die individuellen Erwartungen der Nutzer an das Produkt dar. Durch die Zusammenfassung dieser Anforderungen zu einer übergeordneten Menge werden die Qualitätsmerkmale definiert, die die Eignung eines Produktes für den vorgesehenen Zweck messen. In der Entwicklungsphase werden diese Qualitätsmerkmale als die im Produktionsprozess zu erreichenden und zu sicherenden Sollqualitätsmerkmale, unter Absprache zwischen den Auftraggebern und den jeweiligen Prozesssteuerungsbereichen, ausgehandelt. Während des Produktionsprozesses können eine Vielzahl von Störgrößen auf den Herstellungsprozess einwirken, sodass sich daraus resultierend die Istqualität des Erzeugnisses von der geforderten Sollqualität unterscheidet. [8] Durch den Prüfvorgang, der nach der nachfolgenden Definition definiert ist, können diese Abweichungen ermittelt und bewertet werden:

Definition

Das Feststellen, ob bestimmte Eigenschaften (Merkmale) an Körpern, Stoffen, Feldern, oder Prozessen vorhanden sind bzw. ob sich ihre quantitativen Charakteristika innerhalb vorgegebener Toleranzen befinden, bezeichnet man als Prüfen. [8]

Meist erfolgt die Bewertung der Abweichung anhand eines Normals, also einem Prüfgegenstand, der die vorgegebenen Qualitätsmerkmale erfüllt. Bei Baugruppen, die eine Menge von Leiterkarten einer Art zusammenfassen, handelt es sich bei dem Normal um ein sogenanntes Golden Board⁵ [1]. Als Fehler kann somit die Abwesenheit, bzw. die Abweichung eines dieser Qualitätsmerkmale vom Prüfgegenstand über den Toleranzbereich hinaus, verstanden werden. Messen, als unabdingbares Werkzeug der Prüftechnik, bezeichnet den Vorgang, die Qualitätsmerkmale zu quantifizieren, bzw. numerisch bestimmen zu können. [8]

Die Prüfverfahren werden auch dazu genutzt, um ein Design unter verschiedensten Konditionen, die in der finalen Anwendung eines Produktes auftreten können, zu evaluieren. Hierzu wird das Produkt beim Prüfvorgang an den Grenzen der Betriebsspezifikationen betrieben, die vom Auftraggeber gefordert werden. [7]

Damit die Prüfung eines Erzeugnisses überhaupt möglich ist, muss dieses die beiden Eigenschaften der Prüfbarkeit erfüllen: [7]

1. **Kontrollierbarkeit:** Bestimmte Schaltungsteile eines Systems müssen manipulierbar sein, damit bestimmte Testwerte⁶ als Signale an bestimmten Testpunkten angelegt werden können.
2. **Feststellbarkeit:** Das System muss eine messbare Antwort auf die angelegten Testwerte liefern können.

Die Problematik der Prüfverfahren gestaltet sich dadurch, dass diese Prüfungsvoraussetzungen möglichst kosteneffizient umgesetzt werden müssen, denn ein Teil dieser Testkosten entfällt als Anteil auf jeden Prüfling, was seinen Preis, entgegen des Bedarfs der Endkunden, steigert [7]. Die Tätigkeit des Prüfens ist somit Mittel der **Qualitätssicherung**, da Fehler entdeckt und beseitigt werden können [8].

3.1.3 Notwendigkeit der Prüfverfahren

Die in der Motivation (vgl. Kapitel 3.1.1) vorgestellten Aspekte sollen nun unter der Fragestellung, warum die Prüfverfahren in der Fertigung elektronischer Erzeugnisse notwendig sind, weiterbetrachtet werden.

Der schon angesprochene Fortschritt der mikroelektronischen Schaltungstechnik bewirkt im Produktionsprozess von Baugruppen einen ständigen Wandel [1]. Dabei werden die Verfahren zur Herstellung von halbleiterbasierten Bauelementen immer ausgefeilter, sodass mikroelektronische Schaltungen eine hohe Funktionalität auf kleinem Raum besitzen [1] [7]. Dieser Trend der Miniaturisierung hat sich schon früh bemerkbar gemacht.

1965 beobachtet Gordon Moore⁷ eine drastisch ansteigende Leistungsfähigkeit der Datenverarbeitung und eine Abnahme der relativen Kosten im exponentiellen Maßstab und formuliert daraus das Mooresche Gesetz [15]. Das Mooresche Gesetz beschreibt die Verdoppelung der Komplexität elektronischer Erzeugnisse alle 2 Jahre [1].

Diese Verdoppelung der Komplexität und damit auch die Steigerung der Funktionalität wird durch neue Herstellungsprozesse ermöglicht, die die Produktion immer kleinerer Strukturen

⁵Das Golden Board kann als ideale Version einer Leiterkarte, die als Referenz und Musterbeispiel für die „Abkömmlinge“ einer Baugruppe dient, betrachtet werden.

⁶Hierbei handelt es sich bei digitalen Schaltungen um logische Werte $\mathcal{L}_2 \in \{0; 1\}$ und bei analogen Schaltungen um Spannungen oder Ströme.

⁷Gordon Moore ist ein Mitbegründer des Chipherstellers Intel.

erlauben [7]. So hat dieser Umschwung den Wechsel von der oftmals manuell durchgeführten Durchstecktechnik Through Hole Technology (THT)⁸ zu der häufig automatisierten Oberflächenmontage Surface Mounted Devices (SMD)⁹ bei dem Bestückungsprozess von Bauteilen bewirkt [1]. Durch die SMD wurden die Gehäuseformen der Bauteile auf weniger als die Hälfte der bisherigen Größen geschrumpft [1].

Dadurch kann auch das Endprodukt kleiner produziert werden, sodass es günstiger verkauft werden kann, denn es können z.B. periphere Funktionen, die eine zusätzliche Beschaltung der externen Chips benötigen würden, direkt in den Baustein integriert werden [1]. Jedoch führen die neuartigen Fabrikationsprozesse zu stärkeren statistischen Schwankungen im Produktionsprozess, sodass dies Gerätefehler und/oder Parametervariationen hervorrufen kann [1] [7]. Allerdings betreffen die statistischen Schwankungen nicht nur die elektronischen Erzeugnisse, sondern auch die Testverfahren selbst. Bereits beseitigte Fehler können wieder auftreten und es können auch neue Fehlerarten entstehen, da bisher unbedeutende Effekte plötzlich relevant werden [1]. Es ergibt sich ein ständiges Katz und Maus Spiel, denn zur Feststellung der neuartigen Fehler und zur Anpassung an die kleineren Strukturgrößen müssen die Testverfahren ständig angepasst werden. Somit werden die Fortschritte der mikroelektronischen Schaltungstechnik durch die Prüfverfahren gesichert und bedingen aber auch wiederum einem nachhaltigen Fortschritt bei den Prüfverfahren [3]. Diese Abhängigkeit macht den Einsatz der Prüfverfahren zur Zertifizierung der **Sicherheit** und **Qualität** von Herstellungsgütern bei sich ständig verändernden Herstellungsbedingungen unerlässlich.

Fehlerhafte Produkte verringern nicht nur die eigentliche Ausbeute (engl. Yield) der im Produktionsprozess gefertigten Geräte, sondern können bei Auslieferung auch einen Reputationsverlust des Herstellers und weiterer Teilhaber der Wertschöpfungskette bewirken, was weitere Kosten nach sich zieht [3]. Ein Indikator, um die Wichtigkeit der Prüfverfahren und der Fehlererkennung in einer elektronischen Schaltung im Punkt **Kosten** darzustellen, ist die sogenannte „Rule-of-Ten“: [7] [3]

Die Regel besagt, dass die Kosten zur Ersetzung eines fehlerbehafteten Bauteils mit jedem Fertigungsschritt um das 10-fache steigt. Würde eine fehlerhafte mikroelektronische Schaltung in ein Gehäuse „gegossen“ werden, so wären die Kosten der Ersetzung um das 10-fache höher. Dieser fehlerbehaftete Chip würde dann in der für ihn vorgesehenen Schaltung auf einer Leiterkarte weitere Fehler verursachen. Zusätzlich kann unter der Zunahme weiterer Komponenten, die selbst Fehler verursachen können, das eigentliche Problem maskiert werden. Da der Detektionsaufwand der Fehler aufgrund der gestiegenen Komplexität des Produkts, durch die Integration auf der Leiterkarte, wesentlich aufwendiger ist, steigert dies die Kosten wiederum um das 10-fache. Die finale Integration der Leiterplatte in ein System, würde die Detektion nochmals aufwendiger gestalten. [3] Daher muss die Kosteneskalation am besten durch frühes und häufiges Testen vermieden werden [7].

Einen wichtigen Beitrag leisten die Prüfverfahren auch bei der Verbesserung des Produktionsprozesses. Hierfür ist eine richtig eingebundene Teststrategie in den Produktionsprozess essentiell [1]. Mittels einer Rückkopplung der im Produktionsprozess durch Prüfung und Mes-

⁸THT-Komponenten weisen längere Anschlussbeinchen auf, die durch Bohrungen und der anschließenden Kontaktierung in die Leiterkarte gesteckt werden. Vorteile in der Prüftechnik ergibt sich dadurch, dass alle Signale auf der Lötseite zur Verfügung stehen und die Layouterstellung für Leiterkarten zum Testen somit einfacher ist. [1]

⁹SMD-Komponenten weisen hingegen kurze Anschlussbeinchen, manchmal auch als Anschlusspads ausgelegte Kontakte, auf. Beim Bestückungsprozess werden sie, nachdem die Anschlusspads der Leiterkarte mit Lotpaste versehen wurde, auf die Leiterkarteoberfläche aufgelegt und verlötet. [9]

sung gewonnenen quantitativen Charakteristika über den Prozessverlauf selbst, kann somit eine Einflussnahme auf die verschiedenen Bereiche der Produktion geschehen [8]. Die für die Rückkopplung notwendigen Charakteristika können aus dem Produktionsprozess selbst stammen oder aus dem Produkt selbst gewonnen werden, da zwischen den zulässigen Qualitätsabweichungen der Produkte und den Parametern der Herstellungsprozesse bestimmte Zusammenhänge herrschen [8].

Somit dient die Rückkopplung der im Herstellungsprozess gewonnenen Informationen auf die Fertigung selbst, möglich durch die Testverfahren, auch der **Qualitätssicherung**.

3.1.4 Design-for-Test

In Abschnitt 3.1.2 wurde festgestellt, dass die Kosten zum Testen eines Produktes möglichst gering gehalten werden müssen, da jedes Erzeugnis einzeln getestet wird und die Testkosten somit Auswirkungen auf jedes gefertigte elektronische Erzeugnis haben. Zudem wurde in Abschnitt 3.1.3 aufgezeigt, dass das Testen gleichzeitig auch als ein wichtiges Tool der Kostenminimierung dient und dass das Testen möglichst früh und häufig geschehen soll. Zu beachten ist, dass die Testkosten bis zu 50% der Gesamtkosten der Fertigung ausmachen. Gleichzeitig darf die Prüfqualität als zentrale Variable der Qualitätssicherung und des Sicherheitsaspektes nicht zu niedrig bewertet werden, denn bei einem Produkt für sicherheitskritische Anwendungen muss z.B. die Fehlerfreiheit garantiert werden können. [3]

Um einen möglichst großen Kostenspielraum zu haben, müssen diese Punkte schon während des Produktentwurfes berücksichtigt werden [3]. Deswegen stellen diese Punkte wichtige Vorüberlegungen dar, um ein Produkt überhaupt erst entwerfen zu können [7]. Diesen Vorüberlegungen bedingt jedoch ein gutes Verständnis der Charakteristiken der Prüfverfahren, z.B. der Testanwendungskosten oder der Kenntnis über die nicht-feststellbaren Fehler, da diese möglicherweise unentdeckten Fehler Konsequenzen mit sich ziehen können [3].

Waren früher der Entwurfs- und Produktionsprozess voneinander getrennt, so findet heute ein Umschwung, bedingt durch die Steigerung der Komplexität, die Steigerung der Anforderungen und der Miniaturisierung, statt, der die Kommunikation beider Prozessbereiche unbedingt notwendig macht. Das Design-for-Test bildet die für die Kommunikation die notwendige Schnittstelle. [7]

Daher soll im folgenden das Design-for-Test definiert und vorgestellt werden, welches die Bewertung und Auswertung dieser Vorüberlegungen möglich macht.

Definition

Unter Design-for-Test (DFT, deutsch: testgerechter Entwurf) versteht man unterschiedliche Techniken zur Reduktion mindestens einer Art von Testkosten durch Modifikation der zu testenden Schaltung. [3]

Die nun folgenden Testkostenarten, die einen direkten oder indirekten Einfluss auf die Produktkosten haben, werden im Angesicht des DFT genauer beleuchtet: [3]

Testanwendungskosten

Die Testanwendungskosten berücksichtigen die Eigenschaften und Gegebenheiten des für den Prüfling in Betracht stehenden Prüfmittels und zeichnen sich durch die Kosten pro Prüfung ab [1].

Die Kosten pro Prüfung beinhalten beispielsweise die Kosten, die durch die Anwendungszeit des Tests, der Instandhaltung des Prüfsystems oder durch zusätzlich benötigte Funktionen,

also zum Beispiel der Möglichkeit zum Testen mit hochfrequenten Signalen, hervorgerufen werden [3].

Kosten mangelnder Qualität

Im Falle der Kosten, die durch mangelnde Fehlerüberdeckung des Endproduktes hervorgerufen werden, lassen sich zum einen direkte Kosten definieren, die z.B. durch Vertragsstrafen entstehen und zum anderen indirekte Kosten, welche durch einen Reputationsverlust des Herstellers hervorgerufen werden. Zudem kann durch die mangelnde Qualität der Absatz der Produkte in bestimmten Märkten mit stringenten Anforderungen (z.B. die Erfordernis notwendiger Sicherheitszertifikate) verhindert werden, oder ein Ausweichen auf Märkten mit einem geringeren Gewinn erfordern. [3]

Testentwicklungskosten

Die Testentwicklungskosten, auch Initialkosten genannt, fassen alle Kosten zusammen, die für den erstmaligen Test einer Baugruppe anfallen. Neben der Berücksichtigung der Arbeitsleistung zur Erstellung des Prüfprogramms, zählen hierzu auch die Kosten und der Aufwand der Adapterherstellung. [1]

Zusätzlich muss bei der Entwicklung eines Tests beachtet werden, dass zur Verfügung stehende Prüfwerkzeuge nicht alle Fehler eines Prüflings aufdecken können oder für den entsprechenden Prüfling hinsichtlich der Komplexität oder der physischen Größe nicht skalier- oder erweiterbar sind [3], sodass unter Umständen die geforderte Prüfqualität nicht eingehalten werden kann. Um dann eine volle Fehlerabdeckung erreichen zu können, wäre der Einsatz aller Testverfahren vonnöten [1]. Da dies den Kostenrahmen des elektronischen Erzeugnisses sprengt, ist es schon im Entwurf notwendig, eine sinnvolle Auswahl an möglichen auftretenden Fehlern zu treffen und die geeigneten Prüfmittel anhand dieser Auswahl zu bestimmen [8]. Da dieses Kenntnis der Fehler wichtig ist, wird in Abschnitt 3.2.2 eine Auswahl an häufigen Fehlern besprochen und graphisch dargestellt. Jedoch schafft das Design-for-Test (DFT), im Falle des Mangels, einer zur Erreichung der notwendigen Prüftiefe benötigten Prüffunktion, Abhilfe.

Dazu ist es dann nötig, eine Schaltung um zusätzliche, für das Testen relevante, Schaltungsteile zu erweitern, die im Normalbetrieb deaktiviert sind [3]. Zum Beispiel können zusätzliche Zugriffspunkte auf interne Signale oder Speicher eines Chips geleitet werden, um die Testbarkeit zu verbessern oder es können Mechanismen wie Boundary Scan (vgl. Abschnitt **#RF: -> Boundary Scan**) zur Prüfung von nicht zugreifbaren Schaltungsabschnitten in die Schaltung eingefügt werden [3]. Diese Erweiterung erlaubt den Ausgleich der fehlenden, für den Test des Prüflings jedoch notwendigen, Eigenschaften oder Funktionen des Testsystems. Wegen diesem fundamentalen Eingriff in das Layout, oder auch die Funktionsweise des elektronischen Erzeugnisses, schon während des frühen Produktstadiums, müssen die Entwurfs- und Prüfdisziplinen ineinander übergreifen [7].

Waren früher der Entwurfs- und Produktionsprozess voneinander getrennt, so findet heute ein Umschwung, bedingt durch die Limitierungen der Tests und der Steigerung der Komplexität, die Steigerung der Anforderungen und der Miniaturisierung, statt, der die Kommunikation beider Prozessbereiche unbedingt notwendig macht. Das Design-for-Test bildet dafür die für die Kommunikation notwendige Schnittstelle. [7]

Werden die genannten Kostenaspekte also schon früh in der Entwurfsphase berücksichtigt, da hier noch die meisten kostenbeeinflussenden Parameter variiert werden können, so wird dieses vorgehen als Design-for-Test bezeichnet [3]. Die Rolle des Prüfens wird insgesamt, durch

die Reduzierung der Testkosten, bedingt durch die stetige Produktkostenabnahme, bei gleichzeitig notwendiger adäquater Testtiefe und Optimalität des Prüfverfahrens für die jeweilige Produktparte, zunehmend bedeutender [7]. Mithilfe des DFT ist ein Werkzeug gefunden, dass eine Auslegung der Balance dieser Aspekte, zur Kostenminimierung des Gesamtproduktes, ermöglicht.

3.2 Fehler

Der erfolgreiche Einsatz des DFT setzt eine zuvor festgelegte Auswahl an möglichen Fehlern, die auftreten können, voraus. Im folgenden Abschnitt wird zunächst eine Menge an Fehlern klassifiziert, sodass ein theoretischer Überblick über die generellen Charakteristika von Fehlern gegeben werden kann. Zwar treten Fehler in allen Phasen des Produktionsprozesses auf, jedoch konzentriere ich mich in dem darauffolgenden Abschnitt auf die Darstellung der Fehler in der Fertigung selbst, da ein Großteil der Fehler in der engeren Fertigung auftritt [8].

3.2.1 Fehlergrundtypen

Bei der Untersuchung von Fehlern ist es wichtig, eine geeignete Auswahl an Fehlergrundtypen zur Bewertung der Ursachen, der Schwere und der Folgen zu betrachten. Durch die Bildung einer Reihenfolge helfen diese Charakterisierungen zudem bei der Behandlungspriorisierung [6]. Die Darstellung zu diesen Grundtypen erfolgt zusammengefasst in der folgenden Tabelle 1.

Auftrittscharakter	Kausale Verknüpfung	Anzahl	Fehlerdauer	Gewicht
Grob	Primär	Einzel	Ständig	Unwesentlich
Systematisch	Funktional	Mehrfach	Intermittierend	Unbedeutend
Zufällig	Final			Kritisch
				Überkritisch

Tabelle 1: Übersicht der Grundtypen von Fehlern. In Anlehnung an: [8]

Die Fehlergrundtypen sollen nun einmal näher besprochen werden:

Auftrittscharakter

Der Auftrittscharakter gibt Aufschluss über die Entstehung des Fehlers. Entweder kann der Fehler eine beobachtbare Ursache haben, oder er entsteht durch Zufallsvorgänge.

- **Grob:** Grobe Fehler entstehen eher selten und sind z.B. auf Unachtsamkeiten der Arbeitskräfte zurückzuführen. Vermeidbar sind sie durch entsprechende Schulungen oder klaren Arbeitsanweisungen. [8]
- **Systematisch:** Die systematischen Fehler sind gleichermaßen korrigierbar, wie die groben Fehler und zeichnen sich durch eine stetige Variation vom Sollwert unter gleichbleibenden Bedingungen ab. Die Ursache des Fehlers ist gefunden, wenn eine Gesetzmäßigkeit für diese Bedingungen formuliert werden kann. [8]
- **Zufällig:** Fehler, die einen unbestimmten Auftrittszeitpunkt vorweisen und deren Parametervariation in Betrag und Vorzeichen streuen, werden als zufällige Fehler bezeichnet.

Sie sind nicht vermeidbar und stellen die signifikantesten Fehler dar, die im Prüfprozess ermittelt und behoben werden müssen. [8]

Kausale Verknüpfung

Da im Herstellungsprozess oftmals erst Fehler als Resultat eines Fehlers in einem vorherigen Prozessschritt deutlich werden, ist es wichtig, diese Fehler zur Rückverfolgung auch klassifizieren zu können.

- **Primärfehler:** Ein Primärfehler tritt zum ersten mal im jeweiligen Prozessstadium der Leiterkarte auf. Aus dem Primärfehler entsteht durch Fehlerfortpflanzung ein funktionaler Fehler oder ein finaler Fehler. [8]
 1. **Funktionaler Fehler:** Die funktionalen Fehler entstehen durch eine Kette von aufgetretenen Fehlern im selben oder vorherigen Prozessstadium. [8]
 2. **Finaler Fehler:** Ein finaler Fehler stellt sich unmittelbar aus seiner Entstehung heraus und wird nicht durch Fehlerfortpflanzung maskiert. [8]

Anzahl

Anhand der Fehleranzahl lässt sich die Prozessqualität abschätzen. Treten während eines Prozesses mehrere Fehler der gleichen Art auf, so ist eine Verbesserung des jeweiligen Herstellungsprozesses notwendig.

- **Einzelfehler:** Treten in der Fertigung relativ häufig auf [8].
- **Mehrfachfehler:** Falls die jeweiligen Fehler eines Mehrfachfehlers unabhängig voneinander auftreten, so lassen diese sich auch als Einzelfehler behandeln [8].

Fehlerdauer

Anhand der Fehlerdauer lässt sich die Diagnoseschwierigkeit abschätzen.

- **Ständige Fehler:** Da die ständigen Fehler eine gute Reproduzierbarkeit aufweisen und dauerhaft feststellbar sind, lässt sich die Fehlerquelle dadurch einfach lokalisieren [8].
- **Intermittierende Fehler:** Dieser Fehlertyp stellt die Prüftechnik vor besondere Herausforderungen und tritt in Abständen von Bruchteilen von Sekunden bis zu Stunden auf [8]. Dieser Fehlertyp ist nur schwer feststellbar.

Fehlgewicht

Das Fehlgewicht gibt Aufschluss über die durch einen Fehler geminderte Qualität des elektronischen Erzeugnisses. Hierbei spielen auch Sicherheitsfaktoren eine große Rolle.

- **Unwesentlicher Fehler:** Unwesentliche Fehler mindern die Produktqualität, jedoch nicht die Funktionsweise oder Brauchbarkeit [8].
- **Unbedeutender Fehler:** Ein unbedeutender Fehler schränkt die Brauchbarkeit leicht ein [8]. Zwar erfüllt das Produkt noch seinen Zweck, jedoch passen z.B. die Abmessungstoleranzen nicht oder das Produkt weist optische Mängel auf [6].
- **Kritischer Fehler:** Ein durch einen kritischen Fehler betroffenes Produkt erfüllt seine funktionalen Vorgaben nur zum Teil oder garnicht. Damit ist es für den vorgesehenen Zweck unbrauchbar. [8]

- **Überkritischer Fehler:** Diese Fehlerart ist unbedingt zu vermeiden, da aus ihr schwerwiegende Folgen entstehen, die das Produkt nicht nur unbrauchbar machen. Beispielsweise können Menschenleben gefährdet werden oder es kann zu einem großen Verlust der Unternehmenswirtschaft kommen. [8] Auch wird gegen Gesetze verstoßen, da bestimmte Sicherheitsvorschriften fehlerbedingt nicht eingehalten werden können [6].

3.2.2 Fehlerarten

Nun folgt ein Überblick über sämtliche Fehlerarten, die beim Fertigungsprozess eines elektronischen Produktes entstehen, bzw. in diesen einfließen können.

Bauteilfehler

Unter den Bauteilfehlern gibt es rein elektrische Fehler, mechanische Mängel und mechanische Mängel, die Auswirkung auf die elektrische Funktionalität ausüben [1].

- **Defektes Bauteilgehäuse:** Ein defektes Bauteilgehäuse kann sowohl für mechanische, als auch für elektrische Fehler verantwortlich sein. Die Detektion des Fehlers ist mithilfe der optischen Testverfahren (vgl. **#RF: -> Optische Testverfahren**) möglich. Zu einem rein mechanischen Fehler zählt zum Beispiel eine abgebrochene Bauteilecke [1]. Zu den mechanischen Fehlern mit Auswirkung auf die elektrische Funktionalität zählen Haarrisse, austretendes Elektrolyt aus einem Kondensator [1] und nicht benetzbare, bzw. unvollständig metallisierte Bauteilanschlüsse [11].
- **Verbogener Bauteilanschluss:** Als ein weiterer mechanisch und elektrisch wirkender Bauteilfehler ist der verbogene Bauteilanschluss zu nennen. Durch diese Fehlerart ist kein Kontakt zwischen der Leiterkarte und dem Bauteil möglich. Zusätzlich können sich die Bauteilpins so verbogen haben, dass Kurzschlüsse zwischen zwei benachbarten Pins auftreten können. Ein Sonderfall der Terminologie ergibt sich bei sogenannten Gullwing¹⁰-Anschlüssen. Hier wird der verbogene Bauteilanschluss als „lifted lead“ bezeichnet. [1]
- **Fehlender Bauteilanschluss:** Falls der fehlende Anschluss des Bauteils der Signalübertragung dient, so wird der fehlende Bauteilanschluss als mechanischer und elektrischer Fehler klassifiziert. Wichtig ist jedoch zu beachten, dass ein fehlender Bauteilanschluss ohne elektrische Funktion, bedingt durch die interne Funktionsweise eines Chips, trotzdem für den mechanischen Halt auf der Leiterkarte wichtig ist. Ohne diesen Anschluss ist das Auftreten weiterer Fehler (z.B. der Wackelkontakt als intermittierender Fehler) durch mechanische Überbeanspruchung wahrscheinlicher.
- **Fehlerhafter Bauteilkennwert:** Zu den rein elektrischen Defekten zählt der falsche Bauteilkennwert. Dabei handelt es sich um einen Fehler, den das Bauteil an sich mitbringt, sodass seine Kennwerte die im Datenblatt genannten Werte bzw. Toleranzbereiche verlässt. [1] Bei den Bauteilkennwerten unterscheidet man zwischen den Basiskennwerten, wie zum Beispiel dem Widerstands- oder Kapazitätswert und den Nebenspezifikationen, die nicht messtechnisch bestimmbar sind. Hierzu zählen beispielsweise der Temperaturbereich oder die Spannungsfestigkeit eines Bauteils. [10]

¹⁰Gullwing bezeichnet die Form der Anschlüsse und erinnert an die Form von Flügeltüren bei manchen Autos.

Bestückfehler

Entsteht während des Bestückungsprozesses auf der Leiterkarte ein Fehler, so zählt dieser zu den Bestückfehlern [1].

- **Fehlbestücktes Bauteil:** Weist ein Bauteil einen optisch festzustellenden Unterschied zu dem für den entsprechenden Einbauplatz vorgesehenen Bauteil auf, dazu zählt z.B. eine falsche Beschriftung, eine andere Gehäuseform, ein gänzlich anderes Bauteil oder auch die Farbe einer Leuchtdiode, so handelt es sich hierbei um ein fehlbestücktes Bauteil. Aufgrund der oftmals manuellen Bestückung der THT-Komponenten tritt dieser Fehler dort häufig auf. [1] Im Falle der SMD-Bausteine tritt eine Fehlbestückung bei einer falschen „Vergurtung“ der Bestückungsmaschine oder bei einer falschen Nachrüstung auf [11].
- **Falsch positioniertes Bauteil:** Aufgrund eines falsch positionierten Bauteils entsteht ein Versatz zwischen der Soll- und Ist-Position. Dieser Versatz führt oftmals zu einem mangelnden Kontakt zu den Anschluss pads auf der Leiterkarte. Jedoch kann es auch passieren, dass dem Bauteil ein nicht mehr ausreichender Einbauplatz zur Verfügung steht. Ursache des Versatzes ist der Bestück- oder Lötprozess. Daher muss die Position des Bauteils auf der Leiterkarte erst nach dem entsprechenden Prozess überprüft werden. Dies gilt insbesondere für das SMD-Löten, da sich die Bauteile aufgrund der Oberflächenspannung des Lotes erst zentrieren und „einschwimmen“ müssen. Typische Fehlerbilder sind verdrehte Bauteile, Rückenlieger, oder Bauteile, die auf ihrer Seite liegen (Billboard). [1]
- **Verpoltes Bauteil:** Ein verpoltes Bauteil, z.B. ein Kondensator, eine Diode oder ein Integrated Circuit (IC) wurde entgegen seiner vorgesehenen Polarität aufgelötet [1]. Problematisch und auch teilweise gefährlich ist dies, wenn die Bauteilverpolung das Bauteil beschädigt, so z.B. als ein platzender Elektrolytkondensator, oder wenn durch diesen Fehler weitere Bauteile beschädigt werden (z.B. durch nun aus dem Kondensator austretendes Elektrolyt). Als Sonderfall müssen unipolare Bauteile, wie z.B. Widerstände, betrachtet werden [1]. Da die Stromrichtung bei diesen Bauelementen eigentlich egal sein sollte, tritt hier so gesehen auch kein Fehler auf. Jedoch lässt sich hieraus ein Hinweis auf einen Prozessfehler herleiten, der, zur Beibehaltung einer hohen Fertigungsqualität und Fertigungsüberwachung, behoben werden sollte [1].
- **Fehlendes Bauteil:** An dem Einbauplatz befindet sich kein Bauteil. Der Einbauplatz ist absolut leer. [1]
- **Zu viel bestücktes Bauteil:** In der Elektronikfertigung werden häufig mehrere Iterationen, also Ausbaustufen, einer Baugruppe hergestellt. Dadurch entstehen mehrere Baugruppenvarianten, die unterschiedlich bestückt werden müssen. Dadurch müssen Einbauplätze unbestückt bleiben. Befindet sich an diesem Platz dennoch ein Bauteil, so wird dieser Fehler als ein zu viel bestücktes Bauteil klassifiziert. [1]
- **Unsachgemäße Bestückung:** Eine Unsachgemäße Bestückung liegt dann vor, wenn die für die Bestückung notwendige Vorsicht nicht geboten ist. Dies kann zum Beispiel der Fall sein, wenn Metalloxid-Schicht (MOS)¹¹ Bauelemente bei der Bestückung aufgrund der elektrostatischen Aufladung zerstört werden [8].

¹¹MOS-Feldeffekttransistoren sind am Gate-Anschluss besonders empfindlich gegenüber statischer Aufladung.

Lötfehler

Die Evaluation der Lötfehler, die während des Lötprozesses auftreten, ist wichtig zur Bestimmung der Güte und zur Verbesserung des Lötprozesses. Da aus Lötfehlern nicht unbedingt Kontaktfehler zwischen dem Bauteil und der Leiterkarte resultieren, die die elektrische Leitfähigkeit messbar mindern, können zum größten Teil nur optische Prüfverfahren zur Fehlerbestimmung eingesetzt werden. [1]

- **Kalte Lötstelle:** Die für die Testverfahren am problematischsten festzustellende Fehlerart ist die kalte Lötstelle, da bei ihr die Ausfälle nur sporadisch auftreten. Eine Detektion durch optische Prüfverfahren ist zudem nicht möglich, da der Lötmeniskus normal ausgeprägt ist. Somit unterscheiden sich die Schichtdicken der Lötstelle auch nicht vom normalen Kontakt, sodass eine Röntgeninspektion ebenfalls nicht möglich ist. Jedoch hält die kalte Lötstelle aufgrund des mangelnden physischen Kontakts zu der Leiterplatte physischen Belastungen kaum stand, sodass nur mechanische oder zerstörende Stresstests für die Detektion geeignet sind. [1]
- **Tombstone-Effekt:** Der Tombstone-Effekt (z. Dt. Grabsteineffekt) macht sich durch die Aufrichtung eines chipförmigen Bauteils während des Lötprozesses bemerkbar. Der Grund ist die unterschiedliche Wärmeaufnahmefähigkeit, aufgrund unterschiedlicher Geometrien, der Anschlusspads der Leiterkarten im SMD-Lötofen, sodass sich die aufgetragenen Lötpasten unterschiedlich schnell verflüssigen. Die im flüssigen Zustand zeitlich unterschiedlich aufgetretene Oberflächenspannung sorgt für das Aufrichten des Bauteils, indem an den Anschlusskappen unterschiedlich stark „gezogen“ wird. [1]
- **Benetzungsfehler:** Benetzungsfehler werden durch Verunreinigungen, z.B. durch Hautkontakt oder Oxidation, an den Bauteil- oder Leiterkartenpads hervorgerufen. Durch die unzureichende Bildung der intermetallischen Phase bildet sich die Lötstelle nicht wie gewünscht aus, sodass konvexe Lötstellen entstehen oder das Lot fließt nicht am Bauteilanschluss an. [1]
- **Unzureichende Füllhöhe:** Eine unzureichende Füllhöhe des Lotes der THT-Durchkontaktierung einer Leiterplatte sorgt für eine geringe mechanische Widerstandsfähigkeit und eine geringe elektrische Leitfähigkeit. Dabei spielen die Qualität der Durchkontaktierung, die Wärmeverteilung beim Lötprozess und das Verhältnis des Durchmessers des Bauteilanschlusses zum Durchmesser der Durchkontaktierung eine Rolle. Im Gegensatz zum SMD-Lötprozess, wo die Lotmenge vorher durch das Auftragen der Lotpaste auf die Leiterkarte bestimmt werden kann, kann beim THT-Lötvorgang die von der Lötstelle aufgenommene Lotmenge nicht bestimmt werden. Somit kann es passieren, dass sich auf der Lötseite ein sehr guter Lötmeniskus bildet, jedoch der Durchstieg auf der Bauteilseite leer ist. [1]
- **Lunker:** Lunker bezeichnen Hohlräume (engl. voids) innerhalb einer Lötverbindung. Diese Hohlräume finden sich in jeder Lötstelle wieder und sind meist unkritisch, solange der Anteil der Hohlräume in der Lötverbindung nicht einen bestimmten Prozentsatz übersteigt. Einen Einfluss auf die Menge und Größe der Lunker hat das Alter, die Verschmutzung und der Typ der verwendete Lötpaste. Vermeiden kann man Lunker durch das Löten im Vakuum, da die Luft aus dem flüssigen Lot in Folge des Unterdrucks entweichen kann. In Folge der Lunker kann z.B. die Wärmeabfuhr eines Bauteils nicht mehr gewährleistet werden. [1]

- **Black-Pad:** Das Black-Pad ist im klassischen Sinn kein Lötfehler, sondern ein dunkles chemisches Reaktionsprodukt aus Nickeloxid ohne Leitfähigkeit und mit geringer Tragfähigkeit, das schon in der Leiterplattenfertigung entsteht. Statt der für das Anschlusspad gewünschten Nickel-Zinn Phase, entsteht, durch die Störung des Veredlungsvorganges mit Nickel-Gold, zwischen dem Lot und Lötpad ein dunkles Nickeloxid-Pad. Das Black-Pad ist durch elektrische Prüfverfahren nachweisbar, wenn das komplette Lötpad ein Black-Pad ist. Zu einem normalen Anschlusspad bestehen keine signifikanten Unterschiede, sodass die optische Prüfverfahren hier nicht eingesetzt werden können. Da das Black-Pad aufgrund der geringen Haftung unter dem Lot sofort zum Vorschein kommt, ist eine Prüfung durch zerstörende Tests möglich. [1]
- **Kurzschluss:** Ein Kurzschluss entsteht durch Lötbrücken bei zu viel Lot, wobei der Abstand zwischen zwei benachbarten Lötstellen und die Qualität des Aufdrucks vom Lötstopplack auf der Leiterplatte entscheidend ist und als Lötkegel zwischen zwei Bauteilanschlüssen, oder bei Verunreinigungen durch elektrisch leitfähige Metallspäne oder andere Fremdkörper. Bei den THT-Bauelementen spielt die letztendlich zu verwendende Lotmenge eine wichtige Rolle, da eine richtige Dosierung des Lotes vorab nicht möglich ist. Teilweise kann ein Kurzschluss zwischen zwei Pins keine Auswirkungen auf die Funktionsweise haben, wenn beide Anschlüsse auf dem selben elektrischen Potential liegen. Unter Umständen sollte nicht immer die kleinste Bauteilform gewählt werden, da dies, aufgrund der geringeren Abstände zwischen den Bauteilanschlüssen, die Wahrscheinlichkeit eines Kurzschlusses erhöht. [1]
- **Unzureichende Lötverbindung:** Die unzureichende Lötverbindung kennzeichnet alle Fehler, die die bereits besprochenen Fehlerarten nicht abdecken. Die notwendige Bedingung ist jedoch, dass trotzdem eine elektrische Verbindung besteht. Bei dieser Fehlerart weisen die Anschlüsse zu viel Lot, zu wenig Lot, einen mangelhaften Lötmeniskus, oder Lötperlen auf. Bestimmende Parameter, die diese Fehler hervorrufen können, sind zum einen die Lottemperatur und zum anderen die Menge des Lotes. Im Falle der SMD-Bausteine wird die Qualität der Lötverbindungen durch weitere externe Faktoren bestimmt. Beispielsweise spielt das Aussehen der Leiterkarte eine Rolle, da es die Anordnung und Maße der Löcher für die Schablone, die der Auftragung der Lotpaste dient, bestimmt. Daher neigen bestimmte Layouts zur Verstopfung der Löcher oder zur Verschmierung der Lotpaste. [1]

3.3 Phasen des Herstellungsprozesses

ABC...

3.3.1 Entwicklungsphase

ABC...

3.3.2 Produktionsphase

ABC...

3.3.3 Verifikationsphase

ABC...

3.4 Optische Prüfverfahren

Die optischen Prüfverfahren haben in der Prüftechnik elektronischer Leiterkarten einen besonderen Stellenwert. Ihnen zugrunde liegt die kontaktlose Detektion von Fehlern durch optische Mess- oder Wahrnehmungsinstrumente, wie einer Kamera oder dem menschlichen Auge. Unterschiede liegen in der Art und Weise, wie sie ausgeführt werden und in welchem Spektralbereich des Lichts die Detektion der Fehler stattfindet. Somit ergeben sich leicht unterschiedliche Anwendungszwecke, die in den folgenden Abschnitten besprochen werden. Zu den optischen Prüfverfahren zählt die Manuelle Optische Inspektion (MOI), bei der die Fehlerbewertung extern durch einen menschlichen Prüfer erfolgt [1], die Automatische Optische Inspektion (AOI) #T: ... und die Röntgeninspektion (AXI), *die auch von einem Rechnersystem gesteuert wird.*

Der Haupteinsatzzweck dieser Prüfverfahren liegt in der Qualitätsbeurteilung sichtbarer Merkmale. Das Alleinstellungsmerkmal gegenüber weiteren Prüfverfahren schlechthin ist die Bewertbarkeit von Lötstellen, speziell den Lötmenisken, zur Optimierung des Fertigungsprozesses mithilfe von Rückkopplungsschleifen. Dies ist möglich, da die meisten AOI eine Statistik über die Prüfungsergebnisse und Qualitätsmerkmale im Prüfprozess anfertigen. Auch können messtechnisch nicht bestimmbare Größen, wie z.B. die Polung eines Elektrolytkondensators, durch die optische Erfassung erkannt werden. [1]

Als eine weitere Besonderheit ist die Fähigkeit der AXI zu nennen, die es erlaubt, die innere Struktur einer Lötstelle zu bewerten, um somit eine voraussichtliche Lebensdauer angeben zu können, sodass weitere Optimierungsmaßnahmen getroffen werden können [1].

Weiter gestaltet sich die Handhabung der optischen Prüfverfahren in der Wertschöpfungskette innerhalb der Elektronikfertigung als flexibel. So lassen sich diese Prüfverfahren schon im sehr frühen Produktionsstadium als Zwischenschritte zu den normalen Herstellungsschritten ergänzen, da der Prüfling nicht funktionstüchtig sein muss. Somit kann frühzeitig eine Rückmeldung über mögliche aufgetretene Fehler abgegeben werden. [1] Beispielsweise kann eine Leiterkarte nach dem Bestückungsprozess auf möglichen Bauteilversatz kontrolliert werden, bevor das Produkt durch nachfolgende Testverfahren mit Strom versorgt wird und möglicherweise beschädigt wird [2]. Zudem wird die flexible Handhabung dadurch gestützt, dass der Prüfling zur Überprüfung nicht adaptiert werden muss. Somit entstehen praktisch auch keine Initialkosten, die auf die Prüflinge entfällt. [1]

Da die optischen Prüfverfahren die Mängel direkt an der Leiterkarte veranschaulichen, ist die Fehlerlokalisierung zusätzlich einfacher [1].

Der Hauptgrund, warum die optischen Prüfverfahren nicht als einziges Prüfmittel und nur zur Ergänzung genutzt werden können ist, dass keine Aussage über die korrekte Funktion des Prüflings getätigt werden kann, da die Funktion der einzelnen Bauelemente nicht im Fokus steht [1].

Im Folgenden sollen nun die optischen Prüfverfahren näher beleuchtet werden.

3.4.1 Manuelle Optische Inspektion

Die Entstehung der MOI geht Hand in Hand mit der frühesten Herstellung und Bestückung von Leiterkarten einher. Ursprünglich war die MOI die einzige Möglichkeit, Lötstellen auf Fehler zu untersuchen, da die automatisierte Version dieses Prozesses - die AOI - technologisch

noch nicht zugänglich war. Daher wurde dieses Prüfverfahren intensiv, d.h. zur durchgängigen Kontrolle aller Baugruppe, genutzt. Aufgrund des stetigen Aufwandes der Prüfung einer einzelnen Leiterkarte, hat sich jedoch der Anwendungszweck verschoben, sodass die MOI zwar immer noch ein essentieller Bestandteil der Fertigungsprozesse ist, jedoch nur in Sonderfällen genutzt wird. [1]

Stellenwert in der Fertigung

Mittlerweile werden Leiterkarten in den vollautomatisierten Fertigungen nur noch stichprobenartig mit der MOI überprüft, da die mit dem Prüfungsaufwand einhergehende lange Prüfdauer den Takt der Fertigung erheblich verlangsamen würde. Zusätzlich, falls eine Leiterkarte einen der anderen Prüfprozesse in der Fertigung nicht bestehen sollte, wird die MOI für eine genauere Inspektion und Nachbesserung des Problems benutzt.

In den Anwendungsfällen, wo eine höchste Zuverlässigkeit der Elektronik gefordert ist, beispielsweise in der Luft- und Raumfahrt, wird die MOI weiterhin ausschließlich als Prüfmittel für die Lötstellen genutzt. Die AOI bietet hingegen nicht die für die Zuverlässigkeit erforderliche Prüftiefe. [1]

Funktionsprinzip

Die MOI beruht auf dem visuellen Vergleich eines zu überprüfenden Boards mit einem Musterbeispiel - dem Golden Board - durch einen Prüfer. Der Prüfer verfährt dabei, analog zu den im Prüfprogramm **#RF: -> ICT, FPT, usw.** stehenden Instruktionen, nach einem Testplan. Während des Prüfvorgangs dokumentiert der Prüfer die Ergebnisse der einzelnen Prüfschritte und wertet diese aus. Der Hilfestellung dienend kann das Golden Board auch nicht nur physisch vorhanden, sondern auch durch Fotos, die einzelne Fokusschwerpunkte setzen, ausreichend dokumentiert sein. [1]

Prüfmittel

Da das menschliche Auge nur eine begrenzte Auflösungsmöglichkeit und eine relativ starre Verankerung besitzt, was das Betrachten aus verschiedensten geeigneten Blickwinkeln unmöglich macht, werden bei der manuellen Sichtkontrolle zusätzliche Prüfmittel genutzt.

Das geläufigste Hilfsmittel ist das Mikroskop, dass durch seine Vergrößerungsmöglichkeiten und seiner wohlmöglich schwenkbaren Betrachtungsoptik vielseitige Inspektionsmöglichkeiten bietet. Beispielsweise können so die Bauelemente und Lötmenisken seitlich betrachtet werden, ohne dass der Prüfling dazu verschoben werden muss. Zur Betrachtung der in Kapitel **#RF: -> Irgendwas mit BGA FlipChip usw.** genannten Bauteilform Ball Grid Array (BGA) gibt es spezielle BGA-Inspektionsgeräte. [1]

Mithilfe eines BGA-Inspektionsgerätes lassen sich die in einem Spalt zwischen der Leiterkarte und dem Chip befindlichen BGA-Lötbälle optisch betrachten. Aufgrund der geringen Spalthöhe $h \leq 500 \mu\text{m}$ und der teilweise dichten Bestückung der Leiterkarte, ist der Inspektionskopf, der die Spiegel- oder Prismenstruktur zur seitlichen Betrachtung enthält (siehe Abbildung 1), speziell dimensioniert und aufgebaut. [1]

In der Regel weist dieser Inspektionskopf eine Tiefe von 1,5 mm und eine Breite von 5 mm bis 6 mm auf. Die Tiefe ist entscheidend für die Lücke zwischen umliegenden Bauteilen und dem BGA. Die Breite ist ausschlaggebend, um die seitlich verfahrbare maximale Kantenlänge des BGA-Bausteins betrachten zu können. Meistens wird diese Länge durch umliegende Bauelemente limitiert (s. Abbildung 2). [1]

Zur Ausleuchtung der ballförmigen Kontakte wird eine Kombination aus Front- und Gegenlicht verwendet. Das Frontlicht ist am Inspektionskopf angebracht und beleuchtet die am

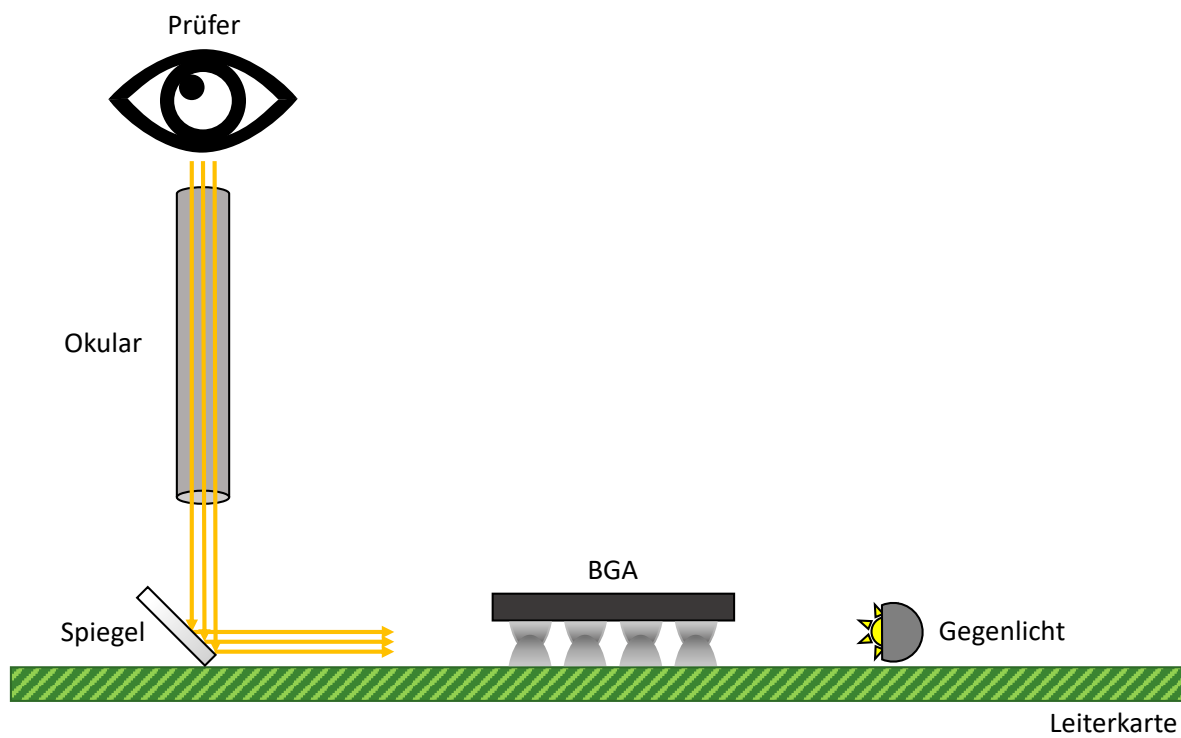


Abbildung 1: Struktureller Aufbau eines BGA-Inspektionsgerätes. Mithilfe eines Spiegels können die Lötmenisken unterhalb des BGA-Chips betrachtet werden. In Anlehnung an: [1]

Rande und in erster Reihe liegenden Bälle. Aufgrund der direkten Beleuchtung ist die Betrachtung der Oberflächenstruktur, der Verbindungen und der Lötmenisken möglich. Zusätzlich können die BGA-Bälle auf Fehler, wie z.B. Mikrorisse, untersucht werden. [1]

Da sich die ballförmigen Kontakte bei der Betrachtung gegenseitig optisch verdecken können, wird zusätzlich auch ein Gegenlicht eingesetzt. Diese Verdeckung ist in Abbildung 2 in Form der Schatten erkenntlich. [1]

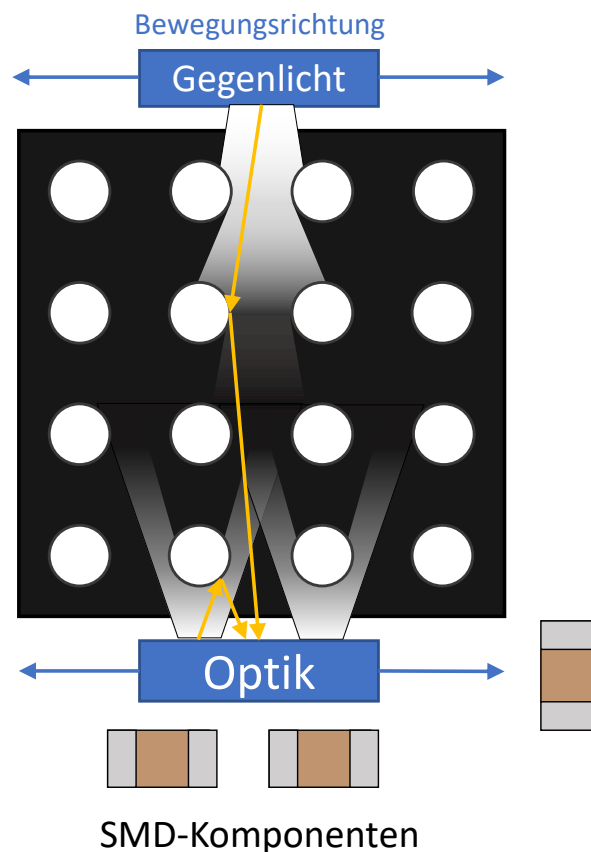


Abbildung 2: Funktionsweise eines BGA-Inspektionsgerätes. Die eingezeichneten Lichtstrahlen zeigen beobachtbare Punkte auf. In Anlehnung an: [1]

Das Gegenlicht hilft bei der kontrastreicheren Darstellung der Form und Kanten innenliegender Lötballs, da diese sonst aufgrund der Lichtabschottung durch dazwischenliegende Bälle nicht beleuchtet wären. Sowohl Front-, als auch das Gegenlicht sind seitlich synchron verfahrbar, sodass die einzelnen Durchgänge der Kontaktreihen nacheinander auf Lötbrücken oder Rückstände hin untersucht werden können. [1]

Weiter ist der PC-unterstützte Bildvergleich als Hilfsmittel bei der MOI zu nennen. Zuerst wird das Golden Board und der Prüfling, z.B. mithilfe eines Scanners oder einer Kamera, in das Darstellungsprogramm auf dem Computer eingelesen. Dann wird der Prüfling und das Golden Board abwechselnd in einem bestimmten Intervall auf einem Monitor dargestellt. Durch den direkten Vergleich werden somit Unterschiede sichtbar dargestellt, die dann von der Prüfperson zu bewerten sind. [1]

Bewertung

Die MOI hat nach wie vor eine große Bedeutung in der Elektronikfertigung. Vorteilhaft ist, dass die MOI aus der Kategorie der optischen Prüfverfahren die größte Fehlerabdeckung besitzt. Die Kosten, die initial für das Prüfen des Prüflings aufgewendet werden müssen, sind gering, da zum einen die Prüfmittel, wie ein Mikroskop - natürlich in Abhängigkeit der Leistungsfähigkeit - relativ kostengünstig erworben werden können und zum Anderen, da weitere Kosten, z.B. durch das Kaufen von Adaptern, das Anlernen von Personal, oder die Prüfprogrammerstellung wegfallen. [1] Zwar ist statt der Erstellung eines Prüfprogrammes die Erstellung eines Testplanes notwendig, damit keine möglichen Fehlerquellen bei der Kontrolle außer Acht gelassen werden, jedoch ist ein Prüfprogramm weitaus komplexer, da es richtige Eingabeparameter und genaue Instruktionen zur Prüfung braucht. Zudem ist der Mensch als lernfähiges Wesen dazu in der Lage, selbst Korrekturen am Prüfprozess anzufertigen, falls z.B. ein Prüfschritt fehlt und durch selbstständiges Handeln und Denken das Wissensrepertoire für weitere Prüflinge zu erweitern, falls ein neuer Fehler gefunden wurde - sozusagen als selbstoptimierender Prüfprozess [1].

Allerdings weist die selbstständige Auffassungsgabe auch einige Nachteile auf, die sich ausschlaggebend auf die Prüfqualität auswirken. Aufgrund unterschiedlicher Erfahrungen würde der selbe Prüfling zum Beispiel von zwei Prüfern unterschiedlich streng oder detailliert bewertet werden. Da der Prüfprozess aufgrund der manuellen Ausübung langwierig ist und viel Konzentration benötigt, treten bei der Prüfung oft Ermüdungserscheinungen in den Vordergrund, die zu einem großen Fehlerschlupf führen. Solche „verschwindenden Fehler“ und eine damit gleichzeitig einhergehende Qualitätsminderung entsprechen nicht dem Trend der stetig zunehmenden Zuverlässigkeitsanforderungen (s. Kapitel 3.1.1). Die im Vergleich zur einer Maschine langsame Prüfgeschwindigkeit macht eine ausschließliche Nutzung der MOI nicht effizient, da sie, in der Produktionskette integriert, als das langsamste Glied zum Takttreiber wird. Deswegen ist die MOI nur für stichprobenartige Kontrollen, zur Erhebung einer Statistik dienend, oder zur Korrektur von Fehlern, die durch alternative Testverfahren detektiert worden sind, geeignet. [1]

Zusätzlich sollen nun noch einmal die Kosten pro Prüfung beleuchtet werden. Da das Prüfverfahren eine ständige und genaue Aufmerksamkeit eines Prüfers voraussetzt, ist dieses sehr personalgebunden, sodass ein Mitarbeiter für einen wohlmöglich langen Zeitraum nicht für andere Aufgaben zur Verfügung steht. Gleichzeitig sind durch die aufgewandte Zeit auch die Personalkosten sehr hoch. [1] Diese hohen Personalkosten würden wiederum auf den Prüfling abgewälzt werden, sodass der Produktpreis steigen muss.

Design-for-Test

Damit die MOI bestmöglichst eingesetzt werden kann, müssen in der Entwicklungsphase der Leiterkarte bestimmte Punkte berücksichtigt werden.

Die notwendige Bedingung ist, dass die auf Fehler zu untersuchenden Stellen auf der Leiterkarte frei sichtbar sein müssen. Um dies zu erreichen, sollten sich die Entwickler der Leiterkarte in die Prüfperson hineinversetzen, oder selbst eine Sichtkontrolle durchführen. Falls im Laufe des Fertigungsprozesses weitere Bauteile auf die Leiterkarte montiert werden, so bietet sich die prophylaktische Kontrolle der Leiterkarte im vorherigen Produktionsprozess an. [1]

3.4.2 Automatische Optische Inspektion

Mit der fortschreitenden Leistungssteigerung von Computern und den dadurch verbesserten Möglichkeiten zur Prozessautomatisierung wurde auch die automatisierte Variante der Sichtkontrolle, die AOI, zugänglich. Die Bauteile der Leiterkarten werden nunmehr Schritt für Schritt, anhand eines Prüfprogrammes, mithilfe von Kameras inspiziert [10].

Zusätzlich wurde der Ruf nach der AOI größer, da der Einsatz der MOI in der Fertigung, aufgrund der niedrigen Geschwindigkeit und der fortschreitenden Miniaturisierung, an seine Grenzen gestoßen ist [1]. Der gestiegene Bedarf nach einer höheren Fertigungsqualität hat zudem die Erstellung von Prozessstatistiken und die damit verbundene, zur Rückkopplung notwendige, Dokumentationspflicht der Prüfergebnisse veranlasst, die in dem Umfang bei manuellen Prüftätigkeiten nicht tragbar ist. Da der vielseitige Einsatzzweck und die hohe Fehlerabdeckung der optischen Prüfverfahren dennoch weiterhin in der Fertigung eine große Rolle spielt, hat sich der Einsatz der AOI im Laufe der Zeit als wesentlich zuverlässigere Prüfvariante herausgestellt [1]. Im Gegensatz zur Sichtkontrolle werden AOI-Systeme, aufgrund der höheren Geschwindigkeit, sowie einer konstanten Sorgfältigkeit bei der Prüfung, in den automatisierten Fertigungsprozess als sogenannte Inline-Testsysteme integriert und sind damit für verschiedenste Losmengen ausgelegt [1] [11].

Dennoch ist die MOI in der Elektronikfertigung weiterhin ein unverzichtbares Mittel und geht teilweise Hand in Hand mit der automatischen optischen Inspektion einher. Neben dem Aufbau und der Funktionsweise solcher AOI-Systeme, wird die enge Verknüpfung der AOI und MOI in den folgenden Abschnitten näher beleuchtet.

Bestandteile eines AOI-Systems

Ein System zur Durchführung einer automatischen optischen Inspektion lässt sich grob in zwei Funktionsbereiche, bestehend aus Hard- und Software gliedern.

Die Hardwarebestandteile umfassen die optischen Elemente, wie die Kamera, Linsen und Beleuchtungen.

Die Softwarekomponenten eines AOI-Systems beinhalten die Mittel zur Steuerung des Prüfungsvorgangs anhand eines Prüfprogrammes, die Mittel zur Bewertung der Qualitätsmerkmale und die Mittel zur Verarbeitung und Speicherung der gewonnenen Daten. Da sich die Mittel zur Steuerung des Prüfungsvorgangs und die Mittel zur Verarbeitung und Speicherung der gewonnenen Daten zwischen Prüfverfahren ähneln, wird im Folgenden der Fokus auf die Softwarealgorithmen zur Bewertung der Qualitätsmerkmale gelegt.

Anforderungen an die Hardwarekomponenten

Die in ihrer Form und Farbe vielfältigen Bauteile, zum Teil auch die Anschlusspins auf einer Leiterkarte, erzeugen bei der Betrachtung in der optischen Inspektion ein kontrastreiches Bild. Dieses kontrastreiche Bild stellt die Bildaufnahme- und Bewertungsmechanismen vor große Herausforderungen. Aufgrund der zusätzlichen Abweichung der Helligkeitsmerkmale von Baugruppe zu Baugruppe besteht die Gefahr, dass Fehler nicht mehr zuverlässig erkannt werden, oder dass eine ständige Anpassung des Prüfprogrammes notwendig ist, sodass die Automatisiertheit des Testsystems nicht mehr gegeben ist. Eine Prozessvariation führt somit schließlich auch zu einem unzuverlässigen Prüfverhalten, da mit ihr Veränderungen des optischen Verhaltens einhergehen. [11] Dies schlägt sich in der Auswertung der Prüfmerkmale, durch die Auswertungsalgorithmen, nieder. Somit ist es im Vorfeld wichtig, die durch die Reflexionen erzeugten Unstimmigkeiten, durch eine hohe Bildaufnahmequalität, möglichst gering zu halten [1].

Daher bedarf es, zur Minimierung dieser Umstände, besonderen Optiken und Auswertungs-algorithmen, die im folgenden näher besprochen werden.

Zunächst soll der Bildaufnahmemechanismus, als zentrales Element der AOI, welcher die Bildinformationen in digitale Informationen umsetzt, besprochen werden.

Zur Bildaufnahme in AOI-Systemen kommen häufig Kameras, alternativ auch baugruppenbreite Scanner, zum Einsatz. Sie inspizieren das Unit Under Test (UUT) meistens aus der Vogelperspektive, d.h. orthogonal zur Prüffläche, oder auch seitlich, sodass verdeckte Bereiche sichtbar werden. Die Kameras benötigen, um auch zwischen den kleinsten Bauteilen differenzieren zu können, eine hohe Pixelauflösung. Zur Bestimmung der benötigten Pixelauflösung wird das kleinste, zu Erkennung notwendige, Merkmal als Indikator genutzt. [1]

Da man sich die Pixel des Kamerasensors als eine Art optischer Abtastpunkte vorstellen kann, muss zur Bestimmung der benötigten Pixelauflösung das Nyquist-Abtasttheorem eingehalten werden. Zur Erkennung des kleinsten Merkmals mit einer bestimmten Breite muss dementsprechend die Pixelbreite weniger als die Hälfte der Merkmalbreite betragen. Im Umkehrschluss wird das Merkmal somit mit mindestens zwei Pixeln abgelichtet, sodass eine anschließende Darstellung möglich ist. Bei der Ablichtung von Lötmenisken empfiehlt es sich jedoch, die Pixelbreite fünf mal kleiner zu wählen. [1]

Meistens werden zur Kompensation der hohen Pixelauflösung Vergrößerungsoptiken eingesetzt, da diese die effektiven Merkmalmaße vergrößern. Ein hochauflösendes Vollbild würde die Arbeitsgeschwindigkeit senken und den Speicherverbrauch drastisch erhöhen [1].

Durch die Vergrößerung und der damit einhergehenden Einschränkung des Sichtfeldes ist es für ein vollständiges Bild allerdings notwendig, das UUT in mehreren Schritten zu erfassen. Daher müssen die Kameras über ein X-Y-Achssystem verfahrbar sein. Dies hat Auswirkungen auf die für den prozestaktgleichen Betrieb besonders zu berücksichtigende Prüfgeschwindigkeit des AOI-Systems, da die Prüfmerkmale dann in mehr Schritten abgearbeitet werden müssen. [1]

Weiter müssen die verwendeten Kameras, wie Eingangs erwähnt, die hohen Bildkontraste möglichst gut verarbeiten können. Zudem darf das Bild nicht durch Verzerrungen, Pixelfehler, oder Schwankungen auf Pixelebene (Grundrauschen, etc.), gestört werden, da die Auswertungs-algorithmen sonst Fehldeutungen treffen. Daher ist für die optische Analyse auch ein stabiles Temperaturverhalten des Sensors notwendig. [1]

Für die optische Erfassung des UUT, die Weiterverarbeitung der Daten und die Fehlerdiagnose ist auch der Bildfarbraum der Kameras entscheidend. So kann eine Aufnahme in Schwarz-Weiß (SW) oder im Rot-Grün-Blau (RGB) Farbraum erfolgen. [1]

Da die Bewertungs-algorithmen oft nur den Kontrast der Prüflingsmerkmale auswerten, wurden Schwarz-Weiß-Kameras in der Vergangenheit sehr häufig eingesetzt [1]. Der häufige Einsatz der SW-Kameras rührte aus einem geringeren Preis, im Vergleich zu Farbkameras mit gleicher Auflösung. Eine farbliche Unterscheidung der Komponenten wurde durch eine farbige Beleuchtung erreicht [1]. Auch waren die Übertragungsbandbreite, sowie die Systemleistung zur Verarbeitung und Auswertung, wichtige Faktoren zum Entscheid für eine SW-Kamera [1]. Mittlerweile wurden die SW-Kameras vom Markt fast vollständig verdrängt [1] und eine farbige Ablichtung ist trotzdem, durch bestimmte Verfahren, zu einem niedrigen Preis möglich. Bei der AOI ist jedoch entscheidend, mit welchem Verfahren die Farbinformationen für die bildliche Darstellung entstehen, da es bei den hohen Auflösungen aufgrund unerwünschter Effekte zu Fehlinterpretationen kommen kann [1].

Ein verbreiteter kostengünstiger Farbkameratypus ist die 1-Chip-Kamera. Wie der Name schon vermuten lässt, wird zur Bildaufnahme nur ein Sensor benötigt. Die jeweiligen RGB-

Farbkanäle werden durch ein spezielles Farbfiltergitter auf den Pixeln, dem Bayer-Filter-Array, aus dem von dem UUT reflektierten Licht herausgefiltert. Um die höhere Lichtempfindlichkeit des menschlichen Auges gegenüber grünem Licht in die Bildaufnahme einfließen zu lassen, liegen die Pixel in einem 1R:2G:1B Verhältnis vor. Das Verfahren, um aus diesen Subpixeln den eigentlichen Farbwert zu berechnen, wird als Bayer-Demosaicing bezeichnet. Beim Bayer-Demosaicing werden die benachbarten Pixel zur Berechnung des Zwischenwertes herangezogen. Unter Umständen führt dies allerdings zu einer drastischen Reduzierung der Ortsauflösung (nur noch $\frac{1}{4}$ der ursprünglichen Auflösung), da dann nur eines dieser Subpixel das Licht eines Merkmales empfängt. Da die farbliche Abdeckung durch das veränderte Subpixelverhältnis nun verändert ist, zeigt sich ein Artefakteproblem, das der Auswertungsalgorithmus nur unzuverlässig deuten kann. [1]

Als Alternative werden in den AOI-Systemen 3-Chip-Kameras verwendet. Hierbei werden, zur Elimination der Farbartefakte bei einer hohen Ortsauflösung, drei separate SW-Bildsensoren genutzt, die das Bild für einen Farbkanal des RGB-Farbraums ablichten. Dabei sorgt ein Prisma für die korrekte Aufteilung des Lichtes in die Grundfarben Rot, Grün und Blau und leitet diese Farben an den jeweiligen Bildsensor. Durch diese Aufteilung behält man die hohe Ortsauflösung bei, da die Ablichtung im jeweiligen RGB-Farbkanal für den jeweiligen Sensor in Schwarz-Weiß erfolgt. Durch die dreifache Ablichtung pro Bildpunkt werden somit auch die Farbartefakte vermieden. [1] Da für den jeweiligen Farbkanal nun die Intensität der Pixel als Wert vorliegt, erfolgt die Rekonstruktion der Farbinformationen durch das Zusammenfügen der jeweiligen Farbwerte zu einem 3-Tupel (RGB-Farbwerte) pro Pixel. 3-Chip-Kameras sind aufgrund der dreifachen Hardwareausführung teurer als 1-Chip Lösungen und benötigen mehr Einbauplatz, da zusätzlich zu dem Prisma noch Korrekturoptiken zur Optimierung des Lichtdurchgangs verwendet werden müssen [1].

Kostengünstiger und platzsparender, unter Beibehaltung der hohen Ortsauflösung, ist die sequentielle Ablichtung des Prüfobjektes durch eine einzelne Schwarz-Weiß-1-Chip-Kamera. Hierbei werden die Informationen über die Farbkanäle nicht anhand einer direkten Aufspaltung des Lichtes erreicht, sondern man macht sich die Absorption und Reflexion des sequentiell ausgestrahlten, unterschiedlich farbigen Lichtes zu nutzen. Hieraus erhält man, ähnlich wie bei den 3-Chip-Kameras, durch eine Wertezusammensetzung, den jeweiligen Pixelfarbwert. [1] Das Prüfobjekt darf sich allerdings während der Ablichtung und Zusammensetzung nicht bewegen, da das Bild sonst verschmiert.

Da die Bildqualität nicht nur wesentlich durch die Kameraeigenschaften beeinflusst wird, sondern die Optik im Vorfeld das eingestrahlte Licht der Leiterkarte verändert, bevor es zur Detektion auf die Bildpunkte des Sensors trifft, ist die Optik im Vorfeld für eine hohe Bildqualität hauptzuständig. Aufgrund der nicht-idealen Eigenschaften der Optik kommt es bei der Übersetzung des Objektpunktes zu einem Bildpunkt zu Fehlern, die sich als „Fleck“ bemerkbar machen. [1]

Die Auflösung, die optische Verzerrung, sowie die Güte der Optik zählen zu den ausschlaggebendsten Eigenschaften, die die Bildqualität bestimmen und zur Fleckenminimierung zu optimieren sind [1]. Diese sollen nun im Folgenden besprochen werden:

1. **Auflösung:** Für die letztendlich zu erreichende Auflösung ist die Betrachtung der Parameter einer Optik wichtig, die für die Abbildungsgröße des Merkmales verantwortlich sind [1].
2. **Verzerrung:** Die Verzerrung setzt sich aus der perspektivischen Ansicht und dem möglichen erreichbaren Schärfentiefebereich zusammen. Da bei der Betrachtung des UUT

das Sichtfeld der Optik vollständig bedeckt ist und der Auswertungsalgorithmus unter gleichbleibenden Inspektionsbedingungen die zuverlässigsten Ergebnisse liefert, muss das UUT, unabhängig der Lage und Position, immer gleich abgebildet werden. Daher darf die Betrachtungsperspektive nur geringfügige Auswirkungen auf das Prüflingsbild haben. Der Schärfentiefebereich

3. Güte:

Verzeichnung (Perspektivität, Schärfentiefebereich); Güte (optische Fehler, Beugungsfehler)
[1]

Anforderungen an die Softwarekomponenten

Literatur

- [1] M. Berger, *Test- und Prüfverfahren in der Elektronikfertigung: vom Arbeitsprinzip bis Design-for-Test-Regeln*. Berlin, Offenbach: VDE, 2012.
- [2] M. Blunk, „Testverfahren der Elektronik,“ Deutschland, o.D.
- [3] S. Eggersgluß, G. Fey und I. Polian, *Test digitaler Schaltkreise*. De Gruyter Oldenbourg, 2014.
- [4] J. Erichsen. „Eigenfertigung oder Fremdbezug,“ Haufe.de News und Fachwissen. (o.D.), Adresse: https://www.haufe.de/finance/haufe-finance-office-premium/eigenfertigung-oder-fremdbezug_idesk_PI20354_HI572192.html (besucht am 21.07.2022).
- [5] „Familienunternehmen Trützscher,“ Die Zeit. (o.D.), Adresse: <https://www.lexikon-familienunternehmen.de/familienunternehmen/detailseite/truetzschler> (besucht am 07.07.2022).
- [6] „Fehlerklassifizierung,“ Wikipedia. (17. Jan. 2022), Adresse: <https://de.wikipedia.org/w/index.php?title=Fehlerklassifizierung&oldid=219264744> (besucht am 02.08.2022).
- [7] I. A. Grout, *Integrated circuit test engineering: modern techniques*. London: Springer, 2006.
- [8] R. Kärger, *Prüftechnik für elektronische Erzeugnisse*. Heidelberg: Hüthig, 1985.
- [9] „Leiterplattenbestückung - SMD,“ Kuttig Electronic. (o.D.), Adresse: <https://www.kuttig.de/ems-dienstleistungen/leiterplattenbestueckung/smd-bestueckung.html> (besucht am 03.08.2022).
- [10] V. Neumann, „Mut zur Lücke - Testverfahren und Testabdeckung in der EMS,“ *a:lot Magazin*, Nr. 13, 2014.
- [11] L. Stiny, *Fertigung und Test elektronischer Baugruppen: Technologie, Fertigungskonzepte, Prüftechnik*, 1. Aufl. Konstanz: Christiani, 2010.
- [12] „Trützscher (Unternehmen),“ Wikipedia. (o.D.), Adresse: [https://de.wikipedia.org/w/index.php?title=Tr%C3%BCtzschler_\(Unternehmen\)&oldid=219561028](https://de.wikipedia.org/w/index.php?title=Tr%C3%BCtzschler_(Unternehmen)&oldid=219561028) (besucht am 07.07.2022).
- [13] „Trützscher Group,“ Trützscher. (o.D.), Adresse: <https://www.truetzschler.de/> (besucht am 07.07.2022).
- [14] Tuchfabrik. „Von der Wolle zum Garn – Teil 2 Spinnen,“ YouTube. (4. Feb. 2016), Adresse: <https://www.youtube.com/watch?v=a0CokpSYIRo> (besucht am 08.07.2022).
- [15] „Über 50 Jahre Mooresches Gesetz,“ Intel. (o.D.), Adresse: <https://www.intel.com/content/www/de/de/silicon-innovations/moores-law-technology.html> (besucht am 29.07.2022).

Eidesstattliche Versicherung

Einleitung

Vorwort

Problemstellung

Ziele des Praxisprojektes

#TD: Mir einen Einblick in den Ablauf der industriellen Produktion von Leiterkarten geben

#TD: Über verschiedene Testmöglichkeiten informieren

#TD: R&S und SPEA dokumentieren

#TD: Maschinen kennenlernen

#TD: Gemeinsamkeiten und Unterschiede der Tester erfahren

#TD: Mögliche Migrationsstrategien stellen sich dabei heraus

Aufbau des Praxisprojektes

Die Trützscher Group

Allgemeines

#TD: Jetzigen Text mit etwas geschichtlichem Hintergrund füllen

Geschäftszweige

#T: Mit Bildern füllen

Besonderheiten

#TD: Fast alles wird selber hergestellt

#TD: Hochqualitative Leiterkartenproduktion in DEUTSCHLAND

4 Prüfverfahren in der Elektronikfertigung

#T: Kriterien für die Testverfahren siehe blunk-electronic oder Kärger

Notwendigkeit der Prüfverfahren

#T: Statistik ansprechen, wieviele Leiterkarten gebaut werden

#T: Sagen wieviele davon durchfallen

#TD: Grund ist die Qualitätssicherung, Kostenminimierung und Sicherheit für die Inbetriebnahme

#TD: Durch das Testen können außerdem Verbesserungen an dem Produkt vorgenommen werden

#TD: Zum Punkt Kostenminimierung: Rule Of Ten oder Kärger die 10^s Formel.

#TD: Das ganze mit Minisections gliedern

Fehler

#TD: Fehler die auftreten können (Fehlerarten/Fehlertypen) und dann sagen, dass das Testen sinnvoll ist

#TD: Z.B. kann ein Widerstand falsch sein/Bauteilwert falsch sein

#TD: Würde man erstmal so nicht drauf kommen

#TD: Bei BGA ist ein Pin nicht richtig verlötet

#TD: Würde man erstmal so nicht drauf kommen

4.1 Phasen des Herstellungsprozesses

#T: *Stiny Buch hier nützlich?*

#T: *Sicherheitskritische Tests, z.B. Schutz vor Berührungen von 230V garantieren; Hierzu Normen o.ä. finden*

#T: Wann muss/sollte getestet werden

#T: Hierzu die Präsentation von blunk-electronic!

#T: Unbestückte Leiterkarte/PCB heißt dann PCBA (Printed Circuit Board Assembly)

#T: Von der Planung bis zur fertigen Karte

#T: *Vielleicht als Flussdiagramm?*

#T: Bestückungsreihenfolge

#T: Hinsichtlich der Bauelemente

#T: Verschiedene Testverfahren, die durchlaufen werden

#T: Von dem ICT mit Kurzschluss test (sehr am Anfang) bis hin zur Wärmekammer

#T: *Vielleicht als Flussdiagramm?*

4.1.1 Entwicklungsphase

#T: Design For Test anführen

#T: Warum ist Design For Test so wichtig?

#T: Wie designed man for Test?

#T: Grundlegende Regeln auführen

#T: Weitere und speziellere Regeln bei dem jeweiligen Verfahren nennen

#T: Unter dem Aspekt, dass einige Leiterkarten nicht ICT fähig sind

#T: Hohe Bauteile

#T: Bottom Bestücktheit

#T: Wie wird mit solchen Boards verfahren? *Flying Probe?*

4.1.2 Produktionsphase

4.1.3 Verifikationsphase

#T: Testen der Leiterkarten

4.2 Optische Prüfverfahren

#T: Man kann die Polarität von Elkos nicht messtechnisch bestimmen, daher ist das hier sinnvoll!

4.2.1 Manuelle Optische Inspektion

#T: Design For Test

4.2.2 Automatische Optische Inspektion

#T: Design For Test

4.2.3 Röntgeninspektion

#T: Design For Test

4.3 Elektrische Prüfverfahren

4.3.1 In Circuit Testing

#T: Manufacturing Defect Analysis (MDA)

#T: Prüfparameter der Bauelemente #RF: -> (Kärger/K4SK1)

#T: Design-for-Testability *Nochmals anschneiden und spezifische Werte füllen?*

#T: Adapter

#T: Single Bay oder Dual Bay

#T: Nadelarten

#T: Single Core und Multi Core Systeme

#T: Design For Test

4.3.2 Flying Probe Testing

#T: Design For Test

4.3.3 Funktionstest

#T: Eigentlich ist hierfür doch ein OBP (On Board Programming) mit *ISP?* nötig?

#T: Design For Test

4.3.4 Build in self Test

#T: Eigentlich ist hierfür doch ein OBP (On Board Programming) mit *ISP?* nötig?

#T: Design For Test

4.4 Messstrategien

4.4.1 Analoger Test

#T: Wie kann man die Kapazität/andere Bauteile messen

#T: *Vectorless?*

#T: *Hier Open Pin Test als Alternative für den Digitaltest anführen?*

#T: *Digitaltest benötigt ja hohe Schaltfrequenzen und perfektes Timing*

#T: *Werden feste Testmuster (bekannte Ein- und Ausgabe) benötigt?*

#T: Maßnahmen zur Messfehlerreduzierung

#T: Guarding

#T: Laut T.W. gibt es hierfür mehrere Möglichkeiten

#T: Vierdrahtmessung/Kelvinmessung

#T: *Stromrichtige Messung*

#T: *Spannungsrichtige Messung*

4.4.2 Digitaler Test

#T: *Vector Test?*

#T: *Bei Geräte die keinen Boundary Scan unterstützen?*

4.4.3 Mixed Signal Testing

4.4.4 Junction Scan/Open Pin Scan

4.4.5 Boundary Scan (JTAG)

#T: Verschiedene IEEE Standards nennen von .1 bis .4 analog boundary scan

#T: Boundary Scan Descriptive Language

5 Praxisbeispiel: Rohde & Schwarz TSAS

5.1 Grundlegende Informationen

5.2 Aufbau

#T: Augat Pylon Interface

5.3 Funktionsweise

5.4 Technische Spezifikationen

5.4.1 Module

5.4.2 Schnittstellen

5.5 Besondere Merkmale

5.6 Probleme

6 Praxisbeispiel: SPEA 3030 Compact

6.1 Grundlegende Informationen

6.2 Aufbau

#T: Augat Pylon Interface

6.3 Funktionsweise

6.4 Technische Spezifikationen

6.4.1 Module

6.4.2 Schnittstellen

6.5 Besondere Merkmale

#T: Stray Capacitance Ausgleich z.B.

6.6 Probleme

7 Kompatibilität und mögliche Verfahrenswege

#T: Vorschläge, wie die Migration erfolgen könnte (in der BA prüfen und sich entscheiden?)

#T: Inkompatibles

#T: Wie könnte man damit verfahren (in der BA ansprechen und einen Weg raussuchen?)

8 Zusammenfassung

9 Ausblick

#T: Ausblick über allgemeine Testverfahren

#T: *Ausblick über die Verfahrenswege der Migration*

10 Fazit

#D: To-Do-Liste

- Acros hinzufügen und prüfen!
- Jahreszahlen fehlen bei Bücherquellen (o.D.)
- Boxen um die hyperlinks entfernen, weil die sonst im Druck oder auf anderen Geräten auftauchen!
- Seitenzahl links und rechts mit section und subsection links und rechts abwechselnd gestalten!