**PRACTICA 1**

**“Modelado en VHDL de un Codificador”**

**Grupo:**

**APELLIDOS: NOMBRE:**

**APELLIDOS: NOMBRE:**

**MEMORIA DESCRIPTIVA DE LOS RESULTADOS DE LA PRACTICA**

1. Captura de pantalla con los resultados de la simulación del circuito (visualizándose todas las entradas y salidas, sin que aparezcan los nombres cortados). Para el vector correspondiente a las entradas de selección y el asociado a las salidas se recomienda elegir la opción de representación como valores binarios [En la ventana Wave se seleccionan las señales anteriores y pulsamos el botón derecho del ratón. A continuación, en el menú contextual elegimos la opción *Radix* y, por último, *Binary*].
2. Breve análisis de los resultados anteriores donde se justifiquen los diferentes valores que toman las salidas y, además, se verifique que la implementación desarrollada para el codificador cumple de forma exacta las especificaciones descritas anteriormente.
3. Captura de pantalla del contenido de la librería WORK, tras realizar la simulación del codificador.
4. Observaciones: