گزارش فاز ۱ پروژه

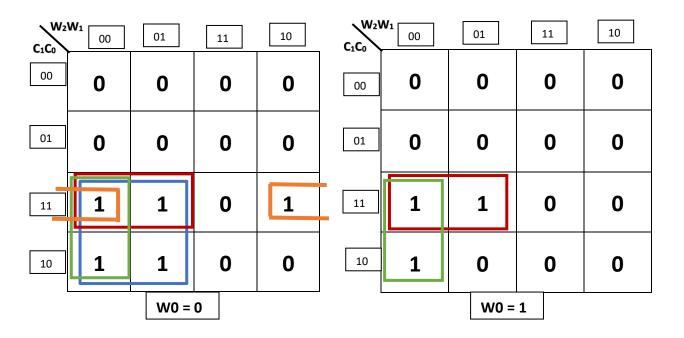
گروه پندار ربیعی رودسری (40331019) و دانیال سیدی (40331022) از گروه ۴ آزمایشگاه مدار منطقی استاد جوادزاده

ابتدا جدول درستی مربوط به قسمت اول فرمول $\frac{(cal \times 60)}{W}$ را رسم می کنیم که چون ۸ حالت برای ورودی $(cal \times 60)$ فرد) و ۴ حالت برای (Cal میزان کالری هدف) داریم، از مجموع این دو ورودی $(cal \times 60)$ حالت برای ورودی این قسمت خواهیم داشت. لذا باید یک جدول درستی با ۳۲ سطر رسم کنیم و پس از محاسبه مقدار نهایی طبق فرمول داده شده و تبدیل آن به نزدیکترین مقدار صحیح در صورت بدست آمدن اعشاری ، آن را به فرمت باینری $(cal \times 60)$ بیتی چون بیشترین مقدار بدست آمده $(cal \times 60)$ می باشد.) تبدیل می کنیم. حال باید برای هر یک از ۸ بیت خروجی یک جدول کارنو ۵ متغیره رسم کنیم و پس از ساده سازی مدار ترکیبی مربوط به آن ها را رسم کنیم.

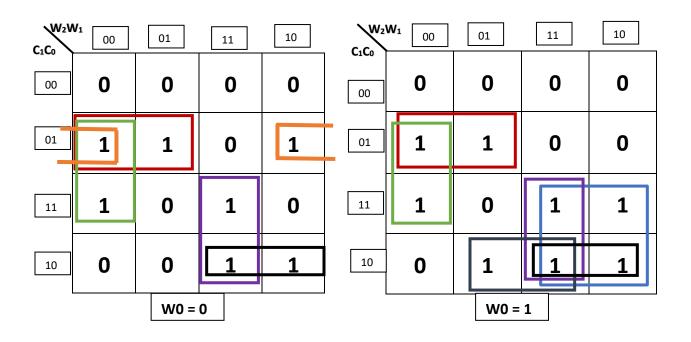
Cal(bits)	Cal	W(bits)	W(kg)	Cal×60 / W	Cal×60 / W Integer	
00	50	000	50	60.00	60	00111100
01	100	000	50	120.00	120	01111000
10	150	000	50	180.00	180	10110100
11	200	000	50	240.00	240	11110000
00	50	001	60	50.00	50	00110010
01	100	001	60	100.00	100	01100100
10	150	001	60	150.00	150	10010110
11	200	001	60	200.00	200	11001000
00	50	010	70	42.86	43	00101011
01	100	010	70	85.71	86	01010110
10	150	010	70	128.57	129	10000001
11	200	010	70	171.43	171	10101011
00	50	011	80	37.50	38	00100110

01	100	011	80	75.00	75	01001011
10	150	011	80	112.50	112	01110000
11	200	011	80	150.00	150	10010110
00	50	100	90	33.33	33	00100001
01	100	100	90	66.67	67	01000011
10	150	100	90	100.00	100	01100100
11	200	100	90	133.33	133	10000101
00	50	101	100	30.00	30	00011110
01	100	101	100	60.00	60	00111100
10	150	101	100	90.00	90	01011010
11	200	101	100	120.00	120	01111000
00	50	110	110	27.27	27	00011011
01	100	110	110	54.55	55	00110111
10	150	110	110	81.82	82	01010010
11	200	110	110	109.09	109	01101101
00	50	111	120	25.00	25	00011001
01	100	111	120	50.00	50	00110010
10	150	111	120	75.00	75	01001011
11	200	111	120	100.00	100	01100100

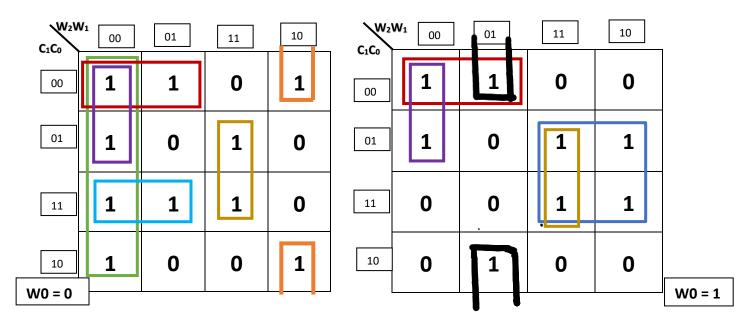
در ادامه تصاویر جدول کارنو های رسم شده برای بدست آوردن مدار ترکیبی مربوط به هر بیت از خروجی آمده است : (بیت های خروجی به ترتیب از چپ به راست / پر ارزش به کم ارزش با O_0 تا O_0 نام گذاری شده اند V_0 است V_0



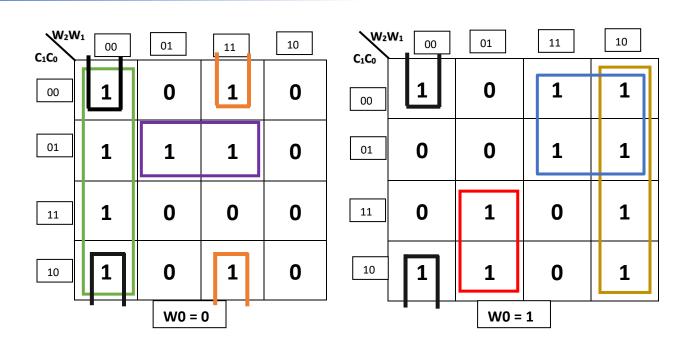
 $O_7 = C_1C_0W_2' + C_1W_2'W_0' + C_1W_2'W_1' + C_1C_0W_1'W_0'$



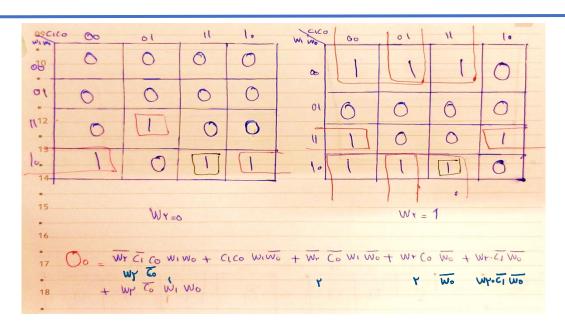
$O_6 = c_1'c_0w_2'+c_1'c_0w_1'w_0'+c_0w_2'w_1'+c_1w_2w_1+c_1w_2w_0+c_1c_0'w_2+c_1c_0'w_1w_0$

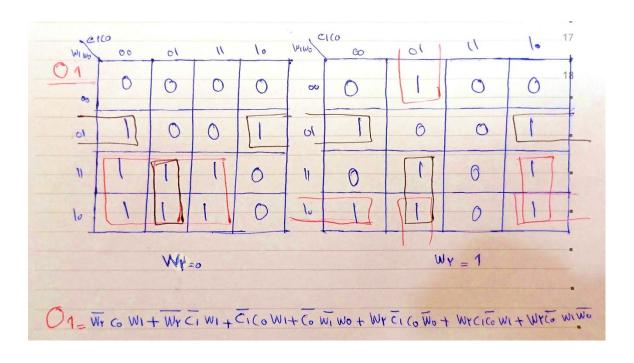


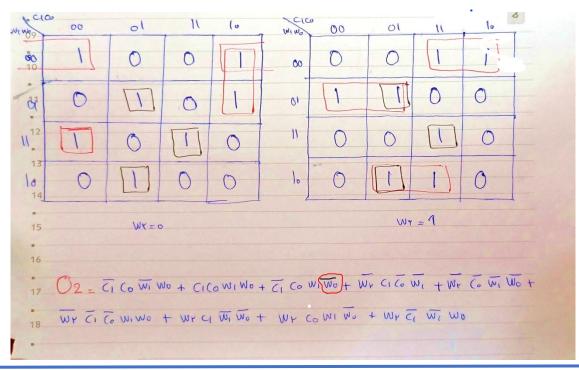
 O_5 =C1'C0'W2'+W2'W1'W0'+C1'W2'W1'+C1C0W2'W0'+C0W2W1+C0'W2W1'W0'+C0'W2'W1 W0+C0W2W0

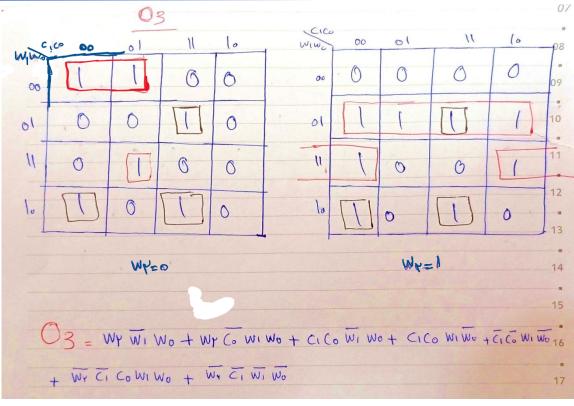


 $O_4 = C0'W2'W1'+W2'W1'W0'+C1'C0W1W0'+C0'W2W1W0'+C1W2'W1W0+C1'W2W0+W2W1'W0$









تا به اینجا با رسم جدول کارنو مربوط به هریک از Λ بیت ورودی رابطه مربوط به هریک از بیت های خروجی را به فرم SOP بدست آوردیم.

حال به سراغ طراحی مدار مربوط به بخش های محاسباتی دوم (ضرب خروجی بخش اول در G) و سوم (ضرب خروجی قسمت دوم در $\frac{1}{MET}$) می رویم :

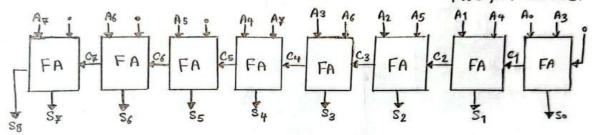
خروجی قسمت محاسباتی اول را که Λ بیت دارد ، A(i[0]A[i]A[i]) می نامیم.

وقت A را سهبت سئونت براست مى درويم ، بايد على سه بيت برازرش تر (دست جب) خالى شده صغر بكذاريم . را عبع مررد نظر بران مرورت خواهد سد ؟

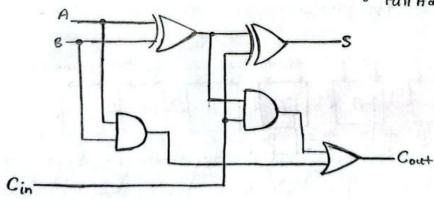
A x(1-125) = (A = A6 A5A4 A3A2 A1A0)+(000 Ay A6A5A4A3)

ما طاف Full Adder عدد A المعتقد المستفاده عالم المعتقد الم المعتقدة الم عدد الما يعتقد الما المعتقدة المعتقدة

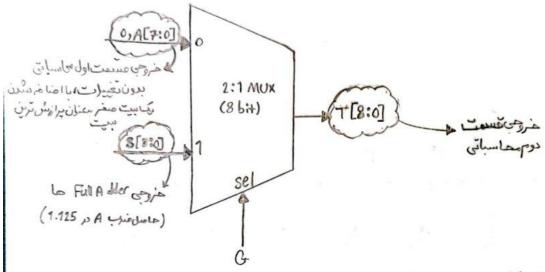
است. خروجی این قسیت را 8 می نامیم و در خاطر وجود Corry Out مصلاز جمع دوست منها علیه سعت جب آن را ۹ بیت در تظرمی توریع.



· Full Adder pools by

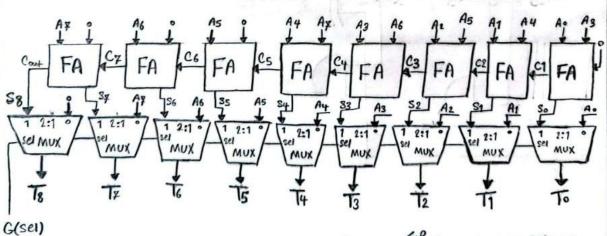


عالى براى تعليك عالت هاى بن الله عالى عالت هاى بن الله عالى الله



دراصل برای تولید هرست خروجی یک ۱MUX (درمیرع و تا ۱MUX) کرما صعه این MUX عارا ماست

ی 2:1MUX برال درنظر موند ایم که ورودی هایش به صورت کرایه هاین ۹ بیتی هستند. مدار کامل به صورت زیر خواهد بود:



ورودی Sel همد عرب ملا مسترک وهمان G است.

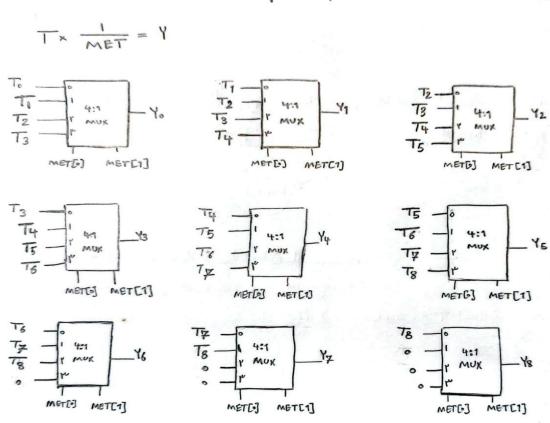
برای مدار قسمت محاسباتی سوم $\left(\frac{1}{MET}\right)$ ، همانطور که در توضیحات زیر آمده از MUX ۹ (یک MUX برای هر بیت)استفاده می کنیم :

(در کد وریلاگ مربوط به این قسمت خروجی T ، Λ بیتی در نظر گرفته شده و فرض شده که ورودی که عدد بیشتر از Λ بیت تولید کند داده نمی شود.)

 $(T_8 | T_0]$ نامیده ایم(از T_0 تا

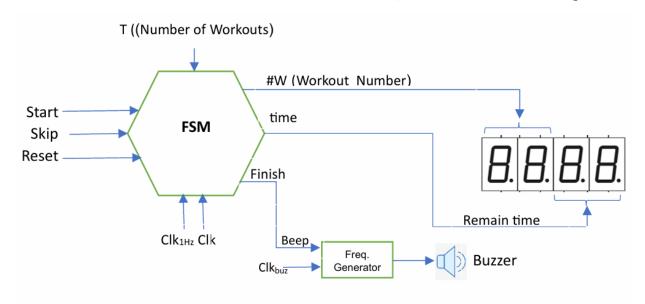
MET	عملگر شیفت
00	بدون شیفت
01	یک بار شیفت به راست
10	دو بار شیفت به راست
11	سه بار شیقت به راست

عال به سراغ رسم مطر بحش معاسباتي سوم مى رويع:

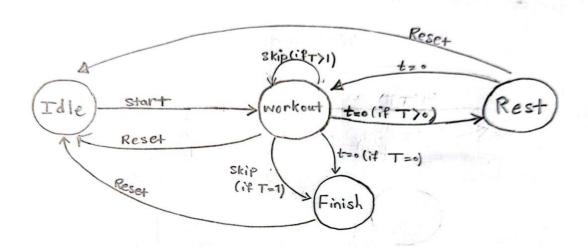


همانطور که در توضیحات پروژه گفته شده ، ضرب در 1.125 را با جمع عدد با سه بار شیفت به راست شده خودش و ضرب در $\frac{1}{MET}$ که همه توان های دو هستند را با اعمال تعداد مناسب شیفت به راست اعمال کرده ایم.

حال به سراغ بخش زمان بندی ترتیبی می رویم:



شكل 3 - ماشين حالت



√ درسمان دمنره بعداد تعربيات باقي ماءده است.

خ شان دهنده زمان در حال نفاس وی این اوی عان در مان در حال نفاس وی

در این ماشین حالت ۴ حالت(State) داریم که شامل Idle(در انتظار زدن دکمه start برای شروع) ، Workout (حالت شمارش ۴۵ ثانیه مربوط به هر تمرین) ، Rest(حالت شمارش ۱۵ ثانیه در استراحت بین تمرین ها) و Finish(حالت اتمام همه T تمرین برنامه ریزی شده).

توضيحات مربوط به نحوه كار ماشين حالت:

در شروع کار ماشین ، ماشین به صورت خودکار در حالت Idle قرار می گیرد. سپس اگر کاربر دکمه start را فشار دهد ماشین تعداد حرکات ورزشی مورد نیاز (T) را از کاربر گرفته و به حالتworkout می رود.

در حالت Workout شمارش 6 ثانیه مربوط به تمرین آغاز می شود. اگر کاربر قبل از اتمام زمان تمرین دکمه Skip را بزند و تمرینی که آن را 8 ثانیه دوباره آغاز را بزند و تمرین که آن را 8 ثانیه دوباره آغاز شده و از تعداد تمرین های باقی مانده یکی کم می شود و اگر دکمه 8 را بزند و تمرین که آن را 8 کرده آخرین تمرین بوده باشد (8 مستقیما به حالت 8 Finish می رود.

اگر زمان تمرین به پایان برسد(t=0) و هنوز تمرینی باقی مانده باشد(T>0) ، ماشین به حالت Rest می رود و شمارش ۱۵ ثانیه مربوط به استراحت شروع می شود. ولی اگر این حالت رخ دهد و تمرین دیگری نیز باقی نمانده باشد(T=0) ماشین به حالت Finish می رود و جلسه تمرینی به اتمام می رسد.

در حالت Rest ، به علت اینکه وقتی به حالت Rest رفته ایم همیشه به این معنا است که حداقل یک تمرین دیگر نیز باقی مانده است ، ماشین با تمام شدن تایمر استراحت(t=0)، همواره به حالت Workout بر می گردد و شمارش t=0 ثانیه مربوط به تمرین بعدی را آغاز می کند.

همچنین اگر ماشین در هر یک از حالات Rest، Workout یا Finish باشد ، با زدن دکمه Reset توسط کاربر دوباره به حالت Idle بر می گردد و دوباره منتظر فشردن دکمه start توسط کاربر برای شروع می ماند.

کد وریلاگ قسمت های خواسته شده به همراه این فایل گزارش pdf در فایل فشرده آیلود شده آورده شده است.

توضیحات مربوط به کد وریلاگ combinational circuit :

کد این قسمت مربوط به بخش مدار ترکیبی تولید کننده مقدار T بر اساس ۸ بیت ورودی دارای مقادیر W و Cal و MET و G G است.

W			Cal		MET		G	
0	0	1	0	1	1	0	1]

در اینجا این ورودی ۸ بیتی را input_bits نامیده ایم و خروجی این قسمت را نیز T3 در نظر گرفته ایم.

ابتدا مقادیر مربوط به هریک از ۴ متغیر نامبرده شده از ورودی ۸ بیتی مورد نظر استخراج می شود و در wire های مربوطه ریخته می شود.

```
wire w2 = input_bits[7];
wire w1 = input_bits[6];
wire w0 = input_bits[5];
wire c1 = input_bits[4];
wire c0 = input_bits[3];
wire m1 = input_bits[2];
wire m0 = input_bits[1];
wire G = input_bits[0];
```

سپس T1 نیز از نوع wire تعریف می شود که خروجی قسمت اول محاسباتی $\left(\frac{cal \times 60}{W}\right)$ را در خود نگاه می دارد. (آن را Λ بیتی در نظر گرفته ایم ، چون مقدار خروجی این قسمت در مبنای ۱۰ از ۰ تا ۲۴۰ تغییر می کند و Λ بیت می تواند از ۰ تا ۲۵۵ را پوشش دهد که آن را به گزینه ای مناسب تبدیل می کند.)

سپس مدار های به فرم SOP مربوط به هریک از Λ بیت مربوط به این قسمت را که در اول گزارش با استفاده از جدول های کارنو Δ متغیره بدست آمده بود را با استفاده از Δ و Δ برای گیت های and و or شبیه سازی می کنیم.

پس از مقدار دهی T1[0] تا T1[7] به سراغ قسمت دوم محاسباتی G×) می رویم. برای حالت G=G حالت مربوط به بانوان) باید به جای ضرب در 1.125، عدد مورد نظر را سه واحد به راست شیفت می دادیم و سپس با خودش جمع می کردیم.

عدد سه بار به راست شیفت داده شده را در $T1_shifted$ ذخیره کرده ایم و به جای سه بیت سمت چپ(پر ارزش تر) آن صفر قرار داده ایم.

همچنین خروجی مربوط به حالت بانوان این قسمت (که باید در ۱.۱۲۵ ضرب شود) را در T1_woman ریخته ایم.

در carry نیز carry-out های مربوط به جمع هر بیت توسط Full Adder را ریخته ایم و چون تعداد carry-out ها از تعداد بیت های جمع شونده ها یکی بیشتر می شود ، carry را ۹ بیتی در نظر گرفته ایم.

سپس با استفاده از مدل full_adder ای که در پایین تعریف کرده ایم ، این ۸ بیت را با ۸ بار استفاده از full_adder با هم جمع کرده ایم.

در نهایت خروجی مربوط به این قسمت دوم محاسباتی را با استفاده از MUX های دو ورودی برای هر بیت(که در اینجا به جای تعریف module مربوط به MUX دو ورودی از or و مرای پیاده سازی دستی آن استفاده کرده ایم) ایجاد

کرده ایم و در نهایت آن ها را در T2 ذخیره کرده ایم.(به این صورت که اگر G=1 باشد ، خروجی ذخیره شده در T1 به T1 منتقل می شود(که همان T1 بود که در T1 فرب شده بود) و اگر G=0 باشد همان ورودی T1 به صورت مستقیم به خروجی این قسمت انتقال داده می شود چرا که با ضرب شدن در T تغییری در مقدار آن ایجاد نمی شد.

در ادامه خروجی T2 نیز برای قسمت محاسباتی سوم $\left(\frac{1}{MET}\right)$ ، به ترتیب در wire های shift3 shift2 shift1 در ادامه خروجی T2 نیز برای قسمت محاسباتی سوم $\frac{1}{MET}$ و MET=3 ذخیره می شود (به جای استفاده از عملگر ضرب این کار با انجام تعداد مناسب شیفت به راست روی ورودی انجام می شود.)

در نهایت همانطور که در مدار رسم شده برای این قسمت پیشتر نشان داده شد(هر چند که آنجا تعداد بیت ها را ۹ تا در نظر گرفته بودیم برخلاف اینجا که ۸ تا در نظر گرفته ایم.)، ورودی های مناسب این قسمت را به ۸ تا MUX ۴ به ۱ داده ایم و m1 و m1 و m0 را نیز که همان [1]MEX ها داده ایم.

در آخر کد این قسمت نیز همان module های مربوط به Full Adder و MUX ۴ به ۱ که پیشتر از آنها استفاده کرده ایم تعریف شده است.

حال به سراغ توضیحات مربوط به کد بخش دوم(fsm) می رویم:

در این برنامه ابتدا ورودی های clk, start, skip, reset, time_done و T تعریف شده اند که به ترتیب مربوط به نشان دهنده پایان زمان شـمارش ، دکمه های reset و skip و start برای تعامل کاربر با ماشین و ورودی ساعت مربوط به مدار ترتیبی و همچنین ورودی T تولید شـده توسـط مدار قسـمت قبلی که نشـان دهنده تعداد حرکات مورد نیاز برای انجام است.

همچنین output ها نیز در این قسمت به صورت reg تعریف شده اند که در طول ادامه توضیحات به توضیح آنها نیز خواهیم یرداخت.

ابتدا ۴ حالتی که در state diagram ترسیم شده در گزارش تعریف کرده بودیم ، اینجا نیز به صورت enum تعریف شده اند(که شدامل state و دو state با نام های current_state و دو state با نام های state و در current_state و در ان قرار دارد و حالت بعدی enum نیز از نوع این enum تعریف شده اند تا به ترتیب حالتی که ماشین اکنون در آن قرار دارد و حالت بعدی که قرار است به آن برود را ذخیره می کنند.

سپس reg با نام count نیز برای شمارش تعداد حرکات باقی مانده تعریف شده است(با همان ۸ بیت)

در ادامه در یک always block که به تغییرات همه ورودی ها حساس است، transition های همه state ها به همان صورت که پیشتر در توضیح state diagram آمده بود انجام شده است. به این صورت که روی این که هم اکنون روی کدام state هستیم(current_state مان چیست) حالت بندی کرده ایم و همه transition های ممکن را در نظر گرفته ایم.

برای توضیحات مربوط به این قسمت از کد خواننده را به توضیحات مربوط به نحوه کار state daigram ارجاع می دهیم.

در ادامه نیز یک always block دیگر حساس به لبه clock و reset آورده شده که بررسی می کند که در هر لبه بررسی می کند که در هر لبه بررسی می کند که اگر دکمه reset فشار داده شده بود به حالت IDLE بر گردد و تعداد تمرین ها را دوباره به T بر گرداند. همچنین در ادامه گفته شده که با هر بار پایان یک تمرین(چه با فشردن دکمه skip و چه با اتمام زمان تمرین) یکی از تعداد تمرین های باقی مانده(count) کم شود.

در ادامه نیز با آوردن یک always block دیگر ، ابتدا همه خروجی ها را صفر می کنیم و state خروجی را نیز برابر با متغیر علی current_state قرار می دهیم. و اگر در state های WORKOUT یا REST باشیم ، مقدار متغیر های start_timer و show_time را ۱ می کنیم (یعنی تایمر شروع به کار کرده و زمان در حال نمایش است) و با پایان هر تمرین و رفتن به حالت REST مقدار متغیر beep مربوط به پایان یک حرکت باید پخش شود و با هربار برگشت دوباره به حالت WORKOUT مقدار این متغیر را دوباره صفر نی کنیم. همچنین اگر به حالت FINISH رفته باشیم مقدار متغیر های done و finish_beep را ۱ می کنیم که نشان می دهد تمرین های تمام شده و صدای beep مربوط به پایان کل تمرین ها باید از buzzer پخش شود.