

# 실험 결과 보고서 (12주차)

학 번 :   
이 름 :   
제출일 : 2020.06.10  
분 반 : 006  
실험조 : 온라인 실습

## ➤ 실험 제목: A-11 Inductors

### ➤ 실험 목적

- 가) 렌츠의 법칙에 따라 도선의 전류의 변화를 막으려는 성질을 가지고 있는 element, 인덕터(코일)의 특성에 대해 이해한다.
- 나) R과 L의 값을 바꿔가면서 RL회로의 시간 상수(시정수 $\tau$ )를 계산하고, 회로에서 구한 측정값과 비교하여 R과 L의 관계를 확인한다.
- 다) RLC회로에서 R, L, C값에 따른 감쇠 지수  $\alpha$ 와, 고유 진동수  $\omega_0$ 의 관계와 damping되는 정도를 시뮬레이션을 통해 확인한다.

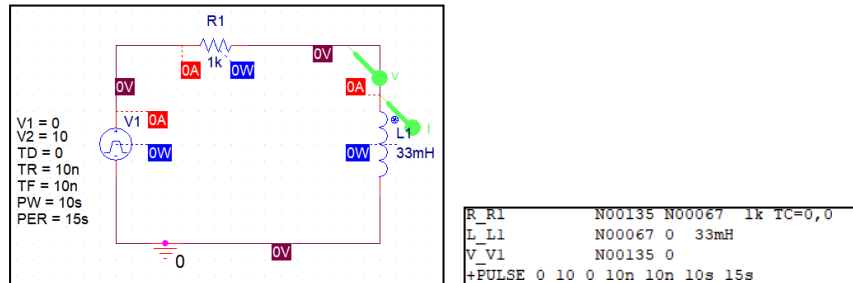
### ➤ 실험준비

- 가) 장비 셋팅: OrCAD Pspice 16.6 Lite/온라인 개인 실습

### ➤ 실험결과

- 가) 실험 1 (Step Response of a Series RL circuit/4 page)

© R = 1000  $\Omega$ , L = 33 mH

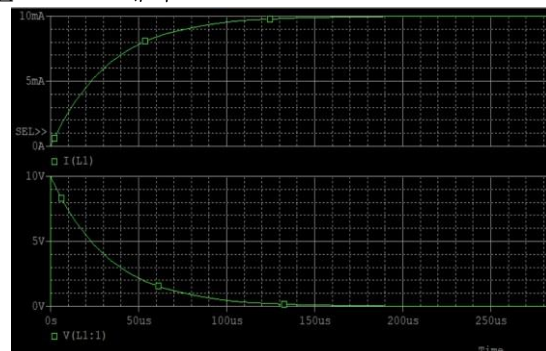
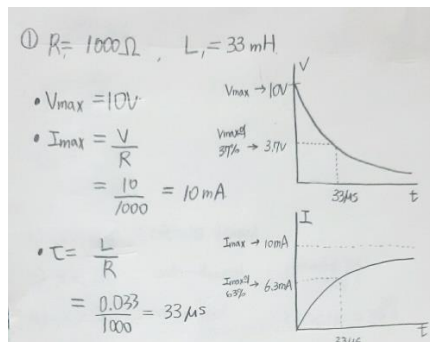


[그림 1] 실험 1-1 RL회로도 (Pulse전압원을 사용하였다. V\_max = 10V)

[그림 2] 실험 회로도 1-1의 netlist. 각 element의 양 단에 세 개의 노드 N00135, N00067, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

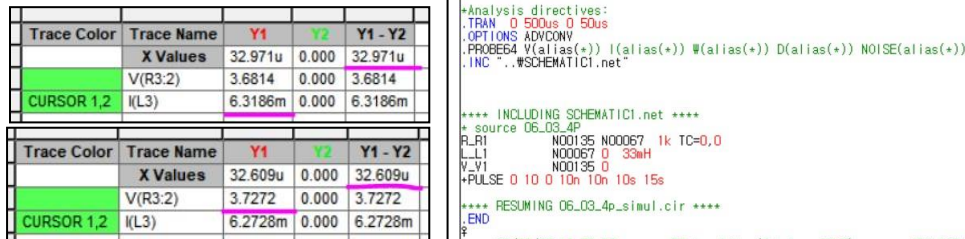
- 시정수 계산값 :  $\tau = L/R = 0.033/1000 = 33 \mu s$

➔ 런타임은 500us, 스텝 사이즈는 50us로 채택



[그림 3]: 실험 1-1회로의 손그래프. 전압원에서 공급하는 최대 전압  $V_{max}$ 는 10V이며  $I_{max}$ 는  $10/1000=10mA$ 이다. 따라서 시정수는  $\tau=L/R=33\mu s$ 이다.

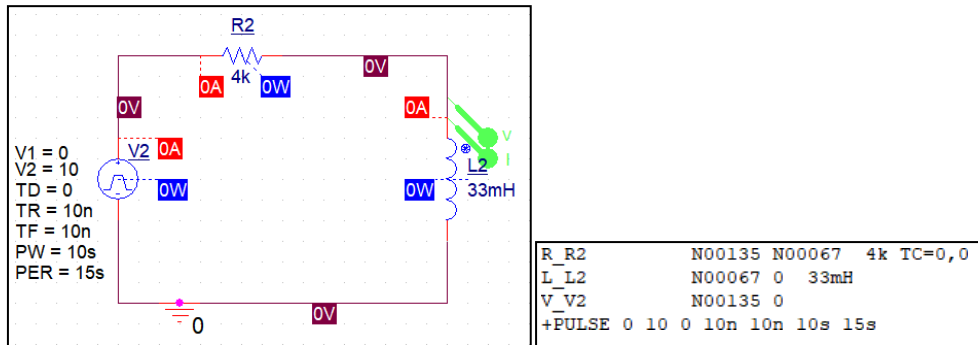
[그림 4]: 실험 1-1회로의 시뮬레이션 값. 위 그래프는 L에 흐르는 전류  $IL(t)$ 이며, 아래 그래프는 L의 양단 전위차  $VL(t)$ 이다. 전류의 흐름을 방해하는 인덕터의 특성 때문에  $IL(t)$ 는 증가,  $VL(t)$ 는 감소하는 형태이다.



[그림 5]: 실험 1-1회로 시뮬레이션의 그래프에서  $VL$ ,  $IL$ 에 의한 시정수를 구하는 과정. 각각  $IL$ (증가)그래프에서  $I_{max}$ 의 63%와  $V_{max}$ 의 37%지점에서의 시간  $t$ 를 시정수로 잡았다.

[그림 6]: 실험 1-1회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

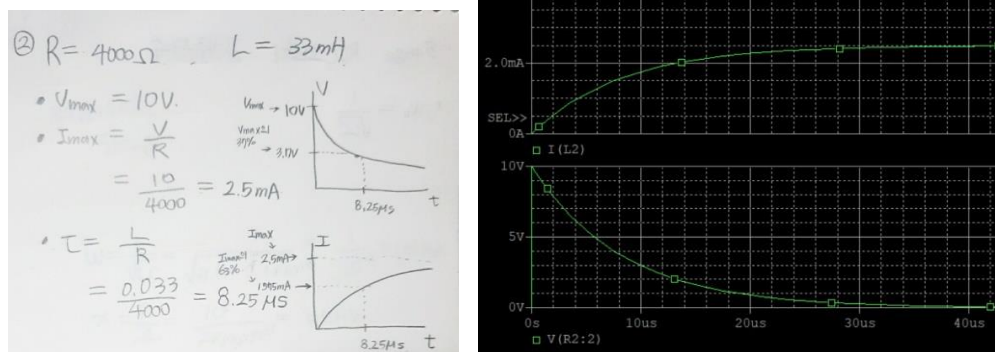
©  $R = 4000 \Omega$ ,  $L = 33mH$



[그림 7] 실험 1-2 RL회로도 (Pulse전압원을 사용하였다.  $V_{max} = 10V$ )

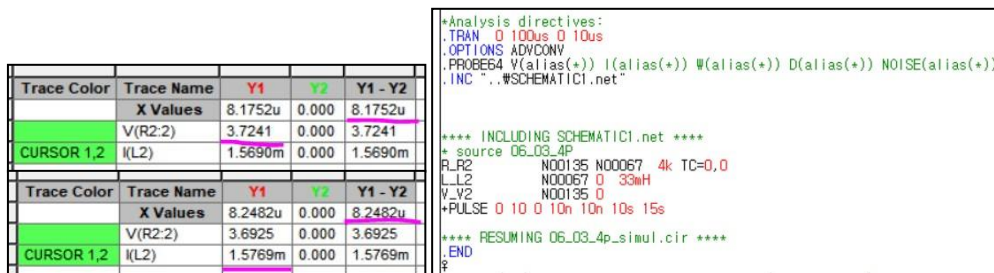
[그림 8] 실험 회로도 1-2의 netlist. 각 element의 양 단에 세 개의 노드 N00135, N00067, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

- 시정수 계산값 :  $\tau = L/R = 0.033/4000 = 8.25 \mu s$   
 → 런타임은 100us, 스텝 사이즈는 10us로 채택



[그림 9]: 실험 1-2회로의 손그래프. 전압원에서 공급하는 최대 전압  $V_{max}$ 는 10V이며  $I_{max}$ 는  $10/4000=2.5mA$ 이다. 따라서 시정수는  $\tau=L/R=8.25\mu s$ 이다.

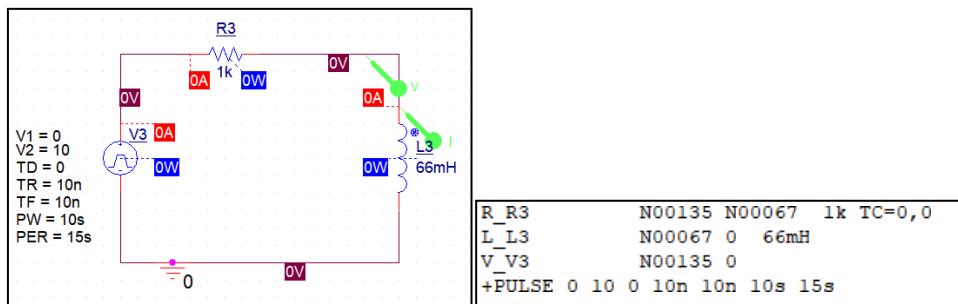
[그림 10]: 실험 1-2회로의 시뮬레이션 값. 위 그래프는 L에 흐르는 전류  $IL(t)$ 이며, 아래 그래프는 L의 양단 전위차  $VL(t)$ 이다. 전류의 흐름을 방해하는 인덕터의 특성 때문에  $IL(t)$ 는 증가,  $VL(t)$ 는 감소하는 형태이다.



[그림 11]: 실험 1-2회로 시뮬레이션의 그래프에서 VL, IL에 의한 시정수를 구하는 과정. 각각 IL(증가)그래프에서 L\_max의 63%와 V\_max의 37%지점에서의 시간 t를 시정수로 잡았다.

[그림 12]: 실험 1-2회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

© R = 1000 Ω, L = 66 mH

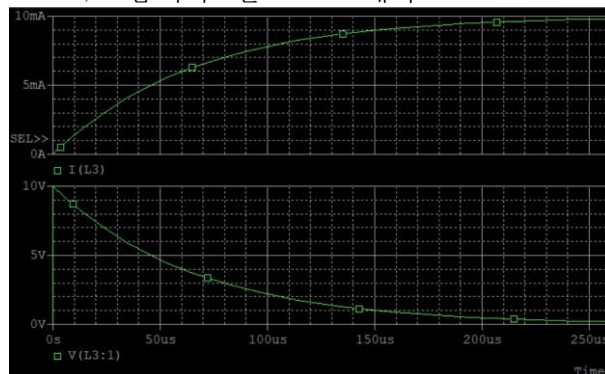


[그림 13] 실험 1-3 RL회로도 (Pulse전압원을 사용하였다. V\_max = 10V)

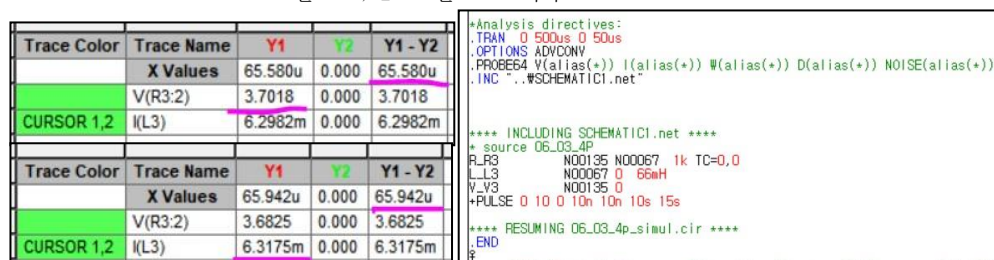
[그림 14] 실험 회로도 1-3의 netlist. 각 element의 양 단에 세 개의 노드 N00135, N00067, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

- 시정수 계산값 :  $\tau = L/R = 0.066/1000 = 66 \mu s$

➔ 런타임은 500us, 스텝 사이즈는 50us로 채택



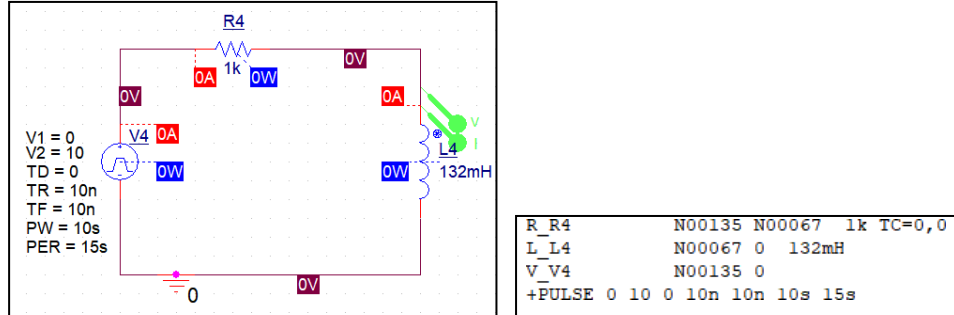
[그림 15]: 실험 1-3회로의 시뮬레이션 값. 위 그래프는 L에 흐르는 전류 IL(t)이며, 아래 그래프는 L의 양단 전위차 VL(t)이다. 전류의 흐름을 방해하는 인덕터의 특성 때문에 IL(t)는 증가, VL(t)는 감소하는 형태이다. V\_max는 10V, L\_max는 10mA이다.



[그림 16]: 실험 1-3회로 시뮬레이션의 그래프에서 VL, IL에 의한 시정수를 구하는 과정. 각각 IL(증가)그래프에서 L\_max의 63%와 V\_max의 37%지점에서의 시간 t를 시정수로 잡았다.

[그림 17]: 실험 1-3회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

④ R = 1000 Ω, L = 132 mH

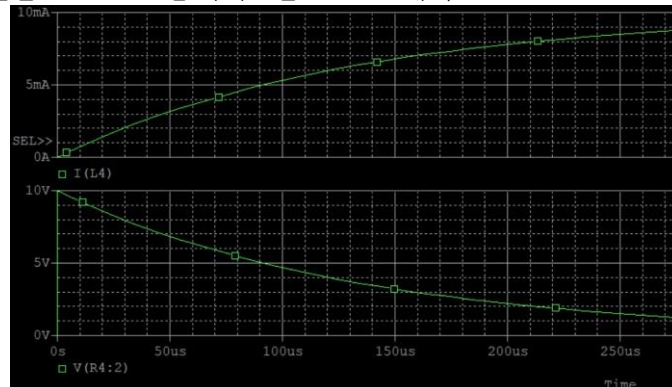


[그림 18] 실험 1-4 RL회로도 (Pulse전압원을 사용하였다. V\_max = 10V)

[그림 19] 실험 회로도 1-4의 netlist. 각 element의 양 단에 세 개의 노드 N00135, N00067, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

• 시정수 계산값 :  $\tau = L/R = 0.132/1000 = 132 \mu s$

➔ 런타임은 500us, 스텝 사이즈는 50us로 채택



[그림 20]: 실험 1-4회로의 시뮬레이션 값. 위 그래프는 L에 흐르는 전류 IL(t)이며, 아래 그래프는 L의 양단 전위차 VL(t)이다. 전류의 흐름을 방해하는 인덕터의 특성 때문에 IL(t)는 증가, VL(t)는 감소하는 형태이다. V\_max는 10V, L\_max는 10mA이다.

Trace Color	Trace Name	Y1	Y2	Y1 - Y2
	X Values	131.159u	0.000	131.159u
	V(R4:2)	3.7030	0.000	3.7030
CURSOR 1,2	I(L4)	6.2970m	0.000	6.2970m

Trace Color	Trace Name	Y1	Y2	Y1 - Y2
	X Values	131.522u	0.000	131.522u
	V(R4:2)	3.6927	0.000	3.6927
CURSOR 1,2	I(L4)	6.3073m	0.000	6.3073m

```

*Analysis directives:
TRAN 0 500us 0 50us
*OPTIONS ADVCONV
*PROBE64 V(alias(*)) I(alias(*)) W(alias(*)) D(alias(*)) NOISE(alias(*))
*INC "...#SCHEMATIC1.net"

**** INCLUDING SCHEMATIC1.net ****
* source 06_03_4p
R_R4      N00135 N00067 1k TC=0,0
L_L4      N00067 0 132mH
V_V4      N00135 0
*PULSE 0 10 0 10n 10n 10s 15s
**** RESUMING 06_03_4p_simul.cir ****
END

```

[그림 21]: 실험 1-4회로 시뮬레이션의 그래프에서 VL, IL에 의한 시정수를 구하는 과정. 각각 IL(증가)그래프에서 L\_max의 63%와 V\_max의 37%지점에서의 시간 t를 시정수로 잡았다.

[그림 22]: 실험 1-4회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

1. 실험회로 1-1, 1-2, 1-3, 1-4의 시정수의 계산값, 측정값과 VL\_max, IL\_max에 대한 분석

: 각각의 회로에서 Step Response로 공급되는 최대 전압  $V_{max}$ 가 10V일 때, 저항  $R$ 과  $L$ 이 달라지면서 바뀌는 결과 값들을 표로 정리해보았다. 우선, 실험을 하기 전 순 그래프를 통해  $I_{max}$ 값( $V_{max}/R$ )을 구했다. 1-2회로를 제외한 나머지 회로는 저항이 1k $\Omega$ 로 동일했으므로  $I_{Lmax}$ 도 10mA로 동일했다. 시정수는  $\tau = L/R$ 이므로 계산값은 순서대로 33, 8.25, 66, 132  $\mu s$ 가 나왔다. 이에 맞춰서 시뮬레이션의 런타임과 스텝 사이즈를 채택했다.

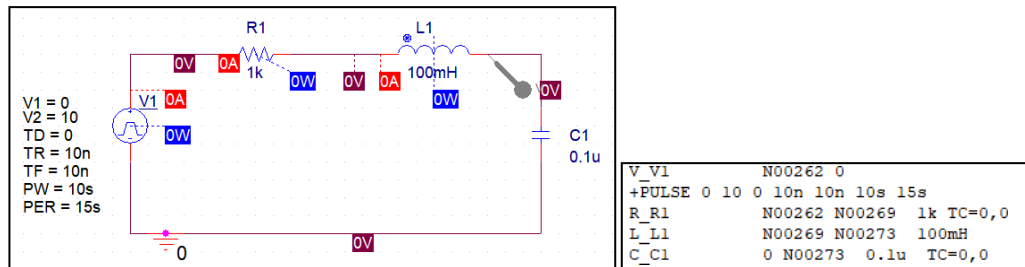
$L$ 에 걸리는 전압과 전류의 시간에 따른 변화를 시뮬레이션을 통해 그래프로 확인하고, 각각  $V_{Lmax}$ 이 37%,  $I_{Lmax}$ 이 63%의 값이 되는 시간  $t$ 를 측정한 결과, 계산을 통해 구한 시정수에 가까운 것을 확인할 수 있었다.

Table 1						
R [ohm]	L [mH]	시정수( $\tau$ ) 계산값 [ $\mu s$ ]	$V_{Lmax}$ [V]	$I_{Lmax}$ [mA]	시정수( $\tau$ )- $V_L$ [ $\mu s$ ]	시정수( $\tau$ )- $I_L$ [ $\mu s$ ]
1k	33	33	10	10	32.609	32.971
4k	33	8.25	10	2.5	8.2482	8.1752
1k	66	66	10	10	65.58	65.942
1k	132	132	10	10	131.159	131.522

[표 1]: RL 실험회로 1-1, 1-2, 1-3 1-4의 시정수,  $V_{Lmax}$ 와  $I_{Lmax}$ 를 기록한 표.

## 나) 실험 2 (Step Response of a Series RLC circuit/5 page)

©  $R = 1000 \Omega$ ,  $L = 100 \text{ mH}$ ,  $C = 0.1 \mu F$



[그림 23] 실험 RLC회로도2-1 (Pulse전압원을 사용하였다.  $V_{max} = 10V$ ,  $R = 1 \text{ k}\Omega$ )

[그림 24] 실험 회로도 2-1의 netlist. 각 element의 양 단에 네 개의 노드 N00262, N00269, N00273, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

\* 5 page RLC 회로  
 $(L = 100 \text{ mH}, C = 0.1 \mu F)$   
 $\omega_0 = \frac{1}{\sqrt{LC}} = \frac{1}{\sqrt{0.1 \times 0.1 \times 10^{-6}}} = 10^4 = 10 \text{ kHz}$   
 $\alpha = \frac{R}{2L}$   
 1)  $\alpha = \omega_0$  이 되려면 (critically-damped)  
 $\frac{R}{0.2} = 10^4 \therefore R = 2000 \Omega$   
 2)  $\alpha < \omega_0$  을 만족하는 저항  $R$ 은 (under-damped)  
 $R < 2000 \Omega$  이므로,  $R = 1000 \Omega$  을 채택  
 3)  $\alpha > \omega_0$  을 만족하는 저항  $R$ 은 (over-damped)  
 $R > 2000 \Omega$  이므로,  $R = 4000 \Omega$  을 채택

[그림 25] 실험회로 RLC회로의 고유진동수와 damp되는 정도에 따른 감쇠지수를 계산한 그림

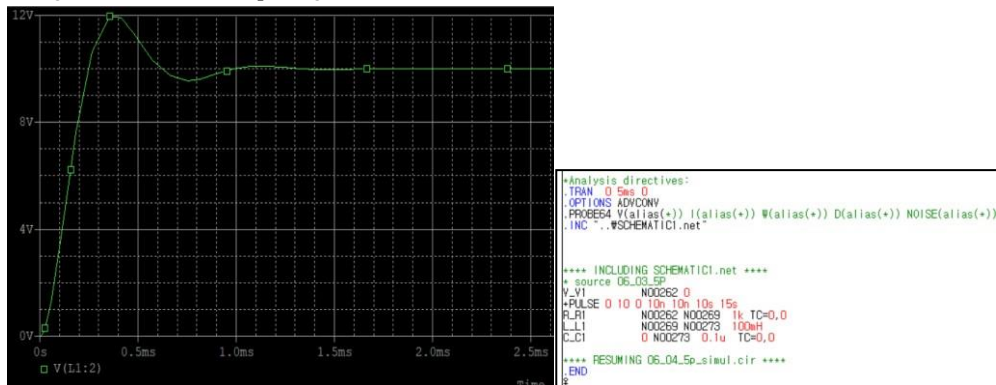
## 2. RLC회로의 R, L, C와 감쇠 지수 $\alpha$ , 고유 진동수 $\omega_0$ 의 관계

: 위 그림(그림25)의 계산을 보면, 감쇠지수  $\alpha$ 의 값은  $R/2L$ 이며, 고유 진동수  $\omega_0$ 은  $1/\sqrt{LC}$ 임을 알 수 있다. 이때,  $L$ 과  $C$ 의 값은 일정하게 유지된다면 고유 진동수도



일정하게 유지되고 R의 값이 바뀌면 감쇠지수의 값도 바뀌게 된다. 이때, 고유진동수 값을 계산하면 10 kHz가 나온다.

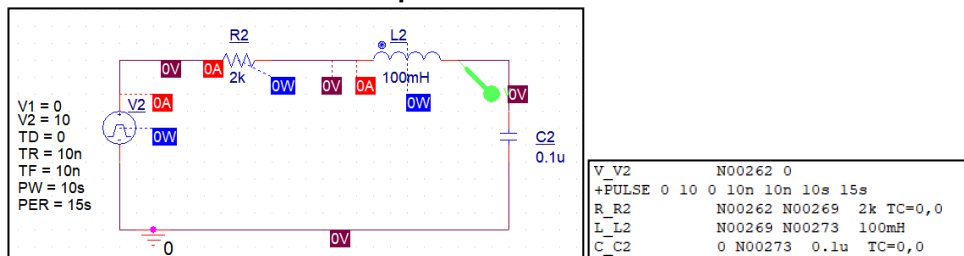
고유진동수가 일정할 때, 감쇠지수가 바뀌면서 그래프의 파형도 바뀌게 되는데,  $\alpha = \omega_0$ 을 만족하는 R은 2000 $\Omega$ 이며, 이 상태를 critically-damped상태라고 한다.  $\alpha < \omega_0$ 을 만족하는 R은 2000 $\Omega$ 보다 작아야 하므로, 5 page에 나온 예시 값인 1000 $\Omega$ 을 채택하였다. 이 상태를 under-damped상태라고 한다.  $\alpha > \omega_0$ 을 만족하는 R은 2000 $\Omega$ 보다 커야 하므로, 5 page에 나온 예시 값인 4000 $\Omega$ 을 채택하였다. 이 상태를 over-damped상태라고 한다.



[그림 26]: RLC실험 2-1회로의 시뮬레이션 결과. R=1000 $\Omega$ 으로, 감쇠 지수보다 고유 진동수가 더 큰 Under-damped상태이며, 처음으로 크게 10V를 넘어서는 볼록한 부분을 overshoot이라고 한다.

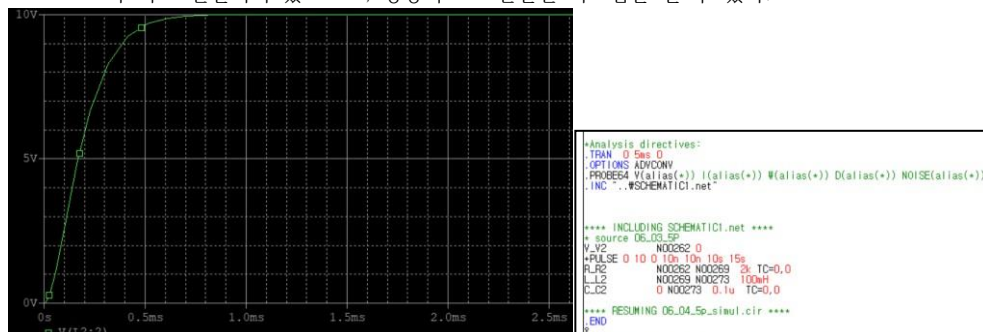
[그림 27]: 실험 2-1회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

© R = 2000  $\Omega$ , L = 100 mH, C = 0.1 $\mu$ F



[그림 28] 실험 RLC회로도2-2 (Pulse전압원을 사용하였다. V\_max = 10V, R=2k $\Omega$ )

[그림 29] 실험 회로도 2-2의 netlist. 각 element의 양 단에 네 개의 노드 N00262, N00269, N00273, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.

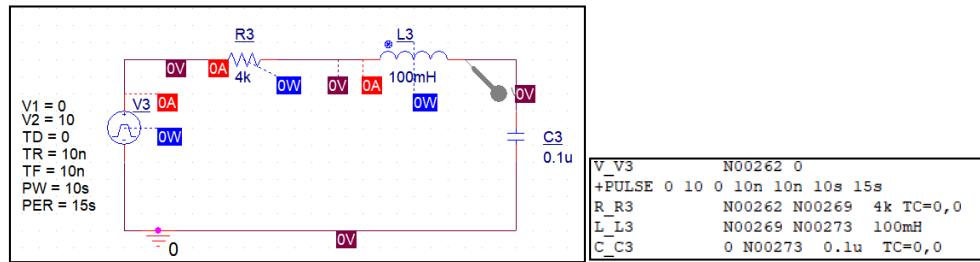


[그림 30]: RLC실험 2-2회로의 시뮬레이션 결과. R=2000 $\Omega$ 으로, 감쇠 지수와 고유 진동수가 동일한 critically-damped상태이다. 2-1그래프에 비해 안정된 상태.

[그림 31]: 실험 2-2회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연

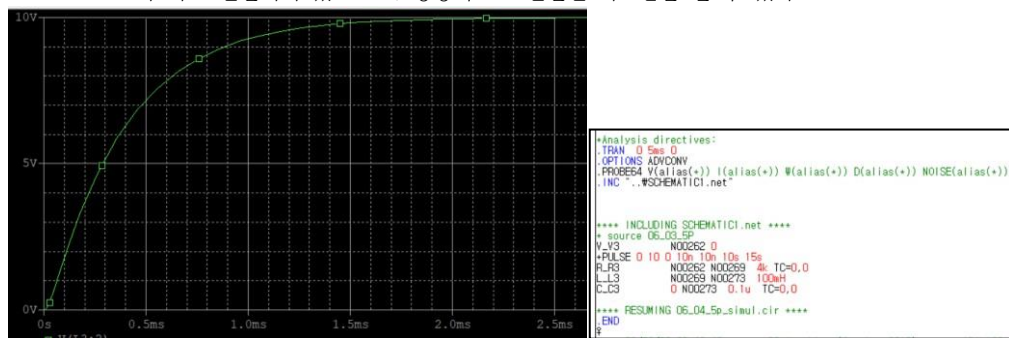
결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

©  $R = 4000 \Omega$ ,  $L = 100 \text{ mH}$ ,  $C = 0.1 \mu\text{F}$



[그림 32] 실험 RLC회로도2-3 (Pulse전압원을 사용하였다.  $V_{\text{max}} = 10\text{V}$ ,  $R=4\text{k}\Omega$ )

[그림 33] 실험 회로도 2-3의 netlist. 각 element의 양 단에 네 개의 노드 N00262, N00269, N00273, 0가 서로 연결되어 있으므로, 정상적으로 연결된 회로임을 알 수 있다.



[그림 26]: RLC실험 2-3회로의 시뮬레이션 결과.  $R=4000\Omega$ 으로, 감쇠 지수가 고유 진동수보다 더 큰 over-damped상태이다. 2-2그래프에 비해 10V에 이르는 시간이 더 길어졌다.

[그림 27]: 실험 2-3회로 시뮬레이션의 output file. Netlist에 나온 노드와 동일한 노드가 각 element에 연결되었으므로 정상적으로 시뮬레이션 되었음을 알 수 있다.

## ➤ 고찰

: 이번 실습에서는 첫번째로, 저항과 인덕터로 이루어진 RL회로에서, L 양단에 걸리는 전압과 전류의 시간에 따른 변화를 살펴보았다. 인덕터는 도선에 전류가 흐를 때, 그 전류의 변화를 막으려는 성질을 가지고 있으며, 이는 패러데이 법칙과 렌츠의 법칙에 의해 자기유도 현상이 일어나기 때문이다. 인덕터에 걸리는 전압은, 인덕터가 전류를 막으려는 성질을 나타낸 인덕턴스 L에 전류의 시간에 따른 미분을 곱한 값이다. 따라서, 전류가 변하지 않고 일정한 값이면 양단에 걸리는 전압은 없으며, 전압이 인가되는 순간에 전류는 흐르지 않는다.

이런 인덕터의 특성에 맞게 RL실험의 V, I의 변화 그래프를 보면, 전압은 처음에는 높았지만 감소하는 그래프로, I는 처음에는 0이었지만 점차 증가하는 그래프를 관찰할 수 있었다. 또한, 이전 RC회로 실험과 마찬가지로, 전압 그래프(감소)의 37%, 전류 그래프(증가)의 63%지점에서 시정수를 측정하였다. 또한, RL회로에서 시정수는  $L/R$ 임을 이용하여 시정수를 계산하고, 이를 시뮬레이션의 런타임, 스텝 사이즈를 정하는 데에 참고하였다. 실험 결과, 각 회로에서 시정수의 측정값이 계산 값과 매우 가까운 것을 확인할 수 있었다.

두번째 실험으로는 RLC회로에서 L과 C사이에 걸리는 전압의 시간에 따른 변화를 관찰해보았다. 전류의 흐름을 막는 인덕턴스와, 에너지를 저장하는 축전기의 특성 때문에, RLC회로에서는 이른바 진동 현상이 일어나는데, 이때, 감쇠지수  $\alpha(=R/2L)$ 와 고유진동수  $\omega_0(1/\sqrt{LC})$ 의 대 소관계에 따라 그래프의 양상이 다르게 관찰된다. 감쇠지수와 고유진동수가 같으면 critically-

damped현상, 고유진동수가 더 크면 under-damped현상, 진동수가 더 작으면 over-damped 현상이 일어난다. 각 현상에 따라, 첫번째는 voltage가 최대지점에서 크게 한번 진동했다가 점 점 작게 진동하면서 안정된 값으로 수렴하며, 두번째는 voltage가 처음부터 급격하게 안정한 값으로 수렴하고, 세번째는 voltage가 두번째에 비해 다소 완만하고 천천히 안정된 값으로 수렴한다.

해당 실험에서는 L, C의 값은 그대로 두고 R의 값을 변화시켜, 고유진동수는 일정하게 유지 하고 감쇠 지수를 변화시켜 달라지는 그래프의 변화를 관찰하였다. 실험 결과, 5페이지의 그래프 양상과 매우 비슷한 모습을 보였으므로, 성공적인 실험이었다고 생각된다.