

실험 결과 보고서 (13주차)

학 번 :
이 름 :
제출일 : 2020. 06. 15
분 반 : 002
실험조 :

1. 실험 제목 : Capacitive Reactance

2. 실험 목적

- 1) 지정된 주파수에서 capacitor의 capacitive reactance를 측정한다.
- 2) 직렬 및 병렬로 연결된 capacitor의 reactance를 비교한다.

3. 실험준비

- 장비 세팅: pc에OrCAD Pspice를 실행한다.
- 사용기구 및 부품: OrCAD Pspice
- 팀원 역할 분담 내역: 개인별로 진행한 실험이었기 때문에 팀원 역할 분담은 따로 없었다.

4. 실험결과

1. 실험 절차

- 가) OrCAD Capture CIS를 실행하여 프로젝트를 생성한다.
- 나) Library를 추가한 후, 부품을 추가하여 회로를 그린다.
- 다) Pspice를 이용하여 simulation 하여 capacitor의 양단 전압의 최댓값과 회로에 흐르는 전류의 최댓값을 구한다.
- 라) (다)에서 구한 값을 이용하여 capacitive reactance를 계산한다.
- 마) (라)에서 구한 capacitive reactance를 이용하여 capacitance를 계산하고 실제 사용한 capacitor와 값을 비교한다.

2. 실험 결과

1) 실험 1 Capacitive Reactance

(가) $C = 0.1\mu F$

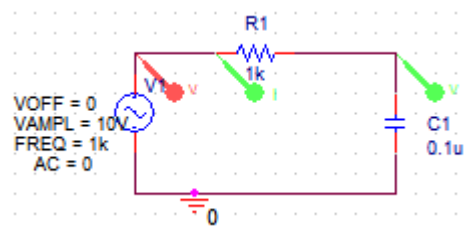
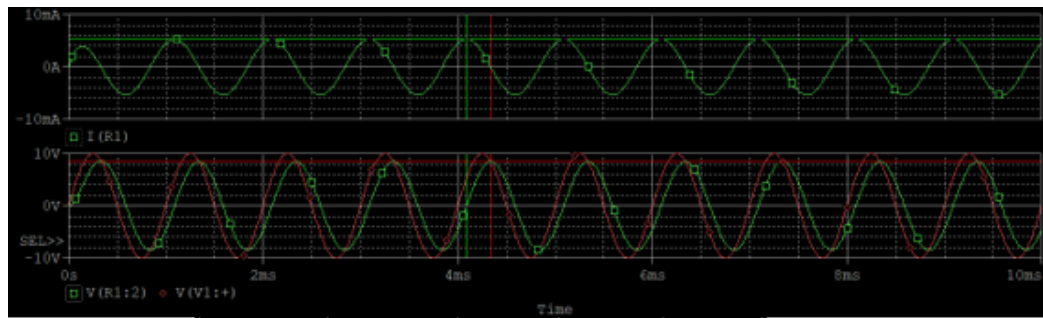


그림 1.1 $R = 1k\Omega$, $C = 0.1\mu F$, $V_s = 1kHz(\text{sine wave}), 10V_{pk}$ 인 회로

그림 1.1과 같이 $1k\Omega$ 의 저항과 $0.1\mu F$ 의 capacitor가 직렬로 연결되어 있는 회로를 구성한다. 이때 voltage source는 sine wave이며 진폭이 10V이고 주파수가 1kHz이다. 이 회로를 Pspice를 이용하여 simulation 하면 결과는 다음과 같다.



| Trace Color | Trace Name | Y1 | Y2 | Y1 - Y2 |
|-------------|------------|-----------|-----------|----------|
| | X Values | 4.3431m | 4.0837m | 259.414u |
| CURSOR 1 | V(R1:2) | 8.4730 | -312.500m | 8.7855 |
| | V(V1:+) | 8.2813 | 5.0000 | 3.2813 |
| CURSOR 2 | I(R1) | -156.250u | 5.3226m | -5.4789m |

그림 1.2 그림 1.1의 simulation 결과

Capacitor의 양단 전압을 V_C , 흐르는 전류를 I_C 라 하면 V_C 의 그래프와 I_C 의 그래프는 그림 1.2와 같다. 그림 1.2의 전압 그래프에서 적색 그래프는 voltage source인 V_S 의 그래프이고 녹색 그래프가 V_C 의 그래프이다. 위 simulation 결과에서 cursor를 이용하여 그래프를 살펴보면 V_C 의 최댓값이 8.4730V, I_C 의 최댓값이 5.3226mA라는 것을 알 수 있다.

이제 측정값 V_C 와 I_C 를 이용하여 capacitive reactance를 구하고 capacitance를 계산해보면, $X_C = \frac{V_C}{I_C} = \frac{8.47301V}{5.3226mA} = 1591.89\Omega$, $C = \frac{1}{2\pi f X_C} = \frac{1}{2\pi \times 1000 \times 1591.89} = 0.0100029\mu F$ 이라는 것을 알 수 있다. 이는 실제 사용한 capacitor의 capacitance인 $0.1\mu F$ 와 거의 비슷하다는 것을 확인할 수 있다.

(나) $C = 0.01\mu F$

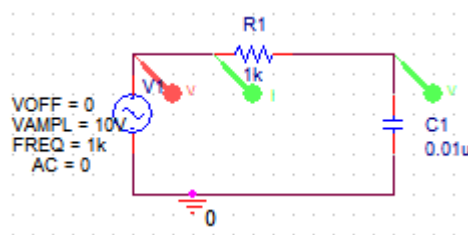
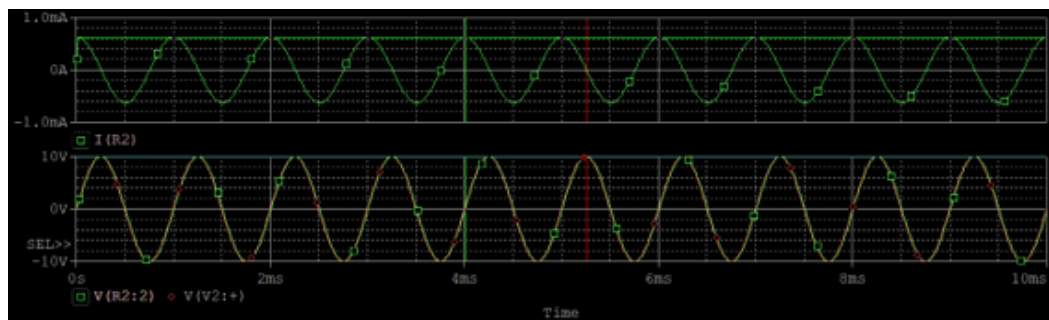
그림 2.1 $R = 1k\Omega$, $C = 0.01\mu F$, $V_S = 1kHz(\text{sine wave}), 10V_{pk}$ 인 회로

그림 2.1과 같이 $1k\Omega$ 의 저항과 $0.01\mu F$ 의 capacitor가 직렬로 연결되어 있는 회로를 구성한다. 이때 voltage source는 (가)의 경우와 같이 진폭이 10V이고 주파수가 1kHz인 sine wave이다. 이 회로를 Pspice를 이용하여 simulation 하면 결과는 다음과 같다.



| Trace Color | Trace Name | Y1 | Y2 | Y1 - Y2 |
|-------------|------------|---------|-----------|-----------|
| | X Values | 5.2574m | 4.0084m | 1.2490m |
| CURSOR 1 | V(R2:2) | 9.978 | -192.230m | 10.171 |
| | V(V2:~) | 9.990 | 434.941m | 9.555 |
| CURSOR 2 | I(R2) | 11.782u | 627.474u | -615.692u |

그림 2.2 그림 2.1의 simulation 결과

그림 2.2의 simulation 결과에서 V_C 의 최댓값이 9.978V, I_t 의 최댓값이 627.474 μ A, 약 627mA라는 것을 알 수 있다.

이제 측정값 V_C 와 I_t 를 이용하여 capacitive reactance를 구하고 capacitance를 계산해보면, $X_C = \frac{V_C}{I_t} = \frac{9.978V}{627mA} = 15913.88\Omega$, $C = \frac{1}{2\pi f X_C} = \frac{1}{2\pi \times 1000 \times 15913.88} = 0.010001\mu F$ 이라는 것을 알 수 있다. 이 결과는 실제 사용한 capacitor의 capacitance인 0.01 μ F거의 같다는 것을 확인할 수 있다.

(다) $C = 1\mu F$

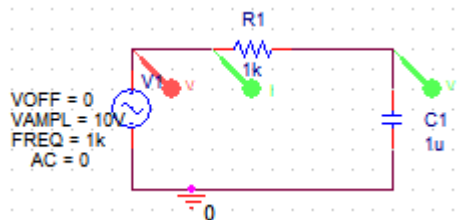
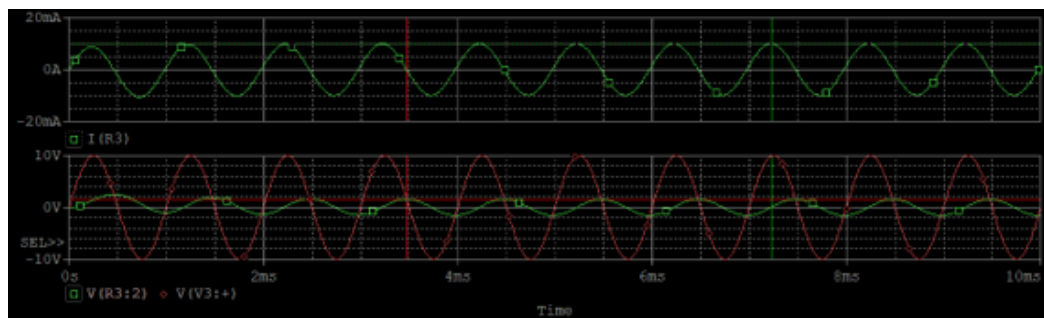


그림 3.1 $R = 1k\Omega$, $C = 1\mu F$, $V_s = 1kHz$ (sine wave), 10Vpk인 회로

그림 3.1과 같이 1k Ω 의 저항과 1 μ F의 capacitor가 직렬로 연결되어 있는 회로를 구성한다. 이때의 voltage source 또한 진폭이 10V이고 주파수가 1kHz인 sine wave이다. 이 회로를 Pspice를 이용하여 simulation 하면 결과는 다음과 같다



| Trace Color | Trace Name | Y1 | Y2 | Y1 - Y2 |
|-------------|------------|---------|---------|----------|
| | X Values | 3.4728m | 7.2301m | -3.7573m |
| CURSOR 1 | V(R3:2) | 1.6211 | 23.167m | 1.5979 |
| | V(V3:~) | 1.7188 | 9.897 | -8.1781 |
| CURSOR 2 | I(R3) | 0.000 | 9.877m | -9.877m |

그림 3.2 그림 3.1의 simulation 결과

그림 3.2의 simulation 결과에서 V_C 의 최댓값이 1.6211V, I_t 의 최댓값이 9.877mA라는 것을 알 수 있다.

이제 측정값 V_C 와 I_t 를 이용하여 capacitive reactance를 구하고 capacitance를 계산해보면, $X_C = \frac{V_C}{I_t} = \frac{1.6211V}{9.877mA} = 164.1\Omega$, $C = \frac{1}{2\pi f X_C} = \frac{1}{2\pi \times 1000 \times 164.1} = 0.9697\mu F$ 이라는 것을 알 수 있다. 이 역시 실제 사용한 capacitor의 capacitance인 $1\mu F$ 와 약간의 오차는 있지만 거의 비슷하다는 것을 확인할 수 있다.

(가), (나), (다)의 결과를 표로 정리해보면 다음과 같다.

| C | R | freq. | VS [V] | 측정값(max값) | | 계산값 | |
|--------|------|-------|--------|-----------|------------|------------------|--|
| | | | | V_C [V] | I_t [mA] | $X_C (=V_C/I_t)$ | Capaticance[uF] $= 1/(2\pi \text{freq.} X_C)$ |
| 0.01uF | 1000 | 1000 | 10 | 9.978 | 0.627 | 15913.88 | 0.010001019 |
| 0.1uF | 1000 | 1000 | 10 | 8.473 | 5.3226 | 1591.891 | 0.100029242 |
| 1uF | 1000 | 1000 | 10 | 1.6211 | 9.877 | 164.1288 | 0.9696957 |

그림 4 실험 결과 정리

위 표를 살펴보면 입력 값에서 capacitance에서만 차이가 있음을 확인할 수 있다. 이때 capacitance가 커질수록 capacitor의 양단 전압의 최댓값은 작아지고, 전류의 최댓값은 커진다는 것을 확인할 수 있다. 또한 이 측정값을 이용하여 구한 capacitive reactance는 $\frac{V_C}{I_t}$ 로 계산되기 때문에 capacitance가 커질수록 작아진다는 것을 알 수 있다.

5. 고찰

이번 시간에는 Pspice를 통해 capacitive reactance를 구해보고 이를 이용하여 capacitance를 계산한 다음, 이를 실제 사용한 capacitor와 비교하였다. 사실 원래 실험 주제가 capacitive reactance에 국한된 것은 아니었고, reactance 전체가 주제였기 때문에 inductive reactance도 포함하고 있었지만 시간 상 capacitive reactance만 다루었다.

사실 reactance는 물리학 시간에 배운 적이 있다. 다만 배운 지 시간이 꽤 지났고 회로 이론 시간에는 이를 다루지 않아서 많이 잊어버린 상태였는데, 이번 시간에 다시 상기시킬 수 있었다. 그리고 이번 시간에는 Pspice를 통해서 reactance를 직접 구해보고 이를 이용하여 capacitance의 계산 값을 구할 수 있었는데, 이 계산 값이 실제 사용한 capacitor의 capacitance와 굉장히 유사하게 나와 흥미로웠다. 또한 capacitance가 커질수록 capacitive reactance의 값이 작아지는 것을 확인할 수 있었는데, 이는 reactance의 값이 V_C 에 비례하고 I_t 에 반비례하여 나타나는 결과라고 생각한다. RC회로에서는 capacitance가 커질수록 V_C 가 작아지고 I_t 가 커지기 때문이다.

이번 실험을 통하여 reactance의 개념을 익히고, capacitive reactance에 대하여 완벽히 익힐 수 있었던 점은 좋았지만, 시간 상 inductive reactance에 대해 실험을 진행하지 못한 점은 아쉬움으로 남는다. 그래서 inductance의 개념을 생각하여 실험 결과를 예상해보면, LC회로에서는 inductivity가 커질수록 I_L 이 작아지고 V_L 이 커지므로, inductivity가 커질수록 inductive reactance의 값도 그에 따라 증가할 것이라고 생각한다.