

Санкт-Петербургский политехнический университет Петра Великого  
Институт компьютерных наук и технологий  
Высшая школа программной инженерии

# Отчёт по лабораторной работе «Программа DP32»

по дисциплине «Пакеты проектирования программно-автоматных  
комплесов»

Выполнил  
студент гр. в3530904/00030

В.С. Баганов

Старший преподаватель

А.В.Петров

«\_\_\_\_\_» \_\_\_\_\_ 202\_\_ г.

Санкт-Петербург  
2023

# Содержание

1. Введение	3
2. Задание	3
3. Описание программы	3
4. Блок-схема программы	4
5. Листинг трансляции программы	5
6. Код программы	7
7. Результат работы программы	9

# 1. Введение

Лабораторная работа посвящена решению индивидуального задания на упрощенном 32-х битном процессоре `dp_32` (digital processor 32-bit), с помощью симуляции в программе Active VHDL.

# 2. Задание

Найти сумму квадратов наименьшего и наибольшего элементов одномерного массива.

# 3. Описание программы

В памяти процессора выделяется место для элементов массива. Размер определяется начальным содержимым регистра `r1`. Работа программы состоит из двух циклов. Сначала из массива выбирается элемент и помещается в переменную `min`. Затем последовательно из массива читаются элементы и сравниваются с `min`. Если `min` окажется меньше текущего выбранного, то чтение продолжается и только что выбранный элемент снова записывается в массив (в конец). Если же выбранный элемент окажется меньше `min`, то `min` получает его значение, а прежнее значение `min` записывается в массив. Выборка элементов продолжается `k-1` раз, где `k` – количество элементов. В результате после процесса перебора в `min` будет содержаться минимальный элемент. Он заносится в ячейку памяти под номером 110. Далее из массива выбирается элемент и помещается в переменную `max`. Затем последовательно из массива читаются элементы и сравниваются с `max`. Если `max` окажется больше текущего выбранного, то чтение продолжается и только что выбранный элемент снова записывается в массив (в конец). Если же выбранный элемент окажется больше `max`, то `max` получает его значение, а прежнее значение `max` записывается в массив. Выборка элементов продолжается `k-1` раз, где `k` – количество элементов. В результате после процесса перебора в `max` будет содержаться максимальный элемент. Он заносится в ячейку памяти под номером 111, значение также сохраняется в регистре `r4`. Далее возводим в квадрат регистры `r4` и `r8`, и суммируем. В результате получаем сумму квадратов минимального и максимального элементов массива.

## 4. Блок-схема программы

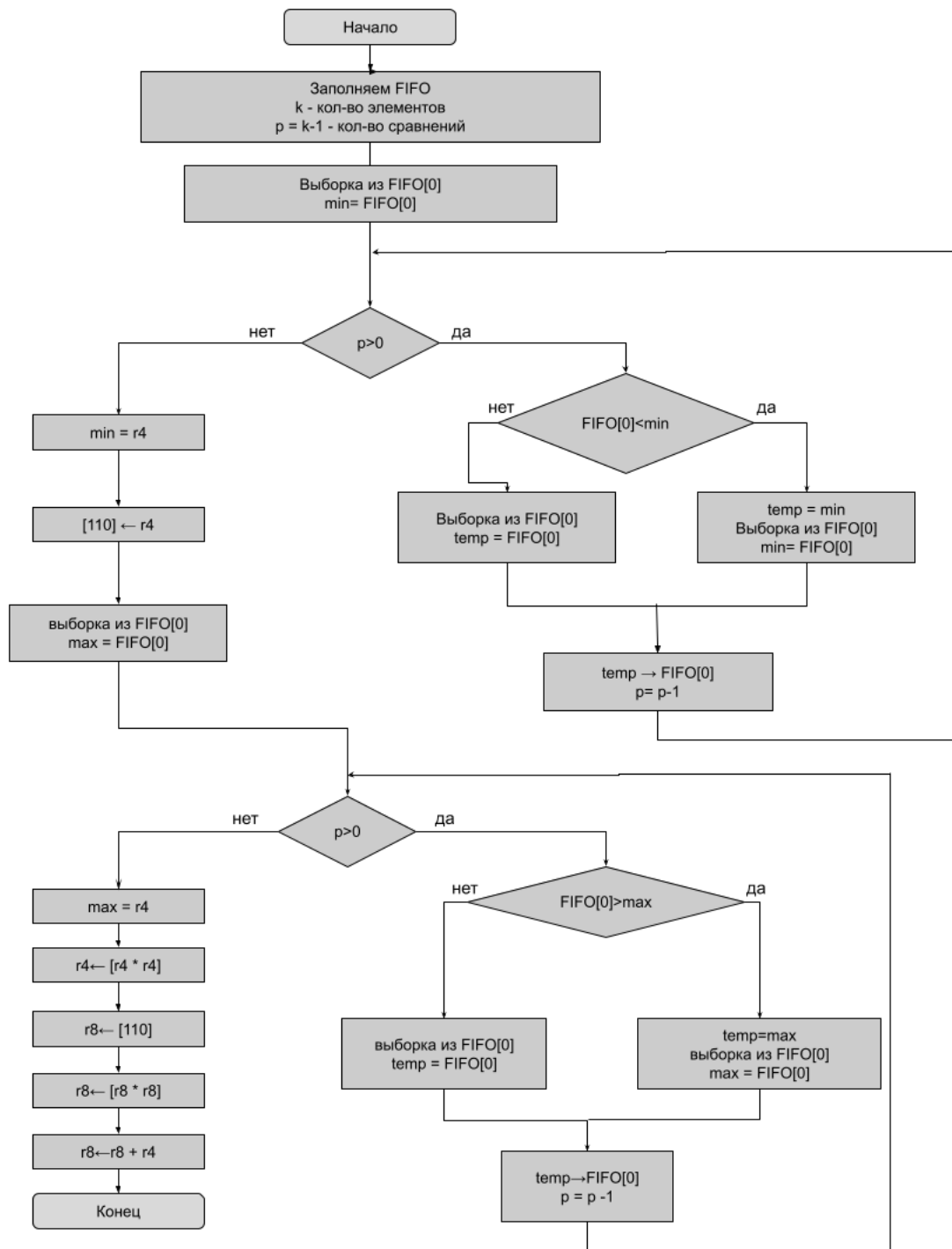


Рисунок 4.1. Блок-схема программы сортировки массива

## 5. Листинг трансляции программы

```

1  1. ; 0 - r0 - регистр для операций
2  2. ; k = 4 - r1 - кол-во элементов в очереди
3  3. ; p = 4 - r2 - кол-во сравнений элементов
4  4. ; n = 4 - r3 - кол-во элементов в FIFO
5  5. ; min - r4 - число, минимальный элемент (для сортировки)
6  6. ; temp - r5 - промежуточное значение
7  7. ; temp1 - r6 - промежуточное значение
8  8. ; temp2 - r7 - промежуточное значение
9  9. ; max - r8 - число, максимальный элемент
10 10.; 134 ячейка r8 - Результат (Сумма квадратов наименьшего и
    ↪ наибольшего значения)
11
12
13
14
15 12. ----- begin
16 13. (0000) [1000_0000] addq r0, r0, 0 ; r0 ← r0 + 0
17 14. (0001) [1001_0005] addq r1, r0, 5 ; r1 ← r0 + 5
18 15. (0002) [1002_0100] addq r2, r1, 0 ; r2 ← r1 + 0
19 16. (0003) [1003_0000] addq r3, r0, 0 ; r3 ← r0 + 0
20 17.
21 18. ----- k_greate_0:
22
23 19. (0004) [3004_0082] ldq r4, [r0+100] ; r4 ← FIFO[0]
24 20. (0005) [1101_0101] subq r1, r1, 1 ; r1 ← r1 - 1
25 21. (0006) [1002_0100] addq r2, r1, 0 ; r2 ← r1 + 0
26 22.
27 23. (0007) [1001_0100] addq r1, r1, 0 ; if r1 = 0
28 24. (0008) [4109_0000
29 (0009) [0000_0010] bi i, z, r0 if_k_0; then goto if_k_0
30 25. (0010) [1005_0000] addq r5, r0, 0 ; r5 ← r0 + 0
31 26.
32 27. ----- vyborka:
33
34 28. (0011) [1005_0501] addq r5, r5, 1 ; r5 ← r5 + 1
35 29. (0012) [3006_0582] ldq r6, [r5+130] ; r6 ← FIFO[r5]
36 30. (0013) [3106_0581] stq r6, [r5+130] ; FIFO[r5-1] ← r6
37 31. (0014) [0108_0501] sub r8, r5, r1 ; if r5 < r1
38 32. (0015) [500A_00FB] brq i, n, z vyborka; then goto vyborka
39 33.
40 34. ----- if_k_0:
41
42 35. (0016) [1001_0100] addq r1, r1, 0 ; if r1 < 0
43 36. (0017) [410B_0000
44 (0018) [0000_002C] bi i, n, z, r0 else_k_0; then goto else_k_0
45 37.
46 38. ----- if_p_0:
47
48 39. (0019) [1002_0200] addq r2, r2, 0 ; if r2 < 0
49 40. (0020) [410B_0000
50 41. (0021) [0000_0029] bi i, n, z, r0 else_p_0; then goto
    ↪ else_p_0
51 42. (0022) [3006_0082] ldq r6, [r0+130] ; r6 ← FIFO [0]
52 43. (0023) [0108_0406] sub r8, r4, r6 ; if r6 > r4
53 44. (0024) [410B_0000
54 45. (0025) [0000_001E] bi i, n, z, r0 min; then goto min

```

```

55. 46.      (0026) [1005_0400]    addq r5, r4, 0      ; r5 ← r4 + 0
56. 47.      (0027) [1004_0600]    addq r4, r6, 0      ; r4 ← r6 + 0
57. 48.      (0028) [4100_0000]
58. 49.      (0029) [0000_001F]    bi    r0 sdvig      ; goto sdvig
59.
60. 50.      -----min:
61.
62. 51.      (0030) [1005_0600]    addq r5, r6, 0      ; r5 ← r6 + 0
63. 52.
64. 53.      -----sdvig:
65.
66. 54.      (0031) [1007_0000]    addq r7, r0, 0      ; r7 ← r0 + 0
67. 55.
68. 56.      -----vybor_1:
69.
70. 57.      (0032) [1007_0701]    addq r7, r7, 1      ; r7 ← r7 + 1
71. 58.      (0033) [3006_0782]    stq  r6, [r7+130]   ; r6 ← FIFO[r7]
72. 59.      (0034) [3106_0781]    ldq  r6, [r7+129]   ; FIFO[r7-1] ← r6
73. 60.      (0035) [1108_0101]    subq r8, r1, 1      ; if r7 <
74. 61.      (0036) [0108_0708]    sub  r8, r7, r8     ; (r1-1)
75. 62.      (0037) [500A_00FA]    brq i, n, r0, vybor_1; then goto vybor_1
76. 63.
77. 64.      (0038) [3105_0181]    stq  r5, [r1+129]   ; FIFO[r1-1] ← r5
78. 65.      (0039) [1102_0201]    subq r2, r2, 1      ; r2 ← r2 - 1
79. 66.
80. 67.      (0040) [5000_00EA]    brq  r0, if_p_0     ; goto if_p_0
81. 68.
82. 69.      -----else_p_0:
83. 73.
84. 74.      [3104_006F]    stq  r4, [r0+110]   ; [110]← r4
85. 75.      [0204_0404]    mull  r4, r4, r4     ; r4 ← r4 * r4
86. 76.      [3008_006E]    stq  r4, [r0+111]   ; [111]← r4(max)
87. 77.      [0208_0808]    mull  r8, r8, r8     ; r8 ← r8 * r8
88. 78.      [3108_0070]    stq  r8, [r0+112]   ; [113]← r8
89. 79.      [0008_0804]    add  r8, r8, r4     ; r8 ← r8 + r4
90. 80.      [3108_0071]    stq  r8, [r0+111]   ; [113]← r8
91.
92.
93.
94.
95. 92.      (0099) [0000_0000]
96. 93.
97. 94.      FIFO:
98. 95.      (0100) [0000_0002]      ; FIFO[0]
99. 96.      (0101) [0000_0003]      ; FIFO[1]
100. 97.      (0102) [0000_0004]      ; FIFO[2]
101. 98.      (0103) [0000_0005]      ; FIFO[3]
102. 99.      (0104) [0000_0006]      ; FIFO[4]
103. 100.      (0105) [0000_0000]
104. 101.      (0106) [0000_0000]
105. 102.      (0107) [0000_0000]
106. 103.      (0108) [0000_0000]
107. 104.      (0109) [0000_0000]
108. 105.      (0110) [0000_0000]      ; min
109. 106.      (0111) [0000_0000]      ; min x min
110. 107.      (0112) [0000_0000]      ; max x max
111. 108.      (0113) [0000_0000]      ; sum

```

Листинг 1: Результат программы

## 6. Код программы

```
1 variable mem :memory_array:=
2     (0⇒X"1000_0000",
3      1⇒X"1001_0005",
4      2⇒X"1002_0100",
5      3⇒X"1003_0000",
6      4⇒X"3004_0064",
7      5⇒X"1101_0101",
8      6⇒X"1002_0100",
9      7⇒X"1005_0000",
10     8⇒X"1005_0501",
11     9⇒X"3006_0564",
12     10⇒X"3106_0563",
13     11⇒X"0108_0501",
14     12⇒X"500A_00FB",
15     13⇒X"1002_0200",
16     14⇒X"410B_0000_0000_0023",
17     16⇒X"3006_0064",
18     17⇒X"0108_0406",
19     18⇒X"410B_0000_0000_0018",
20     20⇒X"1005_0400",
21     21⇒X"1004_0600",
22     22⇒X"4100_0000_0000_0019",
23     24⇒X"1005_0600",
24     25⇒X"1007_0000",
25     26⇒X"1007_0701",
26     27⇒X"3006_0764",
27     28⇒X"3106_0763",
28     29⇒X"1108_0101",
29     30⇒X"0108_0708",
30     31⇒X"500A_00FA",
31     32⇒X"3105_0163",
32     33⇒X"1102_0201",
33     34⇒X"5000_00EA",
34     35⇒X"3104_006E",
35
36     36⇒X"1000_0000",
37     37⇒X"1001_0005",
38     38⇒X"1002_0100",
39     39⇒X"1003_0000",
40     40⇒X"1004_0000",
41     41⇒X"3004_0064",
42     42⇒X"1101_0101",
43     43⇒X"1002_0100",
44     44⇒X"1005_0000",
45     45⇒X"1005_0501",
46     46⇒X"3006_0564",
47     47⇒X"3106_0563",
48     48⇒X"0108_0501",
49     49⇒X"500A_00FB",
50     50⇒X"1002_0200",
51     51⇒X"410B_0000_0000_0049",
52     53⇒X"3006_0064",
53     54⇒X"0108_0604",
54     55⇒X"410B_0000_0000_003D",
55     57⇒X"1005_0400",
56     58⇒X"1004_0600",
57     59⇒X"4100_0000_0000_003E",
```

```

58      61⇒X"1005_0600",
59      62⇒X"1007_0000",
60      63⇒X"1007_0701",
61      64⇒X"3006_0764",
62      65⇒X"3106_0763",
63      66⇒X"1108_0101",
64      67⇒X"0108_0708",
65      68⇒X"500A_00FA",
66      70⇒X"3105_0163",
67      71⇒X"1102_0201",
68      72⇒X"5000_00EA",
69      73⇒X"0204_0404",
70      74⇒X"3104_006F",
71      -- 73⇒X"0204_0404",
72      75⇒X"3008_006E",
73      76⇒X"0208_0808",
74      78⇒X"3108_0070",
75      79⇒X"0008_0804",
76      80⇒X"3108_0071",
77      -- 80⇒X"0008_0804",
78      100⇒X"0000_0002",
79      101⇒X"0000_0003",
80      102⇒X"0000_0004",
81      103⇒X"0000_0005",
82      104⇒X"0000_0006",
83      others ⇒X"0000_0000");

```

Листинг 2: Код программы



## 7. Результат работы программы

Name	Type	Value	Last Value	Last Event Time
+ mem/line__14/mem(113)	bit_32	00000028	-----	-----
+ mem/line__14/mem(112)	bit_32	00000004	-----	-----
+ mem/line__14/mem(111)	bit_32	00000024	-----	-----
+ mem/line__14/mem(110)	bit_32	00000002	-----	-----
+ mem/line__14/mem(104)	bit_32	00000006	-----	-----
+ mem/line__14/mem(103)	bit_32	00000006	-----	-----
+ mem/line__14/mem(102)	bit_32	00000005	-----	-----
+ mem/line__14/mem(101)	bit_32	00000004	-----	-----
+ mem/line__14/mem(100)	bit_32	00000003	-----	-----
Click here to add new item				

В 100 по 103 ячейках получили отсортированные значения. Минимальное значение получили в 110 ячейку, а максимальное значение в 104 ячейку. Возвели в квадрат максимальное значение в 111 ячейке (24 из 16-ричной в 10-чную будет 36). В 112 ячейке получили квадрат минимального значения. Результат, сумма квадратов минимального максимального значений массива, записан в ячейке 113 (28 из 16-ричной в 10-чную будет 40).

The screenshot shows the Active-VHDL (DP\_32\_my) - memory.vhd simulation environment. The main window displays the VHDL code for memory initialization. The Watch window shows the memory array values, and the Design Browser shows the project structure.

**VHDL Code:**

```

97
98
99     100=>X"0000_0002",
100    101=>X"0000_0003",
101    102=>X"0000_0004",
102    103=>X"0000_0005",
103    104=>X"0000_0006",
104    others =>X"0000_0000");
105
106 begin
107     --
108     -- put d_bus and reply into initial state
109     --
110     d_bus <=null after Tpd;

```

**Watch Window:**

Name	Type	Value	Last Value	Last Event Time
+ mem/line__14/mem(113)	bit_32	00000028	-----	-----
+ mem/line__14/mem(112)	bit_32	00000004	-----	-----
+ mem/line__14/mem(111)	bit_32	00000024	-----	-----
+ mem/line__14/mem(110)	bit_32	00000002	-----	-----
+ mem/line__14/mem(104)	bit_32	00000006	-----	-----
+ mem/line__14/mem(103)	bit_32	00000006	-----	-----
+ mem/line__14/mem(102)	bit_32	00000005	-----	-----
+ mem/line__14/mem(101)	bit_32	00000004	-----	-----
+ mem/line__14/mem(100)	bit_32	00000003	-----	-----

**Design Browser:**

- Root : dp32\_behaviour\_test
  - cg : clock\_gen
  - proc : dp32
  - mem : memory
  - std.standard
  - dp\_32\_my\_alu\_32\_types

Active VHDL (DP\_32\_my) - memory.vhd

File Edit Search View Design Simulation Tools Help

100ns 186648ns+1

```

85      70=>X"3105_0163",
86      71=>X"1102_0201",
87      72=>X"5000_00E8",
88      73=>X"0204_0404",
89      74=>X"3104_006F",
90      --73=>X"0204_0404",
91      75=>X"3008_006E",
92      76=>X"0208_0808",
93      78=>X"3108_0070",
94      79=>X"0008_0804",
95      80=>X"3108_0071",
96      --80=>X"0008_0804",
97

```

library man... memory.vhd dp32\_test.vhd

Name	Type	Value	Last Value	Last Event Time
* mem/line__14/mem(113)	bit_32	00000028	-----	-----
* mem/line__14/mem(112)	bit_32	00000004	-----	-----
* mem/line__14/mem(111)	bit_32	00000024	-----	-----
* mem/line__14/mem(110)	bit_32	00000002	-----	-----
* mem/line__14/mem(104)	bit_32	00000006	-----	-----
* mem/line__14/mem(103)	bit_32	00000006	-----	-----
* mem/line__14/mem(102)	bit_32	00000005	-----	-----
* mem/line__14/mem(101)	bit_32	00000004	-----	-----
* mem/line__14/mem(100)	bit_32	00000003	-----	-----

Click here to add new item

dp32\_behaviour\_test

- Root : dp32\_behaviour\_test
  - cg : clock\_gen
  - proc : dp32
  - mem : memory
  - std.standard
  - dp\_32\_my.alu\_32\_types

Name	Value
------	-------

Files Structure Resources

Console Find Compilation Simulation

Ln 90, Col 30

start Микроэлектроника ... Active-VHDL (DP\_32\_...