



## Arquitetura de Computadores

LIC. EM ENG.ª INFORMÁTICA  
FACULDADE DE CIÊNCIAS E TECNOLOGIA  
UNIVERSIDADE DE COIMBRA



### Memória Cache

***Normalmente criada através do mesmo processo de fabrico e fazendo parte do mesmo circuito integrado do processador, a memória cache, mais rápida mas também mais cara do que a memória RAM, permite colmatar os diferentes desempenhos do processador e memória principal. Formada por diferentes níveis dentro da hierarquia de memória, a cache contém cópias de subconjuntos (de dados e instruções) da memória principal.***

A lei de *Amdahl* permite definir o ganho (*speedup*) global obtido quando se acelera a execução de determinada parte de um sistema. Esse ganho depende de dois fatores:

- ganho de execução  $G_e$  da parte melhorada (acelerada) do sistema ( $G_e > 1$ );
- fracção de tempo  $F_t$  que a parte modificada (acelerada) do sistema ocupa na execução global ( $F_t \leq 1$ ).

$$speedup = \frac{1}{(1-F_t) + \frac{F_t}{G_e}}$$

1. Suponha que uma determinada memória cache é 11 vezes mais rápida do que a memória principal, e suponha ainda que a cache pode ser usada 85% do tempo. Qual será o máximo ganho (*speedup*) obtido através do uso de cache no sistema?
2. Determine o tempo médio de acesso (*average access time*) de um sistema em que o acesso à memória principal requer 50 ns, enquanto que o acesso à cache é 8 vezes mais rápido e tem um *hit rate* de 70%.
3. Sabendo que o *speedup* é de 5, o acesso à memória demora 30 ns e o tempo de acesso à cache é 5 ns:
  - a) Calcule o *hit ratio*
  - b) Calcule o tempo médio de acesso à memória (AMAT)

4. Determine o *speedup* para um computador equipado com memória cache em que o acesso à memória demora 50 ns, enquanto o acesso à cache demora 5 ns. A relação de *cache hits* para todos os acessos vale 85%.
5. Assuma que uma memória tem 32 blocos e a cache consiste em 8 blocos. Determine onde será encontrado o 13º bloco de memória na cache para:
- a) Direct mapped cache
  - b) 2-way set-associative cache
  - c) Fully associative cache
6. Considere a seguinte hierarquia de memória (memória principal + memória cache) em que:
- Tamanho da memória principal é 2 Giga bytes;
  - Tamanho da memória cache é 1 Mega bytes;
  - Tamanho de bloco da memória cache é 128 bytes.
- Considere os seguintes tipos de arquiteturas de caches:
- i. Direct mapped cache
  - ii. 2-way set-associative cache
  - iii. 8-way set-associative cache
  - iv. Fully associative cache
- a) Calcule o número de blocos a considerar nestas caches.
  - b) Calcule o número de sets das set-associative caches
  - c) Calcule a estrutura de endereçamento para cada um dos tipos de caches.
7. Assuma que um computador possui um valor de CPI (*cycles per instruction*) igual a 1.8 quando todos os acessos à memória resultam num *cache hit* (situação ideal). Assuma também que todos os acessos a dados são feitos via operações do tipo *load* e *store*, e que essas representam 30% do total de instruções. Sabendo que o *miss rate* é de 3% e que o *miss penalty* é de 20 *clock cycles*, quão mais rápida seria a execução nesta máquina se todas as instruções fossem *cache hits*?