Universidad del Valle de Guatemala
Facultad de Ingeniería
Departamento de las Ciencias de la Computación
CC3001 - Introducción a la Organización de Computadoras Marzo del 2009

"Contador de 4 bits Ascendente de Impares"

desarrollado por C. López[1] y H. Chinchilla[2]

0. Introducción:

Éste circuito trata acerca de un contador ascendente de números impares. Estos se representarán con números binarios de cuatro bits (esto deja trabajando al circuito únicamente contando de 1 a 15. El circuito es cíclico y necesitará de un oscilador para que esto suceda.

En éste reporte, se estará haciendo referencia al "circuito #1" como el primer intento para desarrollarlo, el "circuito #2" fue el que se realizó al final. La razón de esto fue, que a la hora de poner el circuito en práctica (en un protoboard), éste no funcionó dos veces consecutivas, tratandolo de repetir una última vez, nos dimos cuenta que éste se podía simplificar todavía vez más.

La manera en que se simplificó más, es, *quitando* una variable o un bit. Esto se pudo hacer gracias a que los números impares en binario siempre terminan en "1" (eg. 0001, 0011.. etc.); como los números en el circuito son representados con leds, éste último no lo tomaríamos en cuenta en el circuito y siempre estaría encendido.

[1] Carlos Eduardo López Camey, Estudiante de Ingeniería en Ciencias de la Computación, Universidad del Valle de Guatemala, Carné #08107, http://kmels.net

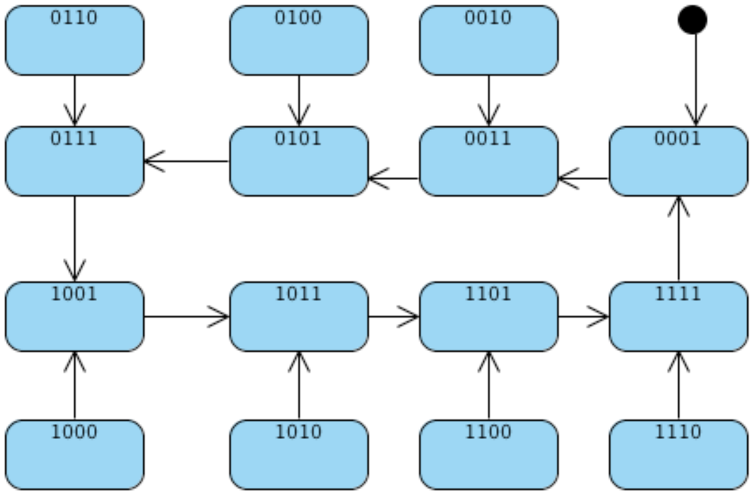
[2] Víctor Hugo Chinchilla Godoy, Estudiante de Ingeniería Electrónica, Universidad del Valle de Guatemala, Carné #

1. Diagrama de Estados:

Explicación del circuito #1:

Inicia en el estado “0001” que es un número “1” entero y va transicionandose al siguiente número impar hasta que llegue a “1110” (15), luego, vuelve a empezar.

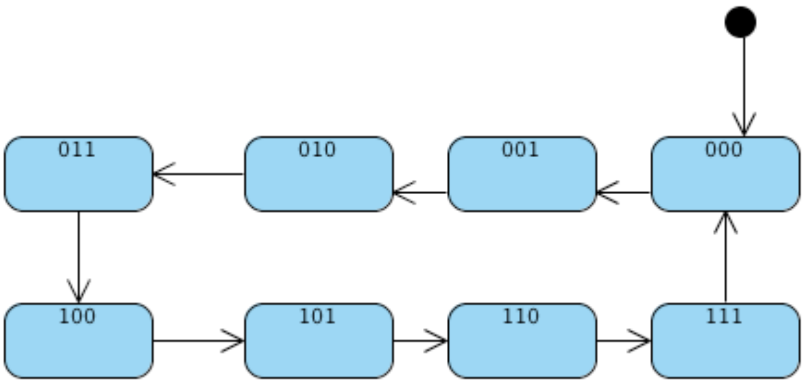
Si por alguna razón, el circuito se encuentra en un estado con un número par, éste sería llevado al estado cuyo número es el siguiente impar después de ese número par.



Explicación del circuito #2:

Inicia en el estado “000” que en realidad en el circuito sería un “0001” (siempre recordando que en el circuito #2, el último bit siempre es 1). Después del inicio, el stado irá transicionandose al siguiente número impar hasta que llegue a “111” (15), luego, vuelve a empezar desde el inicio.

Nótese que no hizo falta tomar en cuenta las entradas o estados pares ya que en éste circuito nunca los habrá, solo impares.



2. Tabla de estado

Explicación para el circuito #1:

J(m) y K(m) representan al J(m) y K(m) de un flip flop. En donde m es la variable dependiente de la función (w,x,y o z).

w	x	y	z	Jw	Kw	Jx	Kx	Jy	Ky	Jz	Kz	W’	X’	Y’	Z’
0	0	0	0	0	X	0	X	0	X	1	X	0	0	0	1
0	0	0	1	0	X	0	X	1	X	X	0	0	0	1	1
0	0	1	0	0	X	0	X	X	0	1	X	0	0	1	1
0	0	1	1	0	X	1	X	X	1	X	0	0	1	0	1
0	1	0	0	0	X	X	0	0	X	1	X	0	1	0	1
0	1	0	1	0	X	X	0	1	X	X	0	0	1	1	1
0	1	1	0	0	X	X	0	X	0	1	X	0	1	1	1
0	1	1	1	1	X	X	1	X	1	X	0	1	0	0	1
1	0	0	0	X	0	0	X	0	X	1	X	1	0	0	1
1	0	0	1	X	0	0	X	1	X	X	0	1	0	1	1
1	0	1	0	X	0	0	X	X	0	1	X	1	0	1	1
1	0	1	1	X	0	1	X	X	1	X	0	1	1	0	1
1	1	0	0	X	0	X	0	1	X	1	X	1	1	0	1
1	1	0	1	X	0	X	0	1	X	X	0	1	1	1	1
1	1	1	0	X	0	X	0	X	0	1	X	1	1	1	1
1	1	1	1	X	1	X	1	X	1	X	0	0	0	0	1

Explicación para el circuito #2:

J(m) y K(m) representan al J(m) y K(m) de un flip flop. En donde m es la variable dependiente de la función (w,x o y).

A	B	C	Ja	Ka	Jb	Kb	Jc	Kc	A	B	C
0	0	0	0	X	0	X	1	X	0	0	1
0	0	1	0	X	1	X	X	1	0	1	0
0	1	0	0	X	X	0	1	X	0	1	1
0	1	1	1	X	X	1	X	1	1	0	0
1	0	0	X	0	0	X	1	X	1	0	1
1	0	1	X	0	1	X	X	1	1	1	0
1	1	0	X	0	X	0	1	X	1	1	1
1	1	1	X	1	X	1	X	1	0	0	0

3. Mapas de Karnaugh

Expresión: Jw = BCD

Jw	00	01	11	10
00				
01			1	
11	X	X	X	X
10	X	X	X	X

Expresión: Jx = CD +B

Jx	00	01	11	10
00			1	
01	1	1	1	1
11	1	1	1	1
10			1	

Expresión: Jy = ABC‘ + C’D

Jy	00	01	11	10
00		1		
01		1		
11	1	1		
10		1		

Expresión: Jz = 1

Jz	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

Expresión: Kw = BCD + A’

Kw	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11			1	
10				

Expresión: Kx = CD + B’

Kx	00	01	11	10
00	1	1	1	1
01			1	
11			1	
10	1	1	1	1

Expresión: Ky = CD

Ky	00	01	11	10
00			1	
01			1	
11			1	
10			1	

Expresión: Kz = 0

Kz	00	01	11	10
00				
01				
11				
10				

Circuito #2

Expresión: Ja = BC

Jb	00	01	11	10
00			1	
01	X	X	X	X

Expresión: Ka = BC

Jb	00	01	11	10
00			1	
01	X	X	X	X

Expresión: Jb = C

Jb	00	01	11	10
00		1	X	
01		1	X	

Expresión: Kb = C

Jb	00	01	11	10
00	X	X	1	
01	X	X	1	

Expresión: Jc = 1

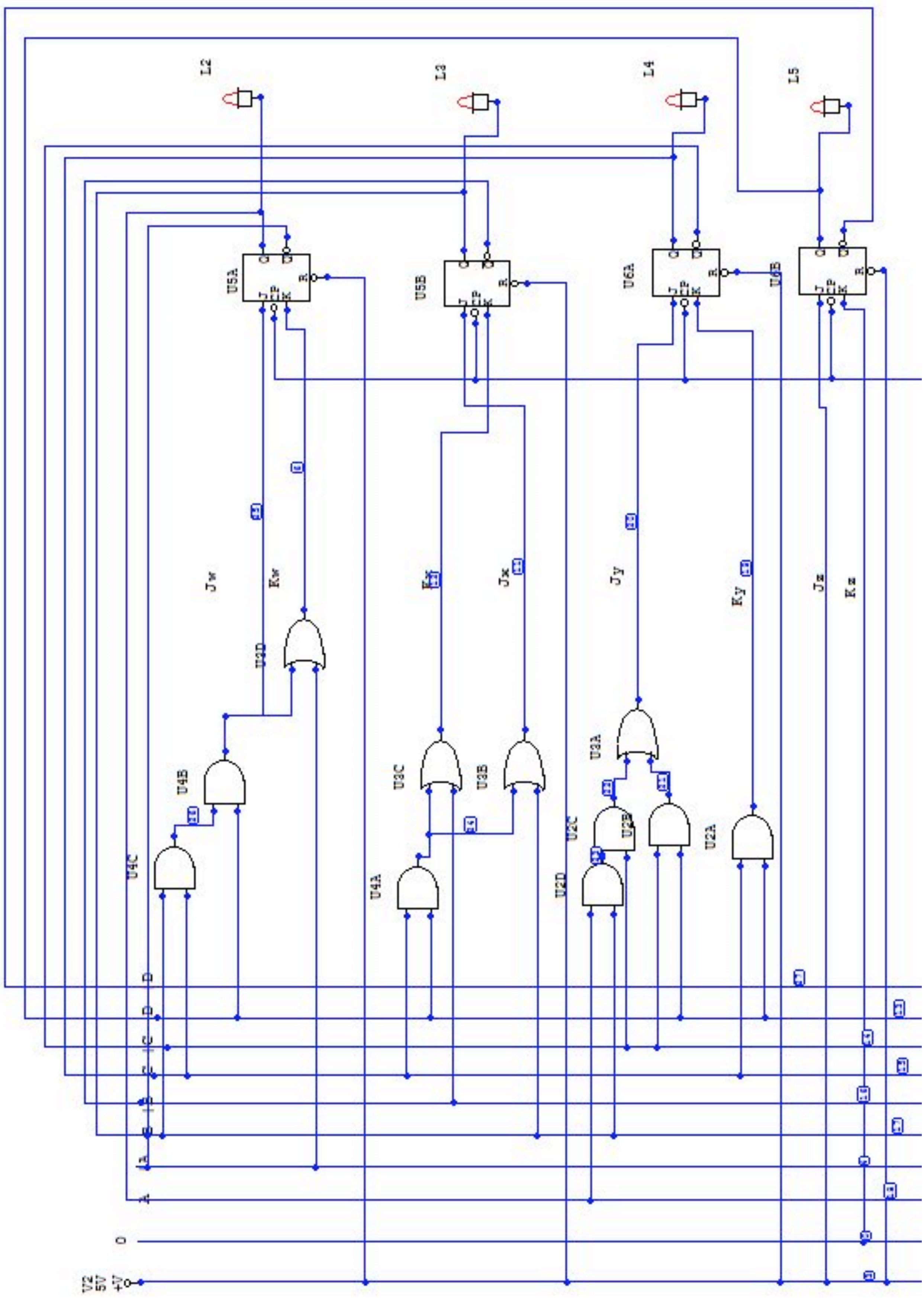
Jb	00	01	11	10
00	1	X	X	1
01	1	X	X	1

Expresión: Kc = 1

Jb	00	01	11	10
00	X	1	1	X
01	X	1	1	X

4. Diagrama del circuito

Circuito #1:



Circuito #2: