1 Fachbegriffe

IC(integrated circuit)	integriterte schaltkreis					
gate	Gatter					
signal	Signal					
wire,net	Kupferleitung					
CPU(central prozessing unit)	Zentrale Verbarbieutngs einehit					
memory	speicher					
flash memory	Festwertspeicher					
Dram(dynamic random access memory)	dynamsicher ram					
random acces	wahlfreier zugriff					
ADC(Analog to Digital Converter)	Analgo nach digitalwandler					
DAC(ditial to analog converter)	Digital zu analog Wandler					
OpAmps	Operationsverstrker					
0-active(low)	negativ aktiv					
1-active(high)	positiv aktiv					
keyboard	tastatur					
printer	schreibwerk					
sampling frequency	Abtastfrequenz					
sample	messwert/punkt					
resulution	auflsung					
truth/function tabel	wahrheitstabelle					
logical equation	logische Gleichungen					

2 KV Diagramm

		A	A	\overline{A}	\overline{A}												
4Var -	B					D	– – 3 Var - –	- 	B	$\mid A \mid$	A	\overline{A}	\overline{A}		D	a	<u> </u>
	B					\overline{D}								- 2 Van		A	A
	\overline{B}					\overline{D}		\overline{B}					- 2 Var	$\frac{B}{\overline{D}}$			
	\overline{B}					D			C	\overline{C}	\overline{C}	C	\overline{C}	D			
-		C	\overline{C}	\overline{C}	C		-		'	•							

 $\bullet\,$ Konjunktive Normalform: Nullen verknüpfen

• Disjunktive Normalform: Einsen verknüpfen

3 Gray-Code

- Stetig
- Hamming Abstand = 1
- Zahl in Graycode:

X1: Dualzahl im Binrcode

X2: Rechts-Shift der Dualzahl um 1 Bit

X3: Modulo-2-Addition (XOR-Verknpfung) von X1 und X2

X3: gewünschte Zahl im Graycode.

4 Vollständige Logicksysteme

Grund- verknüpfung	Realisiert mit NAND	Realisiert mit NOR				
NICHT $X \longrightarrow 1 \longrightarrow Y$	(i) X — & — Y	(i) X				
	(ii) X - & - Y	(ii) <i>χ</i> → ≥1				
$Y=\overline{X}$	(i) $Y = X \overline{\wedge} 1$ (ii) $Y = X \overline{\wedge} X$	(i) $Y = X \overline{\vee} 0$ (ii) $Y = X \overline{\vee} X$				
X_1 X_2 X_2 X_2 X_3 X_4 X_4 X_5 X_4 X_5 X_4 X_5	X ₁ & & ~ Y	X_1 ≥ 1 ≥ 1 Y X_2 ≥ 1 Y				
$Y=X_1\wedge X_2$	$Y = (X_1 \overline{\wedge} X_2) \overline{\wedge} (X_1 \overline{\wedge} X_2)$	$Y = (X_1 \overline{\vee} X_1) \overline{\vee} (X_2 \overline{\vee} X_2)$				
$X_1 \xrightarrow{\text{ODER}} X_2 \xrightarrow{\geq 1} Y$	X_1 X_2 X_3 X_4 X_4 X_5 X_4 X_5 X_4 X_5 X_5 X_6 X_7 X_8	$X_1 \longrightarrow \Sigma 1$ $\Sigma 1 \longrightarrow Y$				
$Y = X_1 \vee X_2$	$Y = (X_1 \overline{\wedge} X_1) \overline{\wedge} (X_2 \overline{\wedge} X_2)$	$Y = (X_1 \nabla X_2) \nabla (X_1 \nabla X_2)$				