NOLLE

Damien

L3 – Informatique

ADO - Devoir 3:

<u>Note :</u>	Observation:
/20	

Exercice 1)

Q1)

On sait que la mémoire cache contient 8 blocs, 1 bloc équivaut à 32 bits.

Déplacement = puissance de la taille d'un bloc = 32 bits = 32 / 8 = 4 octets = $2^2 = 2$ bits

- Fonction correspondance directe:

Index = Puissance du nombre de blocs en mémoire cache = $8 \text{ blocs} = 2^3 = 3 \text{ bits}$

Nb blocs mémoire cache = TC / NOBP

$$8 = TC/4$$

8 * 4 = 32 octets

$$32/4 = 8 = 2^3$$

Etiquette = taille adresse – taille déplacement – taille index

$$= 15 - 2 - 3 = 10$$
 bits

- Fonction correspondance associative par ensemble de 4 :

Index = puissance (de 2, pour tous) du nombre d'ensemble dans la mémoire cache = NEC = NBC / NBPE = 8 / 4 = 2 ensembles dans la mémoire cache = $2^1 = 1$ bits.

Etiquette = taille adresse – taille déplacement – taille index = 15 - 2 - 1 = 12 bits

Q2)

0x2000 = 0010 0000 0000 0000

0100000000 000 00

0001 0000 0000 = 0x100 (Etiquette)

000 = 0x0 (index)

0x2010 = 0010 0000 0001 0000

0100000000 100 00

100 = 4 = 0x4 (Index)

01 0000 0000 = 0x100 (Etiquette)

0x2020 = 0010 0000 0010 0000

0100000001 000 00

Index = 000 = 0 = 0x0

Etiquette = 01 0000 0001 = 0x101

Calcul du taux de succès :

1/6

1*8/6*8 = 8/48

Q3:

0x2000 = 0010 0000 0000 0000

010000000000 0 00

Etiquette = 0100 0000 0000 = 0x400

```
Index = 0
```

0x2010 = 0010 0000 0001 0000

01000000010 0 00

Etiquette = 0100 0000 0010 = 0x402

Index = 0

0x2020 = 0010 0000 0010 0000

01000000100 0 00

Etiquette = 0100 0000 0100 = 0x404

Index = 0

Calcul du taux de succès :

3/6

Soit le programme assembleur suivant: .data tab1: .byte 1,2,3,4,5,6,7,8,9,10,11,12,13,14,15,16 tab2: .byte 1,2,3,4,5,6,7,8,9,20,21,22,23,24,25,26 tab3: .space 32 .text
addiu \$a0,\$0,0x2000 addiu \$a1,\$0,16 jal test
addiu \$v0,\$0,10 syscall test:
Ibu \$t0,0(\$a0) Ibu \$t1,16(\$a0) addu \$t0,\$t0,\$t1 sb \$t0,32(\$a0) addiu \$a0,\$a0,1 addiu \$a1,\$a1,-1 bne \$a1,\$0,test jr \$ra
Pour évaluer les performance de ce programme, nous allons utiliser un cache contenant des blocs de 1 mot (32 bits - 4 octets), contenant 8 blocs. Nous utiliserons une fonction de correspondance directe, une fonction de correspondance associative par ensemble de 4. La taille des adresses est de 15 bits.
Donnez la taille des trois champs (nombre de bits)
Directe Etiquette= 10 Index= 3 Déplacement= 2
Associative ensemble de 4 Etiquette= 12 , Index= 1
2. Calculez le taux de succès pour la fonction de correspondance directe. Pour cela, complétez les valeurs suivantes, pour les deux premières itérations. Adresse=0x2000, Etiquette=0x 100 , Index= 0 , Succès= NON \$
Adresse=0x2010, Etiquette=0x 100 , Index= 4 , Succès= NON \$
Adresse=0x2020, Etiquette=0x 101 , Index= 0 , Succès= NON \$
Adresse=0x2001, Etiquette et Index= idem 0x2000, Succès= NON \$
Adresse=0x2011, Etiquette et Index= idem 0x2010, Succès= OUI \$
Adresse=0x2021, Etiquette et Index= idem 0x2020, Succès= NON \$
D'ou le Taux de succès = 8 /48
3. Calculez le taux de succès pour la fonction de correspondance associative. Pour
cela, complétez les valeurs suivantes, pour les deux premières itérations. Adresse=0x2000, Etiquette=0x 400 , Ensemble= 0 , Succès=
NON \$
Adresse=0x2010, Etiquette=0x 402 , Ensemble= 0 , Succès=
NON \$
Adresse=0x2020, Etiquette=0x 404 , Ensemble= 0 , Succès=
NON \$
Adresse=0x2001, Etiquette et Ensemble= idem 0x2000, Succès= OUI \$
Adresse=0x2011, Etiquette et Ensemble= idem 0x2000, Succès= OUI \$
Adresse=0x2021, Etiquette et Ensemble= idem 0x2000, Succès= OUI \$
D'où le Taux de succès = 24 /48

Exercice 2)

Q1:

Instruction/cycle	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lbu \$t0,0(\$a0)	LI	DI	EX	М	ER													
lbu \$t1,16(\$a0)		LI	DI	EX	М	ER												
addu \$t0,\$t0,\$t1			LI	DI	DI	DI	EX	М	ER									
sb \$t0,32(\$a0)				LI	LI	LI	DI	DI	DI	EX	М	ER						
addiu \$a0,\$a0,1							LI	LI	LI	DI	EX	М	ER					
addiu \$a1,\$a1,-1										LI	DI	EX	М	ER				
bne \$a1,\$0,test											LI	DI	DI	DI	EX	М	ER	
lbu \$t0,0(\$a0)												LI	LI	LI	DI	EX	М	ER

5 + (n-1) (nombre d'étages - 1) = 5 + (8-1) = 12

 $3^{\text{ème}}$ instruction : dépendance \$t1, \$t0

4ème instruction : dépendance \$t0

5^{ème} instruction : dépendance \$a1

6ème instruction : dépendance : \$a0, \$t0

On a donc une dépendance sur \$t1, \$t0, \$a0 et \$a1.

XXLDDDEMW

XXXLLLDDDEMW

XXXXXXLLLDEMW

XXXXXXXXLDEMW

XXXXXXXXXLDDDEMW

XXXXXXXXXXLLLDEMW

1. En utilisant un pi Ibu \$t0,0(\$a0) Ibu \$t1,16(\$a0)	ipeline sans envoi, donnez l'état du pipeline sur le modèle des deux premières lignes (en majuscule et sans espace) LDEMW XLDEMW	
addu \$t0,\$t0,\$t1	XLIDDDEMW	
sb \$t0,32(\$a0)	XXXLLLDDDEMW	
addiu \$a0,\$a0,1	XXXXXXLLLDEMW	A
addiu \$a1,\$a1,-1	XXXXXXXXXXLDEMW	
bne \$a1,\$0,test	XXXXXXXXXXLDDDEMW	
Ibu \$t0,0(\$a0)	XXXXXXXXXXXXLLLDEMW	
En déduire le nomb	ore de cycle par itération si le branchement est pris 14	

Q2:

Instruction/cycle	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lbu \$t0,0(\$a0)	LI	DI	EX	М	ER													
lbu \$t1,16(\$a0)		LI	DI	EX	М	ER												
addu \$t0,\$t0,\$t1			LI	DI	DI	DI	EX	М	ER									
sb \$t0,32(\$a0)				LI	П	П	DI	DI	DI	EX	Μ	ER						
addiu \$a0,\$a0,1							Ξ	П	Ξ	DI	EX	Μ	ER					
addiu \$a1,\$a1,-1										LI	DI	EX	М	ER				
bne \$a1,\$0,test											LI	DI	DI	DI	EX	М	ER	
lbu \$t0,0(\$a0)												LI	LI	LI	DI	EX	М	ER

Instruction/cycle	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lbu \$t0,0(\$a0)	LI	DI	EX	М	ER													
lbu \$t1,16(\$a0)		LI	DI	EX	М	ER												
addu \$t0,\$t0,\$t1			LI	DI	EX	EX	М	ER										
sb \$t0,32(\$a0)				LI	DI	DI	EX	М	ER									
addiu \$a0,\$a0,1					LI	LI	DI	EX	М	ER								
addiu \$a1,\$a1,-1							LI	DI	EX	М	ER							
bne \$a1,\$0,test					,			LI	DI	EX	М	ER		,	,	,		
lbu \$t0,0(\$a0)									LI	DI	EX	М	ER					

XXLDEEMW

XXXLDDEMW

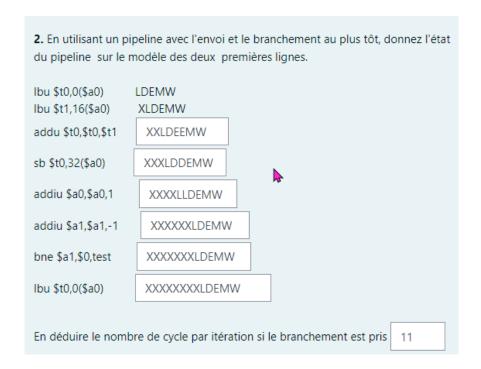
XXXXLLDEMW

XXXXXXLDEMW

XXXXXXXLDEMW

XXXXXXXLDEMW

Instruction/cycle	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
lbu \$t0,0(\$a0)	LI	DI	EX	М	ER													
lbu \$t1,16(\$a0)		LI	DI	EX	М	ER												
addu \$t0,\$t0,\$t1			LI	DI	EX	EX	М	ER										
sb \$t0,32(\$a0)				LI	DI	DI	EX	М	ER									
addiu \$a0,\$a0,1					LI	LI	DI	EX	М	ER								
addiu \$a1,\$a1,-1							LI	DI	EX	М	ER							
bne \$a1,\$0,test								LI	DI	EX	М	ER						
lbu \$t0,0(\$a0)					,				LI	DI	EX	М	ER	,	,	,		



Q3:

Instruction/cycle	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
Ibu \$t0,0(\$a0)	LI	DI	EX	М	ER													
lbu \$t1,16(\$a0)		LI	DI	EX	М	ER												
addu \$t0,\$t0,\$t1			LI	DI	EX	EX	М	ER										
addiu \$a1,\$a1,-1				LI	DI	EX	М	ER										
sb \$t0,32(\$a0)					LI	DI	EX	М	ER									
addiu \$a0,\$a0,1						LI	DI	EX	М	ER								
bne \$a1,\$0,test							LI	DI	EX	М	ER							
lbu \$t0,0(\$a0)								LI	DI	EX	М	ER						