

# Simulazione esercizio prova infracorso.

Manuel Maddaluno M63001208

## Modifiche apportate:

- La terminazione del programma e quindi la disabilitazione delle periferiche viene eseguita disabilitando le interrupt anzichè non chiudendo il protocollo.
- È stato ottimizzato il codice riducendo il numero di registri utilizzati nelle ISR.
- Le ipotesi fatte rimangono le medesime.
- È stato aggiunto il file .MEM contenente gli indirizzi delle due ISR mappate opportunamente nel vettore delle Interruzioni.
- È stato modificato il file di configurazione .CFG in modo da renderlo coerente con i livelli di priorità considerati (dal punto di vista del sistema B, PIA più prioritaria di UART).

## Sistema A:

Per quanto riguarda il sistema A (ma le stesse considerazioni verranno fatte anche per il sistema C), non sono stati presi accorgimenti particolari.

Il sistema A è quello collegato al sistema B tramite UART, per cui banalmente è stato configurato di modo che invii dati tramite la periferica senza adoperare interrupt.

La configurazione della periferica è la solita per la trasmissione.

È stato introdotto un ciclo bloccante per attendere un pò tra l'invio di ogni carattere di modo da non sovraccaricare il ricevitore.

La memoria per questo sistema è così strutturata:

\$8000 -> Dati

\$8100 -> Main

\$8200 -> Inizializzazione UART

Subroutine di invio dati

## Sistema C:

Il sistema C è stato realizzato in modo del tutto simile al sistema A.

Questo però è collegato tramite PIA. Anche qui non sono state abilitate le interruzioni ed è stato aggiunto un ciclo per rallentare l'invio dei dati.

La configurazione è quella solita per il porto B della PIA (trasmissione):

- Dati in output
- CB1 sensibile sul fronte di discesa
- CB2 si abbassa sulla scrittura dei dati

La memoria è così strutturata:

\$8000 -> Dati

\$8100 -> Main

\$8200 -> Inizializzazione PIA

Subroutine di invio dati