

Cómo generar un fichero .xdc

Creador: David Rubio G.

Entrada: <https://soceame.wordpress.com/2020/12/06/como-generar-un-fichero-xdc/>

Blog: <https://soceame.wordpress.com/>

GitHub: <https://github.com/DRubioG>

Fecha última modificación: 22/02/2025

Un fichero XDC es un fichero de asignación de pines en una placa de Xilinx. En dicho fichero se determina el puerto de salida o entrada a la placa, el pin físico al que se le va a asignar el puerto y el banco de alimentación.

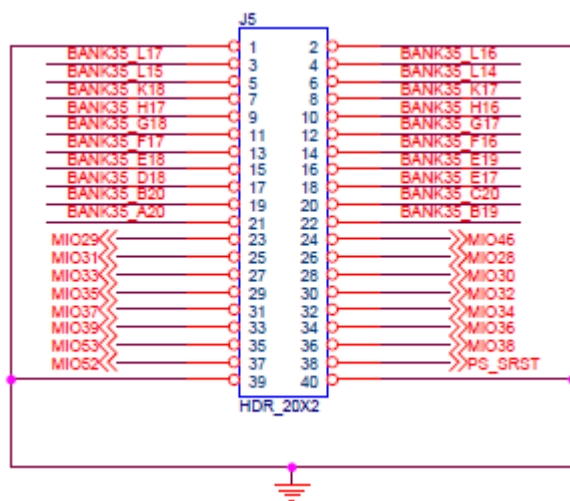
Señales de salida/entrada

Son las señales que en el código se ha determinado que son de entrada o de salida del sistema. Por ejemplo, en VHDL son los puertos *in* y los puertos *out*.

Pines físicos de la placa

Estos pines son los que tiene la placa que van conectados a la FPGA real. Para localizar estos pines se tiene que ir al datasheet y mirar cómo el fabricante ha asignado los pines de salida.

Por ejemplo, en la placa que yo tengo el fabricante en el datasheet me da estos pines de salida



Entonces, para utilizar el pin 7 tengo que seguir la señal BANK35_K18 para saber el pin del chip que utiliza.

IO_L11P_T1_SRCC_35	L17	BANK35_L17
IO_L11N_T1_SRCC_35	K17	BANK35_K17
IO_L12P_T1_MRCC_35	K18	BANK35_K18
IO_L12N_T1_MRCC_35	H16	BANK35_H16
IO_L13P_T2_MRCC_35	H17	BANK35_H17

El pin 7 tiene asignado el pin K18 y éste el que se va a utilizar para generar el xdc.

NOTA: Muchas veces el fabricante llama de la misma manera las salidas por la placa y a las salidas del chip de la FPGA. En el ejemplo anterior se puede ver que la señal BANK35_K18 ya lleva incluida la salida K18

Banco de alimentación

El banco de alimentación es el que permite variar la tensión de entrada máxima de los pines.

Por ejemplo, para sacar una señal con una tensión de 3.3V se tiene que utilizar el banco LVCMOS33.

Generar XDC

Para generar un XDC básico se necesitan al menos dos líneas de código.

```
set_property IOSTANDAR <Banco de alimentación> [get_ports <nombre puerto>];  
set_property PACKAGE_PIN <nombre del pin> [get_ports <nombre del puerto>];
```

La primera línea asigna una tensión de referencia al puerto, y la segunda asigna el pin de salida al puerto

Si en vez de puertos de salida de una señal son puertos de múltiples señales se tiene que declarar cada bit de la señal por separado empleando el esquema:

```
set_property PACKAGE_PIN <nombre del pin> [get_ports {<nombre del puerto>[<bit del puerto>]}];
```

Ejemplo

Se quiere sacar una señal llamada *dos_bits* (que tiene dos bits de salida) de 3.3V por los pines 7 y 8 de una placa con el chip XC7Z010.

Lo primero se buscan los pines de salida 7 y 8 de la FPGA.



Los pines de salida son el K18 y el K17. Entonces, como ya se tiene las tres cosas que se tienen que sacar se procede a generar el XDC.

```
set_property IOSTANDAR LVCMOS33[get_ports {dos_bits[0]}}]; #pin 7  
set_property IOSTANDAR LVCMOS33 [get_ports {dos_bits[1]}}]; #pin 8
```

<https://soceame.wordpress.com/2020/12/06/como-generar-un-fichero-xdc/>

```
set_property PACKAGE_PIN K18 [get_ports {dos_bits[0]}}; #pin 7
set_property PACKAGE_PIN K17 [get_ports {dos_bits[1]}}; #pin 8
```

** Este fichero va en el apartado Constraints de Vivado

Aquí dejo un enlace con el xdc de un [XC7Z010-CLG400](#) de QMTECH

Otra forma de generar un XDC es mediante el Pin Planner, del que se hablará en otra entrada.

NOTA: Hay una ampliación de esta entrada

<https://soceame.wordpress.com/2021/01/01/como-generar-un-fichero-xdc-actualizado-y-ampliado/>

NOTA 2: También se puede crear un XDC utilizado Vivado

<https://soceame.wordpress.com/2024/06/15/como-crear-un-xdc-desde-vivado/>