

Cómo asignar un valor en decimal a un std_logic_vector

Creador: David Rubio G.

Entrada: https://soceame.wordpress.com/2024/05/18/como-asignar-un-valor-en-decimal-a-un-std_logic_vector/

Blog: <https://soceame.wordpress.com/>

GitHub: <https://github.com/DRubioG>

Fecha última modificación: 22/02/2025

Muchas veces nos ha ocurrido que queremos asignar un valor decimal a un *std_logic_vector* y no hemos podido hacerlo directamente y nos ha tocado declarar una constante (*constant*) con valor fijo y después asignar el valor de esa constante a la señal que queremos.

Bien, pues hay una forma de hacer esa asignación si tener que pasar por una constante.

El método normal de asignación es:

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity borrar is
    port(
        a : in std_logic;
        b : out std_logic_vector(9 downto 0)
    );
end entity;

architecture arch_borrar of borrar is

    -- la forma clásica de definir una constante es definir todos -- los campos:
    -- constant doce : unsigned(9 downto 0) := to_unsigned(12,
    -- 10);
    -- pero también se puede hacer de forma resumida:

    constant doce : unsigned(b'range) := to_unsigned(12, b'length);

begin
    process(a)
    begin
        if a = '1' then
            b <= std_logic_vector(dec);

            elsif a = '0' then

                b <= (others=>'0');
            end if;
        end process;
    end architecture;
```

Bien, pues la otra forma en la que nos evitamos tener que declarar una constante es utilizar '**<signal> <= std_logic_vector(to_unsigned(<valor> , <signal>'length));**;

Este ejemplo se ilustra su uso:

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity borrar is
    port(
        a : in std_logic;
        b : out std_logic_vector(9 downto 0)
    );
```

```
);  
end entity;  
  
architecture arch_borrar of borrar is  
  
begin  
    process(a)  
    begin  
        if a = '1' then  
            b <= std_logic_vector(to_unsigned(12, b'length));  
        elsif a = '0' then  
            b <= (others=>'0');  
        end if;  
    end process;  
  
end architecture;
```

Y con esto nos evitamos tener que declarar una constante para la asignación de un valor en decimal.

También, se pueden hacer comparaciones con este formato, ejemplo:

```
library ieee;  
use ieee.std_logic_1164.all;  
use ieee.numeric_std.all;  
  
entity borrar is  
    port(  
        a : in std_logic_vector(9 downto 0);  
        b : out std_logic  
    );  
end entity;  
  
architecture arch_borrar of borrar is  
  
begin  
    process(a)  
    begin  
        if a = std_logic_vector(to_unsigned(12, b'length)) then  
            b <= '1';  
        else  
            b <= '0';  
        end if;  
    end process;  
  
end architecture;
```

Nota

Siempre hay que utilizar la librería `'numeric_std'`