

TD n°1

Exo 1

Q1

Réaliser un système permettant de déterminer sur un vecteur, de type `std_logic` de 8 bits codé en « One-Hot », la position du bit actif.
(écrire 2 algorithmes différents)

Q2

Modifier les codes précédents pour ce système fonctionne sur n'importe quelle taille de vecteur `std_logic`.

Optionnel => Le code généré pour ces 2 algorithmes, sera réutilisé en TP, afin de connaître lequel engendre le moins de logique. Votre sentiment ?

Exo 2

Q1

Réaliser un système permettant de passer d'un signal de type `std_logic_vector` à un `integer`.

Q2

Réaliser un système permettant de passer d'un signal de type `integer` à un `std_logic_vector`.

Exo 3

Q1

Codez un bloc hiérarchique réalisant le multiplexage de 4 bus de même largeur (mais paramétrable à l'instanciation) vers 1 bus.

Q2

Codez, de manière différente, une seconde architecture réalisant la même fonction.

Q3

Réalisez un « top design » qui instancie deux blocs du multiplexeur précédent.
Associez une configuration permettant d'utiliser les 2 architectures développées.

Exo 4

Q1

Réalisez un bloc réalisant la fonction de compteur synchrone :

1. taille du compteur paramétrable
2. avec une entrée indiquant le sens de comptage (synchrone)
3. rollover automatique
4. avec une entrée de préchargement du compteur (synchrone)
5. avec une entrée de reset asynchrone

Optionnel => Le code généré pour cet exercice sera testé en TP.