

Universidad de San Carlos de Guatemala Escuela de Ciencias Físicas y Matemáticas Electrónica Digital Diego Sarceño 201900109 22 de septiembre de 2021



SIMULACION 2

El circuito se puede simular con este link (estará habilitado por 14 días): TinkerCad.

El archivo de LATEXesta disponible en el repositorio de GitHub.

1. Bitácoras

1.1. Bitácora 1

Se inició creando el primer sumador completo, con sus respectivas compuertas XOR, OR y AND. El primer set de switches representa la primera entrada de 4 bits, mientras que el segundo representa la otra entrada de 4 bits. El primer bit de acarreo esta representado por medio de tierra (0V).

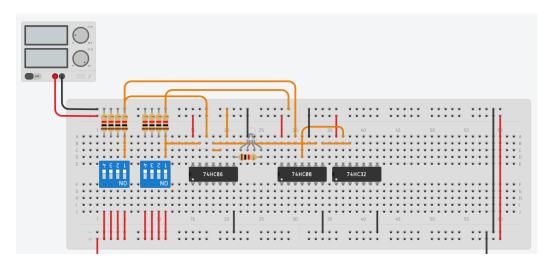


Figura 1: Primera suma con su correspondiente bit de acarreo.

1.2. Bitácora 2

Se realizaron los sumadores de los dos bits restantes y sus correspondientes bits de acarreo. Se tiene un problema con los bits de acarreo y el de desbordamiento, puesto que no encienden todos.

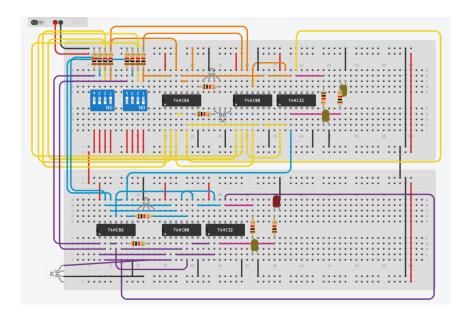


Figura 2: Circuito Sumador completo para dos sets de 4 bits con sus bits de acarreo y desbordamiento.