

2023~2024 第二学期合肥工业大学期中测验

课程名称: 嵌入式系统原理

课程代码: 0529872B

一、填空题 (每空 1 分, 共 20 分)

1. 嵌入式系统的三要素分别是_____、_____和_____。
2. 按软件实时性需求分, 嵌入式系统可以分为_____、_____和_____。
3. 从指令系统角度看, ARM 微处理器属于_____指令集计算机, 并采用_____结构实现寄存器和存储器之间的数据交互。
4. ARM 微处理器复位后的缺省运行模式是_____。
5. 若希望 ARM 微处理器工作于系统模式, 且处于 ARM 状态, 同时允许 FIQ 中断和 IRQ 中断, 则当前程序状态寄存器的控制位 CPSR_c=_____。
6. 在 ARM 微处理器中, 寄存器_____通常用作堆栈指针, 寄存器_____通常用于存放程序的返回地址。
7. ARM920T 内核支持的存储块包括_____、_____、_____和极小页四种类型。
8. S3C2440 微处理器中 IRQ 异常对应的低向量地址是_____, 该地址存放的异常向量通常表现为_____。
9. 从存储介质角度看, 目前嵌入式系统中使用的存储器都是_____存储器。
10. NOR Flash 存储器通常用于存放_____, 且被映射 (配置) 到_____。

二、判断题 (每题 2 分, 共 10 分)

1. 嵌入式系统是嵌入式到对象体系中、用于执行独立功能的通用计算机系统。
2. 用户模式可以根据需要随时直接切换到其他特权模式。
3. ARM920T 微处理器的存储器管理单元 MMU 主要采用分页式存储管理方式实现虚拟存储管理。
4. 在 ARM920T 微处理器的两级页表结构中, 二级粗页表中不能存放极小页表项。
5. 若使用两片 8 位存储器芯片并联构成 16 位存储器系统, 则存储器芯片的地址线 A₀ 应与系统地址总线的 A₀ 对应连接。

三、简答题 (每题 6 分, 共 30 分)

1. 请结合 ARM920T 内核的协处理器寄存器 C2 和一级页表结构, 简述 MMU 按单步搜索, 实现段类型存储块虚拟地址转换为物理地址的过程。
2. 请说明 ARM920T 内核的七种异常类型及其对应的五种异常模式。
3. 对于数据 0x87564321, 请分别按大端格式和小端格式, 写入地址为 0x00000000 到 0x00000003 的存储空间中 (每个存储单元存放一个字节数据)。
4. 请给出 PABT (指令预取中止) 和 IRQ (外部中断) 两种异常下的返回指令, 并结合链接寄存器 LR 的内容, 分析它们返回位置的区别。
5. 请分别说明 NOR Flash 和 NAND Flash 存储器的特点。

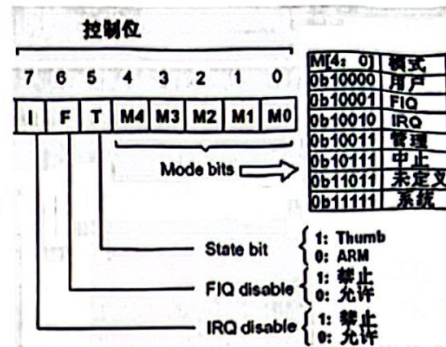
四、设计编程题 (40 分)

1. 试分析方框内操作数的寻址方式与实际操作意图 (每题 1 分, 共 10 分):

- (1) MOV R1, #0X00FF (2) ADD R0, R1, R2 (3) MOV R0, R2, LSL #3 (4) STR R1, [R0]
- (5) STMFD SP!, {R4-R7, LR}
- (6) SUB R0, R1, R2 (7) MOV R1, #0X00FF (8) LDMIA R1!, {R2-R4, R6} (9) STR R1, [R0, #4]
- (10) STR R1, [R0]



2. 已知 NAND Flash 存储器芯片 K9S1208V0M 的总线宽度 8 位, 页面大小 512 字节, 需要 4 个地址周期发送访问地址。若某 S3C2440 微处理器芯片需要使用该存储器作为外部辅助存储器, 则该微处理器芯片的 GPG13 和 GPG14 引脚应分别配置什么电平? (10 分)
3. 若希望将某 ARM 微处理器的运行模式切换至系统模式, 并以 ARM 状态运行, 同时禁止 IRQ 中断, 允许快速中断。请分析相应的控制字内容, 并给出将其写入 CPSR 的汇编指令。(10 分)



4. 采用 ARM 汇编语言编程实现 M 的 N 次幂, M 与 N 均为正整数, 程序设计通过子程序调用的方式实现。(10 分)

