

# Tema 2: EL TRANSISTOR MOSFET

## 1 Introducción

## 2 Principios básicos de funcionamiento

- Zonas de trabajo
- Polarización

## 3 El Mosfet en conmutación

## 4 Puertas lógicas NMOS

## 5 El inversor CMOS

## 6 Protección de los transistores Mosfet y últimos avances

## 7 Resumen

1

Vamos a ver el tipo de transistor que más se utiliza en el ámbito de la tecnología de computadores. Estos transistores son la base de la tecnología CMOS, que es la que más se emplea en toda la electrónica digital que conocemos hoy en día: desde computadores, móviles, televisiones, etc.

El tema se desarrolla en 7 partes. En la introducción se enumeran las características más relevantes de estos transistores. Seguidamente, en el punto 2, se estudia su estructura, comportamiento y curvas características. El apartado 3 se introduce en el mundo digital llevando al transistor a funcionar en modo de conmutación. Los apartados 4 y 5, a partir de lo visto en el anterior, presenta algunas puertas lógicas básicas. El tema finaliza explicando brevemente como tomar medidas de protección para no dañar estos delicados transistores.

También se indican los últimos avances en la tecnología de los transistores Mosfet utilizados en microprocesadores y memorias.

Finalmente se sintetiza un resumen, subrayando las conclusiones más importantes.

## Objetivos

- Valorar la importancia de los transistores Mosfet para el desarrollo de los computadores, conociendo sus **características** y relacionándolas con su éxito en el mundo digital.
- Conocer el **principio de funcionamiento** del transistor Mosfet, sus curvas características y zonas de funcionamiento.
- Resolver **circuitos sencillos** de continua con uno o más transistores.
- Comprender el funcionamiento del Mosfet en el **ámbito digital**: régimen de conmutación y circuitos básicos.
- Conocer **técnicas de protección**.

# BIBLIOGRAFIA

## TEORIA:

A.R.Hambley, “*Electrónica*” (2<sup>a</sup> Ed.), Prentice Hall, 2002.

M.H.Rashid, “*Circuitos Microelectrónicos. Análisis y diseño*”, Thomson, 2002.

N. R. Malik, “*Circuitos electrónicos: análisis, simulación y diseño*”, Prentice Hall, 2000.

R. Boylestad, L. Nashelsky, “*Electrónica, teoría de circuitos*”, Pearson, 2009.

A.P. Malvino, D.J. Bates, “*Principios de Electrónica*”, Mc Graw Hill, 2007.

## PROBLEMAS:

G. Benet, J. V. Benlloch, V. Busquets, D. Gil, P. Pérez: “*Ejercicios resueltos de Tecnología de Computadores*”, 2006.916

3

Cualquier libro de electrónica fundamental, incluirá al menos un capítulo dedicado a los transistores de efecto de campo (FET).

Cuando se aborde cualquiera de estas obras, hay que tener en cuenta que los capítulos dedicados a los transistores FETs, además de incluir el Mosfet de acumulación, pueden abordar el Mosfet de deplexión y otros subtipos (JFET, Mesfet, etc) que no estudiamos en este curso.

Cualquiera de las obras propuestas incluyen, además de las explicaciones, interesantes ejemplos, gráficas y circuitos. A destacar el Hambley por incluir ejemplos de simulación de PSpice.

# 1. INTRODUCCIÓN

**FET = Field Effect Transistor**

Corriente controlada por un campo eléctrico

Dispositivo **unipolar**

JFET (Junction FET), Shockley, 1952

MOSFET (Metal-Oxide-Semiconductor FET)

Kahn y Atalla, 1960

{ Deplexión (o empobrecimiento)

Acumulación (o enriquecimiento)

{ Canal N (Transistor NMOS)

Canal P (Transistor PMOS)

El transistor de efecto de campo (Field Effect Transistor – FET) es posterior cronológicamente al BJT (Bipolar Junction Transistor - véase el tema 1). Aunque su aparición supone uno de los descubrimientos más importantes para el desarrollo de los computadores, no sustituye en todas las aplicaciones a sus predecesores BJT, que se siguen utilizando en circuitos de baja densidad de integración y alta velocidad.

La regulación de la corriente depende del ancho de un canal, y éste a su vez depende de un campo eléctrico. No hay estímulo de corriente (IB) como en el caso del BJT.

El Mosfet es unipolar porque la corriente la constituye un sólo tipo de portador, electrones en el de tipo N, y huecos en el de tipo P.

Contrariamente, en el BJT, las uniones en directa hacen participar simultáneamente a los dos tipos de portadores, de ahí el apelativo de bipolar.

Existen diferentes subtipos de transistores FET, en particular se estudiará el Mosfet de acumulación, que es el que más se utiliza en aplicaciones digitales por tener características más propicias, como su pequeño tamaño, bajo consumo y versatilidad.

## 1. INTRODUCCIÓN (2)

Algunas características:

- Alta densidad de integración → VLSI
- Versatilidad: R, C, interruptor, etc.
- Bajo Consumo
- Alta impedancia de entrada
- Menos rápidos que los BJT
- Menor linealidad

5

La alta densidad, la versatilidad y el bajo consumo lo hacen idóneo en circuitos integrados VLSI (como microprocesadores, memorias, controladores, etc.), siendo la auténtica llave que ha permitido que existan computadores y demás dispositivos digitales tal como los conocemos hoy en día.

Presentan bajo consumo porque no tienen corriente permanente de entrada,  $IGate=0$ . En BJT,  $IB>0$ . Cuando el número de transistores integrados es muy elevado esta corriente puede suponer un consumo considerable. Además las corrientes de salida son menores que en los BJTs.

Por el contrario, “eran” menos rápidos que los BJT y son capaces de dar menos corriente de salida. Sin embargo, debido a los importantes intereses económicos, los Mosfet han evolucionando constantemente desde su creación, superando en la actualidad a los menos desarrollados BJT.

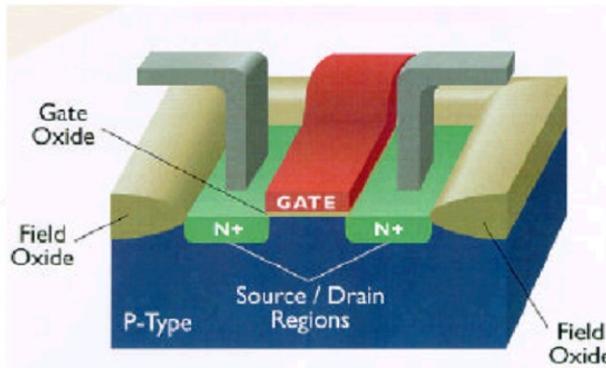
En conmutación, la disipación de potencia es muy baja ( $V_{DS}$  casi 0, con altas  $I_{DS}$ ), interesante en “relés” de estado sólido, como reguladores de velocidad de motores, incluso de mucha potencia (como los que mueven las locomotoras eléctricas).

Por la pobre linealidad no son interesantes para amplificadores, como los de música, en los que es más habitual el uso de transistores BJT.

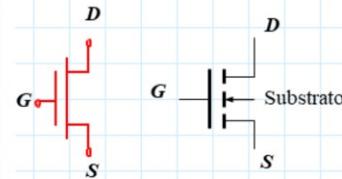
## 2. PRINCIPIOS BÁSICOS DE FUNCIONAMIENTO

### Estructura

Mosfet de acumulación de canal N (transistor NMOS):



Símbolos



6

La figura representa el corte de transversal de un transistor Mosfet, en el que se pueden identificar:

Los contactos => S=Fuente (Source), G=Puerta (Gate), D=Drenador (Drain)

S y D son zonas semiconductoras altamente dopadas, y definen el tipo de canal. Tienen contacto metálico (Al, Cu).

Gate puede ser metálica o de polisilicio (silicio policristalino).

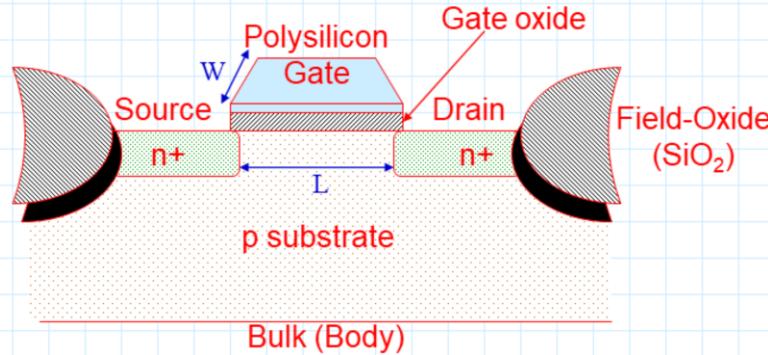
Capa muy fina de aislante (dieléctrico) de  $\text{SiO}_2$  para aislar la puerta. En la actualidad se emplean nuevos materiales (high-k dielectrics) para mejorar las prestaciones de los transistores en los microprocesadores de última generación (de 45nm en adelante).

Substrato semiconductor, en ocasiones conectado a la fuente. Es de tipo contrario a las zonas S y D.

Field Oxide= capa ancha de aislante para separar el transistor de otros dispositivos, en la misma oblea.

A la derecha se observan dos símbolos típicos para el transistor Mosfet de canal N. La flecha del sustrato va hacia adentro.

## Transistor NMOS: esquema



Constantes:

$$\begin{array}{ll} K \text{ (mA/V}^2\text{)} & \text{Pspice: } K = (W/L) K_p / 2 \\ V_T \text{ (V)} & \text{Pspice: } V_T = vto \end{array}$$

7

El Mosfet tiene dos parámetros básicos:

$K$  (del orden de 0.1, 0.5, 1, 2, 3, etc) directamente proporcional a la capacidad de puerta, la movilidad de los portadores de carga y a la relación ancho / largo del canal ( $W/L$ ).

$V_T$  (*Threshold voltage*), tensión necesaria en  $V_{GS}$  para formar canal.

Una curiosidad: cuando se habla de una determinada tecnología en microprocesadores o memorias (por ejemplo, 45nm, 32nm, 22nm ....) se refiere a la longitud mínima del canal,  $L$  mínima. A veces se hace referencia también a la longitud mínima de la puerta. Los micros actuales se hacen ya con tecnologías de 32nm y 22nm y tarjetas gráficas incluso a 16nm o incluso menos.

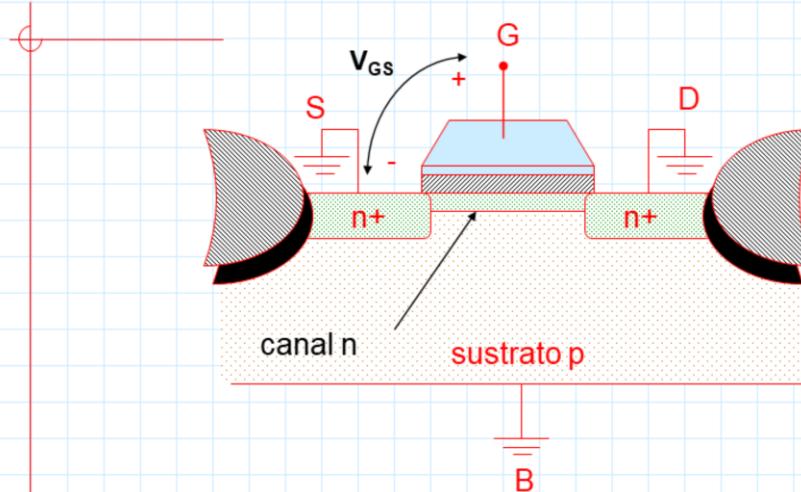
La anchura de la capa gate oxide es actualmente del orden de unos pocos nm, y es la capa más fina en los transistores Mosfet

En Pspice se usa la constante  $K_p$  en lugar de  $K$ , y la relación entre ambas es:

$$K = (W/L) K_p / 2$$

Consejo: si ponemos  $W=2u$ , y  $L=1u$ , entonces  $K = K_p$

## Funcionamiento: formación del canal



### Formación del canal:

$V_{GS} > V_T$  se induce un canal tipo N entre S y D  
 $V_{GS} \leq V_T$ , no se forma el canal → CORTE

8

Para  $V_{GS} > V_T$  se induce un canal tipo N entre S y D, por ACUMULACIÓN de electrones (de ahí el nombre de este tipo de transistor), atraídos por el potencial positivo de la puerta.

Los electrones provienen sobre todo de las zonas N+ de S y D, y algunos del sustrato P.

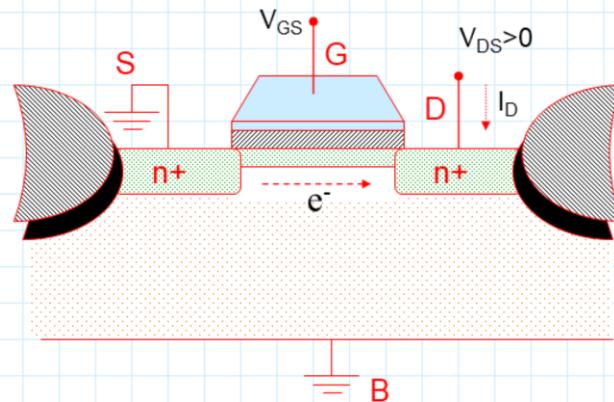
El Mosfet tiene tres zonas de funcionamiento, que vienen determinadas por la tensión aplicada en  $V_{GS}$  y  $V_{DS}$ :

- Corte
- Lineal (u óhmica)
- Saturación

Las siguientes transparencias muestran las condiciones internas y ecuaciones que rigen en cada zona.

## Funcionamiento: zona óhmica o lineal

Conducción con  $V_{GS} > V_T$



Conducción:

$$V_{DS} > 0 \rightarrow I_{DS} > 0$$

9

Al hacer  $V_{DS} > 0$  se establece un flujo de electrones de S a D a través del canal  $\rightarrow$  corriente  $I_{DS} > 0$

## Funcionamiento: zona óhmica o lineal (2)

Condición:  $V_{DS} \leq V_{GS} - V_T$  ( $V_{GS} > V_T$  para ON)

Función V/I:  $I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$

Para  $V_{DS}$  pequeñas:

$$I_{DS} \approx K [2 (V_{GS} - V_T) V_{DS}]$$

$$R_{DS(on)} = R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$$

La resistencia es menor al aumentar K y  $V_{GS}$

10

(En azul variables, y en negro constantes)

Para  $V_{DS}$  pequeñas, el término  $V_{DS}^2$ , pierde relevancia al estar al cuadrado, y como resultado hay una dependencia lineal entre  $V_{DS}$  e  $I_D$ , de ahí el nombre de zona óhmica (resistiva) o lineal.

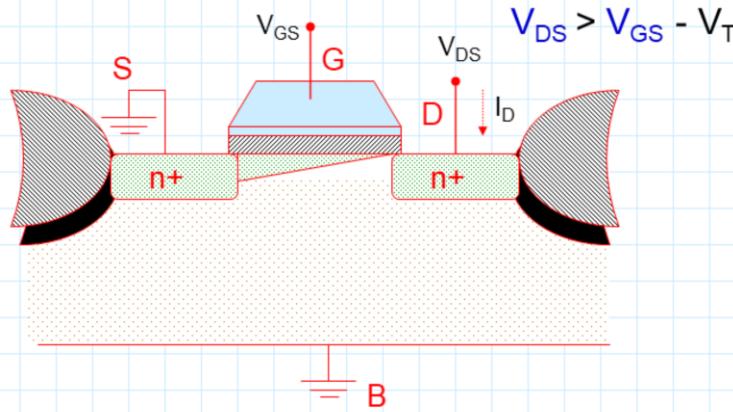
En definitiva, el Mosfet es equivalente a una resistencia variable  $R_{on}$ , que depende de  $V_{GS}$

La resistencia es menor al aumentar la cte K o la variable  $V_{GS}$ .

Recuérdese que K depende, entre otros factores, de la relación ancho/largo del canal.

## Funcionamiento: zona de saturación

Suponiendo  $V_{GS} > V_T$



El canal se estrangula y la corriente se mantiene constante

11

Ahora, el control sobre el flujo de corriente depende sólo de la variable  $V_{GS}$ , tensión de puerta o control, y ya NO depende de  $V_{DS}$ .

El circuito de polarización puede conducir más, pero el transistor no “lo permite”. En este caso, el funcionamiento del transistor es semejante a una válvula, en la que una variable de control  $V_{GS}$  regula el paso de una corriente  $I_{DS}$

Esta zona equivale a la Activa directa de los BJT, y sería la empleada en aplicaciones analógicas como amplificadores.

## Funcionamiento: zona de saturación (2)

Condición:  $V_{DS} > V_{GS} - V_T$  ( $V_{GS} > V_T$  para ON)

Función V/I:  
Parábola de saturación

$$I_{DS} = K (V_{GS} - V_T)^2$$

El canal se *estrangula* →

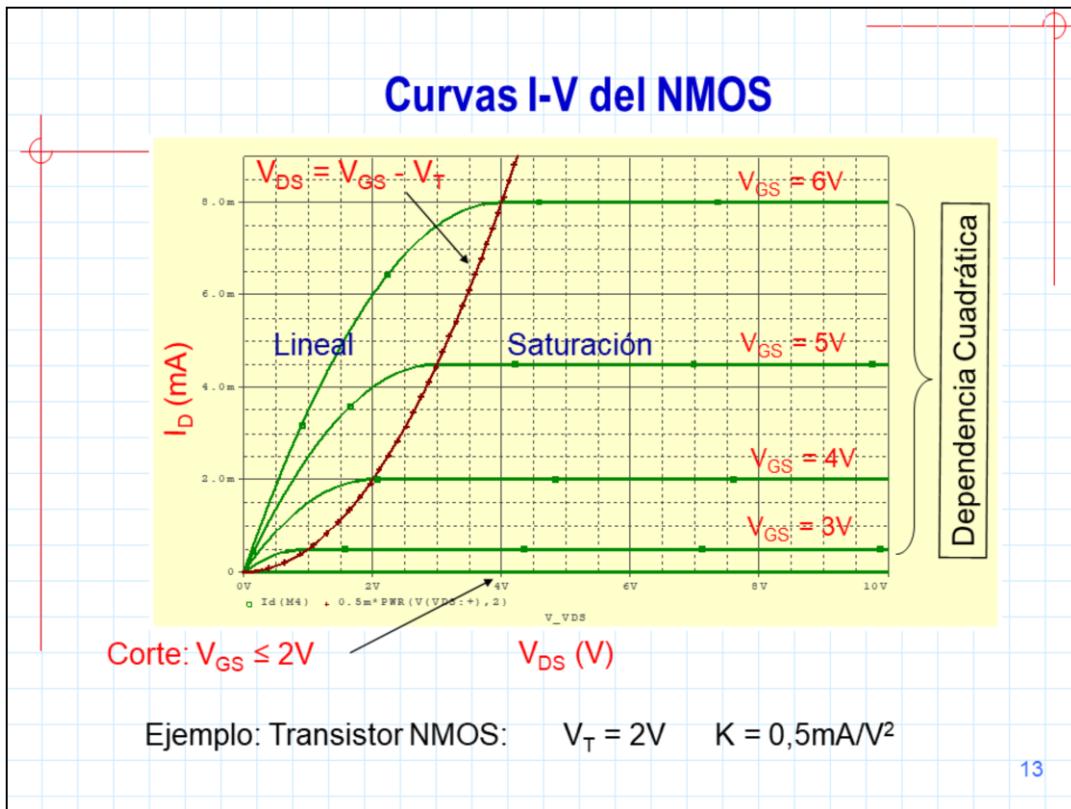
Para una VGS fija, la corriente  $I_{DS} \approx$  constante, indep.  
de  $V_{DS}$

Mosfet equivale a una fuente de corriente ( $I_{DS}$ )  
controlada por tensión ( $V_{GS}$ )

12

El Mosfet equivale a una fuente de corriente ( $I_{DS}$ ) controlada por tensión ( $V_{GS}$ ) → *Field Effect Transistor*.

En la gráfica V/I de dos transparencias después, aparece una dependencia cuadrática que se llama *parábola de saturación* e indica la corriente máxima que puede pasar por el transistor para cada ancho de canal inducido por  $V_{GS}$

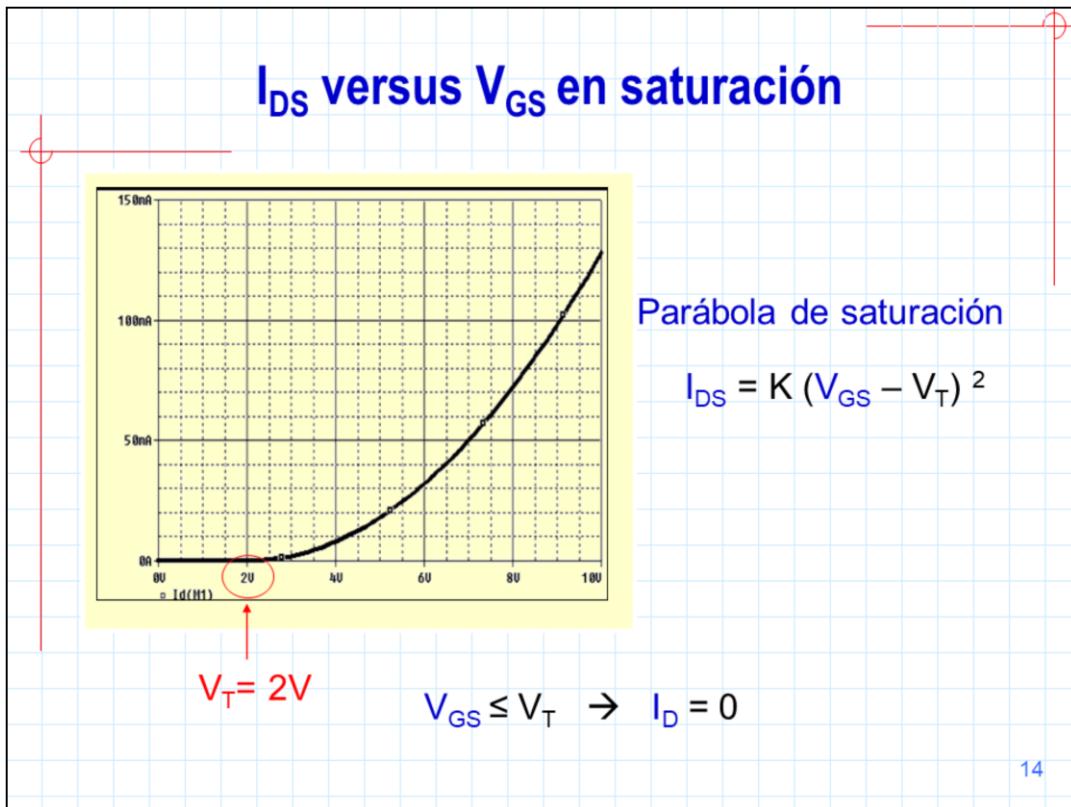


La línea punteada separa la zona lineal (u óhmica) de la de saturación. A partir de este punto en cada curva es donde la  $I_{DS}$  permanece constante independientemente de  $V_{DS}$ .

La curva de  $V_{GS} = V_T$  coincide con el eje X, y delimita el corte del transistor.

Todas las curvas con  $V_{GS} \leq V_T$  llevan al corte al transistor y por tanto se representarían sobre el eje X.

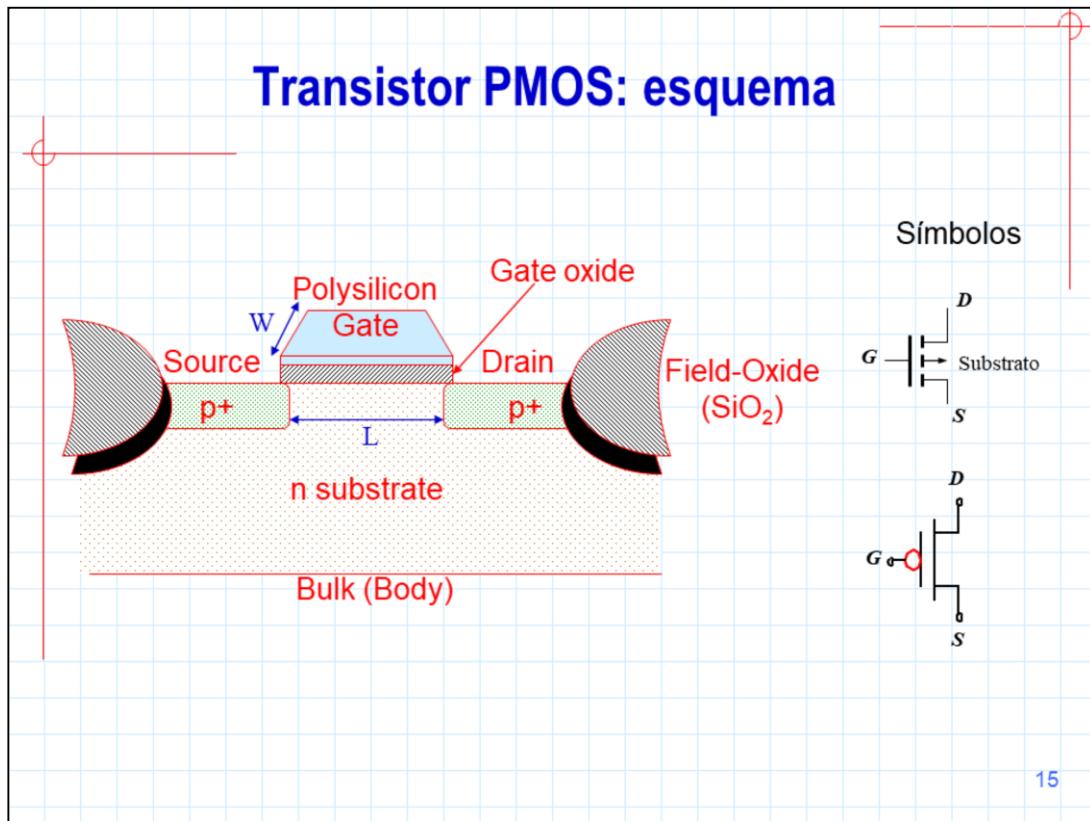
Cerca del eje Y ( $V_{DS}$  pequeñas) las curvas pasan a ser rectas que cortan por el origen con una pendiente que depende de  $V_{GS}$ . Se trata de la zona lineal, en la que el transistor se comporta como una resistencia variable. Obsérvese que la pendiente aumenta al aumentar  $V_{GS}$ . El valor de la resistencia es la inversa de la pendiente.



La parábola de saturación muestra la corriente  $I_{DS}$  en función de la tensión de puerta  $V_{GS}$ , que es de lo único que depende en la zona de saturación (no así en las otras dos). Es decir, esta corriente será la que circule por el transistor en función de  $V_{GS}$  solo si está en la zona de saturación, o lo que es lo mismo, en su límite de conducción, si está en zona óhmica esta corriente será un límite superior, ya que la corriente real será inferior, y vendrá determinada también por la  $V_{DS}$ .

Obsérvese que la parábola arranca en  $V_{GS} = V_T$ .

Se aprecia la falta de linealidad de estos transistores frente al estímulo  $V_{GS}$ . La dependencia es CUADRÁTICA.



En PMOS:

S y D son zonas P+

Sustrato N

Portadores: huecos, que se mueven de S a D

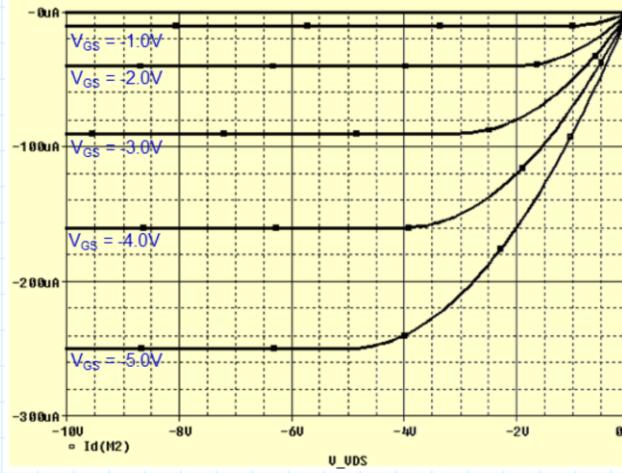
Corriente de S a D:  $I_{SD} > 0$

Para formar el canal:  $V_{GS} < -V_T$

En resumen, las tensiones y las corrientes tienen signo y sentido opuesto a las del NMOS.

El símbolo presenta la flecha del sustrato hacia fuera.

## Transistor PMOS. Ejemplo de curvas



Todas las variables  
son negativas!

$$V_{GS} < 0, V_{DS} < 0, \\ I_{DS} < 0 \rightarrow I_{SD} > 0$$

Conducción:  $V_{GS} < -V_T$

16

Las curvas para el PMOS son similares a las del NMOS pero se trasladan al 3 cuadrante, debido a que ahora la  $I_{DS}$  y  $V_{DS}$  son negativas.

También se puede representar en el segundo cuadrante, cuando se toma como corriente la  $I_{SD}$ , que ya lleva implícito el sentido contrario de la corriente.

## EL TRANSISTOR PMOS

- Corte:  $V_{GS} \geq -V_T$

- Saturación:

$$V_{DS} < V_{GS} + V_T \quad (V_{GS} < -V_T \text{ para ON})$$

$$I_{SD} = K (V_{GS} + V_T)^2$$

- Óhmica:  $R_{ON} \approx \left| \frac{1}{2 \cdot K(V_{GS} + V_T)} \right|$

(tomando K y  $V_T$  en valor absoluto,  $V_{GS} < 0$ ,  $V_{DS} < 0$ )

- Se utilizan menos que los de canal N porque la movilidad de los huecos es menor que la de los electrones:
  - Son más lentos que los NMOS
  - Ocupan más espacio que los NMOS porque necesitan mayor W/L

17

Constantes en valor absoluto.

Tensiones negativas.

Corriente  $I_{SD}$  positiva porque se le cambia el sentido.

## Resumen de algunas fórmulas NMOS vs PMOS

NMOS	Zona	PMOS	
$V_{GS} > V_T$	CONDUCE	$V_{GS} < -V_T$	
$V_{DS} > V_{GS} - V_T$	Condición de SATURACIÓN	$V_{DS} < V_{GS} + V_T$	
$I_{DS} = K (V_{GS} - V_T)^2$	SATURACIÓN	$I_{SD} = K (V_{GS} + V_T)^2$	
$I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$	ÓHMICA o LINEAL	$I_{SD} = K [2(V_{GS} + V_T)V_{DS} - V_{DS}^2]$	
$R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$		$R_{ON} \approx \left  \frac{1}{2 \cdot K(V_{GS} + V_T)} \right $	
Tomando el valor absoluto de $V_T$ y $K$ en todas las fórmulas			
18			

Resumen de las fórmulas más importantes para los transistores NMOS y PMOS, según las zonas de funcionamiento.

## Resumen de Zonas NMOS

Zona NMOS	Ecuación	Comprobación
CORTE	$I_{DS} = 0$	$V_{GS} < V_T$
SATURACIÓN	$I_{DS} = K (V_{GS} - V_T)^2$	$V_{DS} > V_{GS} - V_T$
ÓHMICA o LINEAL	$I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$ $R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$	$V_{DS} < V_{GS} - V_T$

Tomando el valor absoluto de  $V_T$  y  $K$  en todas las fórmulas

19

## Equivalencias Mosfet-BJT y sus diferencias

### Terminales

MOSFET	BJT
DRENADOR	COLECTOR
FUENTE	EMISOR
PUERTA	BASE

BJT:  $I_B > 0$  para conducir

Mosfet:  $I_G = 0$  siempre!

### Zonas de funcionamiento

MOSFET	BJT
ZONA DE CORTE	ZONA DE CORTE
ZONA DE SATURACIÓN	ZONA ACTIVA
ZONA ÓHMICA / LINEAL	ZONA DE SATURACIÓN

Saturación en Mosfet:  $I_{DS}$  máxima para una  $V_{GS}$  dada

Saturación en BJT:  $I_C$  máxima para un circuito de polarización dado

20

En los BJT la variable de control es una corriente ( $I_B$ ) y en los mosfet, una tensión ( $V_{GS}$ ).

En la zona que se emplea para amplificar en:

BJT: Zona activa directa:  $I_C \propto I_B \rightarrow$  lineal

MOSFET: Zona de saturación:  $I_{DS} \propto V_{GS}^2$ .  $\rightarrow$  no lineal.

## EL MOSFET DE ACUMULACIÓN Polarización (1)

Ecuaciones para analizar los circuitos de polarización con Mosfets

1.- Malla de entrada G-S → ecuación de la malla con  $V_{GS}$

Se comprueba que conduce:  $V_{GS} > V_T$

2.- Suponemos saturación → ecuación de saturación

NMOS:  $I_{DS} = K(V_{GS} - V_T)^2$  PMOS:  $I_{SD} = K(V_{GS} + V_T)^2$

o suponemos óhmica y calculamos la  $R_{DSon}$  equivalente

(solo si hay claras evidencias de ser circuito digital, donde  $V_{DS}$  está cerca de 0V)

3.- Malla de salida D-S → ecuación de la malla, despejamos  $V_{DS}$

o si supusimos óhmica, con  $R_{DS}$  y la malla D-S obtenemos  $I_{DS}$   
y con el divisor resistivo obtenemos  $V_{DS}$

4.- Comprobación de la saturación

NMOS:  $V_{DS} > V_{GS} - V_T$  PMOS:  $V_{DS} < V_{GS} + V_T$

Comprobación de la óhmica: cambiar sentido a la desigualdad

(Si no se cumple la suposición, volver al paso 2, y rehacer los cálculos en la zona contraria)

21

1.- Planteamos la ecuación de la malla G-S y calculamos  $V_{GS}$ . Importante, comprobamos que  $V_{GS}$  debe ser  $> V_T$  para que el transistor conduzca, si no conduce,  $I_{DS} = 0$  y saltamos al paso 3 para obtener igualmente  $V_{DS}$  que saldrá seguramente igual a  $V_{DD}$

2.- Suponemos saturación, con la ecuación de saturación, relacionamos  $V_{GS}$  con  $I_{DS}$ .

Si en el paso 1 no obtuvimos un valor para  $V_{GS}$  porque en la ecuación G-S también implicó  $I_{DS}$  (puede ocurrir cuando hay resistencia en la fuente o realimentación de drenador), entonces se hace un sistema de 2 ecuaciones, y se resuelve una ecuación de segundo grado. Hay que descartar una de las dos soluciones, el criterio es descartar aquella solución en que  $V_{GS} < V_T$ , pues lleva al transistor al corte.

Si tenemos clara evidencia de que circuito es digital, entonces mejor suponer óhmica y calculamos la resistencia equivalente del mosfet, con la expresión simplificada que implica que la  $V_{DS}$  debería ser muy próxima a 0V, que deberemos comprobar al finalizar. Suponer Óhmica, sin sospechar que  $V_{DS}$  está cerca de cero no es operativo, pues usar la expresión completa de óhmica nos conduce a un sistema de ecuaciones de segundo grado con  $I_{DS}$  y  $V_{DS}$

3.- Malla de salida D-S, obtenemos una ecuación donde aparecerá la variable  $V_{DS}$  (además de  $I_{DS}$ ), que es la ecuación correspondiente a la recta de carga estática.

Como la  $I_{DS}$  la tenemos del paso anterior, se despeja  $V_{DS}$ .

Si supusimos óhmica, se hace la malla D-S y despeja  $I_{DS}$ . Finalmente obtenemos  $V_{DS}$  del divisor resistivo resultante.

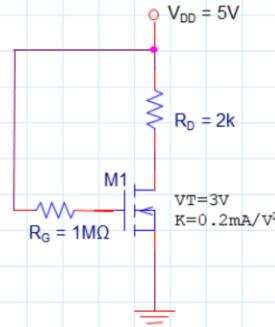
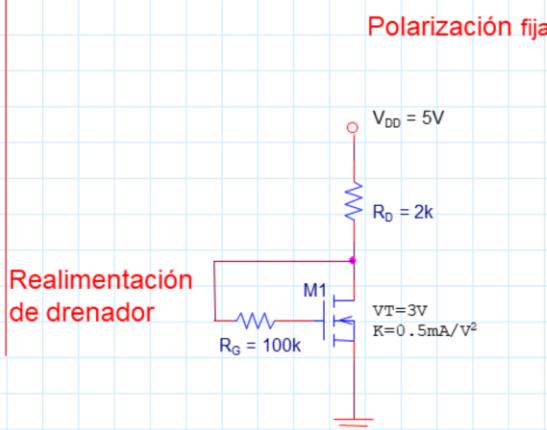
4.- Con todas las variables anteriores, ya podemos comprobar la suposición del punto 2. Para un NMOS hay que comprobar:

$V_{DS} > V_{GS} - V_T$  para saturación o lo contrario para comprobar óhmica

Si  $V_{DS} = V_{GS} - V_T$ , entonces estamos en el punto intermedio entre ambas zonas, y son válidas las ecuaciones de ambas; pero cuidado, en el caso de óhmica, solo la expresión completa, pues estamos lejos del eje Y, nunca usaremos aquí la  $R_{DSon}$

## EL MOSFET DE ACUMULACIÓN Polarización (2)

Ejemplos de circuitos de polarización:



22

### POLARIZACIÓN FIJA

$$V_{GS} = 5V$$

$$I_{DS} = 0.2 (5 - 3)2 = 0.8 \text{ mA}$$

$$V_{DS} = 5 - 2 \times 0.8 = 3.4V$$

Comprobación de saturación:

$$3.4V > 5V - 3V \text{ y } 5V > 3V$$

### Realimentación de Drenador

$$V_{GS} = V_{DS}$$

Siempre se cumple  $V_{DS} > V_{GS} - V_T$

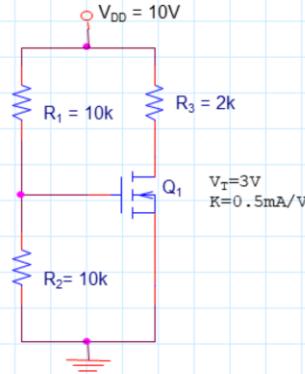
Siempre conduce en saturación

Ejercicio: calcular el punto Q.

En este caso sale una ecuación de segundo grado en  $V_{GS}$  o  $I_{DS}$ . Se descarta la solución con  $V_{GS} < V_T$ .

## EL MOSFET DE ACUMULACIÓN Polarización (3)

### Polarización con divisor resistivo



23

#### 1) Malla G-S:

$$V_G = V_{DD} \times \frac{R_2}{R_1 + R_2} = 5V \text{ (divisor resistivo, } I_G = 0 \text{ siempre!)} \\ V_{GS} = 5V > V_T \text{ por tanto conduce}$$

#### 2) Parábola de saturación (suposición):

$$I_{DS} = K(V_{GS} - V_T)^2 \\ I_{DS} = 0.5 \text{ mA/V}^2 (5V - 3V)^2 = 2 \text{ mA}$$

#### 3) Malla D-S:

$$V_{DS} = V_{DD} - I_{DS} \times R_3 = 10 - 2 \times 2 = 6V$$

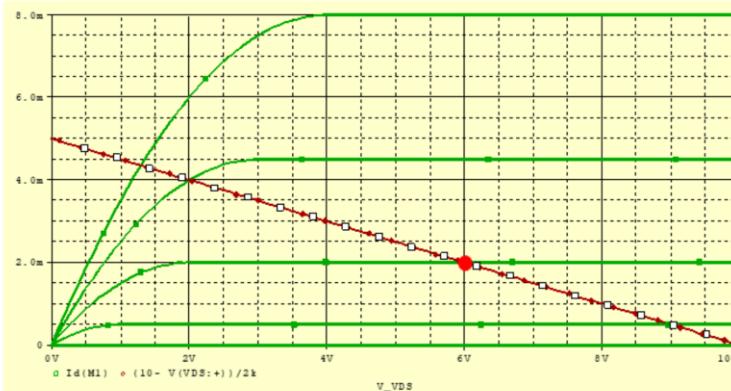
#### 4) Comprobación de la saturación:

$$V_{DS} > V_{GS} - V_T \rightarrow 6V > 5V - 3V \rightarrow \text{Sí, cumple la saturación.}$$

## La recta de carga

Recta de carga:  $V_{DS} = V_{DD} - I_{DS} \times R_D$

El punto de trabajo se determina por la intersección de la curva característica y la recta de carga.



24

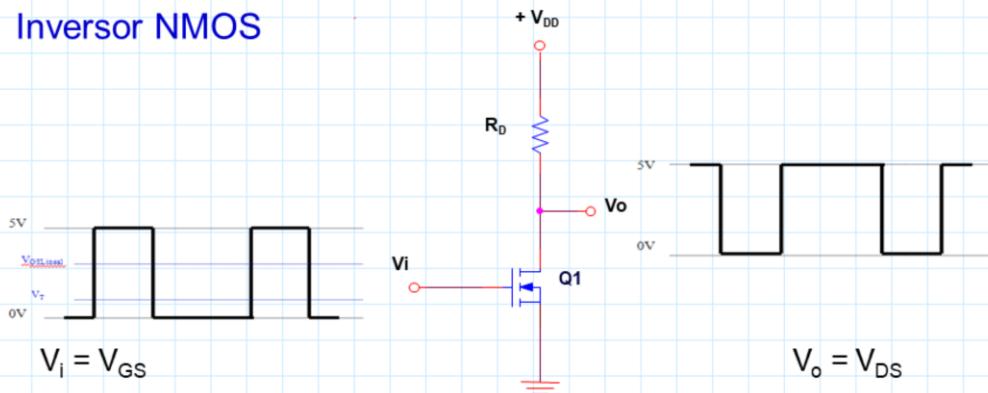
Las curvas, recta de carga y punto de trabajo corresponden al circuito de la transparencia anterior.

La obtención de la recta de carga sólo depende del circuito de polarización y por tanto se obtiene con el mismo procedimiento que en el tema 1, con el diodo y transistor BJT.

### 3. EL MOSFET EN COMMUTACIÓN

- El transistor funciona entre corte y zona lineal

Inversor NMOS



Dos estados:

$V_i < V_T \rightarrow$  Mosfet = interruptor abierto

$V_i = V_{DD} \rightarrow$  Mosfet  $\approx R_{on}$  muy baja (idealmente un interruptor cerrado)<sup>25</sup>

Se dice que el transistor Mosfet trabaja en conmutación, cuando “conmuta” entre las zonas delimitadas, en este caso entre la zona de corte y la zona lineal.

Para conseguir esto, se debe aplicar a  $V_{GS}$  unos valores que hagan que el transistor esté en una de estas dos zonas:

- Para conseguir que el transistor esté en corte, bastará con que  $V_{GS} < V_T$
- Para que esté en lineal,  $V_{GS}$  será mayor que una determinada  $V_{GS}$  límite que marca la frontera entre la zona lineal y la de saturación. Este valor límite depende del propio transistor ( $V_T$  y  $K$ ) y del circuito de polarización (en este caso  $V_{DD}$  y  $R_D$ ). Normalmente se elige  $V_{GS} = V_{DD}$ , pues así se consigue una  $R_{ON}$  más baja.

En la figura se muestra el circuito del inversor NMOS (porque está basado en un Mosfet de canal N) con carga resistiva (porque en el terminal D tiene una resistencia).

La entrada del inversor está conectada directamente o con una resistencia opcional (para proteger) al terminal G del transistor, pero que no influye en los cálculos.

La salida del inversor se conecta con el terminal D del transistor.

### 3. EL MOSFET EN COMMUTACIÓN (2)

$V_i$  ¿ $V_o$ ?

$$V_i = V_{GS}$$

$$V_o = V_{DS}$$

Dos estados:

$V_i < V_T \rightarrow$  Corte  $\rightarrow V_{OH} = V_{DD} = "1"$  lògico

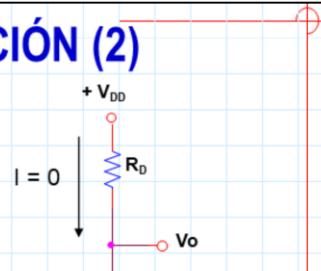
$V_i = V_{DD} \rightarrow$  Mosfet  $\approx R_{on}$

$$R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$$

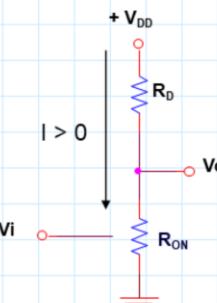
$$V_{OL} = V_{DD} \times \frac{R_{ON}}{R_D + R_{ON}}$$

si  $R_{on} \ll R_D \rightarrow V_{OL} \approx 0V = "0"$  lògico

Hay consumo estático ( $I > 0$ )



Vi Q1



Una CUESTIÓN IMPORTANTE que se valorará en mayor medida al estudiar la tecnología CMOS (tema 4):

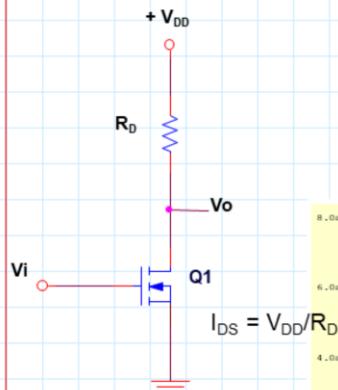
Divisor resistivo para obtener la  $V_{OL}$

Obsérvese que la puerta NMOS tiene CONSUMO ESTÁTICO en el nivel bajo de salida.

CMOS acaba con este consumo, y es uno de los motivos por el que la tecnología NMOS fue substituida por la tecnología CMOS en circuitos VLSI.

### 3. EL MOSFET EN COMMUTACIÓN (3)

Inversor NMOS:



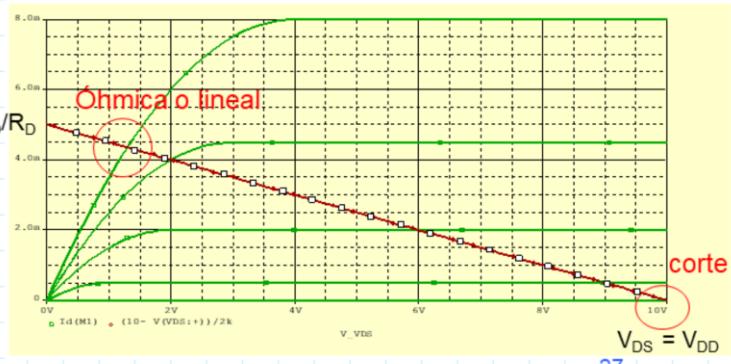
Recta de carga = Ecuación Malla D-S

$$V_{DD} - I_{DS} R_D - V_{DS} = 0$$

Puntos de corte:

$$\text{Eje Vertical } (V_{DS}=0) \rightarrow I_{DS} = V_{DD} / R_D$$

$$\text{Eje Horizontal } (I_{DS}=0) \rightarrow V_{DS} = V_{DD}$$



A mayor  $R_D \rightarrow$  menor  $V_{OL}$  y menor consumo a nivel bajo:  $I_{DS} = (V_{DD} - V_{OL}) / R_D$

Inconveniente de  $R_D$  grande: ocupa mayor espacio en silicio y el tiempo de conmutación es grande.

Por tanto, el valor de  $R_D$  es un compromiso entre los dos aspectos.

En los circuitos VLSI,  $R_D$  se construye con un Mosfet que funciona como una resistencia de alto valor, pero con la ventaja de que ocupa menos espacio que una resistencia convencional.

### 3. EL MOSFET EN COMMUTACIÓN (4)

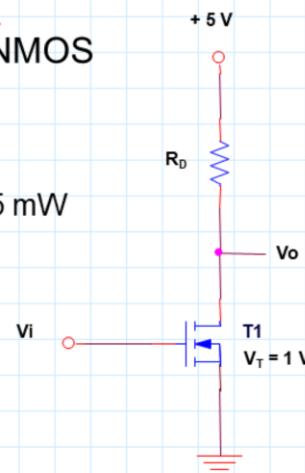
Ejemplo: diseño de un inversor NMOS con resistencia de pull-up ( $R_D$ )

Datos:

Potencia consumida a nivel bajo = 0.25 mW

$V_{OL} = 0.05V$ ,  $V_{OH} = V_{DD} = 5V$

Transistor:  $V_T = 1V$



Averiguar  $R_{on}$  y K

28

#### Solución:

$$\text{A nivel bajo } I_{DS} = P_{\text{estática}}/V_{DD} = 0.25 \text{ mW}/5V = 0.05 \text{ mA}$$

Consideramos salida a nivel bajo, y mosfet = Ron, por tanto una malla con dos resistencias:

Malla desde masa a Vo:

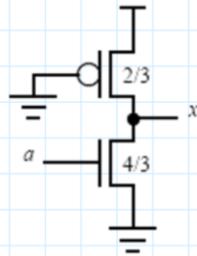
$$0V + I_{DS} R_{on} = V_{OL}; \quad 0.05 R_{on} = 0.05V \rightarrow R_{on} = 1k$$

Malla desde  $V_{DD}$  a Vo:

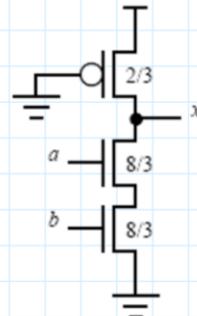
$$V_{DD} - I_{DS} R_D = V_{OL}; \quad 5 - 0.05 R_D = 0.05; \quad R_D = 99k$$

$$K \text{ del transistor} = 1/(2 \times R_{on} (V_i - V_T)) = 1/(2 \times 1k \times (5V - 1V)) = 0.125 \text{ mA/V}^2$$

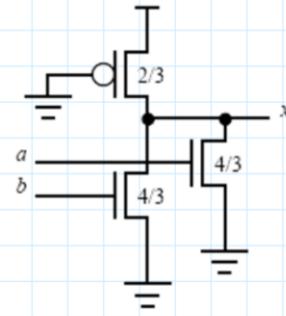
## Cargas activas. Pseudo-NMOS Logic



Inverter



NAND



NOR

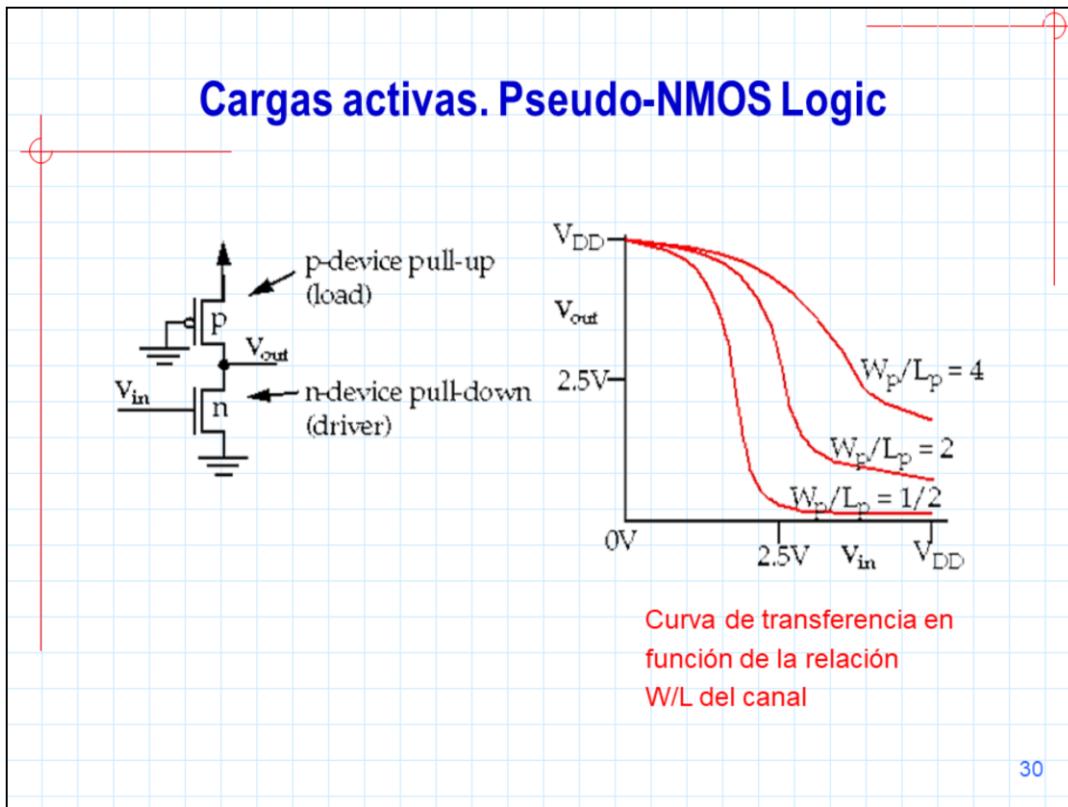
- Ahorro de área de silicio de la Rpull-up
- Utilizada en ROM, PLA y FLASH

29

En los circuitos integrados se sustituyen las resistencias de pull-up ( $R_D$ ) por cargas activas, diseñadas con transistores PMOS con la puerta conectada a masa. El transistor PMOS siempre conduce, y hace el papel de  $R_D$ , pero con la ventaja de que ocupan menos área de silicio y por tanto se aumenta la densidad de integración en circuitos con muchas puertas.

Se llaman "activas" porque están diseñadas con un transistor, en contraposición a las tradicionales resistencias "pasivas"

Como se verá en el tema 5 (memorias), se emplean en memorias no volátiles, como ROM, PLA y FLASH

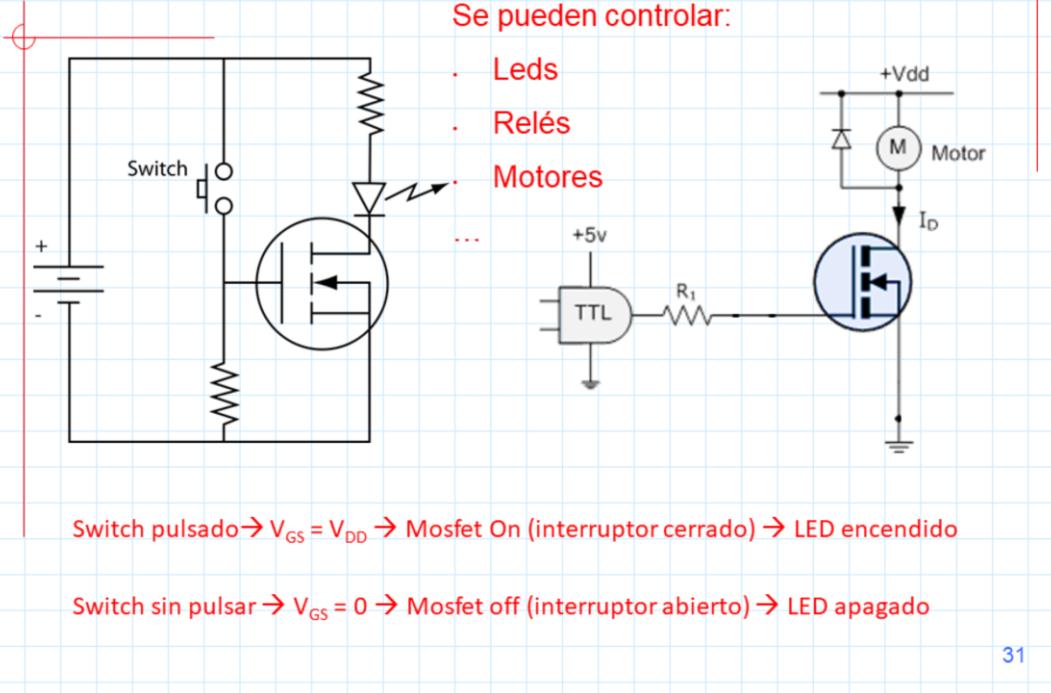


El valor de  $R_D$  se puede diseñar cambiando la relación ancho/largo (W/L) del transistor PMOS

La figura muestra la curva de transferencia del inversor para distintos valores de W/L.

A menor valor de W/L, el valor de la resistencia es mayor y se consigue un mejor valor para  $V_{OL}$ . La curva de transferencia es más ideal. Además el consumo estático es menor.

## EL MOSFET EN COMMUTACIÓN - Aplicaciones



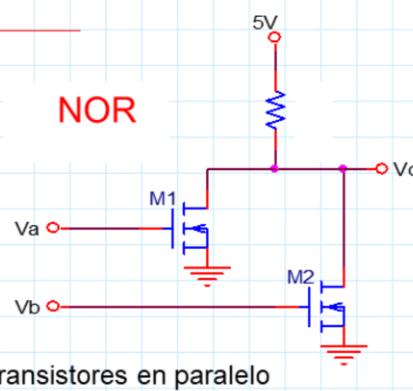
Cuando se activa el pulsador, el LED conduce y se ilumina. La resistencia en serie con el LED fija una corriente suficiente para que la iluminación sea correcta. El Mosfet funciona en zona lineal y equivale a una resistencia muy pequeña, idealmente a un interruptor cerrado.

Cuando el pulsador está desactivado, el Mosfet no conduce y el LED permanece apagado. El Mosfet equivale a un interruptor abierto. La resistencia debajo del pulsador sirve para desacargar la capacidad de la puerta del transistor cuando el pulsador está desactivado. De esta forma  $V_{GS} = 0V$ .

El Mosfet en conmutación permite controlar el funcionamiento de diversos dispositivos, como LEDs, Relés, Motores, etc. En corte impide el paso de corriente. En zona lineal permite el paso de corriente para hacer funcionar a dichos dispositivos. La corriente requerida puede ser elevada (del orden de decenas de amperios), pero ésto no supone un problema, pues hay Mosfet de potencia que soportan estos niveles de corriente manteniendo una  $V_{DS}$  muy pequeña.

En la figura de la derecha se controla un motor mediante una puerta lógica TTL. Si la salida de la puerta es "1" ( $V_{OH}$ ), el mosfet conduce como interruptor cerrado (equivale a  $R_{on}$ ) y el motor se activa. Si la salida de la puerta es "0" ( $V_{OL}$ ), el mosfet no conduce y el motor permanece desactivado. El diodo en paralelo con el motor tiene la misión de proteger al transistor frente a sobretensiones que se producen cuando la bobina (autoinducción) del motor deja de conducir repentinamente (recuerde que  $V_L = L \frac{di}{dt}$ ). De esta forma la tensión en el drenador del Mosfet queda limitada a un valor máximo =  $V_{dd} + V_\gamma$ .

## 4. PUERTAS LOGICAS NMOS



Supongamos

"0" = 0V

"1" = 5V

	Va	Vb	M1(OFF/ON)	M2 (OFF/ON)	Vo
	0	0	ON	ON	0V
	0	1	ON	OFF	0V
	1	0	OFF	ON	0V
	1	1	OFF	OFF	5V

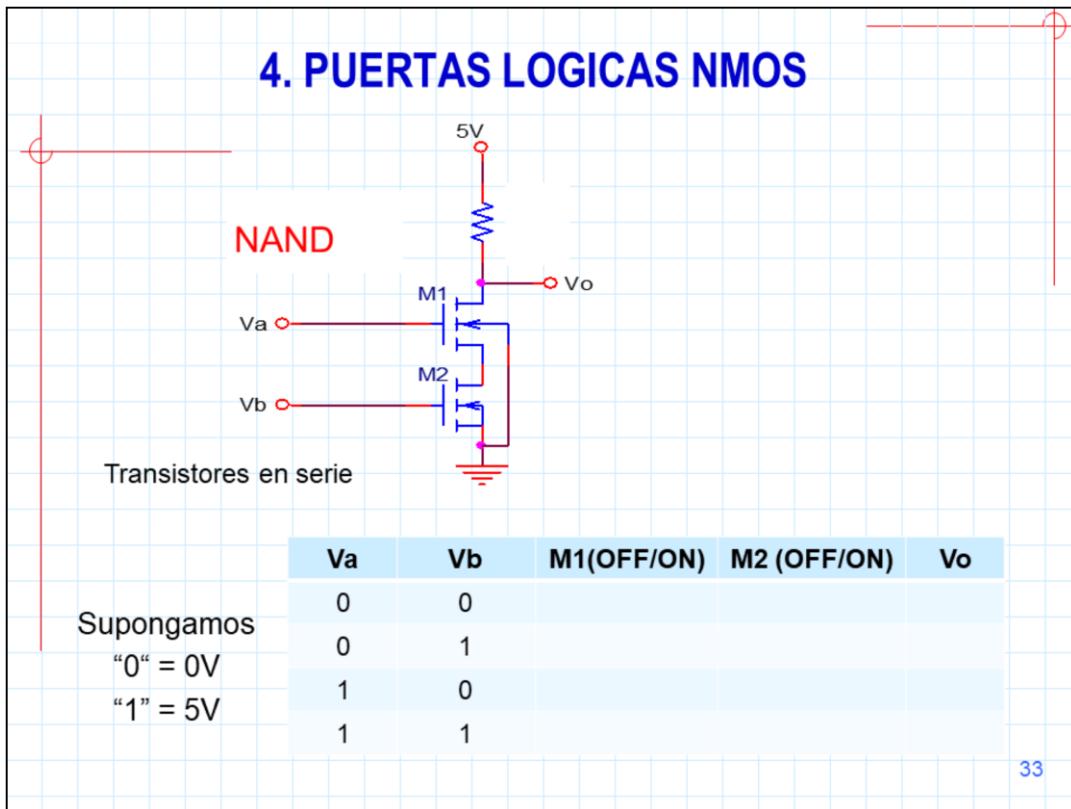
32

Obsérvese las estructuras serie o paralelo de los Mosfet en ambas puertas

Deducir su funcionamiento, a partir del modelo del transistor como interruptor abierto o cerrado:

$V_i = "1"$  → mosfet ON → interruptor cerrado

$V_i = "0"$  → mosfet OFF → interruptor abierto



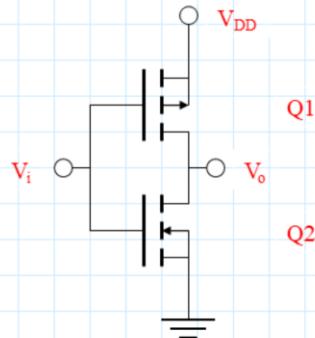
Obsérvese las estructuras serie o paralelo de los Mosfet en ambas puertas

Deducir su funcionamiento, a partir del modelo del transistor como interruptor abierto o cerrado:

$V_e = "1"$  → mosfet ON → interruptor cerrado

$V_e = "0"$  → mosfet OFF → interruptor abierto

## 5. El inversor CMOS



Entrada digital:  $V_i = 0V = "0"$     $V_o = V_{DD} = "1"$

34

**El inversor es la puerta básica de la familia CMOS**, a partir de la cual se diseñan las demás.

Estructura:

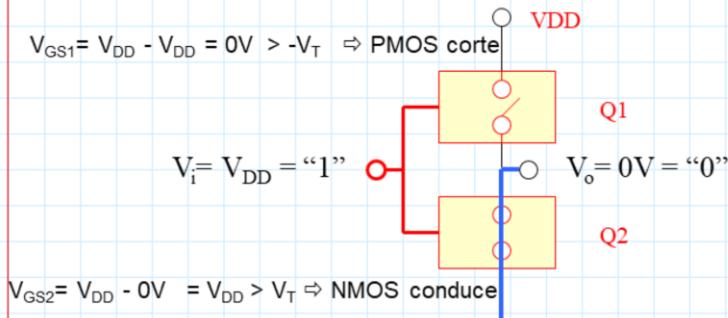
- Pareja de transistores, PMOS y NMOS.
- PMOS conectado (su fuente) a  $V_{DD}$
- NMOS conectado (su fuente) a masa
- Las puertas de los transistores conectadas entre sí y a la entrada
- Los drenadores de los transistores conectados entre sí y a la salida
- El sustrato del PMOS conectado a  $V_{DD}$
- El sustrato del NMOS conectado a masa

El nombre CMOS (Complementary MOS) viene de la presencia de parejas

**Complementarias** (PMOS-NMOS) de transistores. Como se verá más adelante,

esta estructura aparece en el resto de puertas y circuitos lógicos.

## 5. El inversor CMOS (2)



$I_{DS} = 0 \rightarrow \text{El consumo estático es } = 0$

35

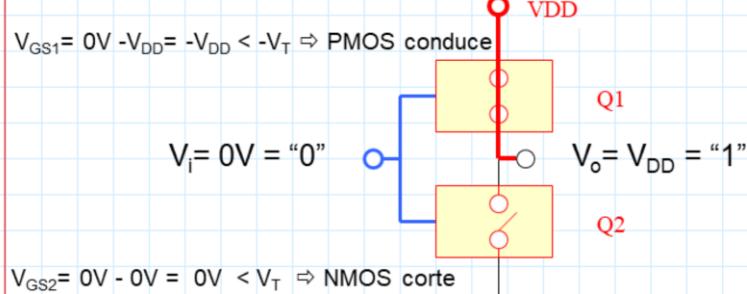
Veamos el funcionamiento como inversor. Para ello vamos a dar a  $V_i$  valores lógicos “1” y “0”, y deduciremos la salida. Los valores de tensión para “1” y “0” serán extremos:  $V_{DD}$  y  $0V$ , respectivamente.

Usaremos el modelo de interruptor abierto/cerrado para los transistores.

Para  $V_i = "1"$ ,  $V_s \approx 0V$

El consumo estático es 0 (sin considerar las corrientes de fuga), pues no existe “camino” entre  $V_{DD}$  y masa, al estar uno de los dos transistores cortado.

## 5. El inversor CMOS (3)



$I_{DS} = 0 \rightarrow$  El consumo estático es = 0

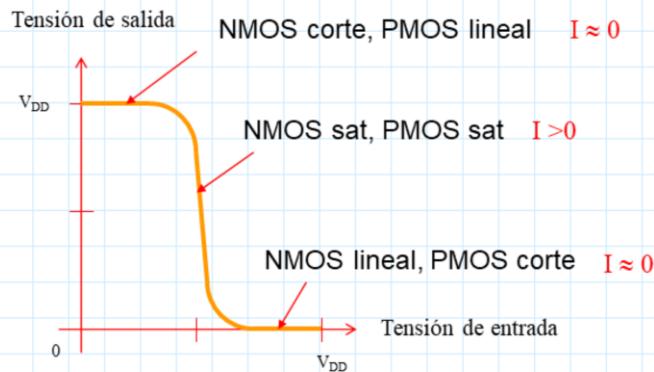
36

Para  $V_i = "0"$  el que está cortado es el NMOS. De nuevo el consumo estático es 0.

Se observa que las tensiones de salida son muy extremas.

## 5. El Inversor CMOS (4)

Curva de transferencia



37

El consumo estático es aproximadamente cero (sin tener en cuenta las corrientes de fuga)

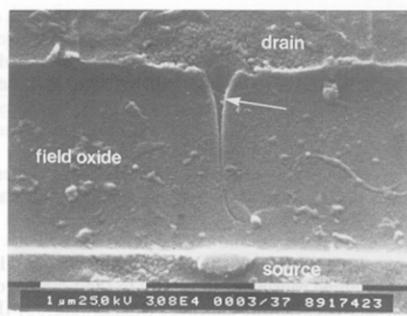
El consumo dinámico es distinto de cero, y sucede en las transiciones 0/1 y 1/0

Es importante recalcar que en los inversores BJT y NMOS hay consumo estático en el nivel bajo de salida.

El inversor CMOS consigue eliminar el consumo estático en los dos niveles lógicos, lo que es una importante característica de cara a integrar muchos transistores en mismo chip.

## 6. PROTECCIÓN DE LOS TRANSISTORES MOSFET (1)

- Los Mosfet son sensibles a:
  - Sobretensiones
  - Sobrecorrientes
  - Potenciales electrostáticos elevados
  - Radiación
- Capa *thinox*: muy fina, < 40Å en VLSI ( $1\text{Å} = 0.1\text{ nm}$ )



Ruptura de la capa *thinox*  
debido a potenciales  
electrostáticos en la puerta

38

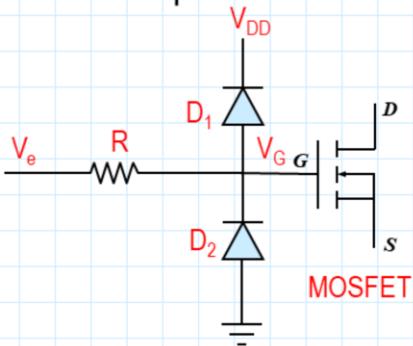
Sobretensiones, sobrecorrientes, potenciales electrostáticos elevados y radiación pueden provocar el desgaste y la ruptura de la capa de dieléctrico ( $\text{SiO}_2$ ) de los transistores MOSFET => *gate oxide breakdown*

## 6. PROTECCIÓN DE LOS TRANSISTORES MOSFET (2)

- Precauciones en el manejo de los MOSFET:

- \* Almacenamiento en material conductor
- \* Manipulación humana cuidadosa
- \* En funcionamiento, conectar las entradas no usadas a masa o a  $V_{DD}$

- Circuitos de protección con diodos (clamping diodes)



39

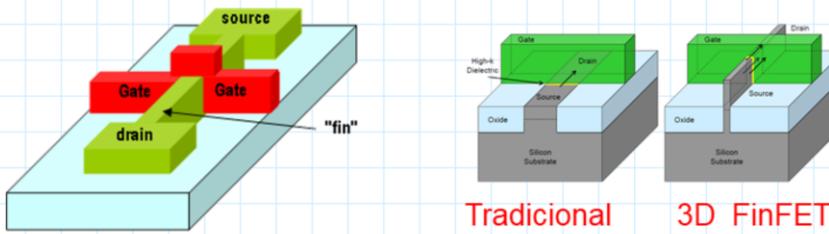
El manejo de los Mosfet, y por extensión de cualquier circuito integrado (CI), debe seguir unas precauciones mínimas para no dañarlo:

- Mantener y almacenar dentro de un material conductor (véase foto abajo a la derecha), este suele ser una espuma de color negro (véase foto). Este material provoca que todos los pines del CI estén cortocircuitados entre sí.

-Para manipular estos dispositivos es recomendable tomar medidas para eliminar la electricidad estática, que al tocar los terminales de un circuito, podría transmitirse al Mosfet dañando la capa thinox. Para reducir la electricidad estática, se puede tocar con los dedos una toma de tierra, como por ejemplo la parte metálica de un ordenador, o utilizar indumentaria especial.

-Las entradas de un CI que no se usan deben conectarse a 0V o  $V_{DD}$  ya que de lo contrario debido a su alta impedancia actuarían de antenas, captando señales electromagnéticas que se pueden transformar en potenciales elevados en el terminal de puerta de un Mosfet o provocar oscilaciones indeseadas en circuitos lógicos.

## Últimos avances: FinFET, tri-gate



- Más Velocidad
- Menos consumo
- Nuevos materiales aislantes y semiconductores
  - Aislantes:  $\text{HfO}_2$ ,  $\text{ZrO}_2$ ,  $\text{Si}_3\text{N}_4$
  - Canal con más movilidad, diferentes al Si: InGaAS, ....

40

La tecnología actual de los microprocesadores (tecnologías de 45nm, 32nm, 22nm, 16nm...) emplea transistores Mosfet un poco diferentes, los llamados FinFET (o también llamados FET 3D). Se observa en la figura que la puerta y el aislante rodean al canal en 3 dimensiones (3D), adoptando una forma de aleta (Fin, en inglés).

El objetivo es aumentar el control sobre la conductividad del canal, por parte del terminal de puerta. Esto aumenta la velocidad del transistor.

Para limitar el consumo estático debido al efecto túnel en el aislante de puerta, se usan dieléctricos con mayor constante dieléctrica (high-K dielectrics) y de mayor espesor. Diferentes al clásico  $\text{SiO}_2$ .

Otra innovación tecnológica para conseguir mayor velocidad es sustituir el semiconductor clásico del canal (Si) por combinaciones de semiconductores III-V, que confieren mayor movilidad a los portadores.

Se trata de mejoras tecnológicas sobre el diseño base estudiado del mosfet, que en lo fundamental, no cambia.

## Aplicaciones de los Mosfet-Resumen

- Digital
  - Microprocesadores, memorias
  - Tecnología CMOS
  - Bajo consumo, alta densidad de integración
- Analógico
  - Interruptores muy ideales ( $V_{DS} \approx 0$ ,  $I_G \approx 0$ )
  - Versatilidad: dispositivos analógicos integrados diseñados con Mosfet: R, L, C
- Mixed-signal ICs utilizan los dos tipos de transistores: BJT y Mosfet

41

Los transistores Mosfet son los dispositivos más utilizados en microprocesadores y memorias, debido a su bajo consumo y alta densidad de integración.

Son la base de la tecnología CMOS, que es la tecnología más utilizada en los chips de los computadores.

También se utilizan en aplicaciones analógicas, aunque en este ámbito los transistores BJT tienen más tradición, al poseer mayor ganancia y linealidad. Algunos ejemplos de aplicación de los Mosfet se muestran en un fichero adjunto.

Por último señalar que hay chips que funcionan con señales analógicas y digitales (Mixed-signal ICs), como por ejemplo los chips de los móviles. En este caso los chips integran tanto transistores Mosfet como BJT.

Normalmente los Mosfet se usan en la parte digital y los BJT en la parte analógica.

## 7 Resumen

- Se conocen las características que han hecho del transistor Mosfet el dispositivo más relevante de la era digital. Se valora su importancia y aplicación.
- Se ha estudiado el funcionamiento interno del transistor Mosfet de acumulación, su estructura, sus ecuaciones, curvas características y zonas de funcionamiento.
- Podemos resolver circuitos de continua basados en uno o más transistores Mosfet.
- Conocemos el régimen de conmutación, los estados que tiene y requisitos para lograrlo.
- Se han estudiado técnicas básicas de protección de estos dispositivos.