



UNIVERSIDAD
POLITECNICA
DE VALENCIA



Fundamentos de computadores

TEMA 2. PRINCIPIOS DEL DISEÑO DIGITAL

- Conocer las funciones lógicas y su representación
- Diseñar circuitos lógicos sencillos
- Fundamentos del Álgebra de Boole
- Métodos de simplificación. Mapas de Karnaugh

Introducción a los Computadores.

J. Sahuquillo y otros.

Ed. SP-UPV, 1997 (ref. 97.491)

- Poliformat, sección “Recursos”
 - Ejercicios sin solución.
 - Soluciones a los ejercicios.
 - **Entrenador de Karnaugh.**
 - Exámenes de años anteriores.
- Poliformat, sección “Contenidos”
 - Módulo 2: Principios de diseño digital.
 - » *Tablas de verdad.*
 - » *Puertas lógicas.*

- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- Transistor
 - Unidad física mínima de diseño digital
- Puerta lógica
 - Unidad lógica mínima de diseño digital
- Circuito combinacional
 - Las salidas sólo dependen del valor de las entradas en el momento actual
 - Ejemplo. Selección de la bebida en una máquina de café

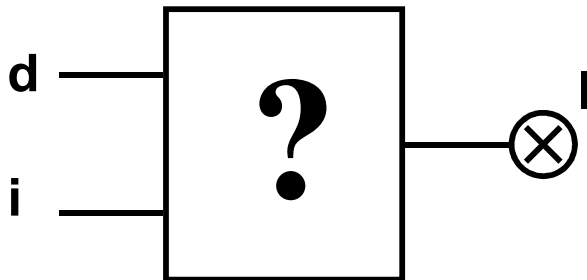
- Circuito secuencial
 - Las salidas dependen del valor actual de las entradas y de la secuencia de valores anteriores (historia) del circuito.
 - Ejemplo. Monedero de una máquina de café
- Unidad funcional
 - Suma de pequeños circuitos que realizan una función definida

- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- Función lógica
 - Expresión formal del comportamiento de un circuito lógico
 - Permite determinar la salida del circuito en función de las entradas
 - Aridad = número de variables lógicas de entrada
 - Valoración = una de las combinaciones de valores de las entradas

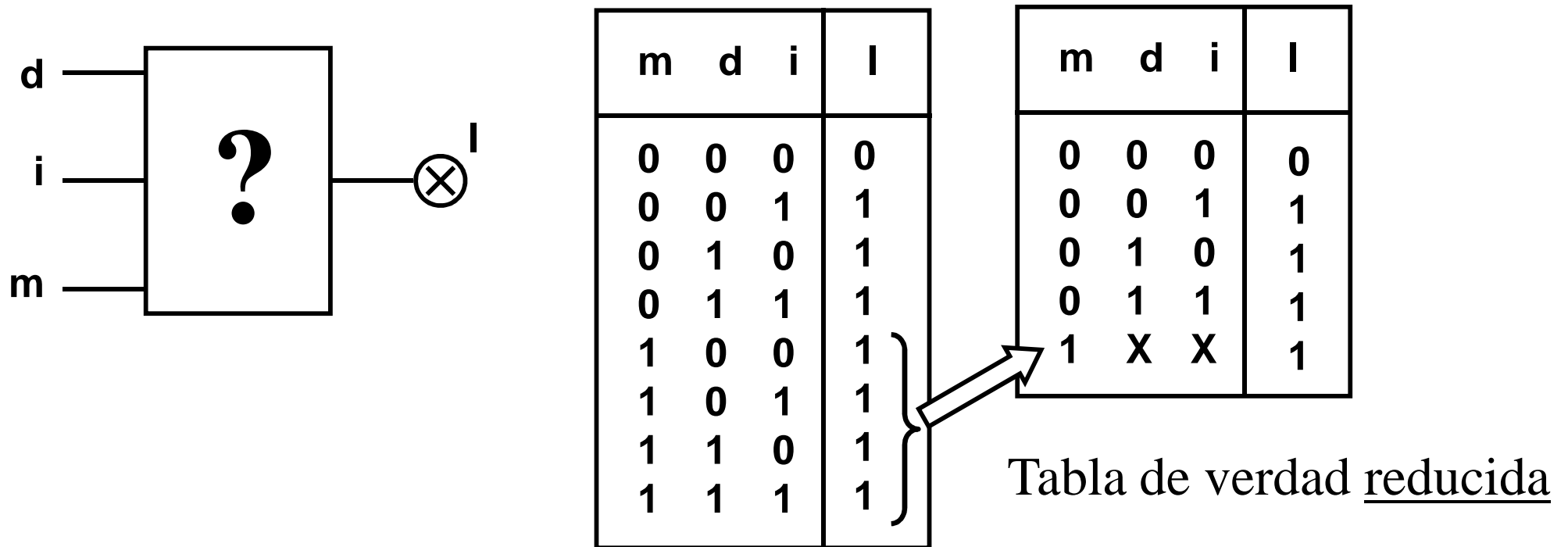
- Tabla de verdad
 - Forma tabular de expresar una función lógica
 - Para cada entrada o salida se asigna una columna
 - Para cada valoración se asigna una fila
 - Entradas a la izquierda, salidas a la derecha
 - Valoraciones siguiendo la numeración binaria

- Luz interior de un coche
 - A partir de dos entradas **d**, **i** (puertas derecha e izquierda), diseñad un circuito que encienda una luz **l** cuando alguna de las puertas esté abierta



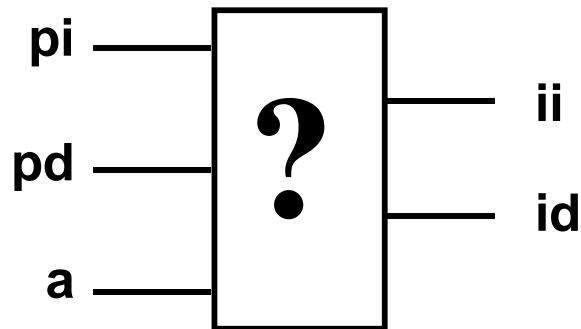
d	i	l
0	0	0
0	1	1
1	0	1
1	1	1

- Luz interior de un coche (ii)
 - Añadir una entrada ***m*** de encendido manual: Si la entrada ***m*** está activada (***m=1***) encender la luz independientemente del estado (abierto/cerrado) de las puertas



- Funciones con entradas indiferentes
 - Aquellas combinaciones de valores de entrada para las que no importa el valor de la salida, por
 - tratarse de una combinación de las entradas para la que no se ha especificado el comportamiento del circuito
 - o tratarse de una combinación de las entradas que es imposible
 - En la tabla de verdad, la salida para estas valoraciones es X

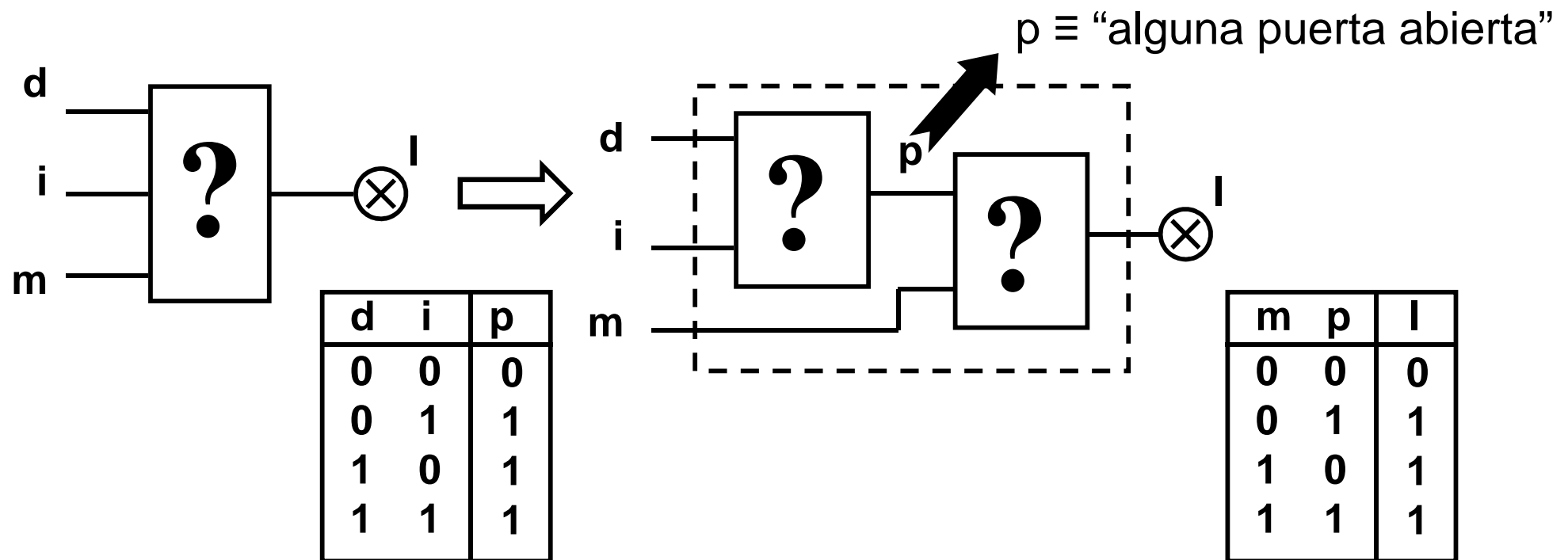
- Intermitentes de un coche
 - A partir de 3 entradas: palanca a la izquierda (**pi**), palanca a la derecha (**pd**) y avería (**a**), generar las salidas que activen los intermitentes izquierdo (**ii**) y derecho (**id**)



a	pi	pd	ii	id
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	X	X
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	X	X

Tabla de verdad
de una función
con entradas indiferentes

- Función compuesta. Aquella en la que la salida de una (sub)función es utilizada como entrada de otra
- Ejemplo: Luz interior de coche con encendido manual

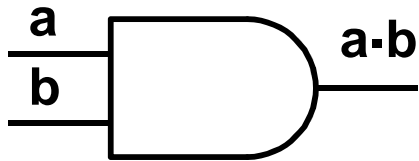


- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- Puerta lógica. Circuito electrónico que implementa una función lógica elemental
- Tipos
 - Básicos: AND, OR, NOT
 - Otras: XOR
 - Con salida negada: NAND, NOR, XNOR
- Tecnologías. Base física de construcción
 - TTL, CMOS

- AND

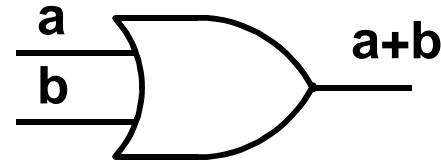
- Producto lógico (“y”)
- Ampliable



b	a	a·b
0	0	0
0	1	0
1	0	0
1	1	1

- OR

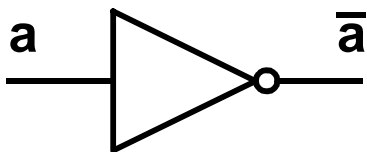
- Suma lógica (“o”)
- Ampliable



b	a	a+b
0	0	0
0	1	1
1	0	1
1	1	1

- NOT

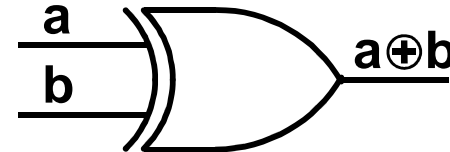
- Negación lógica (“no”)
- No ampliable



a	ā
0	1
1	0

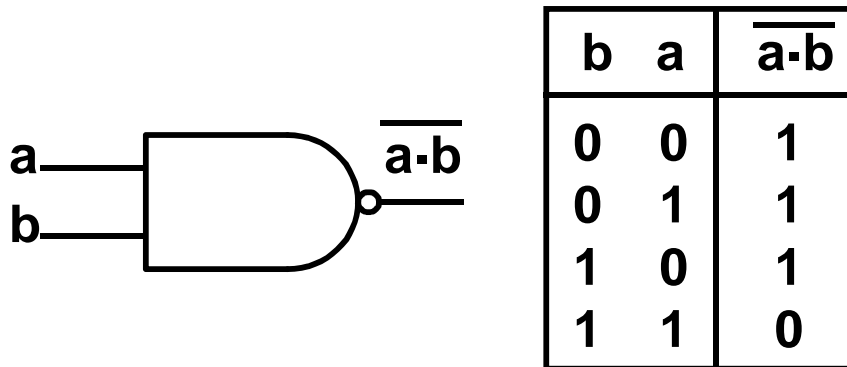
- XOR

- OR Exclusiva
- No ampliable

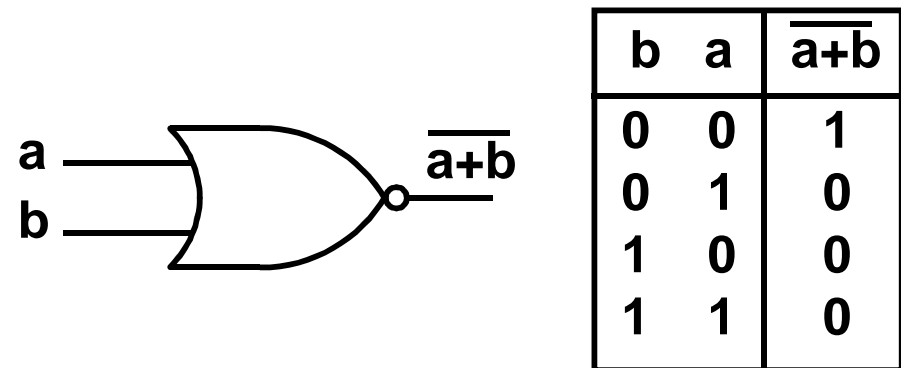


b	a	a⊕b
0	0	0
0	1	1
1	0	1
1	1	0

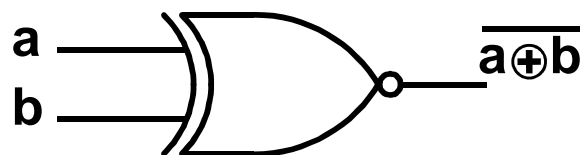
- NAND = NOT (AND)
 - Ampliable



- NOR = NOT (OR)
 - Ampliable



- XNOR = NOT (XOR)
 - No ampliable

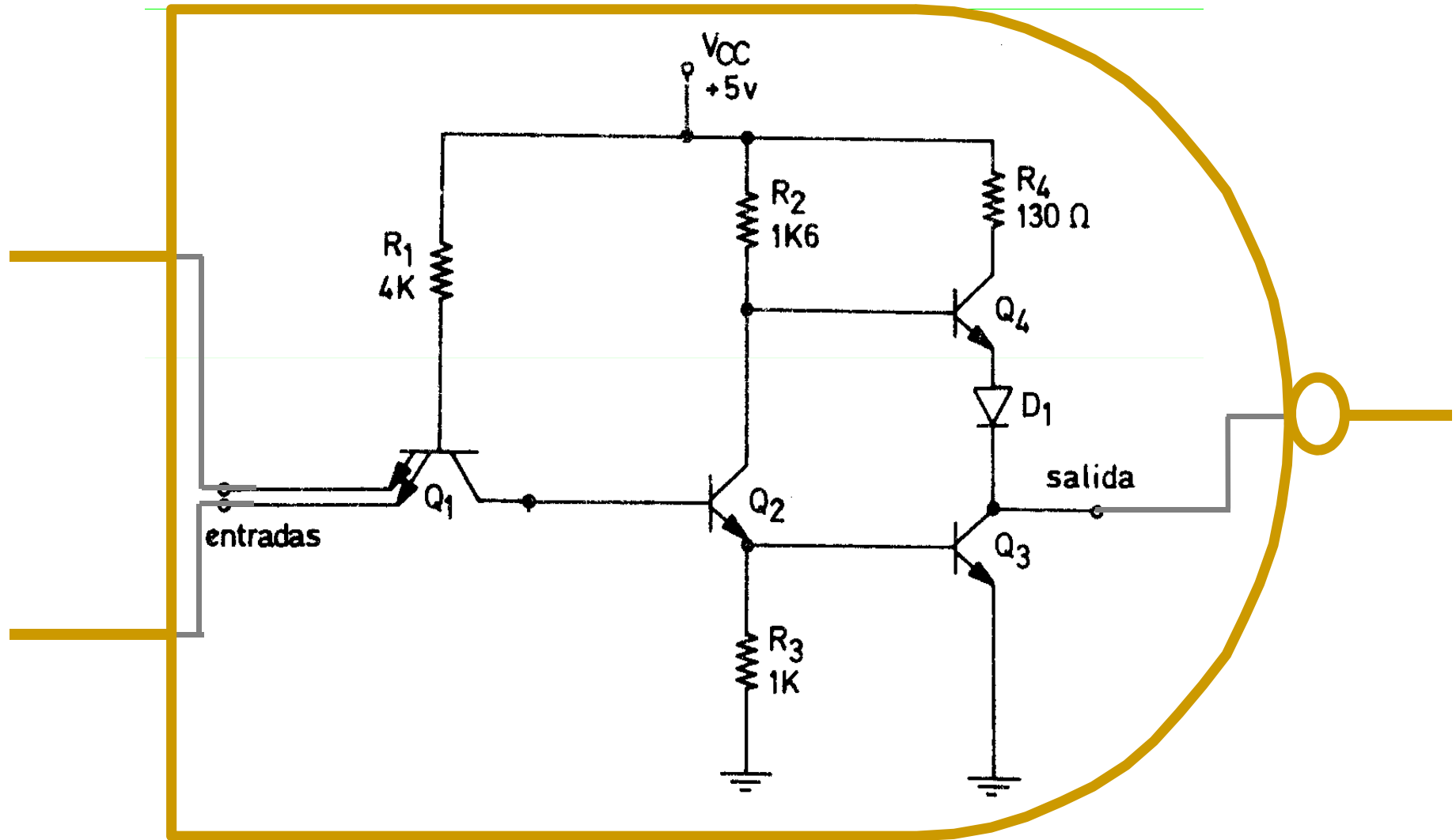


b	a	$\overline{a \oplus b}$
0	0	1
0	1	0
1	0	0
1	1	1

- Cada tecnología de construcción emplea diferentes tipos de elementos físicos (transistores) y tensiones para representar los valores lógicos “0” y “1”
- TTL = Transistor-Transistor Logic
 - Basada en transistores bipolares
 - Alta velocidad, alto consumo, difícil integración
- CMOS = Complementary Metal Oxide Semiconductor
 - Basada en transistores MOSFET
 - Menor velocidad, bajo consumo, alta escala de integración

Esquema físico de una NAND TTL

FCO





Function Table

$$Y = \overline{AB}$$

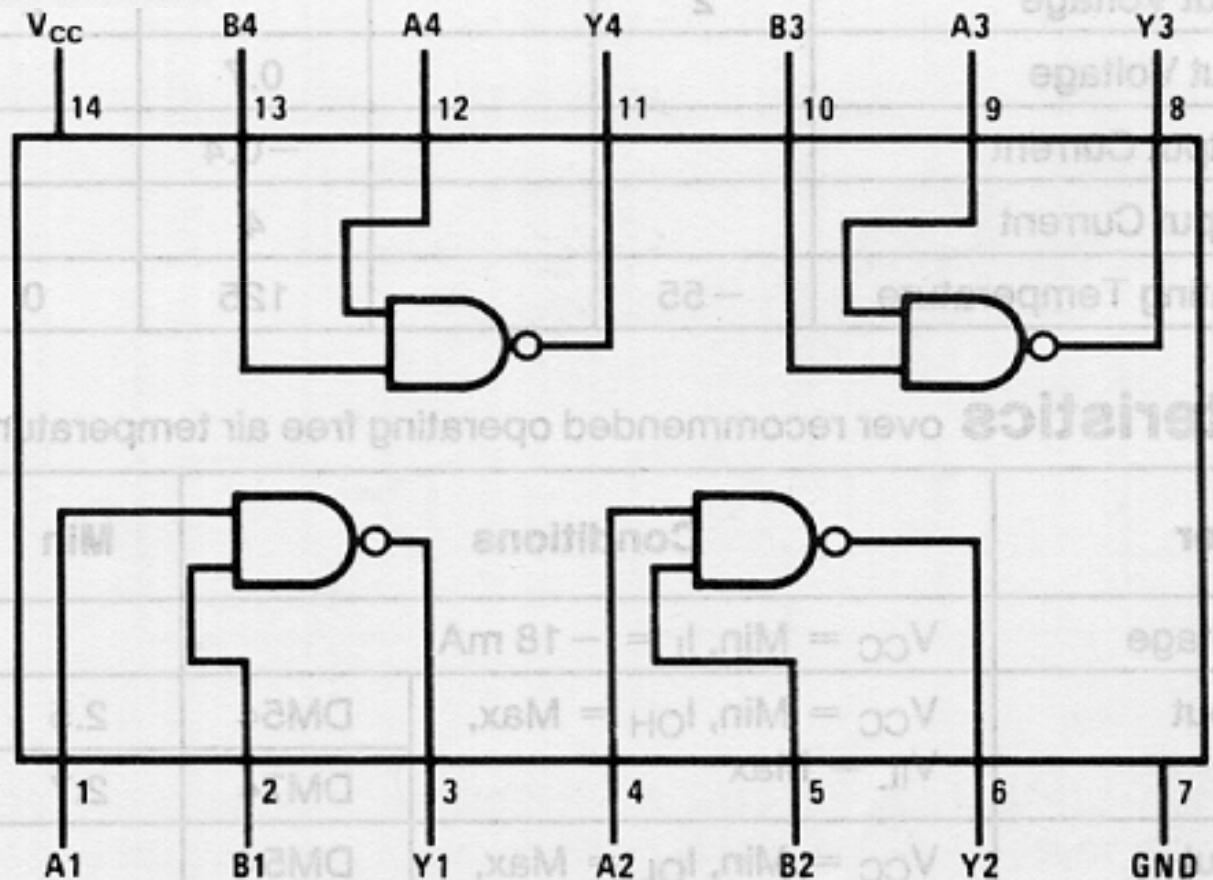
Inputs		Output
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

H = High Logic Level

L = Low Logic Level

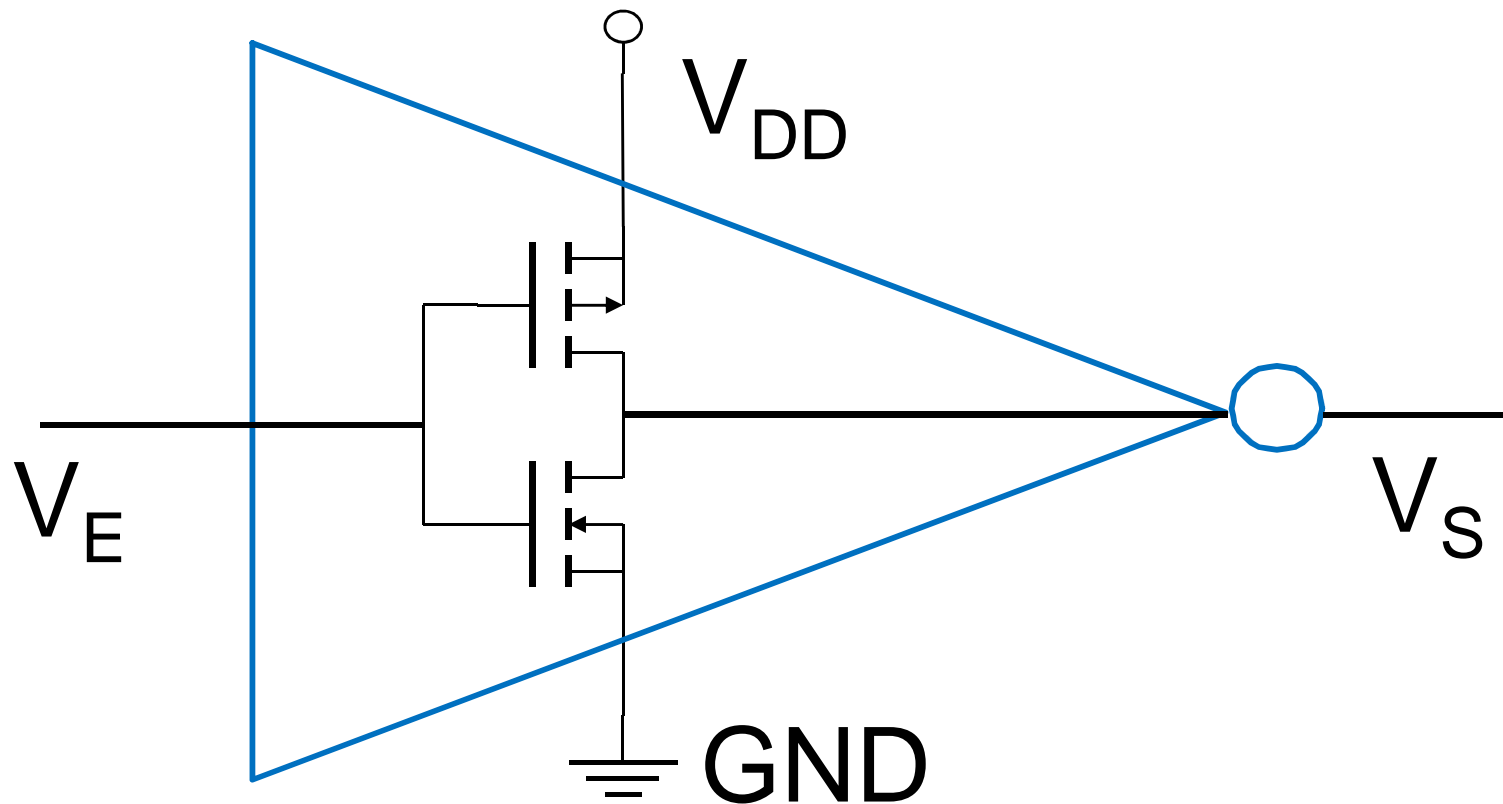
54LS00/DM54LS00/DM74LS00 Quad 2-Input NAND Gates

Dual-In-Line Package

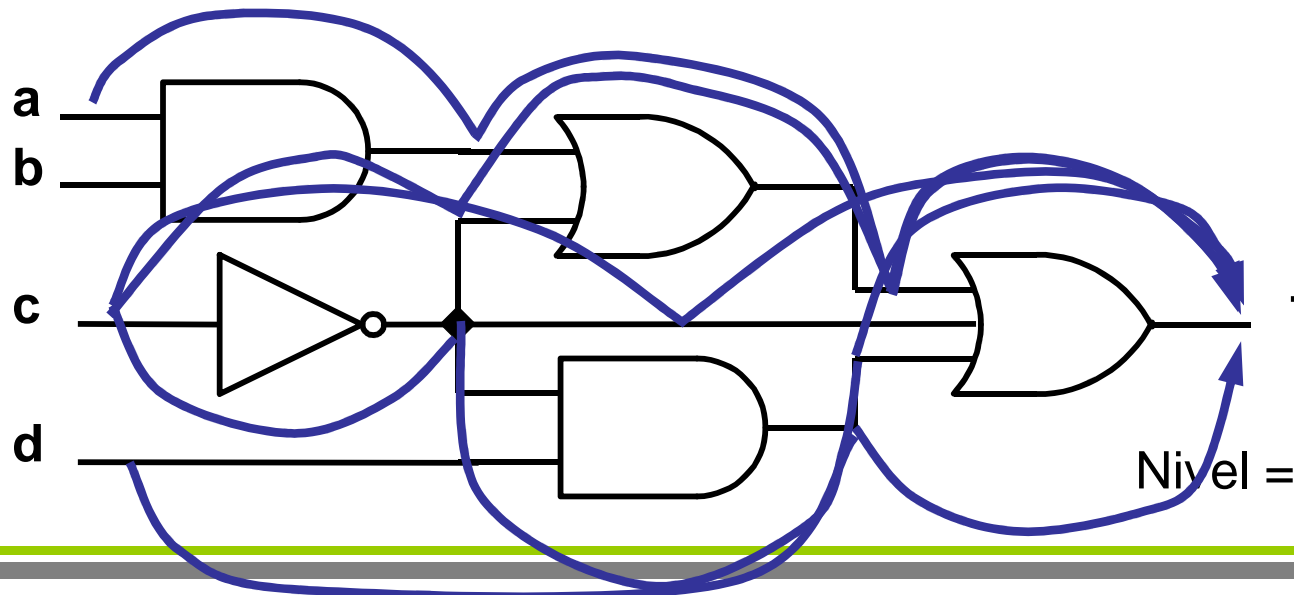


Esquema físico de un inversor CMOS

FCO



- Nivel
 - Número de puertas que hay que atravesar en el peor de los casos desde las entradas a las salidas del circuito
 - Es una indicación del retardo del circuito
 - Cada puerta tiene un retardo T
 - Nivel 0 = entradas



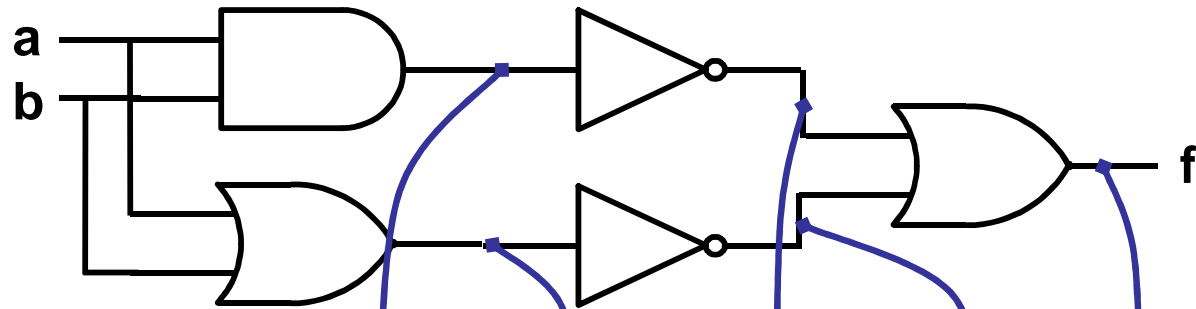
Atraviesa 2 puertas
Atraviesa 3 puertas
Atraviesa 2 puertas
Atraviesa 3 puertas
Atraviesa 3 puertas

Nivel = Peor caso = 3 puertas

- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- **Análisis de circuitos**
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- Dado un circuito, se trata de obtener su función lógica y tabla de verdad
 - Función lógica: componiendo las subfunciones correspondientes a cada punto del circuito
 - Tabla de verdad: calculando la salida para todas las posibles combinaciones de entrada

- Ejemplo



b	a	$a \cdot b$	$a + b$	$\overline{a \cdot b}$	$\overline{a + b}$	$f = \overline{a \cdot b} + \overline{a + b}$
0	0	0	0	1	1	1
0	1	0	1	1	0	1
1	0	0	1	1	0	1
1	1	1	1	0	0	0

Función lógica

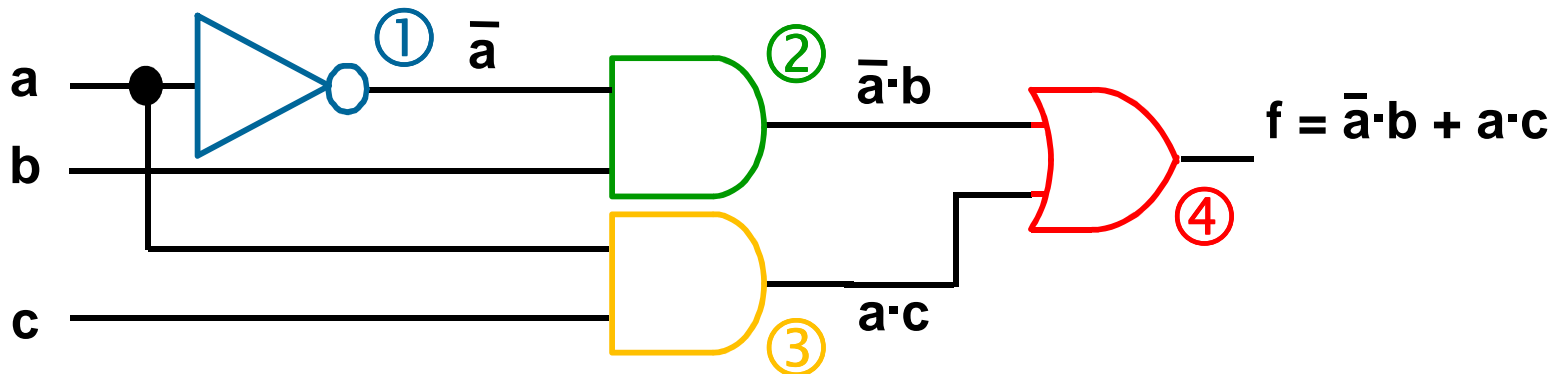


b	a	f
0	0	1
0	1	1
1	0	1
1	1	0

Tabla de verdad

- A partir de su función lógica:
 - Añadir e interconectar las puertas en el orden en que se evalúan los términos de la expresión lógica
 - Ejemplo:

$$f = \boxed{\textcircled{1} \overline{a} \cdot b} + \boxed{a \cdot c \textcircled{3}} \textcircled{4}$$



- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- George Boole (s. XIX)
 - Matemático y filósofo inglés
 - Desarrolla una estructura algebraica con dos valores (“verdadero”, “falso”) y dos leyes de composición interna (“y”, “o”)
 - Permite formalizar las reglas del razonamiento lógico

Precedencia
(si no hay
paréntesis)

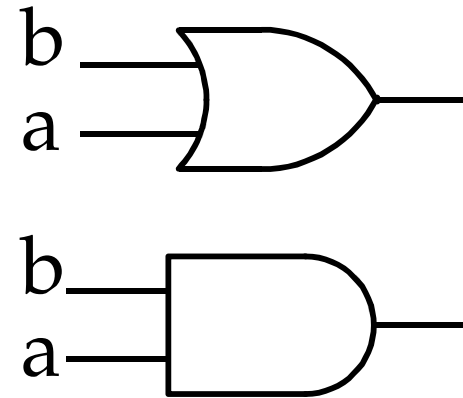
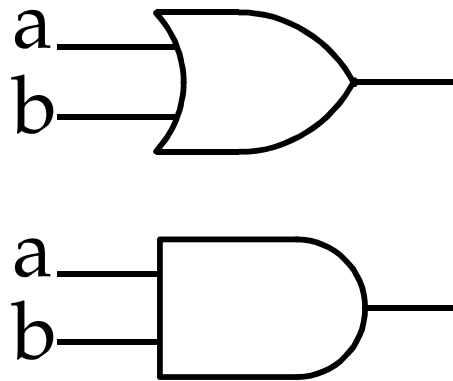
- Claude Shannon (1938, Lab. Bell)
 - Adapta este álgebra a la computación
 - Valores 0 y 1, leyes de composición AND y OR
 - Permite formalizar las reglas de construcción de circuitos digitales

Puerta lógica	Símbolo estándar
AND	\cdot
OR	$+$
NOT	$—$
XOR	\oplus

- Conmutatividad

$$a + b = b + a$$

$$a \cdot b = b \cdot a$$



- Distributividad

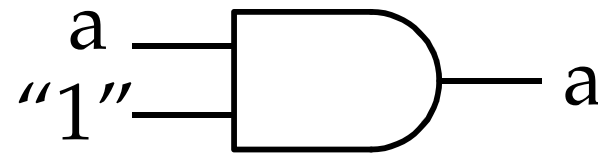
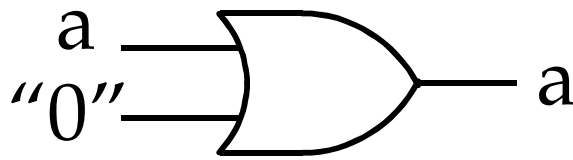
$$(a + b) \cdot (a + c) = a + (b \cdot c)$$

$$(a \cdot b) + (a \cdot c) = a \cdot (b + c)$$

- Existencia de elemento neutro

$$a + 0 = a$$

$$a \cdot 1 = a$$



- Existencia de elemento complementario

$$a + \bar{a} = 1$$

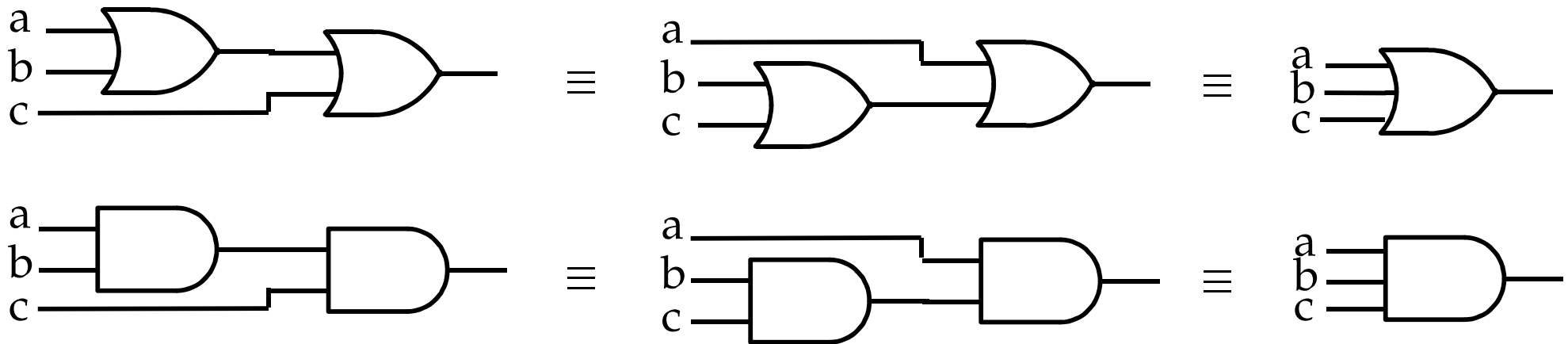
$$a \cdot \bar{a} = 0$$

- Asociativa

$$(a + b) + c = a + (b + c) = a + b + c$$

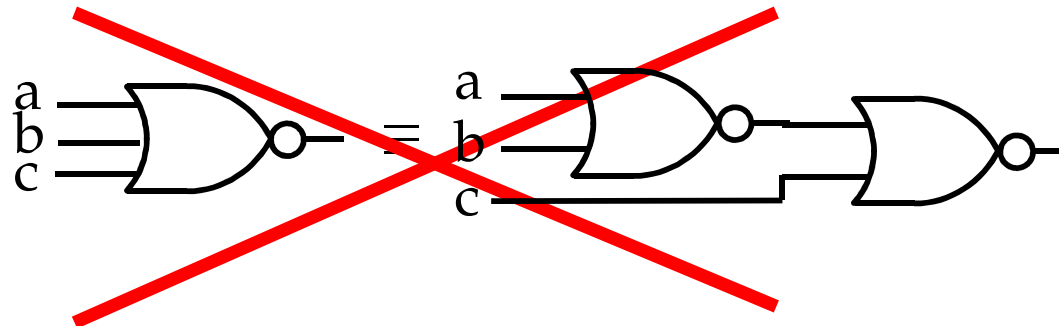
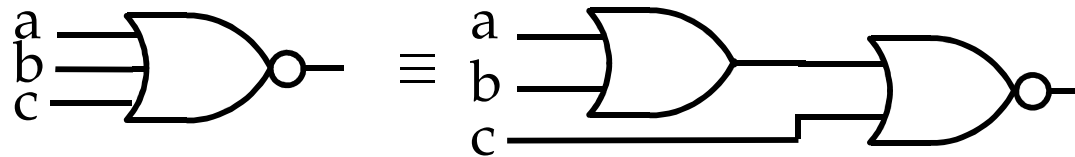
$$(a \cdot b) \cdot c = a \cdot (b \cdot c) = a \cdot b \cdot c$$

- Permite construir puertas con mayor número de entradas a partir de puertas más pequeñas:



- Asociativa (ii)
 - ¡OJO a las puertas con salida negada!:

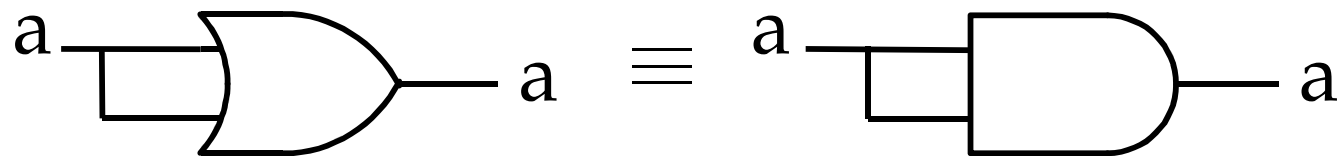
$$\overline{a + b + c} = \overline{(a + b) + c}$$



- Idempotencia

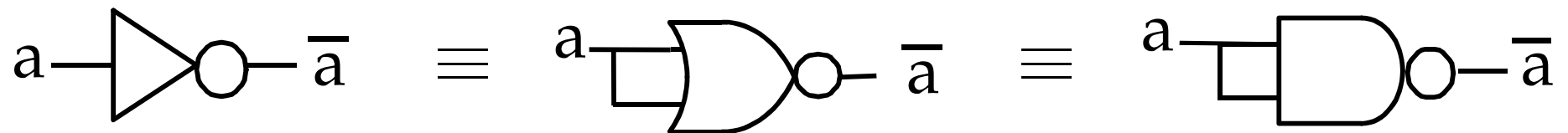
$$a + a = a$$

$$a \cdot a = a$$

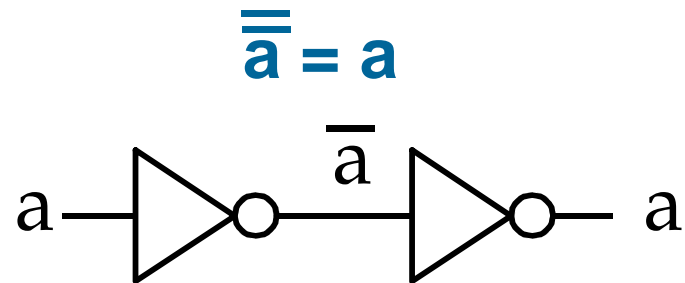


- Permite construir puertas NOT a partir de NAND o NOR

$$\overline{a + a} = \overline{a} = \overline{a \cdot a}$$



- Involución



- Leyes de De Morgan

$$\overline{(a + b + \dots + n)} = \overline{a} \cdot \overline{b} \cdot \dots \cdot \overline{n}$$

$$\overline{(a \cdot b \cdot \dots \cdot n)} = \overline{a} + \overline{b} + \dots + \overline{n}$$

– ¡OJO!

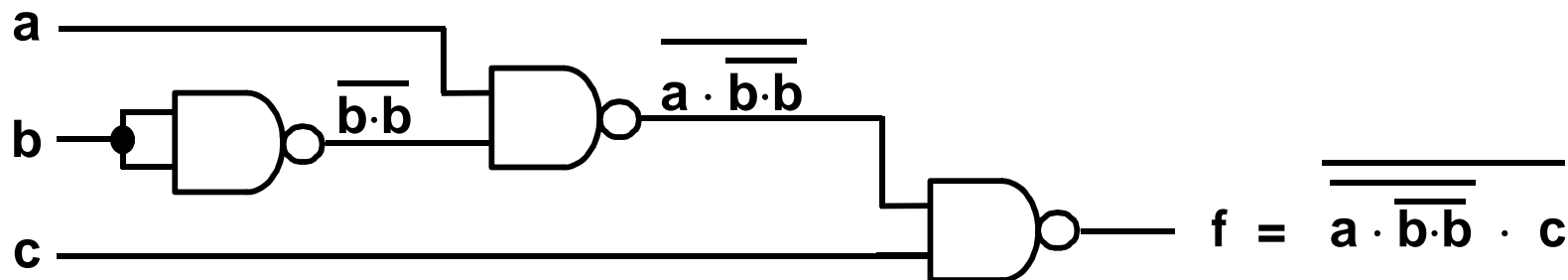
~~$$\overline{(a + b)} = \overline{a} + \overline{b}$$~~

$$\overline{(a + b)} = \overline{a} \cdot \overline{b} \quad \checkmark$$

- Aplicando adecuadamente las leyes de De Morgan, cualquier circuito lógico se puede implementar sólo con puertas NAND o NOR.

– Ejemplo:

$$f = a \cdot \bar{b} + \bar{c} \quad \xrightarrow{\text{INVOLUCIÓN}} \quad \overline{\overline{a \cdot \bar{b} + \bar{c}}} \quad \xrightarrow{\text{DE MORGAN}} \quad \overline{a \cdot \bar{b}} \cdot \bar{\bar{c}} \quad \xrightarrow{\text{INVOLUCIÓN}} \quad \overline{a \cdot \bar{b}} \cdot c \quad \xrightarrow{\text{IDEMPOTENCIA (este último paso se suele obviar)}} \quad \overline{\overline{a \cdot \bar{b}} \cdot c}$$



Circuito con puertas NAND

- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- Simplificación de funciones lógicas
 - Mapas de Karnaugh

- Expresión algebraica única de una función lógica formulada con maxitérminos o minitérminos
- Minitérmino de orden n
 - Producto en el que aparecen las n variables lógicas de entrada
 - Cada variable aparece complementada si su valor es 0
 - Cada valoración da lugar a un minitérmino distinto
 - Los minitérminos se numeran según la cantidad representada por la valoración correspondiente

- Maxitérmino de orden n
 - Suma en la que aparecen las n variables lógicas de entrada
 - Cada variable aparece complementada si su valor es 1
 - Cada valoración da lugar a un maxitérmino distinto
 - Los maxitérminos se numeran según la cantidad representada por la valoración correspondiente

- Forma canónica disyuntiva o suma de productos
 - Suma de los minitérminos pertenecientes a la función
 - Pertenecen a la función los minitérminos correspondientes a las valoraciones para las que la función vale 1

$$\sum (lista\ numerada\ de\ los\ minitérminos\ de\ la\ función)$$

listade vbles de la función

b	a	f	minitérmino	nº
0	0	0	$\bar{b} \cdot \bar{a}$	0
0	1	1	$\bar{b} \cdot a$	1
1	0	0	$b \cdot \bar{a}$	2
1	1	1	$b \cdot a$	3

Forma canónica

$$f = \sum_{b,a} (1, 3) = \bar{b} \cdot a + b \cdot a$$

Expresión algebraica equivalente

- Forma canónica conjuntiva o producto de sumas
 - Producto de los maxitérminos de la función
 - Pertenecen a la función los maxitérminos correspondientes a las valoraciones para las que la función vale 0

$\prod_{\text{listade vbles de la función}} (\text{lista numerada de los maxitérminos de la función})$

b	a	f	maxitérmino	nº
0	0	0	$b + a$	0
0	1	1	$b + \overline{a}$	1
1	0	0	$\overline{b} + a$	2
1	1	1	$\overline{b} + \overline{a}$	3

Forma canónica

$$f = \prod_{b,a} (0, 2) = (b + a) \cdot (\overline{b} + a)$$

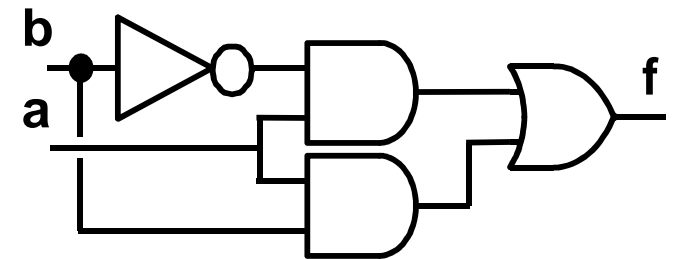
Expresión algebraica equivalente

- Expresión única y compacta de una función lógica.
- Primera aproximación a la síntesis de circuitos a partir de una tabla de verdad:

b	a	f
0	0	0
0	1	1
1	0	0
1	1	1



$$f = \sum_{b,a} (1, 3) = \bar{b} \cdot a + b \cdot a$$



- Cualquier función lógica puede implementarse mediante un circuito de nivel ≤ 3 .

- Formas canónicas para funciones con entradas indiferentes
 - Estas combinaciones se agrupan por separado en sumatorios o productorios del conjunto vacío ϕ

	a	pi	pd	id
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	X
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	X

$$id = \sum_{a, pi, pd} (1, 4, 5, 6) + \sum_{\phi} (3, 7)$$

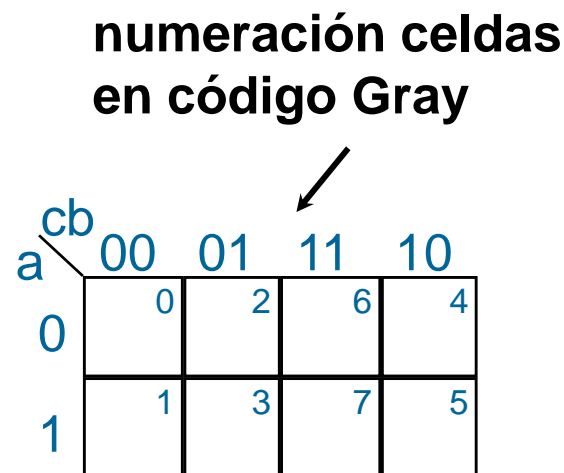
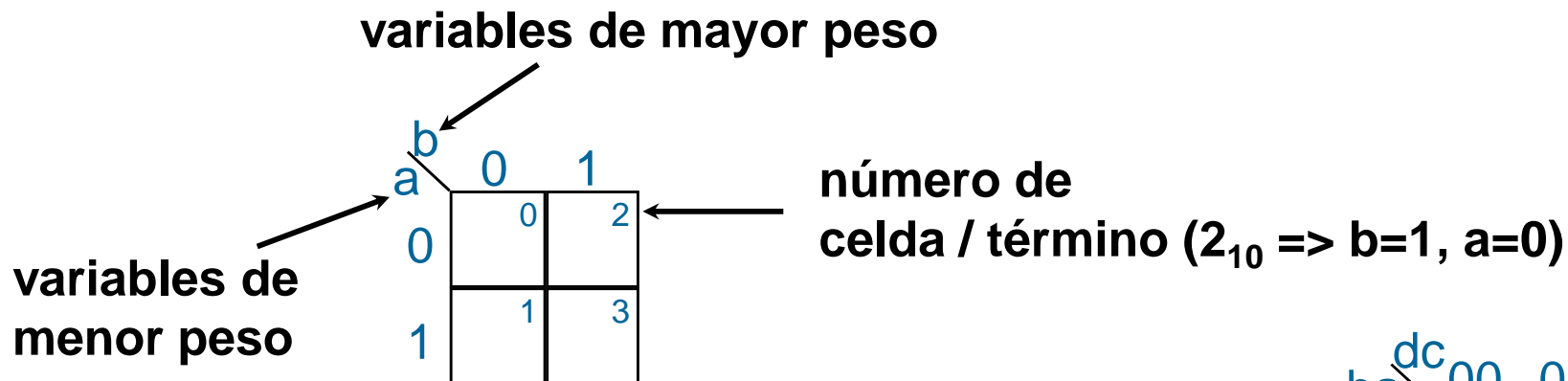
$$id = \prod_{a, pi, pd} (0, 2) \cdot \prod_{\phi} (3, 7)$$

- Introducción
- Funciones lógicas y tablas de verdad
- Puertas lógicas
- Análisis de circuitos
- Álgebra de Boole
- Formas canónicas de representar una función lógica
- **Simplificación de funciones lógicas**
 - Mapas de Karnaugh

- Simplificar una función
 - Consiste en hallar una expresión algebraica equivalente a la de partida, pero de menor tamaño (menos términos, términos con menos variables)
 - El objetivo es reducir al máximo el circuito con el que se implementa una función lógica
- Metodología
 - Algebraica. Aplicación de axiomas y propiedades del álgebra de Boole
 - Elemento complementario, elemento neutro, distributiva y asociativa
 - Gráfica. Mapas de Karnaugh

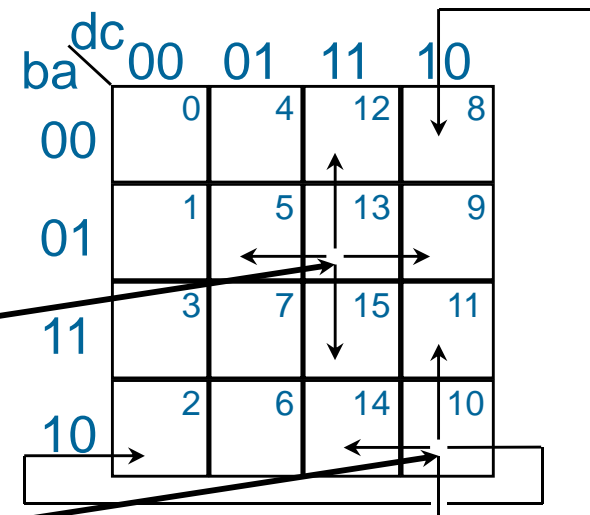
- Mapa de Karnaugh
 - Representación matricial de una tabla de verdad
 - Una celda del mapa de Karnaugh representa una fila de la tabla de verdad
 - En cada celda se coloca el valor de una salida de la función
 - La disposición espacial de las celdas es tal que los términos adyacentes de la función lógica están en celdas adyacentes
 - Dos términos se dicen adyacentes si sus valoraciones difieren en el valor de una sola variable
 - Los bordes del mapa de Karnaugh deben considerarse adyacentes

- Mapas para funciones de 2, 3 y 4 variables



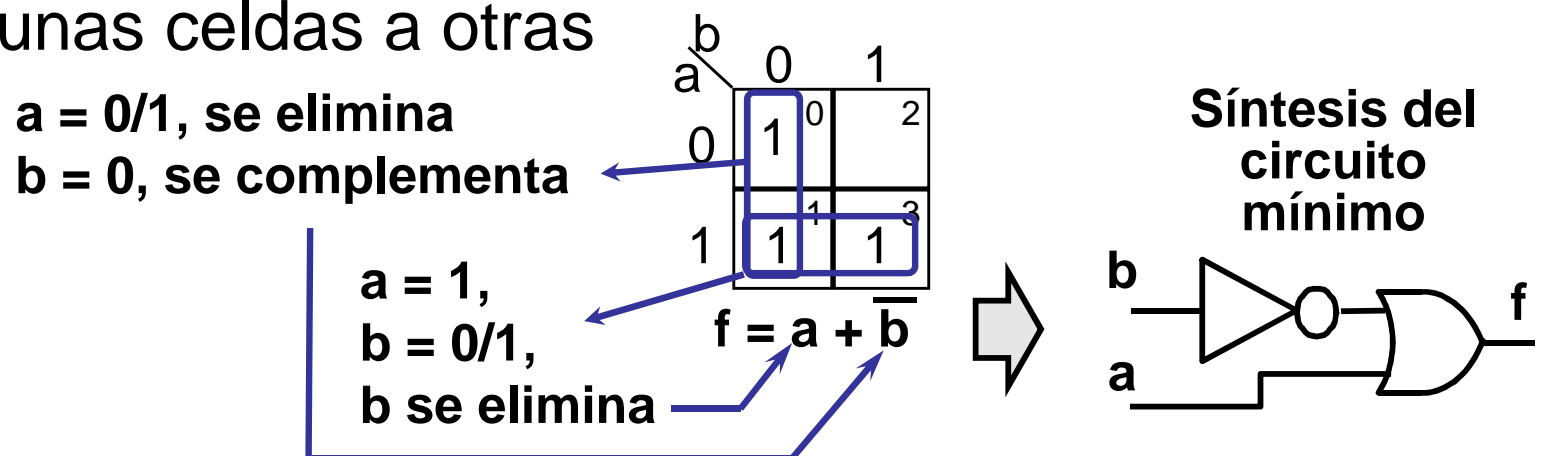
celdas adyacentes a la celda 13

celdas adyacentes a la celda 10

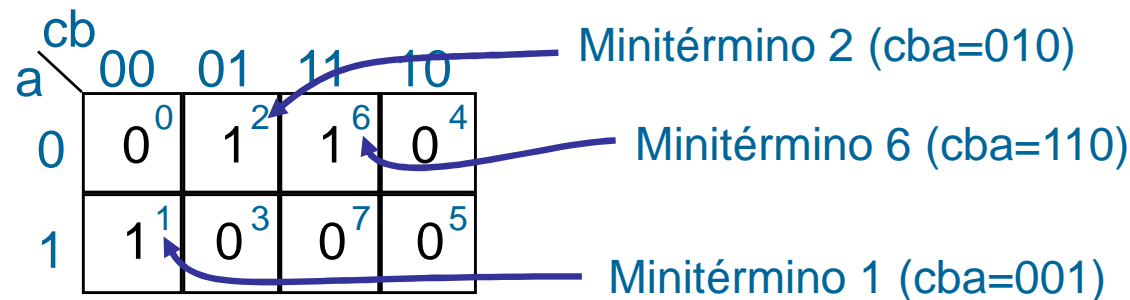


- Método de simplificación
 - Agrupar todas las celdas con el mismo valor, en uno o más grupos
 - Cada grupo contendrá un número de celdas adyacentes potencia de 2
 - Hacer los grupos lo más grande posible
 - El número de grupos debe ser mínimo
 - Una celda puede estar en uno o más grupos

- Agrupar las celdas de valor 1
- Cada grupo representa a un término producto (no minitérmino, puesto que no aparecerán todas las vbles. de la función). Las variables a cero aparecerán complementadas
- Un grupo de 2^k celdas elimina k variables del término resultante, y por tanto tendrá $n-k$ variables
- En cada grupo se eliminan las variables que cambian de valor de unas celdas a otras



- Cada celda a 1 representa un minitérmino que pertenece a la función



- La función sin simplificar incluiría todos los minitérminos que le pertenecen:

$$f = \sum_{c,b,a} (1, 2, 6) = \bar{c} \cdot \bar{b} \cdot a + \bar{c} \cdot b \cdot \bar{a} + c \cdot b \cdot \bar{a}$$

Simplificación por unos. Fundamento (ii) FCO

- Los grupos de celdas adyacentes detectan minitérminos con un factor común:

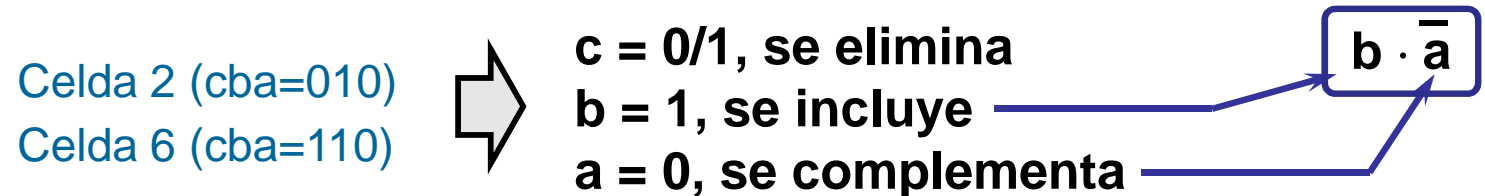


- Su suma es simplificable. Algebraicamente sería:

$$\bar{c} \cdot b \cdot \bar{a} + c \cdot b \cdot \bar{a} = \bar{c} \cdot (b \cdot \bar{a}) + c \cdot (b \cdot \bar{a}) = (\bar{c} + c) \cdot (b \cdot \bar{a}) = 1 \cdot (b \cdot \bar{a}) = b \cdot \bar{a}$$

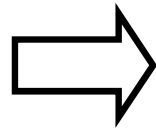
ASOCIATIVA DISTRIBUTIVA ELEM. COMPLEM. ELEM. NEUTRO

- Karnaugh obtiene el mismo resultado:



- Ejemplos

a \ cb	00	01	11	10
	0	1	6	4
0	1 ⁰	1 ²	0 ⁶	1 ⁴
1	1 ¹	1 ³	0 ⁷	0 ⁵



a \ cb	00	01	11	10
	0	1		
0	1	1		1
1	1	1		

$$f = \bar{c} + c \cdot \bar{a} \cdot \bar{b}$$

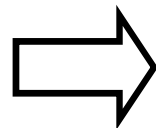
MAL

a \ cb	00	01	11	10
	0	1		
0	1	1		1
1	1	1		

$$f = \bar{c} + \bar{a} \cdot \bar{b}$$

BIEN

a \ cb	00	01	11	10
	0	1	6	4
0	1 ⁰	1 ²	1 ⁶	0 ⁴
1	1 ¹	1 ³	1 ⁷	0 ⁵



a \ cb	00	01	11	10
	0	1		
0	1	1	1	
1	1	1	1	

$$f = \bar{c} + c \cdot b$$

MAL

a \ cb	00	01	11	10
	0	1		
0	1	1	1	
1	1	1	1	

$$f = ?$$

MAL

a \ cb	00	01	11	10
	0	1		
0	1	1	1	
1	1	1	1	

$$f = \bar{c} + b$$

BIEN

- Ejemplos (cont.)

dc \ ba	00	01	11	10
00	0	1 ⁴	1 ¹²	8
01	1	1 ⁵	1 ¹³	9
11	3	1 ⁷	1 ¹⁵	11
10	2	1 ⁶	1 ¹⁴	10

dc \ ba	00	01	11	10
00	1 ⁰	1 ⁴	1 ¹²	8
01	1 ¹	1 ⁵	1 ¹³	9
11	1 ³	7	15	11
10	1 ²	6	14	10

dc \ ba	00	01	11	10
00	1 ⁰	1 ⁴	12	1 ⁸
01	1 ¹	5	1 ¹³	9
11	3	7	15	1 ¹¹
10	2	6	14	10

dc \ ba	00	01	11	10
00	1 ⁰	4	12	1 ⁸
01	1	1 ⁵	13	9
11	3	7	1 ¹⁵	11
10	1 ²	6	14	1 ¹⁰

- Agrupar las celdas de valor cero
- Cada grupo representa un término suma (no maxitérmino, puesto que no aparecerán todas las variables de la función). Las variables de valor uno aparecerán complementadas
- Un grupo de 2^k celdas elimina k variables del término resultante, y por tanto tendrá $n-k$ variables
- En cada grupo se eliminan las variables que cambian de valor de unas celdas a otras

		cb			
		00	01	11	10
a	0	1 ⁰	1 ²	1 ⁶	0 ⁴
	1	1 ¹	1 ³	1 ⁷	0 ⁵

$a = 0/1$, se elimina
 $b = 0$, se incluye
 $c = 1$, se complementa

$$f = \overline{c} + b$$

- Ejemplos

dc \ ba	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

$$f = (\bar{d} + c) \cdot (\bar{c} + \bar{b})$$

cb \ a	00	01	11	10
0	0	2	6	4
1	1	3	7	5

dc \ ba	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

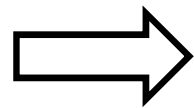
dc \ ba	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

dc \ ba	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

dc \ ba	00	01	11	10
00	0	4	12	8
01	1	5	13	9
11	3	7	15	11
10	2	6	14	10

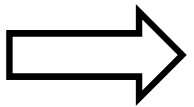
- Las celdas con “x” se toman como si tuvieran valor uno o valor cero, cada una como mejor convenga, para maximizar la simplificación.

d	c	b	a	f
0	0	0	0	0
0	0	0	1	x
0	0	1	0	0
0	0	1	1	x
0	1	0	0	0
0	1	0	1	x
0	1	1	0	x
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	x
1	0	1	1	1
1	1	0	0	x
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



$$f = \sum_{d,c,b,a} (7, 11, 13, 14, 15) + \sum_{\phi} (1, 3, 5, 6, 10, 12) =$$

$$\prod_{d,c,b,a} (0, 2, 4, 8, 9) \cdot \prod_{\phi} (1, 3, 5, 6, 10, 12)$$



dc \ ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

“por unos”

dc \ ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

“por ceros”

Simplificación. Entradas indiferentes (ii) FCO

- **Errores comunes:**

- Tomar todas las “x” por 0 o por 1

dc\ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

MAL

dc\ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

MAL

- Hacer grupos con “x” innecesarios

dc\ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

MAL

dc\ba	00	01	11	10
00	0 ⁰	0 ⁴	x ¹²	0 ⁸
01	x ¹	x ⁵	1 ¹³	0 ⁹
11	x ³	1 ⁷	1 ¹⁵	1 ¹¹
10	0 ²	x ⁶	1 ¹⁴	x ¹⁰

MAL

- Poliformat, sección “Recursos”
 - Ejercicios sin solución.
 - Soluciones a los ejercicios.
 - **Entrenador de Karnaugh.**
 - Exámenes de años anteriores.
- Poliformat, sección “Contenidos”
 - Módulo 2: Principios de diseño digital.
 - » *Tablas de verdad.*
 - » *Puertas lógicas.*



UNIVERSIDAD
POLITECNICA
DE VALENCIA



Fundamentos de computadores

TEMA 2. PRINCIPIOS DEL DISEÑO DIGITAL
