

Boletín 3

UCP 2GB = 2^{31} m^s A₃₀A₂₉...A₀ son 31 líneas de direcciones

- ① a) RAM1 512MB = 2^{29} dirección inicial
 RAM2 128MB = 2^{27}
 RAM3 64MB = 2^{26} dirección final

		A ₃₀ A ₂₉ A ₂₈ A ₂₇ A ₂₆ A ₁₅ "A ₀				
RAM1	0x00000000	0	0	RAM1	2^{29} B	
Libre1	0x1F.....F	0	1	X...X		
0x20.....0	0	1	1	X...X		
RAM2	0x2F.....F	0	1	1	0	RAM2
Libre2	0x30.....0	0	1	1	1	2^{27}
RAM3	0x37F.....F	0	1	1	1	
	0x380....0	1	0	0	0	
	0x7BFF...F	1	1	1	1	
	0x7C00...0	1	1	1	1	RAM3
	0xFF.....F	1	1	1	1	2^{26}

Modo Libre 1: $0x2FF...F - 0x200...0 = 0x0FF...F + 1 = (0x10000000) = 2^{28} = 256\text{ MB}$

También se puede calcular viendo que:

A ₃₀	A ₂₉	A ₂₈	A ₂₇	A ₂₆	...	A ₀	
0	1	0	0	X	...	X	128 MB
0	1	0	1	X	...	X	128 MB +

$\underline{\hspace{10em}}$

256 MB

Modo Libre 2: Restando

$$2\text{GB} = \text{Ram1} + \text{Libre1} + \text{Ram2} + \text{Ram3} + \text{Libre2}$$

$$2\text{GB} = \overset{"}{512\text{MB}} + \overset{"}{256\text{MB}} + 128\text{MB} + 64\text{MB} + \text{Libre2}$$

$$(768\text{MB} + 192\text{MB}) = 960\text{MB}$$

$$\text{Libre2} = 2048\text{MB} - 960\text{MB} = 1088\text{MB}$$

b) Total chips = 32 bits/pd / 4 bits/chip = 8 chips

Tamaño chip = $32M \times 4$

$728MB = 2^{27}B + 2^{25}B$ palabras/modulo $\Rightarrow 2^{25} \times 32 = 32M \times 32$

32b/pd = $2^2B/pd$ luego los chips son de $32M \times 4$

Líneas selección bytes: $\overline{BE_3} \overline{BE_2} \overline{BE_1} \overline{BE_0}$

Líneas en direccionamiento interno:

$128MB = 2^{27} \dots$

A ₂₆	...	A ₂	A ₁	A ₀
-----------------	-----	----------------	----------------	----------------

líneas dirección
de los chips

Línes selección del modelo: A₃₀ ... A₂₇

Línea Negativa (\overline{CS}): $A_{30} + \overline{A_{29}} + \overline{A_{28}} + A_{27}$

A₃₀ A₂₉ A₂₈ A₂₇ | A₂₆ A₀
(0 1 1 0) | X ... X

Dirección que se cogiera

EJERCICIO (2)

UCP 16b/pd $1\text{GB} = 2^{30}\text{B} \sim A_{29}A_{28} \dots A_1A_0 \Rightarrow \overline{B_1}, \overline{B_6}$

a) $M_1 = 256\text{MB} = 2^{28}\text{B}$ desde $0x000\dots0$

$M_2 = 64\text{MB} = 2^{26}\text{B}$ desde $0x20\dots0$

$M_3 = 32\text{MB} = 2^{25}\text{B}$ desde $0x280\dots0$

A ₂₉	A ₂₈	A ₂₇	A ₂₆	A ₂₅	A ₀	
0 0		M ₁				0x00000000
						0x0F\dots\dots F
0 1	X X X ... X					0x10\dots\dots 0
						0x1F\dots\dots F
1 0	0 0	M ₂				0x20\dots\dots 0
						0x23F\dots\dots F
1 0	0 1		X X ... X			0x240\dots\dots 0
						0x27F\dots\dots F
1 0	0 1 1 1 X ... X					0x280\dots\dots 0
1 0	1 0 0	M ₃				0x290\dots\dots 0
						0x2A0\dots\dots 0
						0x3FF\dots\dots F

M₁ 256MB
 HUECO1 256MB
 M₂ 64MB
 HUECO2 64 MB
 M₃ 32MB
 HUECO3 352MB

b) Selección Negativa $\rightarrow \overline{M_1} = A_{29} + A_{28}$

$\overline{M_2} = \overline{A_{29}} + A_{28} + A_{27} + A_{26}$

$\overline{M_3} = \overline{A_{29}} + A_{28} + \overline{A_{27}} + A_{26} + A_{25}$

Cálculo del hueco 2: $10010(X\dots X) 32\text{MB}$
 $10011(X\dots X) 32\text{MB} > 2 \times 32\text{MB} = 64\text{MB}$

Cálculo del hueco 3: $1\text{GB} = 256\text{MB} + 256\text{MB} + 64\text{MB} + 64\text{MB} + 32\text{MB} + \text{hueco}$

$1024\text{MB} - 672\text{MB} = \text{hueco}$ hueco = 352MB

CPU 32 bits

Dirección memoria \rightarrow 4 GB $\rightarrow 2^{32} \rightarrow$ 32 bits

jerarico ③

EPROM : 2 MB $\rightarrow 2^{21} \rightarrow 21/4 = 5+1 \rightarrow 0x00000000 - 0x001FFFFF$

RAM 1 : 256 MB $\rightarrow 2^{28} \rightarrow 28/4 = 7 \rightarrow 0x20000000 - 0x2FFFFFFF$

RAM 2 : 128 MB $\rightarrow 2^{27} \rightarrow 27/4 = 6+3 \rightarrow 0x80000000 - 0xB7FFFFFF$

RAM 3 : 512 MB $\rightarrow 2^{29} \rightarrow 29/4 = 7+1 \rightarrow 0xA0000000 - 0xBFFFFFFF$

E/S : 1 MB $\rightarrow 2^{20} \rightarrow 20/4 = 5 \rightarrow 0x000FFFFF \rightarrow 0xFFFF0000 - 0xFFFFFFFF$

a)

EPROM 2MB	0x0000 0000 0x001FFFFF 0x0020 0000	0x1F E FFFFF = 29 bits $\rightarrow 2^{29} = 512MB - 2MB = 510 = 510MB$
LIBRE 510MB	0x1FFF FFFF 0x2000 0000	
RAM 1 256MB	0x2FFF FFFF 0x3000 0000	0x6 80000000 = 16B + 512MB + 127MB = 1663 MB $\leftarrow 1664MB$
RAM 2 128MB	0x37FF FFFF 0x3800 0000	
LIBRE 1663MB	0x9FFF FFFF 0xA000 0000	0x3FF 00000000 = $7+2 = 30$ bits = 16B \uparrow 1023 MB
RAM 3 512MB	0xBFFF FFFF 0xC000 0000	
LIBRE	0xFFEF FFFF 0xFFFF 0000	
E/S 1MB	0xFFFF FFFF	

2 MB	4096
510 "	- 2433
256 "	1663 MB
128 "	- 1024 MB
+ 512 "	0639 MB
1024 "	512
1 "	127 MB
Tenemos	2433 MB

CPU 32 bits = 4 Bytes

36) b) RAM 3 = 512 MB \rightarrow CHIPS 4 bits + mñ. par.

- N° Total chips \rightarrow 8 chips

$$512 \text{ M} \times 8 = 256 \text{ M} \times 16 = 128 \text{ M} \times 32$$

$$32 \text{ bits} / 4 \text{ bits} = 8 \text{ chips}$$

- Tmñ chips \rightarrow 128 M x 4 bits

- Líneas para direccionar internamente chips $\rightarrow A_{28} \dots A_2$

$$512 \text{ MB} \rightarrow 2^{29} \rightarrow 2^9$$

$32 - 2^9 = 3$ bits x a selección módulo

29 bits x a direccionamiento interno $A_{28} \dots A_0 \rightarrow A_{28} \dots A_2$

- Líneas para direccionar distintas bytes palabra \rightarrow líneas BEi

Tamaño palabra $\rightarrow 4B \rightarrow 2^2 \rightarrow 2$ bits para direccionar las distintas bytes que forman una palabra.

$\overline{BE}_3 \quad \overline{BE}_2 \quad \overline{BE}_1 \quad \overline{BE}_0$

Con A_0 y A_1 el proceder calcula y veete.

- Líneas selección módulo $\rightarrow A_{31} \dots A_{29}$

Líneas direccionamiento $\rightarrow 32$ bits

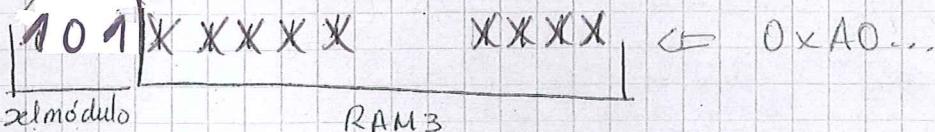
$$\text{Ram 3} = 2^9 \text{ bits}$$

$$32 - 2^9 = 3 \text{ bits sel. mód}$$

- Función selección módulo, lógica negativa

$$512 \text{ MB} \rightarrow 2^{29} \rightarrow 2^9 \text{ bits} / 4 = 7+1 \rightarrow 0x1 FFFF$$

$A_{31} A_{30} A_{29} A_{28} A_{27} A_{26} A_{25} A_{24} \dots A_3 A_2 A_1 A_0$



En el mapa de memoria llega hasta

$$0xBFFF FFFF$$

$$\begin{array}{ccccccccc} A_{31} & A_{30} & A_{29} & A_{28} & \dots & A_3 & A_2 & A_1 & A_0 \\ \boxed{1} & 0 & 1 & 1 & \dots & 1 & 1 & 1 & 1 \end{array}$$

$$\overline{\text{SEL MÓD}} = \overline{A_{31}} + \overline{A_{30}} + \overline{A_{29}}$$

CPU 16 bits

RAM 3 → 512 MB
chips 4 bits

3c)

- N° total chips → 4 chips

$$512 \text{ MB} \times 8 = 256 \text{ M} \times 16 \text{ bits}$$

$$16 \text{ bits} / 4 \text{ bits} = 4 \text{ chips}$$

- Tamaño de cada chip → 256 M × 4

- Dir. interno chips → A₂₈...A₁

$$512 \text{ MB} \rightarrow 2^{29} \rightarrow 29 \text{ bits} \rightarrow A_{28} \dots A_0$$

1 bit x a direcciónamiento palabra

- Dir bytes palabra → 1 bit → A₀ para codificar B₁ y B₀

Tamaño palabra → 16 bits → 2 Bytes → 1 bit direcciónamiento pal.
A₀

- Líneas selección módulo →

$$512 \text{ MB} \rightarrow 2^{29} \rightarrow 29 \text{ bits} \rightarrow 32 - 29 = 3 \text{ bits } A_{31} \dots A_{29}$$

- Función de selección módulo, lógica negativa

$$\begin{array}{ccccccccc} A_{31} & A_{30} & A_{29} & A_{28} & A_{27} & A_{26} & \dots & A_3 & A_2 & A_1 & A_0 \\ 1 & 0 & 1 & X & X & X & \dots & X & X & X & X \end{array}$$

0x BFFF FFFF

SEL MÓD

$$\overline{A}_{31} + \overline{A}_{30} + \overline{A}_{29}$$

EJEMPLO ④

UCP 32b/pdabla $A_{27} A_{26} \dots A_1 A_0 =$ dirección efectiva

a) Espacio direccionamiento

$$2^{28} B = 256 \text{ MB} = 2^{26} \times 32 = 64 \text{ M} \times 32$$

$32 \text{ b/pd} = 2^2 \text{ B/pel}$

b) huecos

<u>$A_{27} A_{26} A_{25} A_{24} \dots A_0$</u>
0 X X X ----- X
1 0 X X ----- X
<u>1 1 0 X ----- X</u>
1 1 1 X ----- X

HUECO
de 32MB

$0 \times 0000000 - 0 \times 7FFFFFF (2^{27})$ RAM1
 $0 \times 8000000 - 0 \times BFFFFFF (2^{26})$ RAM2
 $0 \times C000000 - 0 \times DFFFFFF (2^{25})$ RAM3
 $0 \times E000000 - 0 \times FFFFFFF (2^{25})$ RAM3

$$2^{25} B = 32 \text{ MB}$$

solo hay un hueco de

c) Se puede anadir lo siguiente?

\Rightarrow 16 MB desde $0xA000000$

$A=1010 =$ colisiona con RAM2

\Rightarrow Módulo 32MB en $0xC000000 \Rightarrow$ si cae EN HUECO LIBRE

\Rightarrow Cambiar RAM2 a $0x0\dots0$ y RAM1 a $0x8000000$

<u>$A_{27} A_{26} A_{25} A_{24}$</u>	A_0	
RAM2 = 0 0 X X ----- X		$0 \times 0000000 - 0 \times 3FFFFFF$
HUECO = 0 1 X X ----- X		$0 \times 8000000 - 0 \times FFFFFFF$
RAM1 = 1 X X X ----- X		
RAM3 = <u>1 1 1 X ----- X</u>		

↑ colisión con RAM2!

No se podrá.

\Rightarrow Módulo 32MB en dir $0xD000000 \Rightarrow 1101$

NO

Si hicieramos esto. el módulo desbordaría a mitad y colisionaría con RAM3

EJERCICIO ⑤

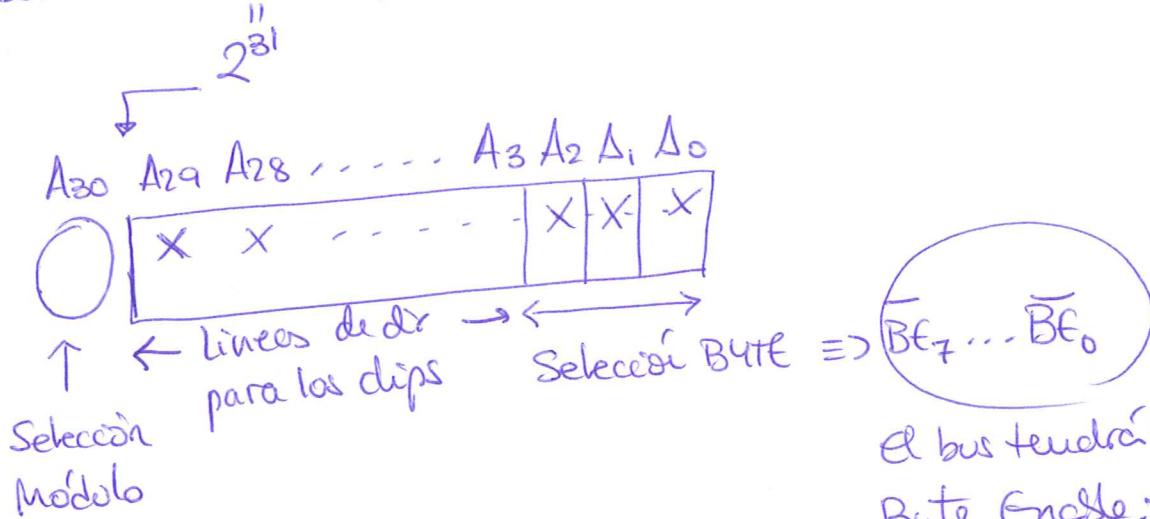
UCP 64 b/pedra, módulo $16B = 2^{30}B \rightarrow 2^{27} \times 64 = 128M \times 64$
 " $8B/pel = 2^3 B/pel$

* ¿cuantos chips totales en módulo? chip 8 b/pel.

$$\frac{64b}{8b/chip} = 8 \text{ chips}$$

* Tamaño chip: $128M \times 8$

* Asumiendo 24B capacidad direccionamiento



El bus tendrá 8 líneas
 Byte Enable: una
 por BYTE/PALABRA BUS

EJERCICIO ⑥

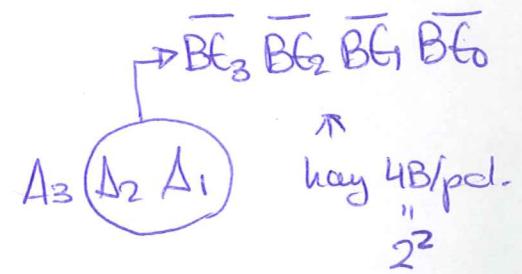
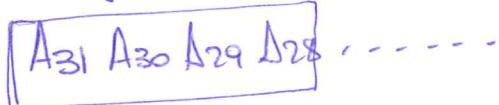
RAM1 $512MB = 2^{29}B$ desde $0x0000\ 0000$

RAM2 $1GB = 2^{30}B$ desde $0x4000\ 0000$

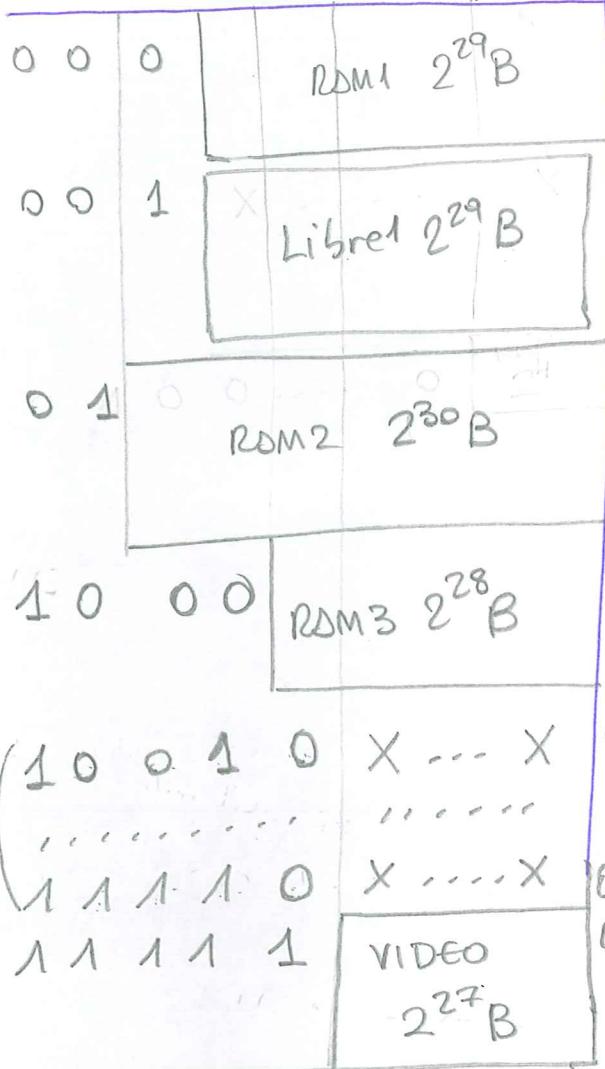
RAM3 $256MB = 2^{28}B$ desde $0x8000\ 0000$

DÍVIDEO $128MB = 2^{27}B$ al final de la memoria

CPU 32b/pel y 32 bit direcciones
 " 4B/pel



A₃₁ A₃₀ A₂₉ A₂₈ A₂₇ A₂₆ A₃ A₀



DIRECCIONES INICIE / FINDE

0x0000 0000

0x1FF... F

0x20... 0

0x3F... F

0x40... 0

0x7F... F

0x80... 0

0x8F... F

0x90... 0

0xE7F... F

0xF80... 0

0xF... F

Tamaño Libre 2

512 MB

512 MB

1024 MB

256 MB

128 MB

$\frac{4096 \text{ MB}}{-2432 \text{ MB}}$

1664 MB

$$+ \frac{128 \text{ MB}}{2432 \text{ MB}}$$

2432 MB

También se puede calcular:

$$(13 \text{ comb}) \times 128 \text{ MB} = 1664$$

$$\begin{array}{r} \overbrace{\begin{array}{c} 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{array}}^{\text{13 comb}} \quad \overbrace{\begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \end{array}}^{\text{128 MB}} \\ - \begin{array}{c} 10010 \\ \hline 01100 \end{array} \quad \begin{array}{c} + 1 \\ \hline 011011 \end{array} = 13 \end{array}$$

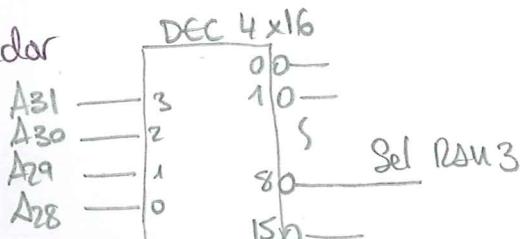
OTRO

F800.0000

9000.0000

$\frac{6800 \text{ 0000}}{= 1024 + 512 + 128}$

$= 1664 \text{ MB}$



a) Selección de ROM3 (\bar{CS})

$$\rightarrow \text{P} \bar{\text{or}} \text{ Logica} = \bar{A}_{31} + \bar{A}_{30} + \bar{A}_{29} + \bar{A}_{28}$$

→ Decodificador

$$\begin{array}{r} \text{F800.0000} \\ \text{9000.0000} \\ \hline \text{6800 0000} \end{array}$$

$\Rightarrow 1024 + 512 + 128 = 1664 \text{ MB}$

b) Chips 8 b/pcl para ROM2 $\rightarrow 1 \text{ GB} = 2^{30} \text{ B} \quad 2^{28} \times 32 = 256 \text{ M} \times 32$
 2^2 B/pcl

$$8 \text{ chips} = 32 / 8 = 4 \text{ chips}$$

$$\text{Tamaño chips} = 256 \text{ M} \times 8$$

Líneas selecc. BYTES \Rightarrow El chip tiene 1 Byte/pcl, luego llegará una linea B_E a cada chip.

Líneas direcciones chips = $A_{29} \dots A_2$ en total 28 líneas ya que hay 256M palabras

EJERCICIO 7

1090: ERROR ENunciado. CAMBIÓ A 32

UCP 32b/pel con 32 lines direc ~ A₃₁...A₂₈.....(A_iA₀)
 " 4B/pel.

$\rightarrow \bar{B}_{E_3} \bar{B}_{E_2} \bar{B}_G \bar{B}_{f_0}$
 hay 4B/pel.

RDM1 256MB = 2^{28} B desde 0x00000000
 RDM2 128MB = 2^{27} B desde 0x80000000
 RDM3 256MB = 2^{28} B al final.

a) A₃₁ A₃₀ A₂₉ A₂₈ A₂₇ A₂₆ ~ A₀

		RDM1 2 ²⁸ B				0x0000 0000	
Libre ①		0	0	0	0	0xF	... F
0	0	0	1	X	...	0x10	... 0
...	0x7F	... F
0	1	1	1	X	...	0x80	... 0
1	0	0	0	0	0	0x87F	... F
Libre ②		1	0	0	0	0x880	... 0
1	0	0	0	1	X
...	0xEF	... F
1	1	1	0	X	...	0xF0	... 0
1	1	1	1	1	X
		RDM2 2 ²⁷ B				0x87F... F	
		RDM3 2 ²⁸ B				0xF... F	

TOMAÑOS

$7 \times 256\text{MB} = 1792\text{MB}$

$\uparrow (0111_2 - 0001_2 + 1_2)$

$(6 \times 256\text{MB}) + 128\text{MB}$

1664MB

También así.

$$4096\text{MB} = 256\text{MB} + 1792\text{MB} + 128\text{MB} + 256\text{MB} + \text{Libre } ②$$

b) Módulo RDM3 con chips 8b/pel 256MB $\rightarrow 64\text{MB} \times 32$
 4B/pel

$$n = \text{chips} = 32/8 = 4$$

$$\text{Tamaño chips} = 64\text{MB} \times 8$$

línneas direc. chips = A₂₇...A₂ (líneas A₁ y A₀ para $\bar{B}_{E_3} \dots \bar{B}_{f_0}$)

línneas selecc. módulo = A₃₁..A₂₈

EJERCICIO 8

UCP 32b/pel q 64 bits direcc.
 " 4B/pel

Módulo 512M palabras = $512M \times 32$ con chips de 8 b/pel

diferentes chips? $\rightarrow 32/8 = 4$ chips

Capacidad $\rightarrow 512M \times 8$

EJERCICIO 9

UCP 32b/pel con 29B direcciones $\sim A_{30} A_{29} A_{28} \dots A_2 A_1 A_0$
 " 2^{31} 3 bits \downarrow
 $\bar{B}_{t_3} \bar{B}_{t_2} \bar{B}_{t_1} \bar{B}_{t_0}$

RAM1 128MB = 2^{27} B desde 0x00000000

RAM2 256MB = 2^{28} B desde 0x10000000

RAM3 512MB = 2^{29} B desde 0x20000000

ROM 512MB = 2^{19} B desde 0x7FF00000

A ₃₀ A ₂₉ A ₂₈ A ₂₇ A ₂₆ ... A ₁₉ A ₁₈ ... A ₀										2048 MB TOTAL
0 0 0 0										0x0...0
										0x07F...F
					X	...				0x080...0
							X			128 MB
Libre	(0	0	0	1	X	...			
①										
0 0 1										0x10...0
										0x1F...F
										0x20...0
										0x3F...F
										0x40...0
RAM2	256MB									
0 1 0										128MB
										128MB
										2048MB
										-1024MB
ROM3	512MB									
0 1 1										+256MB
										512MB
										1024MB
Libre	(1	0	X	-	-	-	-	-	
②										
...										
1 1 1	1	1	1	1	1	0	1	X	...	0x7FFF...F
										0x7FF0...0
1 1 1	1	1	1	1	1	0	1	X	...	0x7FF80...0
										0xFF...F
ROM	512KB									
Libre	(1	1	1	1	1	0	1	X	...
③										
A21...A0 (30-19+1)										

b) Selección ansiendo Nivel Alto

$$RDM_1 = \overline{A_{30}} \cdot \overline{A_{29}} \cdot \overline{A_{28}} \cdot \overline{A_{27}}$$

$$RDM_2 = \overline{A_{30}} \cdot \overline{A_{29}} \cdot A_{28}$$

$$RDM_3 = \overline{A_{30}} \cdot A_{29}$$

$$ROM = A_{30} \cdot A_{29} \cdot A_{28} \cdot A_{27} \cdot A_{26} \cdot A_{25} \cdot A_{24} \cdot A_{23} \cdot A_{22} \cdot A_{21} \cdot A_{20} \cdot \overline{A_{19}}$$

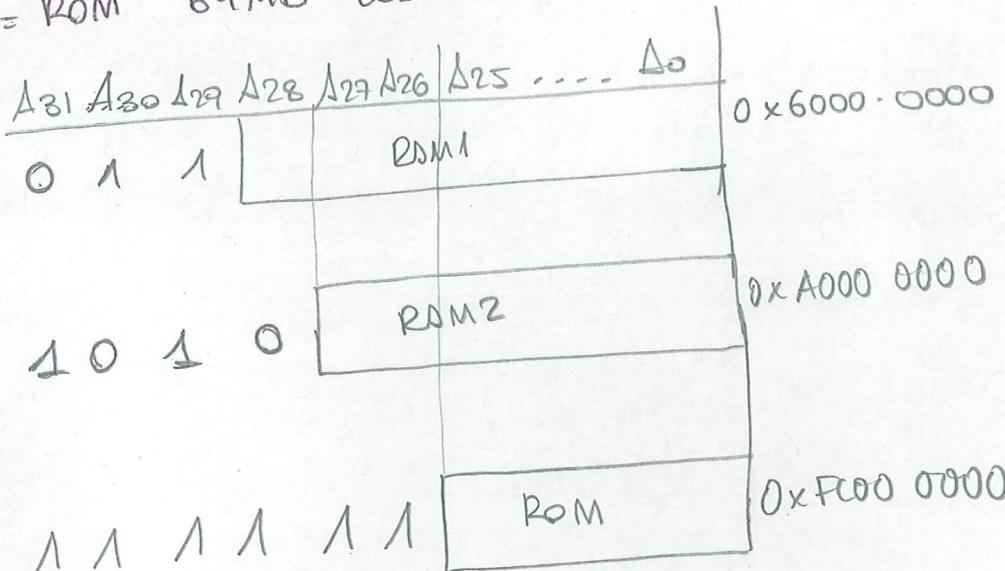
EJERCICIO 10

UCP 32b/pel con 4B direcciones ~ $A_{31} \dots A_0$
 ||
 4B/pel

$$2^9 = RDM_1 \quad 512MB \quad \text{desde } 0x6000\ 0000$$

$$2^{28} = RDM_2 \quad 256MB \quad \text{desde } 0xA000\ 0000 \quad \leftarrow \text{¡OJO! ERROR en enunciado. Cambiada dirección INICIO}$$

$$2^{26} = ROM \quad 64MB \quad \text{desde } 0xF000\ 0000$$



a) Selección lógica negativa -

$$\overline{RDM_1} = A_{31} + \overline{A_{30}} + \overline{A_{29}}$$

$$\overline{RDM_2} = A_{31} + A_{30} + \overline{A_{29}} + A_{28}$$

$$\overline{ROM} = \overline{A_{31}} \cdot \overline{A_{30}} \cdot \overline{A_{29}} \cdot \overline{A_{28}} \cdot A_{27} \cdot A_{26}$$

b) RDM₁ 512MB = 64M × 32 con chips de 4b/pel
 4B/pel

$$\# \text{chips} = 32/4 = 8 \text{ chips}$$

$$\text{capacidad chip} 64M \times 4$$

- líneas bus dirección/chip $\Rightarrow A_{28} \dots A_2$

- líneas selección módulo $\Rightarrow A_{31} \dots A_{29}$

EJERCICIO (11)

UCP de 32b/pel q 32b direccs ~ A₃₁...A₀
 " 4B/pel
 B₆₃..B₆₀

- a) M₁ $2^{28} B = 256 \text{ MB}$ desde 0x10000000 a 0x1F...F
 M₂ $2^{28} B = 256 \text{ MB}$ desde 0x20...0 a 0x2F...F
 M₃ $2^{27} B = 128 \text{ MB}$ desde 0x30..0 a 0x37F...F

b) ESPACIOS LIBRES

	A ₃₁	A ₃₀	A ₂₉	A ₂₈	A ₂₇	A ₂₆	A ₀	
2^{28} (256MB)	0	0	0	0	X	~	X ₄	0x00..0 a 0xF...F
2^{27} (128MB)	0	0	1	1	1	X...	X ₄	0x380..0 a
(1GB)	0	1	X	X	X	
(1GB)	1	0	X	X	X	
(1GB)	1	1	X	X	X	
								0xF...F
3200 MB								

hueco 1 256 MB 0x0..0 a 0xF..F
 hueco 2 3200 MB 0x380..0 a 0xF..F

c) Selección con lógica negativa.

$$\overline{M}_1 = A_{31} + A_{30} + A_{29} + \overline{A}_{28}$$

$$\overline{M}_2 = A_{31} + A_{30} + \overline{A}_{29} + A_{28}$$

$$\overline{M}_3 = A_{31} + A_{30} + \overline{A}_{29} + \overline{A}_{28} + A_{27}$$

EJERCICIO 12

Módulo 512MB para MCP de 32b/pel chip 1b/pel
 ↳ 4B/pel son $128M \times 32$

- Tamaño chips = $128M \times 1$
- Nº chips = $32/1 = 32$ chips

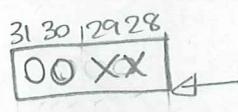
- Línes bus direcc para selección = A₃₁...A₂₉
- " " " para dirección = A₂₈..A₂

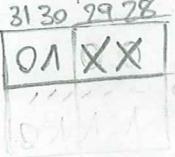
- Línes para celebrar B_{ci} (sel. BATES) = A₁A₀ (hay 4B/pel)

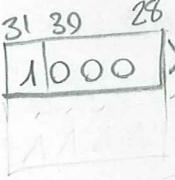
2^2

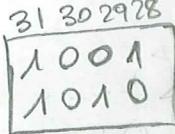
EJERCICIO 13

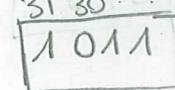
MCP de 32b/pel y 32 bits direcciones.

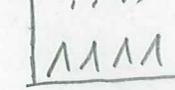
RDM1  $2^{30} B = 1GB$ (último dígito de dirección incluyendo el final)

Libre1  $2^{30} B = 1GB$

RDM2  $2^{28} B = 256MB$

RDM3  $2 \times 2^{28} B = 2^{29} B = 512MB$

EPROM  $2^{24} B = 16MB$

Libre2  $2^{24} B = 16MB$ $\rightarrow 79 \times 16MB = 1264MB$
 ...  $2^{24} B = 16MB$

$$\begin{array}{r} 1111111111_2 \\ -101100001_2 \\ \hline \end{array}$$

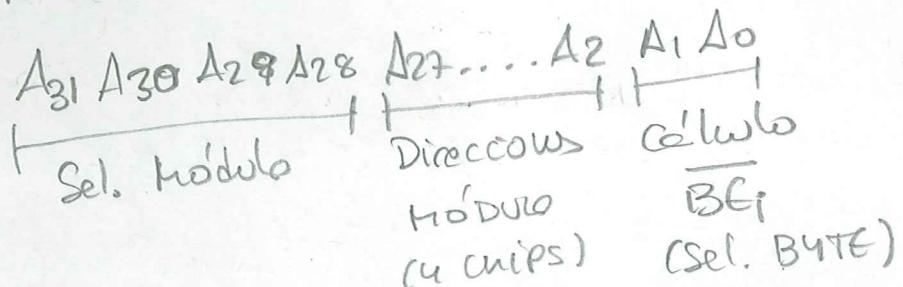
$$01001110_2 + 1 = 01001111_2 = 79_{10} = 95$$

b) ROM3 $512\text{MB} = 2^{29}$ $\rightarrow 128\text{Mx}32$ con chips 4b/pel
 $32\text{b/pel} = 4\text{B/pal}$

$\circ \text{Nº chips} = 32/4 = 8 \text{ chips}$

$\circ \text{Tamaño chip} = 128\text{Mx}4$

$\circ \text{Lines bus} \Rightarrow$



$\circ \text{Selección módulo (CS)} = (\overline{A_{31}} + \overline{A_{30}} + \overline{A_{29}} + \overline{A_{28}}) \cdot (\overline{A_{31}} + \overline{A_{30}} + \overline{A_{29}} + \overline{A_{28}})$

c) RAM1 1GB = $256\text{Mx}32$. (8chips) $\Rightarrow 32/8 = 4\text{ b/pal}$ luego $256\text{Mx}4$

EJERCICIO (14)

UCP de 32 líneas de direcciones (en base a la figura de arriba)
que me proporcionan para la DRAM 256MB

A ₃₁ A ₃₀ A ₂₉ A ₂₈ A ₂₇ ... A ₂₂ A ₀					
0 0	ROM1 512B				
0 1	X X				
1 0	X				
1 0	DRAM 256MB				
1 0	X ~~~~~ X				
1 1	1 1 ... 10 X ... X				
1 1	1 1 1 ... 1 EPROM 8MB				
1 1	1 1 1 ... 1				

hueco 1 hueco 2

0x0...0
0x3F...F
0x40...0
0x8F...F
0xA0...0
0xAF...F
0xB0...0

$3 \times 512\text{MB} = 1536\text{MB}$

0xFF7F...F
0xFF800000
0xFF.....F

1024 MB
1536 MB
256 MB
8 MB

+ 2824 MB

4096
- 2824

1272 MB

EJERCICIO (15)

UCP 32b/pd con 1GB direcciones = $2^{30} - A_{29} \dots A_2 A_1 A_0$ ~
 A₂₉ A₂₈ ~
 B̄G₃ B̄G₂ B̄G₁ B̄G₀

RAM1 512MB (máx 1GB) desde 0x00000000
 a continuación

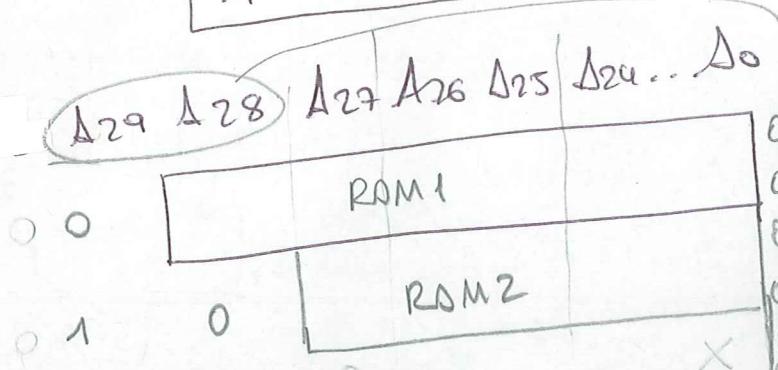
RAM2 256MB = 2^{28}

EPROM 32MB = 2^{25}

A ₂₉	A ₂₈	A ₂₇	A ₂₆	A ₂₅
1	1	0	0	1

desde 0x32000000

a)



con 512MB

con 256MB

con 82MB

con 32MB

con 192MB

1024 MB

b) Respecto a RAM2 256MB → 64Mx32 con chips 4b/pd.
 $32b/pd = 4B/pel$

• N° chips = $32/4 = 8$ chips

• Tamaño chips = $64M \times 4$

• Líneas cómo se utilizan = A₂₉ A₂₈ A₂₇ ... A₂ A₁ A₀

|-----|-----|-----|-----|-----|-----|
 Seleccion Módulo | Dirección Módulo y chips | Sel. BYTES
 (B̄G₃ B̄G₂ B̄G₁ B̄G₀)

• Selección (CS) ⇒ A₂₉ + A₂₈