

Preguntas 1 de 10

1.0/ 1.0 Puntos

En relación a las medidas de prestaciones:

Los MIPS indican los millones de instrucciones por segundo. Esta medida tiene como inconveniente el no considerar el número de instrucciones ejecutadas. Por otra parte los MFLOPS indican los millones de operaciones de coma flotante por segundo.

Preguntas 2 de 10

1.0/ 1.0 Puntos

Una instrucción aritmética SIMD que trabaja con registros de 128 bits puede realizar, al mismo tiempo 8 operaciones con datos de tipo halfword.

¿Qué clase de instrucciones convierten entre tipos de datos enteros en los procesadores RISC?

- ☐ A. Ninguna de las demás respuestas es correcta.
- ☐
- ☐ B. Ninguna. Para que la ejecución de las instrucciones sea más eficiente, los procesadores RISC trabajan con un sólo tipo de datos entero correspondiente al tamaño de palabra del procesador.
- ☒ C. Las instrucciones load y store.
- ☐ D. Las instrucciones aritméticas.

Completa la fórmula del tiempo de ejecución en un procesador: $T_e = I \times \underline{CPI} \times \underline{I}$

Importante: utiliza únicamente el punto como separador decimal.

Se dispone de un procesador de la familia MIPS con una frecuencia de reloj de 2 GHz. Este procesador ejecuta 100 millones de instrucciones con la siguiente distribución.

Tipo	Millones de instrucciones	CPI
load	11	3
store	22	2
add	21	2
mult	12	1
branch	14	2
otras	20	2
Total	100	

Como consecuencia de una optimización del compilador, esta distribución se ve modificada de la siguiente manera.

Tipo	Millones de instrucciones	CPI
load	11	3
store	20	2
add	21	2
mult	4	1
branch	14	2
otras	15	2
Total	85	

La aceleración obtenida con esta optimización del compilador será 1.12.

Preguntas 1 de 10

1.0/ 1.0 Puntos

En relación a las medidas de prestaciones:

Los MIPS indican los millones de instrucciones por segundo. Esta medida tiene como inconveniente el no considerar el número de instrucciones ejecutadas. Por otra parte los MFLOPS indican los millones de operaciones de coma flotante por segundo.

Preguntas 2 de 10

1.0/ 1.0 Puntos

Una instrucción aritmética SIMD que trabaja con registros de 128 bits puede realizar, al mismo tiempo 8 operaciones con datos de tipo halfword.

Importante: utiliza únicamente el punto como separador decimal.

Se dispone de un procesador de la familia MIPS con una frecuencia de reloj de 2 GHz. Este procesador ejecuta un programa P con la siguiente distribución de instrucciones.

Tipo	%	CPI
load	20	2
store	13	1
add	16	2
mult	17	2
branch	7	1
otras	27	1

NO

Si el procesador ejecuta n instrucciones, el tiempo de ejecución será 0.00765 xn nanosegundos.

La aparición de la caché fue debida a la diferencia de velocidad entre los procesadores y las memorias.

En las instrucciones de salto condicionales en los procesadores RISC, se usa el modo de direccionamiento relativo al PC con un desplazamiento entre 16 y 20 bits. ¿A qué obedece este diseño?

- ☐ A. En realidad no es así, ya que usan el modo de direccionamiento indirecto a registro.
- ☐ B. A que, debido al ser instrucciones condicionales, no hay suficientes bits en el formato para poder utilizar un modo de direccionamiento absoluto.
- ☒ C. A que el destino de las instrucción de salto suele estar cerca.
- ☐ D. A que el formato es el mismo que las instrucciones aritméticas con operando inmediato.

[Pulse para ver instrucciones adicionales](#)

Tras cambiar el disco duro de un computador, una determinada tarea que antes empleaba 12 segundos, emplea ahora 8 segundos. El nuevo disco duro instalado es el doble de rápido que el original. ¿Cuál es la fracción de tiempo que el programa hacía uso del disco en la máquina original?

Respuesta: 8

← NO

¿Qué clase de instrucciones convierten entre tipos de datos enteros en los procesadores RISC?

- ☐ A. Ninguna de las demás respuestas es correcta.
- ☐
- ☐ B. Ninguna. Para que la ejecución de las instrucciones sea más eficiente, los procesadores RISC trabajan con un sólo tipo de datos entero correspondiente al tamaño de palabra del procesador.
- ☒ C. Las instrucciones load y store.
- ☐ D. Las instrucciones aritméticas.

Completa la fórmula del tiempo de ejecución en un procesador: $T_e = I \times \underline{CPI} \times \underline{I}$

Tiempo restante: 1:28:45

Ocultar/Mostrar el tiempo restante

Parte 1 de 3 - Teoría

Preguntas 1 de 10

0.67 Puntos

Sobre el formato fijo de las instrucciones, podemos decir lo siguiente: (marca todas las opciones correctas)

- ☐ A. Complica la búsqueda de instrucciones y su decodificación.
- ☒ B. A veces, derrocha bits en el formato.
- ☐ C. Optimiza el espacio ocupado por las instrucciones.
- ☒ D. Facilita la búsqueda de instrucciones y su decodificación.

Siguiente

Guardar



(marca todas las opciones correctas) Sobre el formato fijo de las instrucciones, podemos decir lo siguiente:

- ☒ A. Facilita la búsqueda de instrucciones y su decodificación.
- ☐ B. Complica la búsqueda de instrucciones y su decodificación.
- ☐ C. Optimiza el espacio ocupado por las instrucciones.
- ☒ D. A veces, derrocha bits en el formato.

¿Cuál de las siguientes técnicas no corresponde a una mejora arquitectónica?

- ☐ A. Procesadores RISC.
- ☒ B. Aumento de la escala de integración.
- ☐ C. Segmentación.
- ☐ D. Técnicas avanzadas de explotación de ILP (instruction level parallelism).

[Borra selección](#)

Siguiente

Guardar

Para un procesador de la familia Mips se está estudiando la posibilidad de implementar una nueva instrucción aritmética que multiplique y acumule. Esto permitiría sustituir con una sola instrucción código como el que se muestra a continuación,

```
mult $4,$2,$3
```

```
add $1,$1,$4
```

que se podrían sustituir por,

```
multadd $1,$2,$3
```

la nueva instrucción emplearía 1 ciclo más que las instrucciones de multiplicación convencionales y la complejidad introducida al rediseñar la unidad de control obligaría reducir un 5% la frecuencia de reloj que actualmente es de 346 Mhz.

La distribución de instrucciones de la arquitectura original es la siguiente,

Tipo	Porcentaje	CPI
mem	11	2
add	27	2
mult	16	4
branch	22	2.1
otras	24	2
Total	100	

Analizando el código se ha observado que el 10% de las instrucciones de suma acumulan el resultado de una multiplicación previa y por lo tanto se pueden sustituir junto con ésta por la nueva instrucción.

El porcentaje de instrucciones `mult` en la nueva arquitectura será de %.

Tempo restante: 1:26:18

Ocultar/Mostrar el tiempo restante

Parte 1 de 3 - Teoría

Preguntas 3 de 10

0,67 Puntos

Cuando hablamos de medir prestaciones, la inversa del tiempo de ejecución, es la medida que interesa a los administradores de sistemas y se denomina .

Siguiente

Guardar

¿Qué modo de direccionamiento usa el MIPS64 para acceder a la memoria?

- ☐ A. Registro indirecto.
- ☐ B. Inmediato.
- ☐ C. Desplazamiento.
- ☐ D. Indexado.

[Borra selección](#)

Siguiente

Guardar

Importante: utiliza únicamente el punto como separador decimal.

Dos procesadores A y B ejecutan el mismo programa. Como se muestra en la tabla de distribución de instrucciones. El CPI de ambos procesadores es ligeramente distinto.

Tipo	%	CPI en A	CPI en B
load	16	3	3.7
store	17	2	3.4
add	20	2	2.4
mult	13	2	3.6
branch	4	1	2.7
otras	30	1	1.1

Asumiendo que el procesador A trabaja a 1 GHz, el procesador B debería trabajar como mínimo a GHz para mejorar las prestaciones del procesador A.