

Arquitectura e Ingeniería de Computadores Presentación

J. Flich, P. López, V. Lorente,
A. Pérez, S. Petit, J.C. Ruiz, S. Sáez, J. Sahuquillo

Departamento de Informática de Sistemas y Computadores
Universitat Politècnica de València

Objetivos

- Entender el concepto de arquitectura de computadores. Identificar los diversos parámetros que influyen sobre las prestaciones de una arquitectura y las decisiones de compromiso asociadas con su diseño.
- Enumerar los aspectos principales que condicionan el diseño del juego de instrucciones de un computador.
- Entender la razón de ser de los juegos de instrucciones vectoriales. Entender el comportamiento y uso de las instrucciones vectoriales en los computadores actuales.

Objetivos (cont.)

- Revisar el concepto de segmentación. Estudiar los beneficios y problemas originados al segmentar la unidad de instrucción. Comprender las técnicas aplicadas para abordar estos problemas.
- Entender como la segmentación se aplica a la unidad de instrucción. Comprender las técnicas y decisiones de compromiso asociadas con la gestión estática y dinámica de instrucciones. Entender el concepto de procesador superescalar.
- Comprender las técnicas usuales de diseño de subsistemas de memoria de altas prestaciones y los compromisos a tener en cuenta.

Programa de teoría

UT 1 Introducción a la Arquitectura de Computadores

- 1 Concepto de Arquitectura de Computadores
- 2 Análisis de prestaciones
- 3 Diseño del juego de instrucciones

UT 2 Computadores segmentados

- 1 Unidad de instrucción segmentada
- 2 Unidades multiciclo y gestión estática de instrucciones
- 3 Predicción dinámica de saltos
- 4 Gestión dinámica de instrucciones y especulación
- 5 Lanzamiento múltiple de instrucciones

UT 3 Subsistema de memoria

- 1 Prestaciones del subsistema de memoria
- 2 Mejora de las prestaciones de las memorias cache
- 3 Mejora de las prestaciones de la Memoria Principal

Programa de prácticas

- 1 P1: Análisis de prestaciones
- 2 P2: Unidad de instrucción segmentada (I)
- 3 P3: Unidad de instrucción segmentada (II) - 2 sesiones
- 4 P4: Planificación estática de instrucciones
- 5 P5: Algoritmo de Tomasulo (Issue y Writeback) - 2 sesiones
- 6 P6: Algoritmo de Tomasulo (Ejecución de programas)
- 7 P7: Memoria cache

Criterios de evaluación

Teoría (80 %)

- (40 %) 4 pruebas objetivas de seguimiento donde se trabajarán preguntas de teoría y ejercicios
 - No presencial (via exámenes de poliformaT)
 - Pruebas repartidas uniformemente en el cuatrimestre
 - Cada prueba representa el 10 % de la nota de teoría
- (40 %) Un examen de todo el temario
 - Presencial (20 enero 2021)
 - Mínimo exigido en esta prueba para superar la asignatura: 3.5 puntos

Criterios de evaluación (cont.)

Prácticas (20 %)

- Un examen de prácticas
- Presencial (20 enero 2021)
- Prueba escrita (resolver tareas similares a las ejercitadas en prácticas)
- No se requiere nota mínima
- La asistencia a las sesiones de prácticas es obligatoria (asistencia mínima 7 sesiones) para tener derecho al 20 % correspondiente a la nota de prácticas
- Se convalida con un 5 la nota de prácticas del curso anterior si ésta fue mayor o igual que 5.

Criterios de evaluación (cont.)

Recuperación

- Una convocatoria de recuperación de toda la asignatura
- Presencial (4 febrero 2021)
- Pruebas escritas de teoría (80 %) y prácticas (20 %)
- Para presentarse al examen de recuperación de prácticas es imprescindible cumplir la asistencia mínima de 7 sesiones
- Un alumno se puede presentar para subir nota de ambas pruebas, quedándose la nota más alta obtenida

Alumnos con dispensa académica Los alumnos con dispensa serán evaluados con los mencionados exámenes de teoría y prácticas, sin el requisito de asistencia mínima.

Planificación

		Teoría					Prueba Seguimiento (aprox)	Prácticas	
		lunes	martes	miércoles	jueves	viernes	L1/L2	Semana	Práctica
14 sept	18 sept	1	1	1	1	1	L1	1	
21 sept	25 sept	2	2	2	2	2	L2	2	
28 sept	02 oct	3	3	3	3	3	L1	3	
05 oct	09 oct	4	4	4	Viernes 4		L2	4	
12 oct	16 oct		5	5	4	5	L1	5	P1
19 oct	23 oct	5	6	6	5	6	L2	6	P2
26 oct	30 oct	6	7	7	6	7	L1	7	P3
02 nov	06 nov	7	8	8	7	8	L2	8	P3
09 nov	13 nov	8	9				L1	9	P4
16 nov	20 nov			9	8	9	L1	10	P5
23 nov	27 nov	9	10	10	9	10	L2	11	P5
30 nov	04 dic	10	11	11	10	11	L1	12	P6
07 dic	11 dic	11		12	11	12	L2	13	P7
14 dic	18 dic	12	12	13	12	13	L1	14	Tutorías/Recup
21 dic	25 dic	13	13				L1		
28 dic	01 ene								
04 ene	08 ene				13	14	L2		
11 ene	15 ene	14	14	14	14		L2		
18 ene	22 ene							4	
25 ene	29 ene								
01 feb	05 feb								

	Festivo/Vacaciones
	Exámenes
	Examen teoría
	Recuperación

Bibliografía



John L. Hennessy and David A. Patterson.

Computer Architecture, Sixth Edition: A Quantitative Approach.
Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 6
edition, 2018.



John L. Hennessy and David A. Patterson.

Computer Architecture, Fifth Edition: A Quantitative Approach.
Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 5
edition, 2012.



M. Beltrán and A. Guzmán.

Diseño y evaluación de arquitectura de computadoras.
Pearson Educación, 2010.

Bibliografía (cont.)



J.L. Baer.

Microprocessor Architecture: From Simple Pipelines to Chip Multiprocessors.

Cambridge University Press, 2009.



J. Ortega, M. Anguita, and A. Prieto.

Arquitectura de computadores.

Thomson, 2005.



J.P. Shen.

Modern Processor Design: Fundamentals of Superscalar Processors.

McGraw-Hill Series in Electrical and Computer Engineering.
McGraw-Hill, 2004.

Bibliografía (cont.)

 **David A. Patterson and John L. Hennessy.**

Computer Organization and Design, Fourth Edition: The Hardware/Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design).

Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 4th edition, 2008.