- 1. (2 **puntos**) Un procesador con 2 nucleos ejecuta en 4.5 minutos el código máquina secuencial generado para un programa por un compilador. Este código contiene un 25 % de instrucciones en coma flotante, siendo el resto instrucciones enteras. En promedio, las instrucciones en coma flotante requieren 3 ciclos para su ejecución, mientras que las enteras sólo necesitan 1.
  - a) Calcula la fracción del tiempo de ejecución en la que el procesador ejecuta instrucciones en coma flotante.
  - b) Si las operaciones en coma flotante fueran todas de simple precisión (32 bits) y el procesador soportara la ejecución de instrucciones SIMD en coma flotante con registros de 128 bits, ¿cuál sería el tiempo de ejecución del programa, expresado en minutos, si el compilador fuera capaz de reemplazar el 75 % de las instrucciones en coma flotante por instrucciones SIMD? El CPI de las instrucciones SIMD se mantiene en 3 ciclos. Asume un reemplazamiento perfecto de instrucciones.
  - c) Si en lugar del compilador anterior, utilizáramos otro compilador que generase un código máquina que paralelizara y distribuyera la ejecución de todo el código máquina equitativamente entre los 2 núcleos disponibles durante el 70 % del tiempo, ¿cuál sería el tiempo de ejecución, expresado en minutos, de dicho código máquina al ejecutarse sobre un procesador un 35 % más rápido que el original y con el mismo número de núcleos?
  - d) Desde el punto de vista coste/prestaciones, ¿cuál es el máximo incremento de coste, expresado en porcentaje, asumible para cada una de las alternativas planteadas en los dos apartados anteriores?