

3. (2,5 puntos) Respecto a la ejecución de un programa en un procesador con ejecución fuera de orden con una frecuencia de 4 GHz se dispone de i) diagrama de instrucciones-ciclos, ii) valores iniciales de memoria y banco de registros, y iii) contenido del ROB al final de un ciclo X desconocido. A continuación se muestran dichos datos:

■ Diagrama de instrucciones-ciclos:

PC	Instruc.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
0	l.d f0,4(r1)	IF	I	AC	L1	L2	L3	WB	C								
1	mul.d f4,f0,f2		IF	I	-	-	-	-	M1	M2	M3	WB	C				
2	s.d f4,4(r1)			IF	I	AC	-	-	-	-	-	-	-	C	L1	L2	L3
3	dsubi r1,r1,8				IF	I	E1	-	WB	-	-	-	-	-	C		
4	bnez r1,loop					IF	I	-	-	E1	WB	-	-	-	-	C	
0	l.d f0,4(r1)						IF	I	-	AC	L1	L2	L3	WB	-	-	C
1	mul.d f4,f0,f2							IF	I	-	-	-	-	-	M1	M2	M3
2	s.d f4,4(r1)								IF	I	AC	-	-	-	-	-	-
3	dsubi r1,r1,8									IF	I	E1	WB	-	-	-	-
4	bnez r1,loop										IF	I	-	E1	WB	-	-
0	l.d f0,4(r1)											IF	I	AC	-	-	-
1	mul.d f4,f0,f2												IF	I	-	-	-
2	s.d f4,4(r1)													IF	I	AC	-
3	dsubi r1,r1,8														IF	I	E1
4	bnez r1,loop															IF	I
0	l.d f0,4(r1)																IF

■ Valores iniciales de memoria y banco registros.

- Mem[76]= 15; Mem[68]= 20
- Regs[F2]= 2,0; Regs[R1]= 72

■ Contenido del ROB al final del ciclo X.

	busy	instr	completed	dest	value	pred	PC
0	NO	<i>l.d f0,4(r1)</i>	<i>SÍ</i>	<i>F0</i>	<i>15</i>		<i>0</i>
1	NO	<i>mul.d f4,f0,f2</i>	<i>SÍ</i>	<i>F4</i>	<i>30</i>		<i>1</i>
2	NO	<i>s.d f4,4(r1)</i>		<i>s1</i>			<i>2</i>
3	NO	<i>dsubi r1,r1,8</i>	<i>SÍ</i>	<i>R1</i>	<i>64</i>		<i>3</i>
4	NO	<i>bnez r1,loop</i>	<i>SÍ</i>	<i>loop</i>	<i>Salta</i>	<i>Salta</i>	<i>4</i>
5	SÍ	l.d f0,4(r1)	SÍ	F0	20		0
6	SÍ	mul.d f4,f0,f2		F4			1
7	SÍ	s.d f4,4(r1)		s2			2
8	SÍ	dsubi r1,r1,8	SÍ	R1	56		3
9	SÍ	bnez r1,loop	SÍ	loop	Salta	Salta	4
10	SÍ	l.d f0,4(r1)		F0			0
11	SÍ	mul.d f4,f0,f2		F4			1
12	SÍ	s.d f4,4(r1)		s3			2
13	SÍ	dsubi r1,r1,8		R1			3
14	NO						
15	NO						

