

**МИНИСТЕРСТВО ЦИФРОВОГО РАЗВИТИЯ СВЯЗИ И МАССОВЫХ
КОММУНИКАЦИЙ**

**Ордена Трудового Красного Знамени
Федеральное государственное бюджетное образовательное учреждение
высшего образования**

«Московский технический университет связи и информатики»

Кафедра «Программная инженерия»

Лабораторная работа №5

Последовательностная логика

Выполнил: Студент группы

БПИ2503

Яричевский Даниил

Москва

2025

Цель работы:

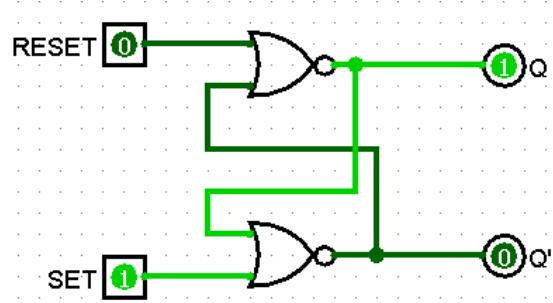
Научиться строить и анализировать основные комбинационные схемы (Триггеры, регистры, счётчики) и память.

Задания:

1. Построить асинхронный RS-триггер
2. Построить синхронный RS-триггер
3. Построить синхронный D-триггер работающий по уровню
4. Построить синхронный D-триггер работающего по фронту
5. Построить синхронный 8-разрядный регистр
6. Разработать 4-разрядный синхронный счётчик
7. Построить сумматор с возможностью запоминать промежуточный результат суммирования
8. Построить сумматор с записыванием результата в аккумулятор
9. Собрать память на 8 ячеек, каждая по 8 бит

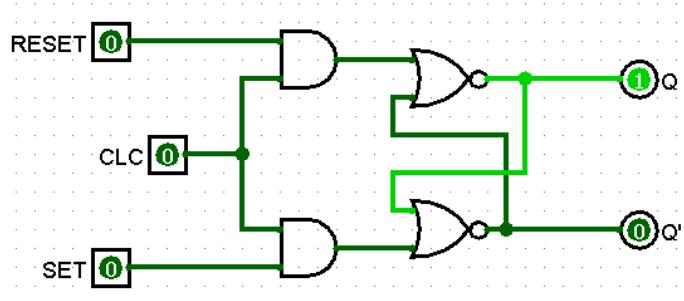
Ход работы:

1. Асинхронный RS-триггер



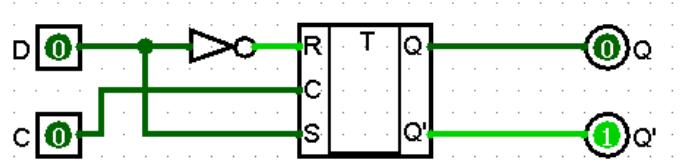
(Рис 1)

2. Синхронный RS-триггер



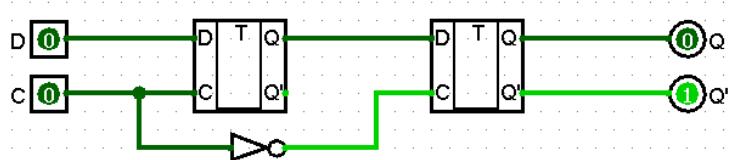
(Рис. 2)

3. Построим синхронный D-триггер работающий по уровню



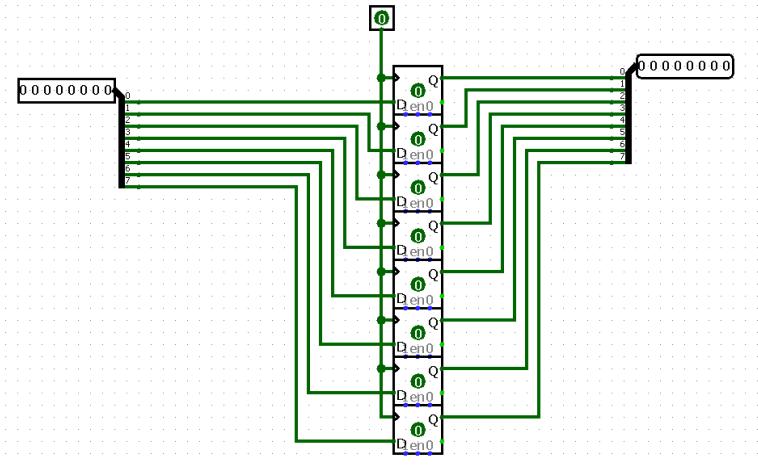
(Рис. 3)

4. Построим синхронный D-триггер работающий по фронту



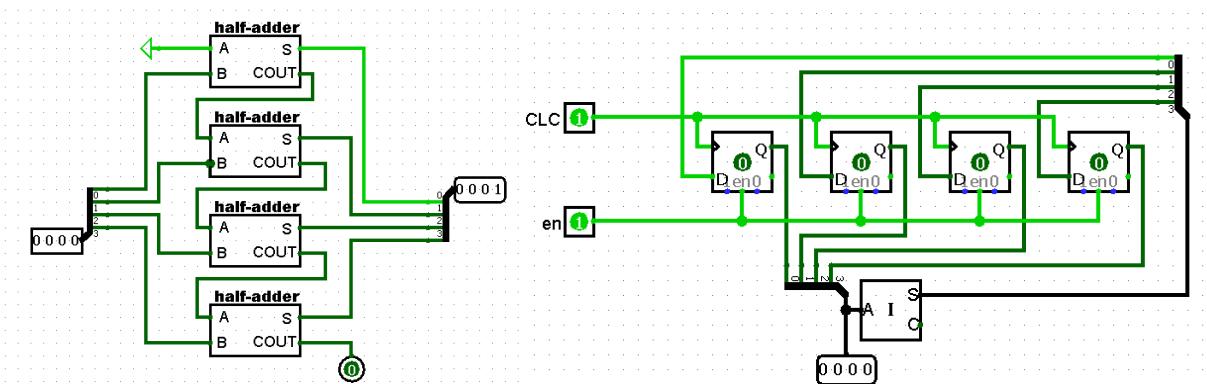
(Рис. 4)

5. Построим синхронный 8-разрядный регистр



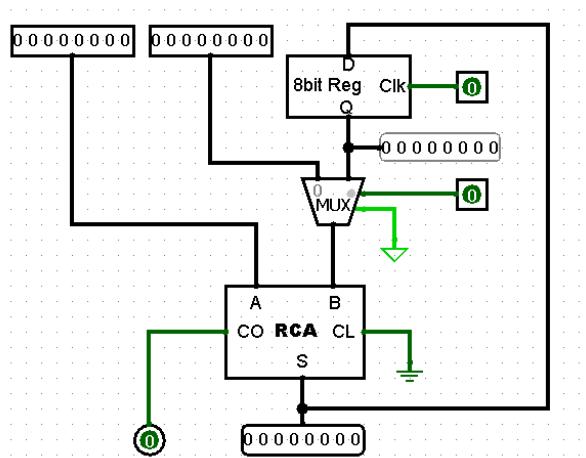
(Рис. 5)

6. Построим 4-разрядный синхронный счётчик, а также комбинационное устройство (инкрементатор)



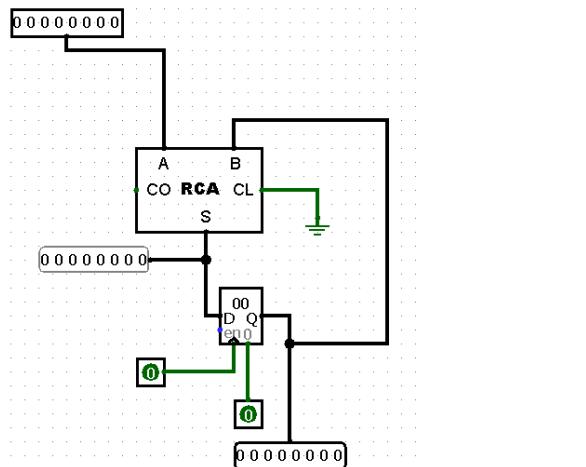
(Рис. 6)

7. Построим сумматор с возможностью запоминать промежуточный результат суммирования



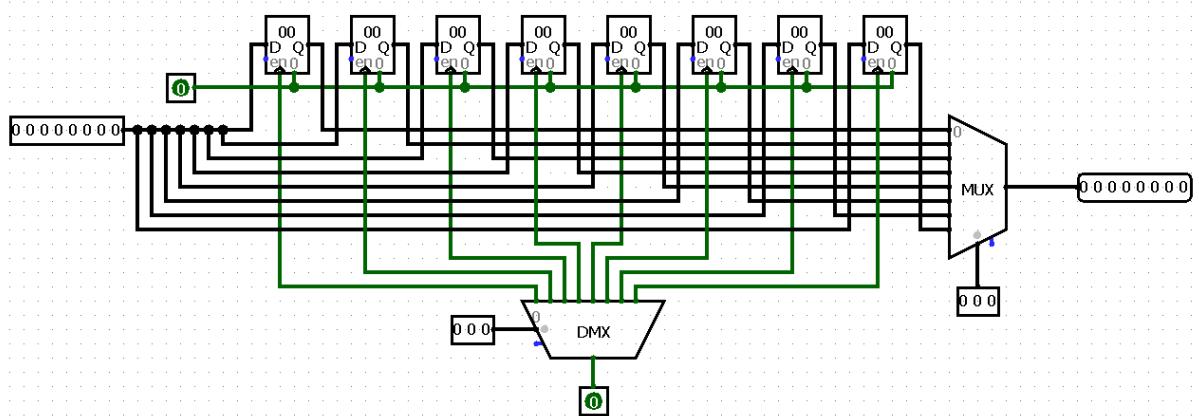
(Рис. 7)

8. Построим сумматор с записыванием результата в аккумулятор



(Рис. 8)

9. Соберем память на 8 ячеек, каждая по 8 бит



Вывод:

Я научился строить и анализировать основные комбинационные схемы (Триггеры, регистры, счётчики) и память в программе Logisim.