

**МИНИСТЕРСТВО ЦИФРОВОГО РАЗВИТИЯ СВЯЗИ И МАССОВЫХ
КОММУНИКАЦИЙ**

Ордена Трудового Красного Знамени

**Федеральное государственное бюджетное образовательное учреждение
высшего образования**

«Московский технический университет связи и информатики»

Кафедра «Программная инженерия»

Лабораторная работа №3

Компьютерная арифметика

Выполнил: Студент группы

БПИ2503

Яричевский Даниил

Москва

2025

Цель работы:

Научиться:

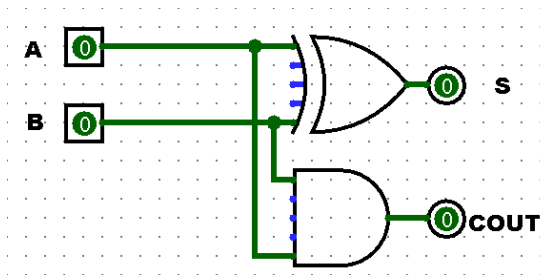
- описывать простые арифметические устройства с использованием логических конструкций;
- реализовывать сумматоры, компараторы, схемы сравнения и переключения на логическом уровне;
- анализировать представление чисел в двоичном коде (прямом, обратном, дополнительном);
- работать со сдвигowymi операциями и уметь представлять числа в знаковом и беззнаковом формате.

Задания:

1. Полный одноразрядный сумматор
2. 8-разрядный сумматор с последовательным переносом
3. 8-разрядный вычитатель
4. Устройство умножения беззнаковых чисел
5. Исследования сдвигов чисел

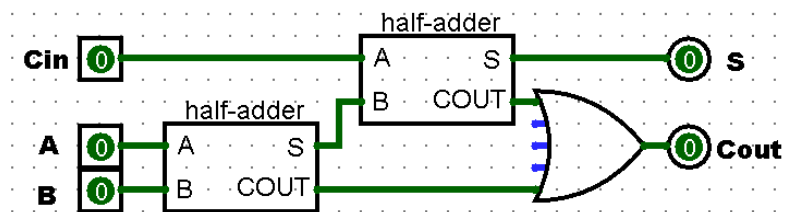
Ход работы:

- 1.1 Спроектируем полный сумматор одноразрядный сумматор в среде Logisim. Для начала построим полусумматор (half-adder) принимающий операнды (A и B), выводящий сумму (S) и бит переноса в следующий разряд (Cout).



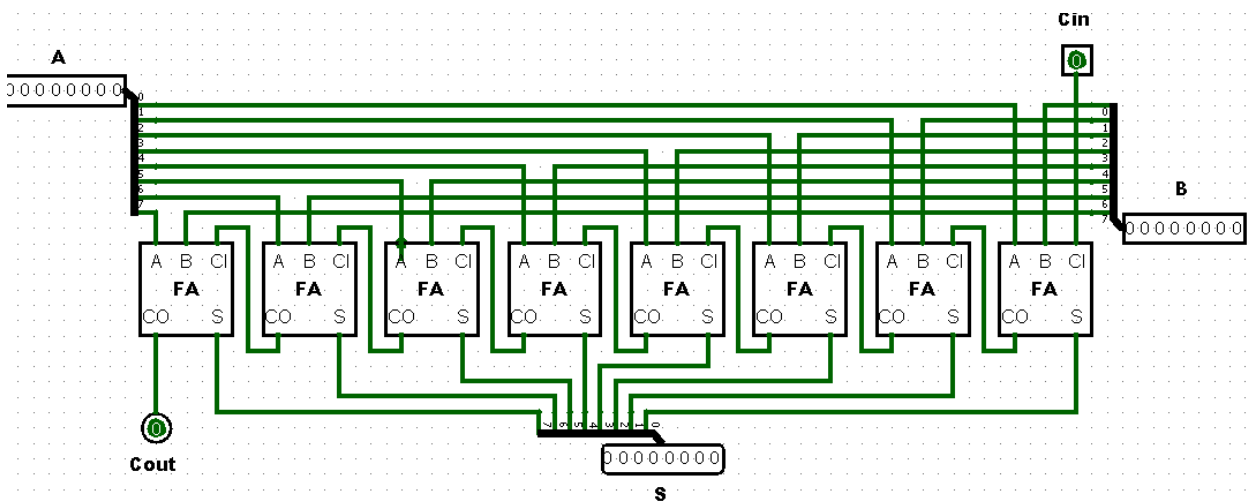
(Рис. 1.1)

1.2 С помощью двух полусумматоров строим одноразрядный полный Сумматор (full-adder), принимающий два операнда (A и B), а также бит переноса (Cin), и выдающий сумму (S) и бит переноса в следующий разряд (Cout).



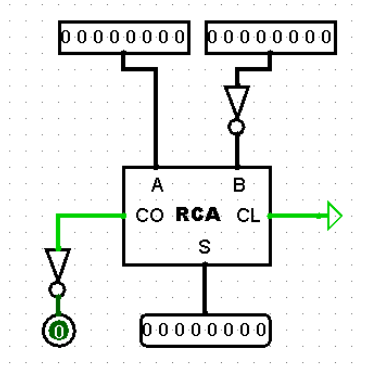
(Рис. 1.2)

2. На основе схемы из задания 1 постройте 8-разрядный сумматор с последовательным переносом (ripple-carry adder). Все одноразрядные сумматоры должны быть соединены по цепочке через переносы.



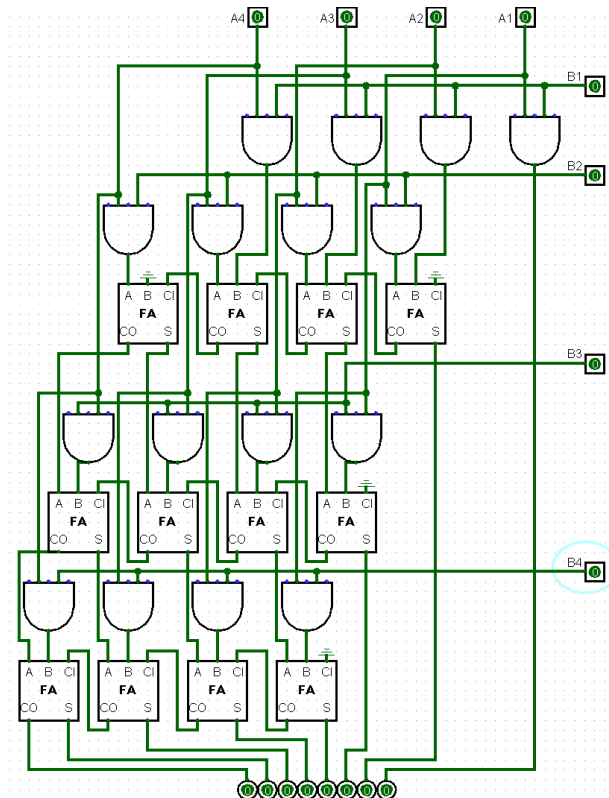
(Рис. 2)

3. Построим 8-разрядный вычитатель, реализованный через сложение с отрицанием. Вход В инвертируем и подключаем к питанию вход CL для получения отрицательного числа В. На последнем выходе Cout реализуем флаг указывающий на переполнение при сложении и на отрицательное значение при вычитании.



(Рис. 3)

4. Спроектируем устройство умножения беззнаковых чисел. Входы — два 4-разрядных множителя, выходы — 8-разрядная шина. Используем в качестве сумматоров full-adder.



(Рис. 4)

5. Проводим исследования сдвигов чисел, а полученные результаты представляем в виде знакового и без знакового десятичного числа. Выявляем закономерности и ограничения к применимости сдвигов к проведению арифметических операций (делению и умножению).

		Логический сдвиг		Арифметический сдвиг		Циклический сдвиг	
		Влево	Вправо	Влево	Вправо	Влево	Вправо
Положительное число	4	-8/8	2/2	-8/8	2/2	-8/8	2/2
	5	-6/10	2/2	-6/10	2/2	-6/10	-6/10
Отрицательное число	-4	-8/8	6/6	-8/8	-2/14	-7/9	6/6
	-5	6/6	5/5	6/6	-3/13	7/7	-3/13

Вывод :

Я научился:

- описывать простые арифметические устройства с использованием логических конструкций;
- реализовывать сумматоры, компараторы, схемы сравнения и переключения на логическом уровне;
- анализировать представление чисел в двоичном коде (прямом, обратном, дополнительном);
- работать со сдвигowymi операциями и уметь представлять числа в знаковом и беззнаковом формате.

