

UNIVERSIDAD DE SAN CARLOS DE GUATEMALA  
FACULTAD DE INGENIERÍA  
ESCUELA DE CIENCIAS Y SISTEMAS  
ORGANIZACIÓN COMPUTACIONAL  
SECCIÓN A  
ING. OTTO RENE ESCOBAR LEIVA  
AUX. JUAN JOSUE ZULETA BEB  
PRIMER SEMESTRE 2025



## PRACTICA 1

### SIMULACIÓN DE UN VISUALIZADOR DE 7 SEGMENTOS (DISPLAY)

#### GRUPO 7

##### NOMBRES

ANGEL GUILLERMO ARREAGA BARRIENTOS  
JAIR O JOSUE GOMEZ REYES  
HECTOR DANIEL ORTIZ OSORIO  
JOSÉ ROLANDO YAQUIAN PAZ  
ESTUARDO JOSUÉ VAQUIAX REYES  
JAIR O ADELSON GOMEZ HERNANDEZ

##### CARNÉ:

202004762  
201801470  
202203806  
202201185  
202201336  
201902672

21 DE FEBRERO DE 2025

# INTRODUCCIÓN

Esta práctica tuvo como propósito principal simular y construir un visualizador de 7 segmentos (display) utilizando circuitos combinacionales, aplicando así los conocimientos adquiridos en el curso de Organización Computacional. El proyecto se centró en diseñar un prototipo de semáforo para la municipalidad de Guatemala, que debía ser visible desde dos perspectivas: una normal y otra en modo espejo. Para ello, se utilizaron dos displays de 7 segmentos, uno de tipo cátodo y otro de tipo ánodo, que mostraron una palabra de 8 letras elegidos por el grupo.

Durante el desarrollo, se emplearon compuertas lógicas transistorizadas para controlar los segmentos a, c, d, f y g, mientras que los segmentos b y e fueron gestionados con compuertas lógicas TTL. También se aplicaron conceptos clave de lógica combinacional, como mapas de Karnaugh y la simplificación de funciones booleanas para optimizar el rendimiento de los displays.

La implementación física del circuito se llevó a cabo en protoboard y placas de circuito impreso, asegurando una conexión precisa y funcionalidad en cada componente. Además, cada etapa del proceso fue debidamente documentada, desde el diseño del circuito hasta su simulación en Proteus, garantizando la estabilidad y exactitud del sistema.

# TABLA DE CONTENIDO

<b>INTRODUCCIÓN</b>	<b>2</b>
<b>OBJETIVOS</b>	<b>4</b>
<b>CONTENIDO</b>	<b>5</b>
<b>FUNCIONES BOOLEANAS.</b>	<b>5</b>
<b>MAPAS DE KARNAUGH.</b>	<b>9</b>
<b>DIAGRAMAS DEL DISEÑO DEL CIRCUITO.</b>	<b>12</b>
<b>EQUIPO UTILIZADO.</b>	<b>14</b>
<b>PRESUPUESTO</b>	<b>15</b>
<b>APORTE INDIVIDUAL DE CADA INTEGRANTE</b>	<b>16</b>
APORTE INTEGRANTE 1 – ANGEL GUILLERMO ARREAGA BARRIENTOS 202004762	16
APORTE INTEGRANTE 2 – JAIRO ADELSON GÓMEZ HERNÁNDEZ 201902672	16
APORTE INTEGRANTE 3 – HÉCTOR DANIEL ORTIZ OSORIO 202203806	16
APORTE INTEGRANTE 4 – JAIRO JOSUÉ GÓMEZ REYES 201801470	17
APORTE INTEGRANTE 5 – JOSÉ ROLANDO YAQUIAN PAZ 202201185	17
APORTE INTEGRANTE 6 – ESTUARDO JOSUÉ VAQUIAX REYES 202201336	17
<b>CONCLUSIONES.</b>	<b>18</b>
<b>ANEXOS.</b>	<b>19</b>
<b>DIAGRAMA DEL CIRCUITO COMPLETO.</b>	<b>19</b>
<b>DIAGRAMA DEL CIRCUITO IMPRESO</b>	<b>20</b>
<b>FOTOGRAFÍAS DE LOS CIRCUITOS FÍSICOS</b>	<b>24</b>

# OBJETIVOS

## Objetivo Principal

Aplicar los conocimientos teóricos y prácticos de lógica combinacional y circuitos digitales para diseñar, simular y construir un visualizador de 7 segmentos (display) que funcione como un prototipo de semáforo, utilizando compuertas lógicas transistorizadas y TTL, con el fin de demostrar su correcto funcionamiento en un entorno físico y simulado.

## Objetivos Específicos

1. Implementar y optimizar funciones booleanas utilizando mapas de Karnaugh y términos mínimos/máximos para controlar los segmentos del display.
2. Diseñar y construir circuitos combinacionales utilizando compuertas lógicas transistorizadas para los segmentos a, c, d, f y g, y compuertas TTL para los segmentos b y e.
3. Simular y verificar el correcto funcionamiento del circuito en Proteus, asegurando la precisión y estabilidad del sistema antes de su implementación física.

# CONTENIDO

## FUNCIONES BOOLEANAS.

En el desarrollo de esta práctica, las funciones booleanas fueron fundamentales para controlar el comportamiento del display de 7 segmentos. Gracias a ellas, se pudo determinar qué segmentos debían encenderse o apagarse para representar correctamente cada letra o número de la palabra seleccionada. Para lograrlo, se comenzó con una tabla de verdad que relacionaba las entradas (los bits que representaban cada carácter) con las salidas (los segmentos específicos del display que debían activarse).

Tabla de asignación de segmentos para la palabra "Historia"

Entrada					Segmentos						
	n	A	B	C	a	b	c	d	e	f	g
H	0	0	0	0	0	0	1	0	1	1	1
I	1	0	0	1	0	0	0	0	1	1	0
S	2	0	1	0	0	1	0	0	1	0	0
T	3	0	1	1	0	0	0	0	1	1	1
O	4	1	0	0	0	0	1	1	1	0	1
R	5	1	0	1	0	0	0	0	1	0	1
I	6	1	1	0	0	0	0	0	1	1	0
A	7	1	1	1	1	1	1	1	1	0	1

### Segmento A

Tabla C

Entrada					Segmento
	n	A	B	C	a
H	0	0	0	0	0
I	1	0	0	1	0
S	2	0	1	0	0
T	3	0	1	1	0
O	4	1	0	0	0
R	5	1	0	1	0
I	6	1	1	0	0
A	7	1	1	1	1

Función por Minterms

$$F_A = ABC$$

Función por Maxterms

$$F_A = ABC$$

## Segmento B

Tabla B

Entrada					Segmento
	n	A	B	C	b
H	0	0	0	0	0
I	1	0	0	1	0
S	2	0	1	0	1
T	3	0	1	1	0
O	4	1	0	0	0
R	5	1	0	1	0
I	6	1	1	0	0
A	7	1	1	1	1

Función por Minterms

$$F_B = ABC + A'BC'$$

Función por Maxterms

$$F_B = (B)(A' + C)(A + C')$$

## Segmento C

Tabla C

Entrada					Segmento
	n	A	B	C	c
H	0	0	0	0	1
I	1	0	0	1	0
S	2	0	1	0	0
T	3	0	1	1	0
O	4	1	0	0	1
R	5	1	0	1	0
I	6	1	1	0	0
A	7	1	1	1	1

Función por Minterms

$$F_C = ABC + B'C'$$

Función por Maxterms

$$F_C = (B' + C)(A + B')(B + C')$$

## Segmento D

Tabla D

Entrada					Segmento
	n	A	B	C	d
H	0	0	0	0	0
I	1	0	0	1	0
S	2	0	1	0	0
T	3	0	1	1	0
O	4	1	0	0	1
R	5	1	0	1	0
I	6	1	1	0	0
A	7	1	1	1	1

Función por Minterms

$$F_D = ABC + AB'C'$$

Función por Maxterms

$$F_D = (A)(B' + C)(B + C')$$

## Segmento E

Tabla E

Entrada					Segmento
	n	A	B	C	e
H	0	0	0	0	1
I	1	0	0	1	1
S	2	0	1	0	1
T	3	0	1	1	1
O	4	1	0	0	1
R	5	1	0	1	1
I	6	1	1	0	1
A	7	1	1	1	1

Función por Minterms

$$F_E = 1$$

Función por Maxterms

$$F_E = 1$$

## Segmento F

Tabla F

Entrada					Segmento
	n	A	B	C	f
H	0	0	0	0	1
I	1	0	0	1	1
S	2	0	1	0	0
T	3	0	1	1	1
O	4	1	0	0	0
R	5	1	0	1	0
I	6	1	1	0	1
A	7	1	1	1	0

Función por Minterms

$$F_F = A'C + A'B' + ABC'$$

Función por Maxterms

$$F_F = (A' + C')(A' + B)(A + B' + C)$$

## Segmento G

Tabla G

Entrada					Segmento
	n	A	B	C	g
H	0	0	0	0	1
I	1	0	0	1	0
S	2	0	1	0	0
T	3	0	1	1	1
O	4	1	0	0	1
R	5	1	0	1	1
I	6	1	1	0	0
A	7	1	1	1	1

Función por Minterms

$$F_G = AC + BC + B'C'$$

Función por Maxterms

$$F_G = (B' + C)(A + B + C')$$



## MAPAS DE KARNAUGH.

Los mapas de Karnaugh fueron una herramienta clave en esta práctica para simplificar las funciones booleanas que controlan los segmentos del display de 7 segmentos. Gracias a esta técnica, fue posible reducir la complejidad de las expresiones lógicas, lo que permitió minimizar la cantidad de compuertas necesarias y optimizar el diseño del circuito.

### Mapa Segmento A

BC		B			
		00	01	11	10
A	0	0	0	0	0
	1	0	0	1	0

### Mapa Segmento B

BC		B			
		00	01	11	10
A	0	0	0	0	1
	1	0	0	1	0

### Mapa Segmento C

BC		B			
		00	01	11	10
A	0	<sup>0</sup> 1	<sup>1</sup> 0	<sup>3</sup> 0	<sup>2</sup> 0
	1	<sup>4</sup> 1	<sup>5</sup> 0	<sup>7</sup> 1	<sup>6</sup> 0

Diagram illustrating the Karnaugh map for Segment C. The map is a 2x4 grid with rows labeled A (0, 1) and columns labeled BC (00, 01, 11, 10). The values in the cells are: (0,00)=1, (0,01)=0, (0,11)=0, (0,10)=0, (1,00)=1, (1,01)=0, (1,11)=1, (1,10)=0. A blue circle highlights the 1s at (0,00) and (1,00). A red circle highlights the 1s at (1,11) and (0,11). A bracket labeled C spans the columns 01 and 11 for both rows A=0 and A=1.

### Mapa Segmento D

BC		B			
		00	01	11	10
A	0	<sup>0</sup> 0	<sup>1</sup> 0	<sup>3</sup> 0	<sup>2</sup> 0
	1	<sup>4</sup> 1	<sup>5</sup> 0	<sup>7</sup> 1	<sup>6</sup> 0

Diagram illustrating the Karnaugh map for Segment D. The map is a 2x4 grid with rows labeled A (0, 1) and columns labeled BC (00, 01, 11, 10). The values in the cells are: (0,00)=0, (0,01)=0, (0,11)=0, (0,10)=0, (1,00)=1, (1,01)=0, (1,11)=1, (1,10)=0. A blue circle highlights the 1s at (1,00) and (1,01). A red circle highlights the 1s at (1,11) and (0,11). A bracket labeled C spans the columns 01 and 11 for both rows A=0 and A=1.

### Mapa Segmento E

BC		B			
		00	01	11	10
A	0	<sup>0</sup> 1	<sup>1</sup> 1	<sup>3</sup> 1	<sup>2</sup> 1
	1	<sup>4</sup> 1	<sup>5</sup> 1	<sup>7</sup> 1	<sup>6</sup> 1

Diagram illustrating the Karnaugh map for Segment E. The map is a 2x4 grid with rows labeled A (0, 1) and columns labeled BC (00, 01, 11, 10). The values in the cells are: (0,00)=1, (0,01)=1, (0,11)=1, (0,10)=1, (1,00)=1, (1,01)=1, (1,11)=1, (1,10)=1. A blue circle highlights all 1s in the map. A bracket labeled C spans the columns 01 and 11 for both rows A=0 and A=1.

### Mapa Segmento F

BC		B			
		00	01	11	10
A	0	<sup>0</sup> 1	<sup>1</sup> 1	<sup>3</sup> 1	<sup>2</sup> 0
	1	<sup>4</sup> 0	<sup>5</sup> 0	<sup>7</sup> 0	<sup>6</sup> 1

Mapa Segmento F: A 2x4 Karnaugh map with variables A, B, and C. The map shows the following values:

A \ BC	00	01	11	10
0	1	1	1	0
1	0	0	0	1

Groupings (Segments):

- Segment 0 (Blue): A=0, B=0 (Cells 0, 1)
- Segment 1 (Red): A=0, B=1 (Cells 1, 3)
- Segment 2 (Green): A=1, B=10 (Cell 6)

### Mapa Segmento G

BC		B			
		00	01	11	10
A	0	<sup>0</sup> 1	<sup>1</sup> 0	<sup>3</sup> 1	<sup>2</sup> 0
	1	<sup>4</sup> 1	<sup>5</sup> 1	<sup>7</sup> 1	<sup>6</sup> 0

Mapa Segmento G: A 2x4 Karnaugh map with variables A, B, and C. The map shows the following values:

A \ BC	00	01	11	10
0	1	0	1	0
1	1	1	1	0

Groupings (Segments):

- Segment 0 (Blue): A=0, B=0 (Cells 0, 1)
- Segment 1 (Red): A=0, B=11 (Cells 3, 7)
- Segment 2 (Green): A=1, B=01 (Cells 5, 7)

## DIAGRAMAS DEL DISEÑO DEL CIRCUITO.

Diagrama para segmento A

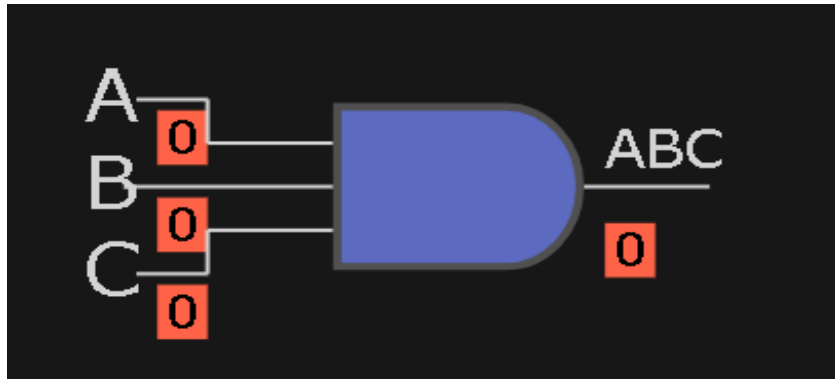


Diagrama para segmento B

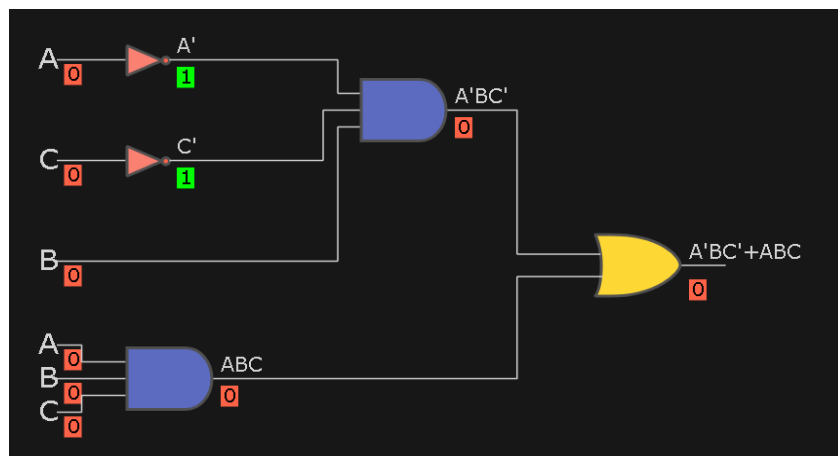
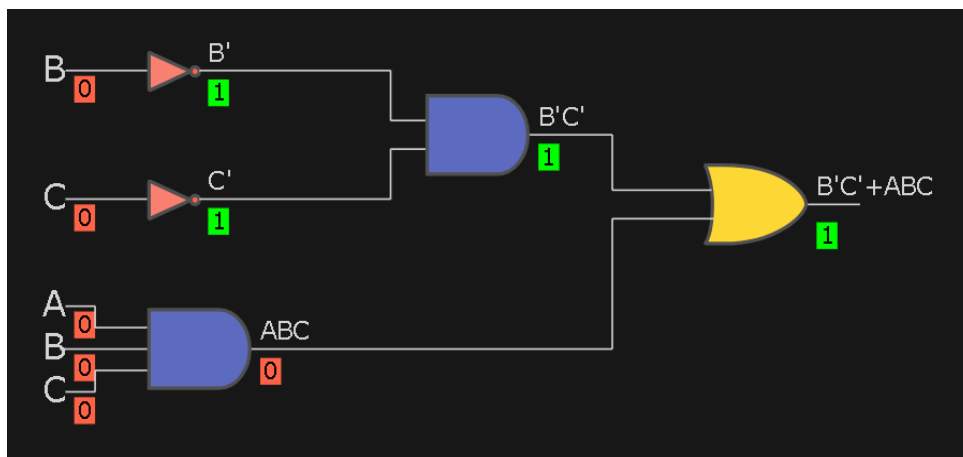
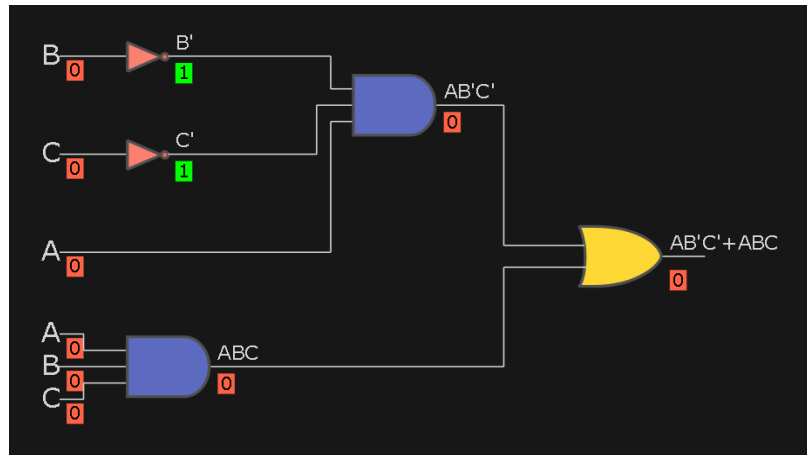


Diagrama para segmento C



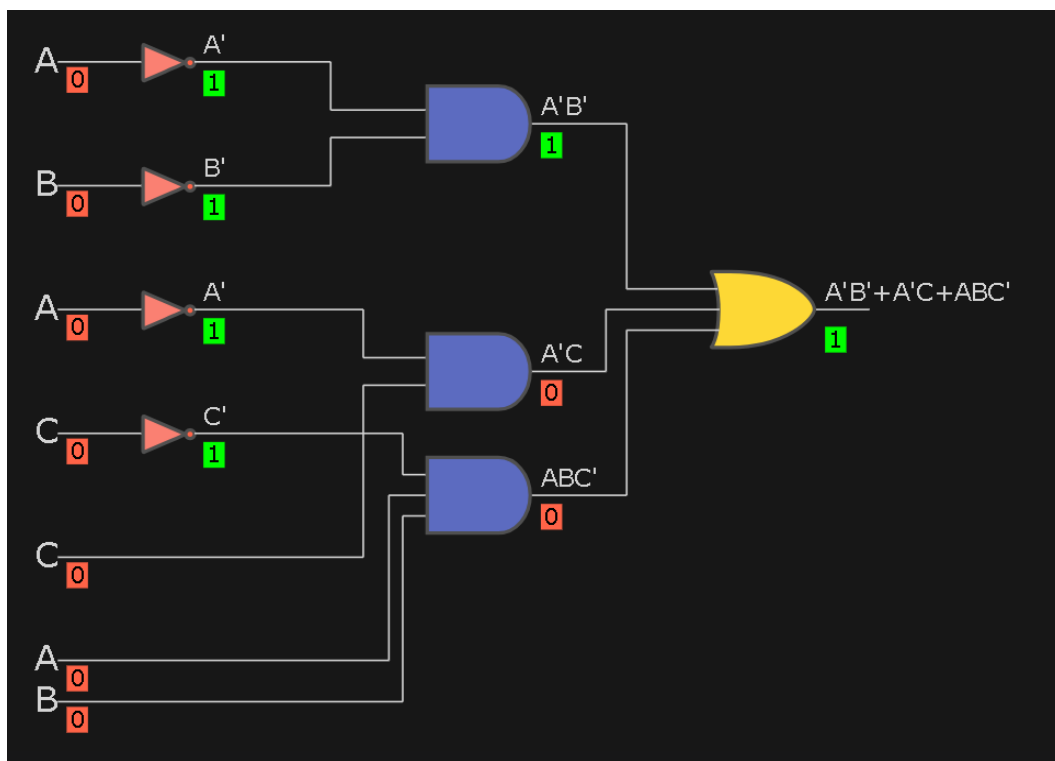
### Diagrama para segmento D



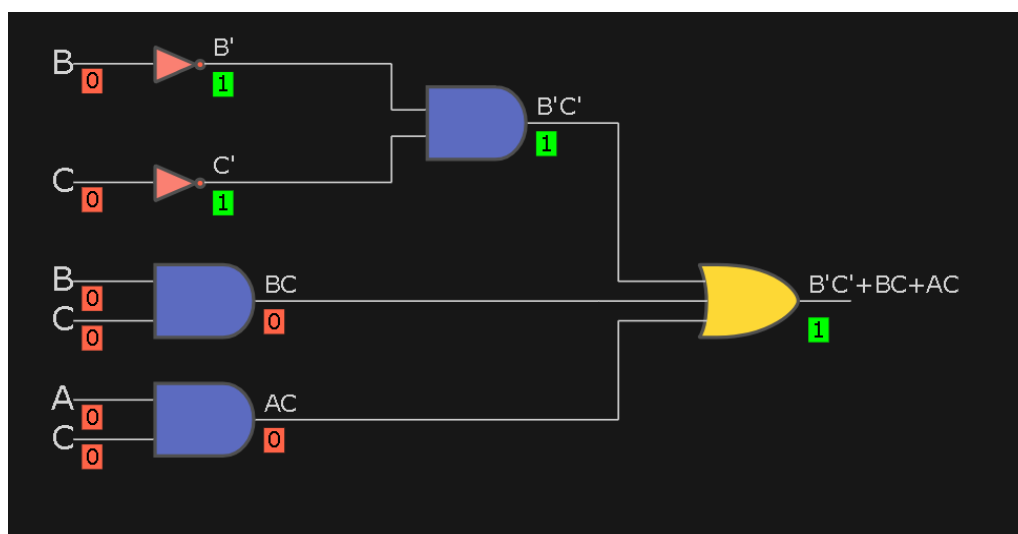
### Diagrama para segmento E

1

### Diagrama para segmento F



## Diagrama para segmento G



## EQUIPO UTILIZADO.

Para la realización de esta práctica, se utilizó una variedad de componentes y herramientas tanto para la simulación como para la implementación física del circuito. A continuación, se detalla el listado del equipo utilizado:

Categoría	Componente/Herramienta	Descripción	Cantidad
Componentes Electrónicos	LEDs Azules	Se utilizaron LEDs para representar los segmentos (a, b, c, d, e, f, g).	50
	Resistencias	Resistencias limitadoras de corriente para cada LED, con valores entre 220Ω y 550Ω, dependiendo del voltaje y la corriente.	70
	Compuertas Lógicas TTL	- AND (741s08)	2
		- OR (741s32)	2
		- NOT (741s04)	2
	Transistores NPN (2n2222a)	Utilizados para controlar los LEDs en los segmentos a, c, d, f y g.	90
	Protoboard	Para montar y probar los circuitos de manera temporal.	8
	Placas de Circuito Impreso (PCB)	Para la implementación física de las compuertas transistorizadas y la conexión de los LEDs.	4
Herramientas y Equipos	Fuente de Alimentación	Fuente de voltaje regulado a +5V para alimentar los circuitos TTL y los LEDs.	2
	Cables y Conectores	- Cables jumper para conexiones en protoboard.	20
		- Cables de cobre para las placas PCB.	6 metros
	Multímetro	Para medir voltajes, corrientes y verificar continuidad en el circuito.	1
	Software de Simulación (Proteus)	Para simular el circuito combinacional antes de su implementación física.	1
	Herramientas de Soldadura	Soldador y estaño para la construcción de las placas PCB y la conexión de los LEDs.	2
Materiales Adicionales	Computadora	Para el diseño del circuito, simulación en Proteus y documentación del proyecto.	2
	Base de Montaje	Para fijar los LEDs en la disposición de un display de 7 segmentos.	1
	Cinta Aislante	Para asegurar conexiones y evitar cortocircuitos.	1

## PRESUPUESTO

Jairo:

- Placa de Cobre PCB Q32
- Brocas HSS Q10
- Transistores Q30
- Jumpers Q10
- Punta Cautín Q25

Subtotal: Q107

José:

- Placas de cobre PCB Q36
- Ácido Q10
- Impresiones Q15
- Transistores Q16

Subtotal: Q77

Estuardo:

- Luces Led Q50
- Transistores Q10
- Lija #1000 Q7
- Protoboard Q34

Subtotal: Q101

TOTAL, Q285

# APORTE INDIVIDUAL DE CADA INTEGRANTE

## Aporte Integrante 1 – Angel Guillermo Arreaga Barrientos 202004762

Fui responsable de desarrollar las funciones booleanas a partir de los maxterms y diseñar el circuito del segmento C utilizando minterms y maxterms. Optimicé las funciones con mapas de Karnaugh y las implementé en Proteus para su simulación y validación antes de la implementación física.

Llevé a cabo el montaje del segmento C en un protoboard con compuertas TTL, asegurando su correcto funcionamiento en ambos enfoques. Además, apoyé al equipo en la implementación de otros segmentos, verificando conexiones y funciones booleanas.

## Aporte Integrante 2 – Jairo Adolfo Gómez Hernández 201902672

Identifique la necesidad de implementar un sistema de visualización utilizando un display de 7 segmentos, lo que implica el diseño de circuitos lógicos para controlar cada segmento. Encontre las funciones booleanas necesarias para controlar cada segmento (A, B, C, D, E, F, G). Estas funciones fueron derivadas de la tabla de verdad correspondiente al display de 7 segmentos. Se aplicó mapas de Karnaugh para simplificar las funciones booleanas. Este paso fue crucial para optimizar el diseño del circuito, reduciendo el número de compuertas lógicas realizadas con transistores. Diseñé la placa PCB para el segmento A y Segmento B utilizando minterms y maxiterminos. Se entregó ambas PCB terminadas y probadas por separado.

## Aporte Integrante 3 – Héctor Daniel Ortiz Osorio 202203806

Fui responsable de diseñar los circuitos completos tanto para los minterms como para los maxterms, basándome en las funciones booleanas obtenidas a partir de los mapas de Karnaugh. Estas funciones se optimizaron y se tradujeron en diagramas esquemáticos utilizando el software Proteus, lo que permitió visualizar y simular el comportamiento del circuito antes de su implementación física. Ambos diseños (minterms y maxterms) fueron desarrollados con precisión, asegurando que cumplieran con los requisitos establecidos para el correcto funcionamiento del display.

Utilicé las funciones booleanas derivadas de los minterms para crear el circuito correspondiente, el cual controla los segmentos del display de manera eficiente. De igual manera, diseñé el circuito basado en los maxterms, asegurando que ambos enfoques (minterms y maxterms) estuvieran correctamente implementados y funcionaran al 100%. Esto incluyó la selección y conexión adecuada de las compuertas lógicas transistorizadas y llevé a cabo la implementación física del circuito del segmento b utilizando compuertas TTL, tanto para el diseño basado en minterms como en maxterms. Estos circuitos fueron extraídos del diseño completo y trasladados al protoboard, donde se realizaron las conexiones necesarias y se verificó su correcto funcionamiento. Ambos circuitos (minterms y maxterms para el segmento b) operaron de manera exitosa, demostrando la precisión del diseño y la correcta aplicación de las funciones booleanas.



#### Aporte Integrante 4 – Jairo Josué Gómez Reyes 201801470

Me he especializado en el diseño y fabricación de circuitos en protoboard, utilizando herramientas avanzadas como Proteus y una variedad de componentes, incluyendo transistores y resistencias. He tenido la responsabilidad completa del ensamblaje del Segmento D mediante maxiterminos y del Segmento D utilizando miniterminos, abarcando desde la integración precisa de los componentes hasta la realización de exhaustivas pruebas funcionales.

Además, he participado activamente en la resolución de problemas técnicos, contribuyendo a la optimización del diseño y a la selección de materiales adecuados para asegurar un rendimiento óptimo del circuito. Este proceso implicó la identificación y mitigación de posibles fallos, así como la implementación de mejoras que garantizaron la estabilidad y eficiencia del sistema.

Adicionalmente, diseñé el display de 7 segmentos, utilizando LEDs para su creación. Este proyecto incluyó el desarrollo del esquema del display, la integración de los LEDs en el circuito y la validación de su funcionalidad mediante pruebas rigurosas.

.

#### Aporte Integrante 5 – José Rolando Yaquian Paz 202201185

Diseño y fabricación de placas PCB, utilizando Proteus y técnicas de transferencia de tóner para desarrollar los circuitos impresos. También me encargué del ensamblaje, desde la soldadura de componentes hasta las pruebas funcionales. Además, colaboré en la resolución de problemas técnicos, la optimización del diseño y la selección de materiales para asegurar un buen rendimiento del circuito.

#### Aporte Integrante 6 – Estuardo Josué Vaquias Reyes 202201336

Diseño y armado del segmento “F” por medio de miniterminos, diseño y armado del segmento “F” por medio de maxiterminos. Armado de todas las placas por medio de cátodo. Para la realización de cada segmento se hizo uso de compuertas transistorizadas. Brindó apoyo en la resolución de algunos otros problemas

## CONCLUSIONES.

### **Cumplimiento de los Objetivos:**

- La práctica permitió alcanzar el objetivo principal de aplicar los conocimientos de lógica combinacional y circuitos digitales para diseñar, simular y construir un visualizador de 7 segmentos que funcionara como un prototipo de semáforo. Se demostró el funcionamiento correcto del circuito tanto en la simulación con Proteus como en la implementación física, validando los conceptos aprendidos en clase.

### **Optimización de Funciones Booleanas:**

- Gracias al uso de mapas de Karnaugh y la aplicación de términos mínimos y máximos, se optimizaron las funciones booleanas que controlan los segmentos del display. Esto permitió simplificar el circuito, reduciendo la cantidad de compuertas lógicas necesarias y asegurando un diseño más eficiente y funcional.

### **Implementación de Circuitos Combinacionales:**

- Se diseñaron y construyeron circuitos combinacionales utilizando compuertas lógicas transistorizadas para los segmentos a, c, d, f y g, y compuertas TTL para los segmentos b y e. Esta combinación de tecnologías demostró ser efectiva para controlar de manera precisa cada segmento del display, logrando la representación correcta de los caracteres seleccionados.

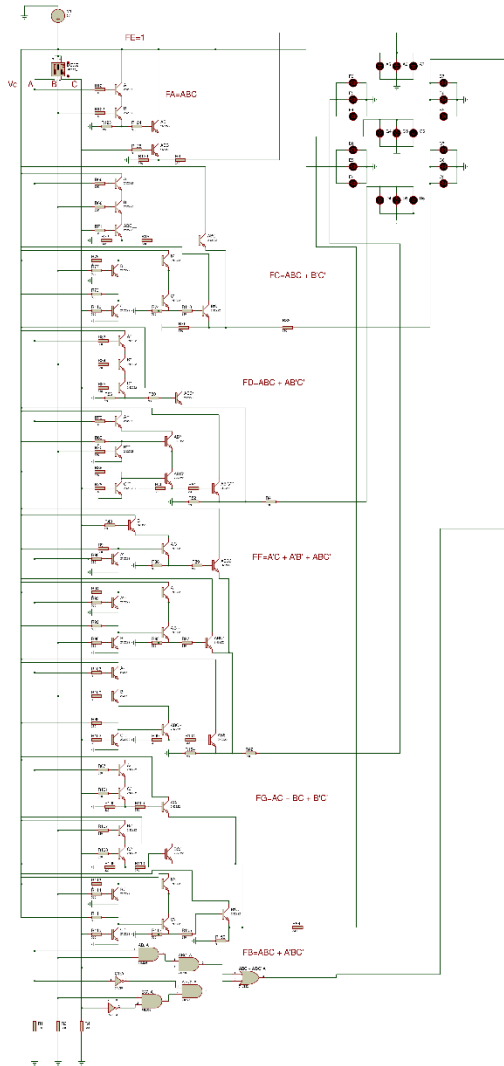
### **Simulación y Verificación:**

- La simulación en Proteus fue una etapa crucial para verificar el correcto funcionamiento del circuito antes de su implementación física. Esta herramienta permitió identificar y corregir errores en el diseño, asegurando que el circuito cumpliera con los requisitos establecidos y funcionara de manera estable.

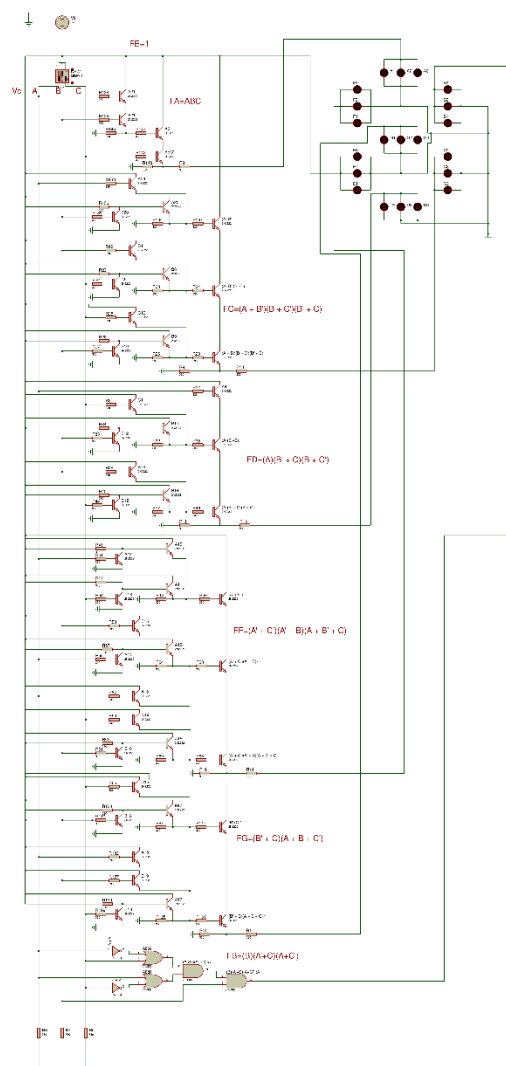
# ANEXOS.

## DIAGRAMA DEL CIRCUITO COMPLETO.

Circuito con compuertas transistorizadas Minterms



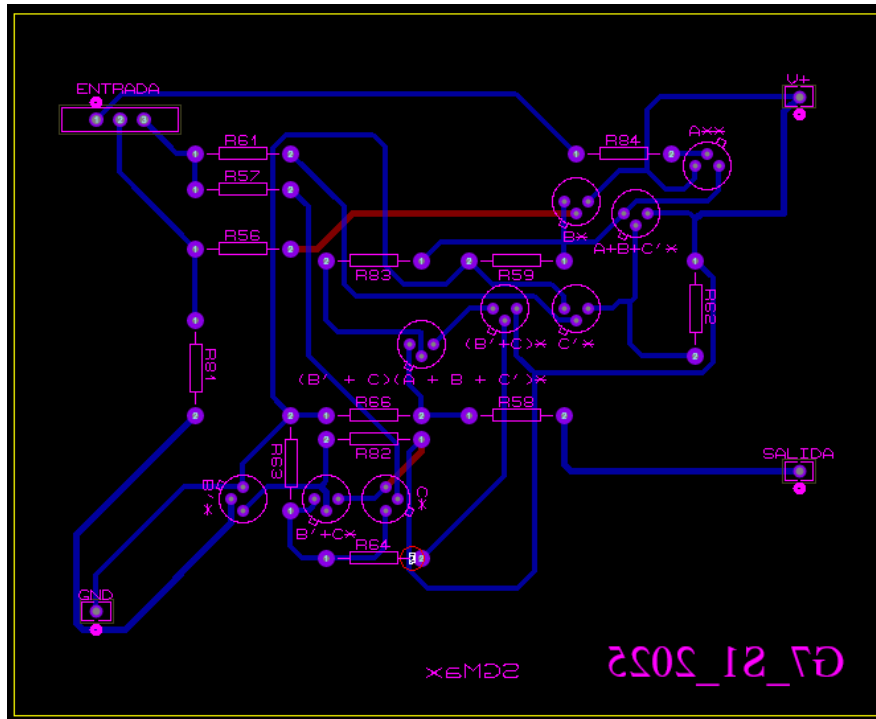
Circuito con compuertas transistorizadas Maxterms



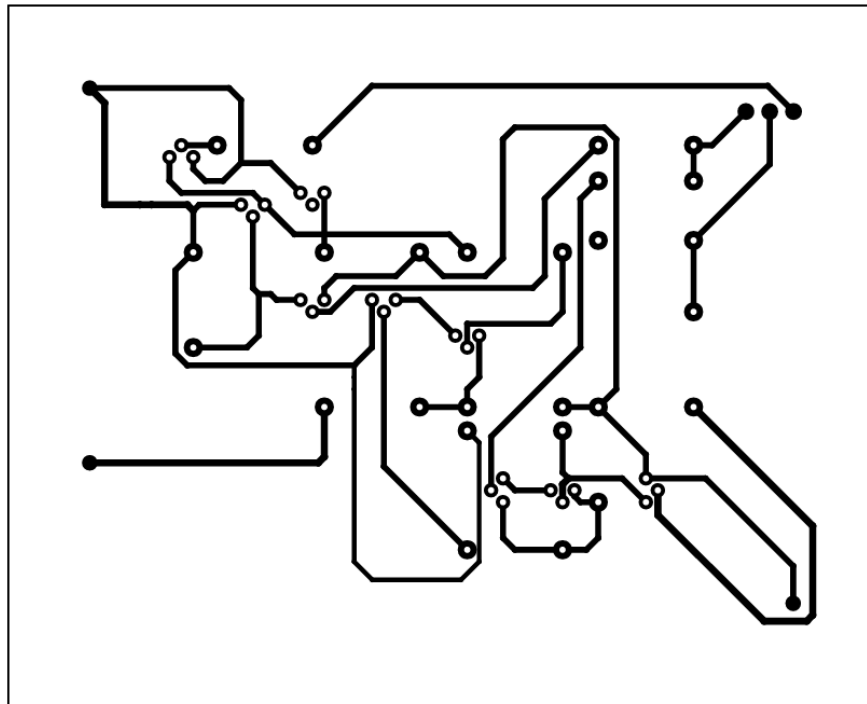
Circuito Por Minterms y Maxterms  
Fuente: Elaboración Propia

The circuit diagram shows a 7-segment display driver. The 74VHC00 hex inverters IC is connected to the 5V supply and ground. The 74VHC04 hex inverters IC is also connected to the 5V supply and ground. The 74VHC125 monostable multivibrator IC is connected to the 5V supply and ground. The 7-segment display is connected to the outputs of the inverters and the monostable multivibrator. The display shows the hexadecimal digit 'A'.

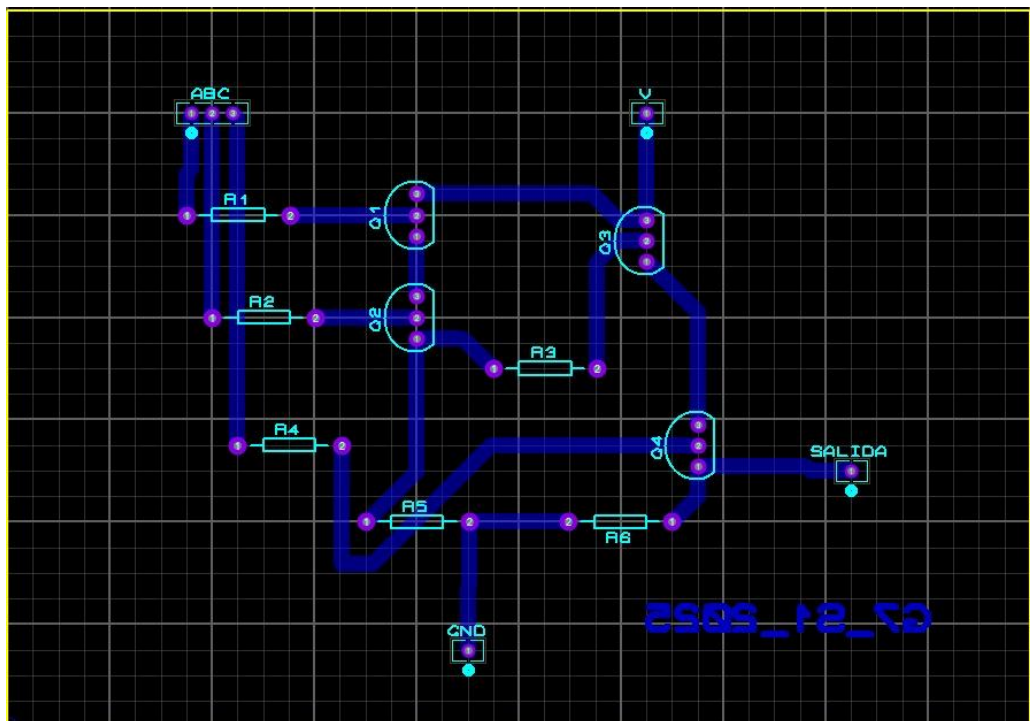
Circuito Impresión del Segmento A Minitérminos  
Fuente: Elaboración Propia



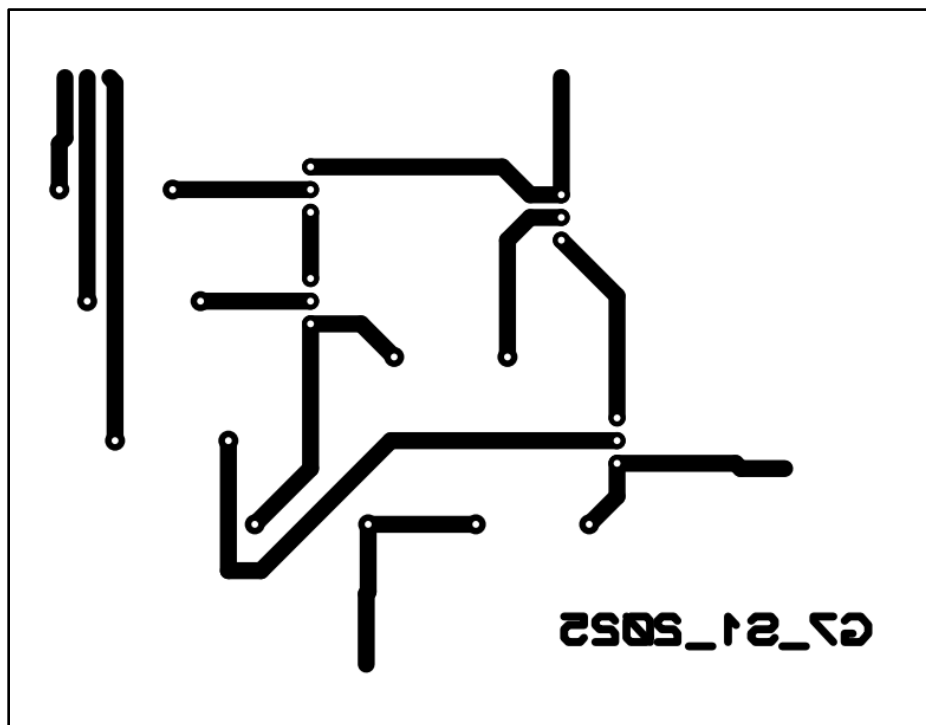
Circuito Segmento G Maxitérminos  
Fuente: Elaboración Propia



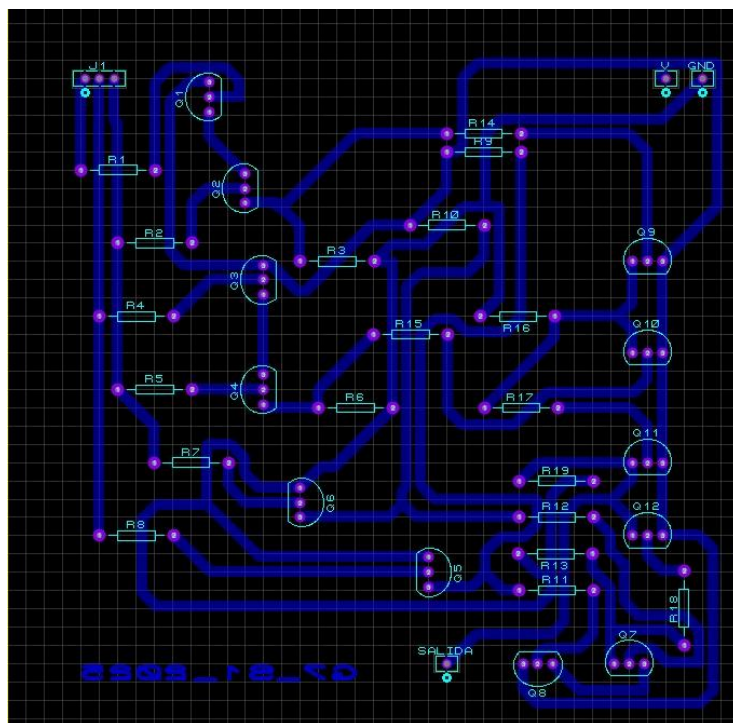
Circuito Impresión del Segmento G Minitérminos  
Fuente: Elaboración Propia



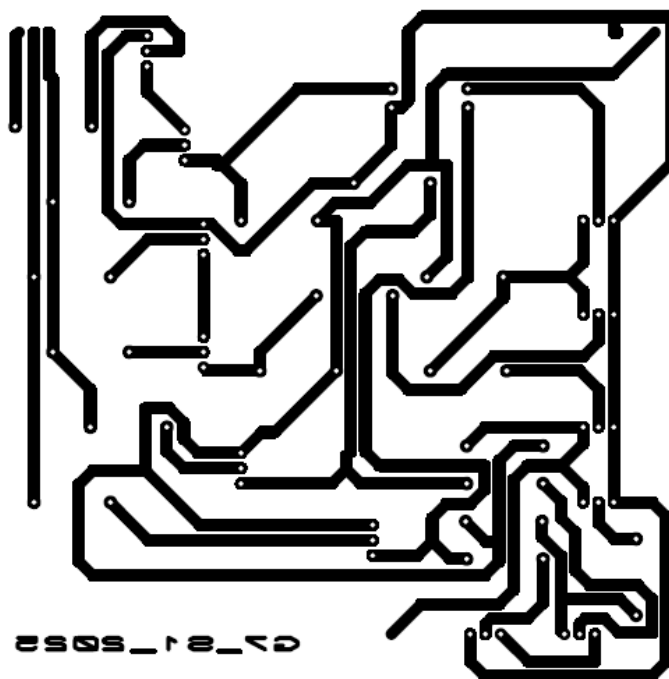
Circuito Segmento A Maxitérminos  
Fuente: Elaboración Propia



Circuito Impresión del Segmento A Maxitérminos  
Fuente: Elaboración Propia

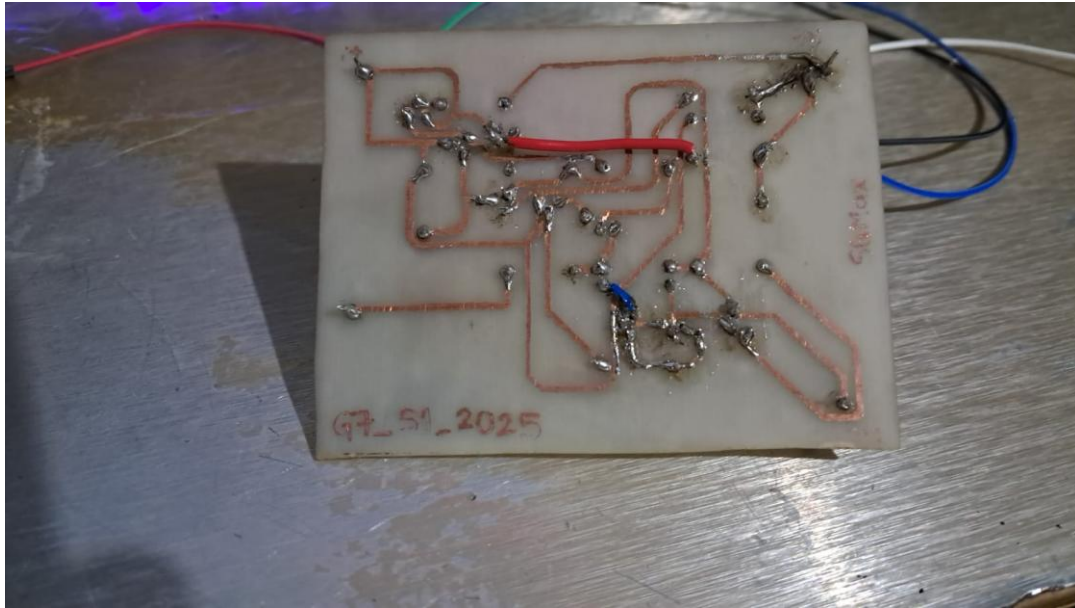


Circuito Segmento G Minitérminos  
Fuente: Elaboración Propia

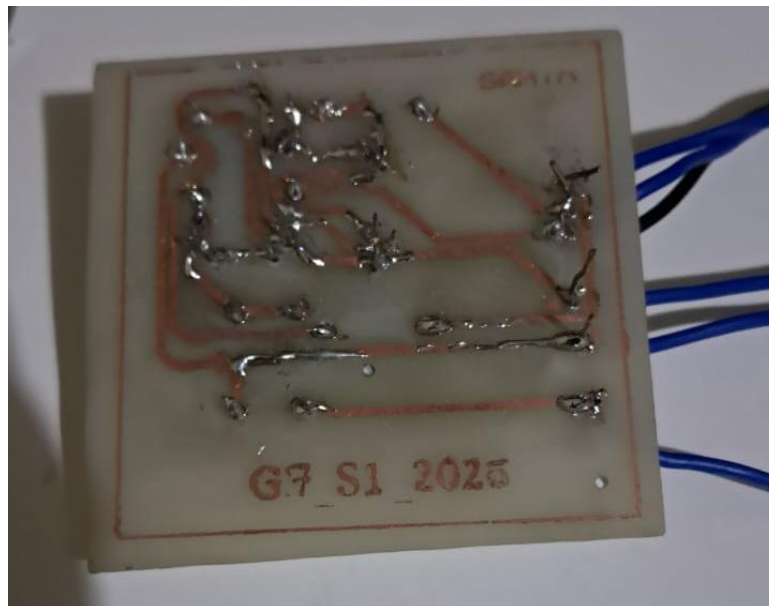


Circuito Impresión del Segmento G Minitérminos  
Fuente: Elaboración Propia

## FOTOGRAFÍAS DE LOS CIRCUITOS FÍSICOS

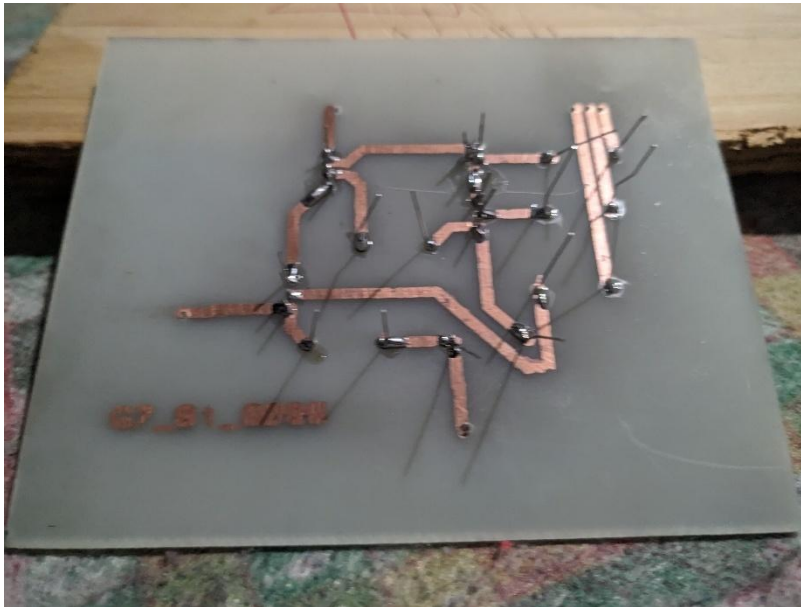


Circuito Físico del Segmento G Maxiterminos  
Fuente: Elaboración Propia



Circuito Físico del Segmento A Miniterminos  
Fuente: Elaboración Propia





Circuito Físico del Segmento A Maxitérminos  
Fuente: Elaboración Propia