

Organización y Arquitectura de las Computadoras

Tarea 02: Arquitectura y Desempeño

Bonilla Reyes Dafne
319089660

Medina Guzmán Sergio
314332428

1. Preguntas

1. La Arquitectura de Computadoras se dedica únicamente al estudio de las instrucciones de una computadora y su desempeño respecto a estas, ¿sí, no? Argumenta tu respuesta.

Originalmente, sí se dedicaba únicamente a estos dos aspectos; como indica el profesor Galaviz en las notas del curso “Elementos cuantitativos de diseño de computadoras”, parafraseando: este término hacía alusión a precisamente a las particularidades del grupo de instrucciones; el campo estaba encargado de diseñar este conjunto con la finalidad de hacerlo adaptable para programadores y, a su vez, suficientemente sencillo como para implementarlo eficientemente en hardware.[1]

Sin embargo, como lo indica Shuangbao Paul Wang en su libro *Computer Architecture and Organization: Fundamentals and Architecture Security*, parafraseando y traduciendo: la arquitectura de computadoras es el estudio del diseño de sistemas de cómputo, lo cual incluye la CPU, instrucciones, memoria y almacenamiento, dispositivos de entrada y salida y componentes de red.[2] De esto, la Arquitectura de Computadoras no se dedica únicamente al estudio de las instrucciones de una computadora y su desempeño, sino que va más allá.

2. ¿Los registros son dispositivos de hardware que permiten almacenar cualquier valor en binario? Argumenta tu respuesta.

No cualquier valor. Sí son dispositivos de hardware, pues están compuestos de conjuntos de latches(*Registers and RAM: Crash Course Computer Science #6*, 2017, 4:55)[3] o flipflops[4], pues son un tipo de memoria que necesita este tipo de circuitos para almacenar un número; pero el tamaño de los valores que almacenan los registros depende de cuántos bits pueden almacenar, esto es, de cuántos latches o flipflops conformen al registro. Así que, en teoría, si tenemos un registro suficientemente grande, podemos guardar “cualquier” valor en binario.

3. ¿Cuál es la diferencia entre un AMD Ryzen 5 y un Intel Core i5? ¿Qué tipo de organización de computadoras o microarquitectura tiene?

Dada la gran variedad de procesadores Intel Core i5 y AMD Ryzen 5, tomamos como referencia los procesadores Intel Core i5-12400F y AMD Ryzen 5 5600. En cuanto a tipo de organización, el Intel tiene como microarquitectura Alder Lake y el AMD la Zen 3.

En cuestión de microarquitectura, ambos tienen 6 núcleos y 12 hilos y un set de instrucciones x86 y tamaño de 64 bits de información.

La memoria caché L1 de Intel tiene 6 x 32 KB de 8 vías para instrucciones y 6 x 48 KB de 12 vías para datos y el de AMD tiene 6 x 32 KB de 8 vías para instrucciones y 6 x 32 KB 8 vías para datos, por lo que la organización de Intel, en el caché de datos es mejor, ya que almacena más KBs y más líneas para datos, lo que permite un acceso más rápido a esta información.

La memoria caché L2 de Intel es de 6 x 1.25 MB de 10 vías asociativa, y la de AMD es de 6 x 512 KB de 8 vías unificada. La principal diferencia es, claramente, el tamaño y la asociatividad. La configuración de Intel permite almacenar más información a la que se puede acceder más eficientemente; la configuración de AMD, tiene menor tamaño y asociatividad, lo que la vuelve menos eficiente almacenando y accediendo a información.

La memoria caché L3 de Intel tiene 18 MB de caché compartida, no inclusiva y asociativa en conjunto de 12 vías, lo que significa que el caché se divide en varias secciones, capaz de almacenar 12 direcciones de memoria, que el caché es compartido entre varios núcleos y, al ser no inclusivo significa que la información que se encuentre en cachés de mayor nivel no se duplicará en este caché; la de AMD tiene 32 MB de caché compartida, asociativa de 16 vías, también compartida entre núcleos, pero con mayor asociatividad, lo que significa que puede almacenar más direcciones de memoria y proveer acceso más rápido a información frecuentemente usada.

Las diferencias radican principalmente en que la microarquitectura del caché provee ventajas en distintos niveles, siendo más eficiente la memoria caché de Intel en caché L1 y L2 y más eficiente la memoria caché de AMD en caché L3.

Ambos tienen una frecuencia máxima de 4.4Ghz, pero la frecuencia base de Intel es de 2.5Ghz y la de AMD es de 3.5Ghz.[5]

Podemos observar que comparten muchas características y difieren en unas cuantas; para determinar el procesador indicado para ciertas tareas hará falta analizar el tipo de tareas que se realizarán, cómo se distribuyen estas en la arquitectura y organización de ambos procesadores y finalmente cómo se ven reflejadas las ventajas y desventajas en los precios.

4. De los dos tipos de arquitecturas, RISC y CISC. ¿Cuál de las dos requiere un mayor número de instrucciones para realizar una tarea? ¿Por qué crees que así sea?

La arquitectura RISC requiere más instrucciones para realizar una tarea. Esto se debe a que posee instrucciones más simples, lo que se traduce en que una instrucción hace menos trabajo; por otro lado, la arquitectura CISC posee instrucciones complejas que permiten realizar más tareas con una sola instrucción. Podemos mencionar la analogía de darle instrucciones a un perro, de esta página web: para que el perro corra por un juguete lanzado, lo tome, regrese y lo entregue al dueño, la arquitectura CISC asigna todas estas acciones a la instrucción “corre”, mientras que la arquitectura RISC asigna a la misma tarea cuatro instrucciones “busca el juguete”, “recoge el juguete”, “corre de regreso al dueño” y “entrega el juguete al dueño”. Sin embargo, la ventaja de RISC es que mantener una sencillez y un número pequeño de instrucciones permitió eventualmente procesar las instrucciones de forma paralela.[6]

5. Menciona los tres factores de desempeño y de que dependen cada uno.

Los tres factores de desempeño de una computadora son: frecuencia del reloj, cantidad de ciclos por cada instrucción y contador de instrucciones por programa. [7]

1. *Frecuencia del reloj.*

Depende del hardware, tecnología y organización del procesador (calor generado, densidad de componentes). El tiempo del ciclo del reloj depende de la organización de la CPU y también depende de la tecnología que se utilice. Por organización, nos referimos a si la unidad de instrucción se implementa como una unidad segmentada o no segmentada. La canalización facilita las operaciones de ciclos múltiples, lo que reduce el tiempo del ciclo del reloj.

2. *Cantidad de ciclos por cada instrucción.*

El CPI (por sus siglas en inglés *clocks per instruction*) depende del programa que se use, ya que puede usar instrucciones complicadas que tienen varias operaciones elementales o instrucciones simples. De manera similar, el compilador puede traducir el programa usando instrucciones complicadas en lugar de usar instrucciones más simples. Por lo tanto, el compilador también puede tener un papel que desempeñar.

3. *Contador de instrucciones por programa.*

Depende de la arquitectura del conjunto de instrucciones y eficiencia del compilador. Es decir, si se usa un algoritmo nítido para la codificación, entonces se usarán menos instrucciones. Por otro lado, el compilador debe ser un compilador de optimización para que traduzca el código en un número menor de instrucciones de máquina. El compilador tiene un papel que desempeñar en

la reducción del número de instrucciones, pero es importante mencionar que el compilador solo puede usar las instrucciones compatibles con su arquitectura de conjunto de instrucciones. [8]

6. Un programa tarda 9 millones de ciclos en una computadora cuyo ciclo dura 3 ns. ¿Cuál es el tiempo de CPU?

Considerando la frecuencia de operación de una CPU es posible calcular el tiempo efectivo de operación del procesador en la ejecución de un programa.

Sean T , C y D tales que

- T = tiempo total de ejecución de un programa.
- C = ciclos necesarios para ejecutar un programa.
- D = duración de cada ciclo.

Entonces,

$$T = C \cdot D$$

En nuestro caso, tenemos que

- $C = 9 \times 10^6$
- $D = 3 \times 10^{-9}$

Por lo que

$$T = 9 \times 10^6 \cdot 3 \times 10^{-9} = 0.027 \text{ s}$$

7. Un programa tarda 14 millones de ciclos en una máquina a 2.4 GHz. ¿Cuál es el tiempo de CPU?

Tomando la ecuación del inciso anterior $T = C \cdot D$, veamos que otra manera de medir el tiempo de CPU es:

$$T = \frac{C}{F}$$

Donde $F = \frac{1}{D}$ es la frecuencia de operación del reloj medida en GHz.

De esta manera, tenemos que

- $C = 14 \times 10^6$
- $F = 2.4 \times 10^9$

Por lo que

$$T = \frac{14 \times 10^6}{2.4 \times 10^9} = 0.00583 \text{ s}$$

8. ¿En una arquitectura CISC el periodo de una señal de reloj puede ser más grande que en una arquitectura RISC?

Después de leer las notas del profesor, en específico desde la sección 1.5 “Conjunto de instrucciones, arquitectura y organización” y prestando especial atención a las características de las arquitecturas CISC y RISC, a la información sobre el reloj y el rendimiento, podemos decir que sí es posible que el periodo de una señal de reloj sea más grande en la arquitectura CISC que en la RISC, pues la complejidad de las instrucciones en la arquitectura CISC involucra tanto más ciclos de reloj para realizar una instrucción como probablemente también un reloj más lento, lo que culminaría en un periodo mayor, pero esto ya depende más bien de la frecuencia del reloj el qué tan rápido se cumplen los ciclos del mismo y entonces qué tan grande sea el periodo.

9. El Intel 4004 (i4004), un CPU de 4 bits, fue el primer microprocesador en un simple chip, así como el primero disponible comercialmente y contenía 2300 transistores. Utilizando la Ley de Moore ¿Cuántos transistores se esperaba que tuviera hoy en día?

Sabemos que el Intel 4004 (i4004) fue desarrollado en noviembre de 1971. Entre esta fecha y marzo de 2023 han pasado aproximadamente 51 años, por lo que por la Ley de Moore, se esperaba que se tuvieran

$$2300 \cdot 2^{\frac{51}{2}} = 2300 \cdot 2^{25.5} \approx 1.09142205 \times 10^{11} \text{ transistores.}$$

10. El Intel Core i9-9900K es un procesador de 64 bits con 8 núcleos con tecnología Hyper-Threading de Intel, la cual ejecuta 2 hilos en cada núcleo, por lo que cuenta con 16 hilos de procesamiento en total. El Intel Core i9-9900K cuenta con 3052 mil millones de transistores. Comparando con tu respuesta anterior ¿Es mayor o menor a lo esperado? ¿Se cumplió la ley de Moore? Argumenta tu respuesta.

Sabemos que el Intel Core i9-9900K fue desarrollado en abril de 2018. Entre esta fecha y la salida del Intel 4004 (i4004) han pasado aproximadamente 46 años, por lo que por la Ley de Moore, se esperaba que se tuvieran

$$2300 \cdot 2^{\frac{46}{2}} = 2300 \cdot 2^{23} \approx 1.92937984 \times 10^{10} \text{ transistores.}$$

Notemos que el Intel Core i9-9900K cuenta con 3052 millones de transistores, es decir 3.052×10^{12} transistores. Esto es mayor a lo esperado, por lo que la ley de Moore no se cumplió.

A pesar de que la Ley de Moore estuvo vigente durante varias décadas, actualmente existen varios ejemplos de procesadores que no cumplen esta ley, ya sea porque exceden la cantidad de transistores esperados o porque no la alcanzan.

Uno de los principales factores es que se han acercado los límites físicos de la miniaturización de los transistores. Los transistores más pequeños son más rápidos, consumen menos energía y permiten que se coloquen más transistores en el mismo espacio. Sin embargo, los transistores muy pequeños tienen problemas como fugas de corriente y otras limitaciones físicas, lo que dificulta la miniaturización adicional. Como resultado, los fabricantes de chips han tenido que buscar nuevas formas de mejorar la eficiencia de sus procesadores.

Además, el costo de producción ha aumentado a medida que los procesos de fabricación se han vuelto más complejos y exigentes. Esto ha llevado a que el costo de producir microprocesadores de última generación sea muy alto, lo que ha dificultado a las empresas mantener el ritmo de duplicación de transistores de la Ley de Moore y ha llevado a una mayor consolidación en la industria.

Por último, la demanda de microprocesadores ha evolucionado hacia aplicaciones más especializadas, lo que ha llevado a un aumento de la diversidad en el mercado de microprocesadores. Como resultado, las empresas de microprocesadores están invirtiendo cada vez más en tecnologías especializadas, lo que ha llevado a una menor priorización de la mejora en el número de transistores. [9]

Sin embargo, también tenemos el caso de fabricantes de chips, como Intel, que han logrado mantener el ritmo de la Ley de Moore a través de innovaciones y avances en la tecnología de fabricación de chips. En el caso del Intel Core i9-9900K, la empresa utilizó su tecnología de fabricación de $14nm$ para integrar una mayor cantidad de transistores en el chip.

Otro factor que ha permitido a Intel exceder la cantidad de transistores esperados según la Ley de Moore es la inversión en investigación y desarrollo. Intel y otros fabricantes de chips han invertido miles de millones de dólares en investigación y desarrollo para mejorar la tecnología de fabricación de chips, lo que ha permitido la producción de chips más avanzados con un mayor número de transistores. [10]

En resumen, el Intel Core i9-9900K excede la cantidad de transistores esperados según la Ley de Moore debido a la utilización de tecnologías avanzadas de fabricación y diseño, así como a la inversión en investigación y desarrollo por parte de Intel y otros fabricantes de chips.

Nota: Para la realización del ejercicio 10, se consideró que la expresión *3052 mil millones* es 3,052,000,000,000 tras consultar varias fuentes en internet. [11] Sin embargo, nuestros compañeros de clase y nosotros mismos tuvimos la duda de si esto era correcto. Por lo mismo, argumentamos porque podrían darse los casos de que la Ley de Moore no se cumpliera, ya sea por no alcanzarla o por excederla.

Referencias

- [1] Galaviz, C. J. (n.d) *Elementos cuantitativos de diseño de computadoras*. p.12
- [2] Wang, S. P. (2021) *Computer Architecture and Organization: Fundamentals and Architecture Security*. Springer Nature Singapore. p.1
- [3] CrashCourse (2017, Marzo 29). *Registers and RAM: Crash Course Computer Science #6* [Video]. YouTube. <https://www.youtube.com/watch?v=fpnE6UAfbtU>
- [4] Null, L. & Lobur, J (2003). *The Essentials of Computer Organization and Architecture*. Jones and Bartlett Publishers. p. 117
- [5] Intel Core i5-12400F comparado con AMD Ryzen 5 5600
- [6] Galaviz, C. J. (n.d) *Elementos cuantitativos de diseño de computadoras*. p.21
- [7] Galaviz, C. J. (n.d) *Elementos cuantitativos de diseño de computadoras*. p.16
- [8] Computer Architecture: Performance Metrics
- [9] Moore's law: Why Is Moore's Law in Trouble?
- [10] CuriousReason. (2019, October 30). Moore's Law - Explained! [Video]. YouTube. <https://www.youtube.com/watch?v=CUnQNTwmHHo>
- [11] RAE: Definición de Billón