ARCHITECTURE DES ORDINATEURS

5)- Généralités sur le (INTEL®) <u>iAPX 80286</u> (III)

Biblio :: « 80286 : Mise en œuvre & programmation »

[Catherine Vieillefond] – Ed. SYBEX, 1989 – ISBN: 2-7361-0138-9.

@ web::

1-http://css.csail.mit.edu/6.858/2013/readings/

2-http://www.ustudy.in/node/

3-http://www.computerhistory.org/

4-http://www.intel.com/

5-http://www.indiastudychannel.com/attachments/Resources/99873-2205-

80x86 features.pdf

6-http://www.pcguide.com/

KeyWords::

'Microprocessor' / 'Microprocessor architecture' / 'Design' / 'Interfacing ...'

ARCHITECTURE DES ORDINATEURS

5)- Généralités sur le (INTEL®) <u>iAPX 80286</u> (III)

Biblio ::

@ web:: < **SUITE** >

7- http://www.geea.org/IMG/pdf/Cours_II.pdf

8-http://www-igm.univ-mlv.fr/~pivoteau/ARCHI/



KeyWords::



'Architecture des ordinateurs'

RAPPEL... 'Cours 4'

Correspondance 'générique' <-> '80286'

R . A .: Registre d'Adresses

Registres Index

IP: Instruction Pointer

SI : Source Index

DI: **D**estination **I**ndex

SP: Stack Pointer

R . R . // R . D . : Registre <u>Result</u> / <u>Data</u>

CPU:: (GENERIQUE)

Registres 'Généraux' (data)

AX : Registre Accumulateur

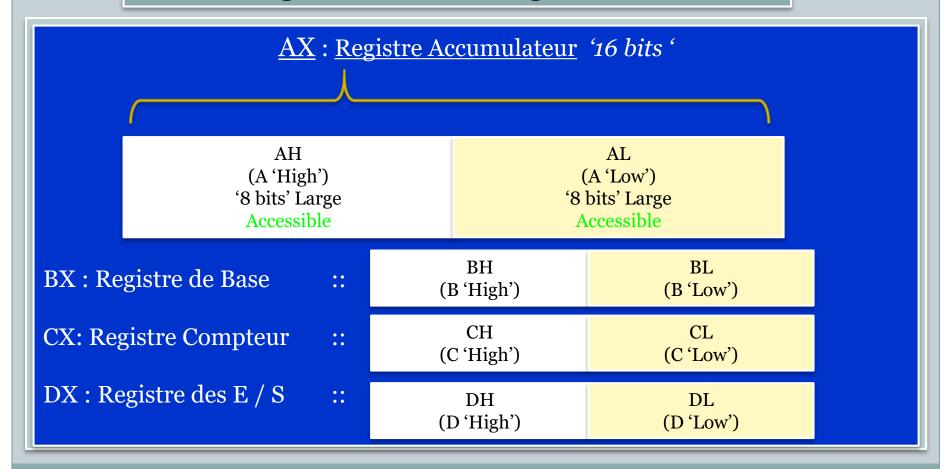
BX : Registre de Base

CX: Registre Compteur

DX : Registre des E / S

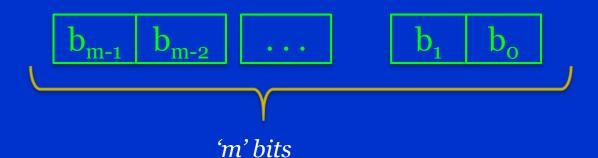
CPU:: (<u>80286</u>)

Passage au 80286 :: Registres 'Data'



'REGISTRE' :: signification / intérêt ??

REGISTRE: Structure matérielle, <u>interne</u> au CPU (ou tout Circuit Intégré (CI) en général), constitué d'un assemblage de (m) cellules – ou DIGIT – 'bit', matérialisées par des '<u>transistors électroniques</u>', chaque bit étant naturellement à valeur '0' ou '1'.



Registre 'ACCESSIBILITE' :: Illustration

Registre « <u>ACCESSIBLE</u> » signifie : **Identificateur pré-déclaré reconnu sous ASSEMBLEUR**

SUITE...

'<u>Cours 5':</u>

'Registres d'adressage'

Les 'Registres d'@ge' / '80286'

R . A .: Registres d'Adresses

Registres 'Index/Pointer'

IP: <u>Instruction</u> Pointer

SI : Source (DATA) Index

DI: <u>Destination</u> (DATA) Index

SP: <u>Stack</u> (DATA) Pointer

CPU:: (GENERIQUE)

CPU:: (80286)

Les 'Registres d'@ge' / '80286'

R . A .: Registres d'Adresses

Caractéristiques / IP, SI, DI, SP:

- 4 registres 16 bits
- Accessibles sur 16 bits
- Non-accessibles sur 8 bits

CPU:: (GENERIQUE)

Registres 'Index/Pointer'

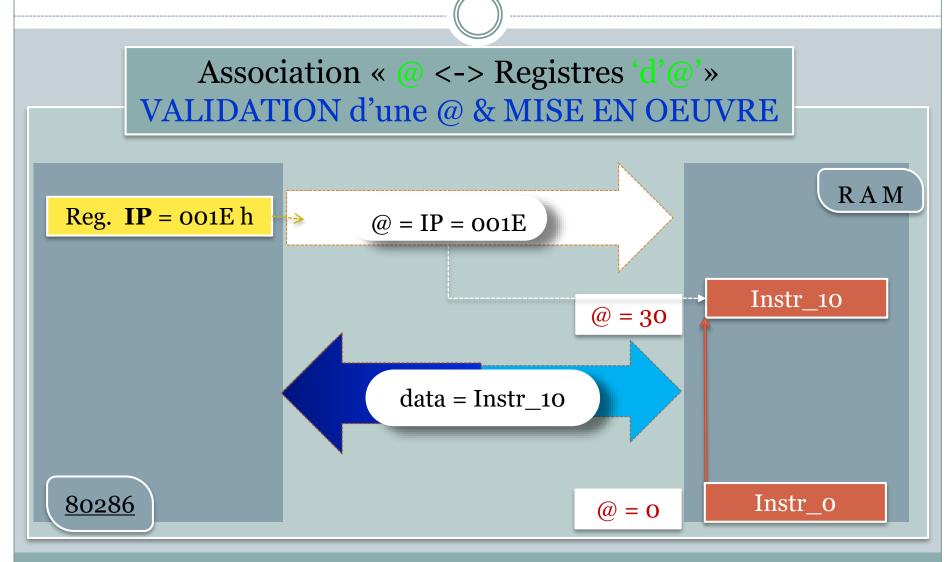
IP: <u>Instruction</u> Pointer

SI : Source (DATA) Index

DI : <u>Destination</u> (DATA) Index

SP: <u>Stack</u> (DATA) Pointer

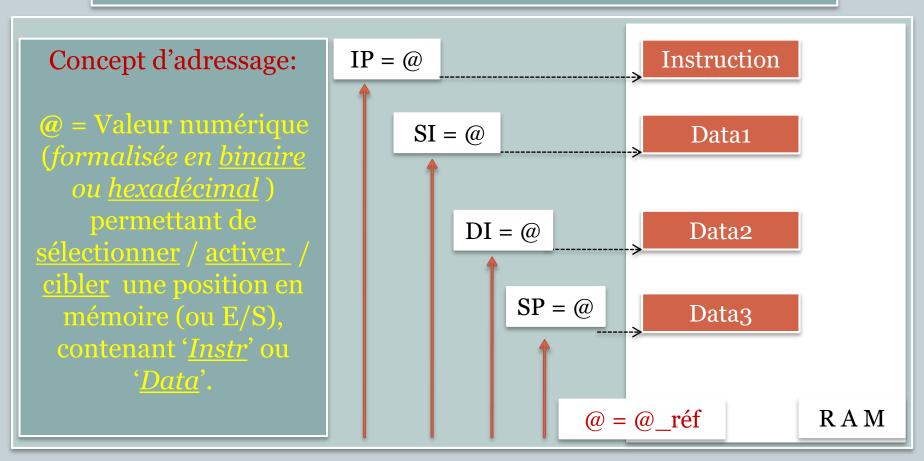
<u>CPU::</u> (80286)



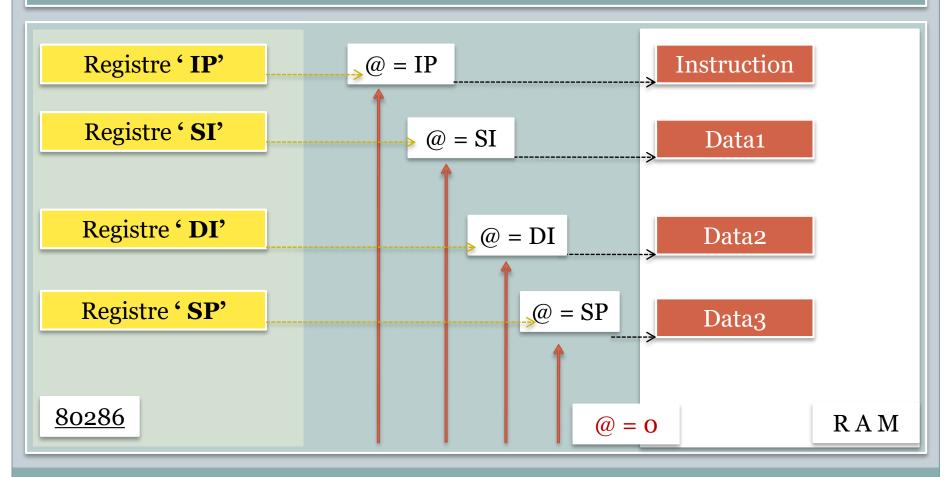
ARCHI_ORD // Généralités_iAPX80286

page :: 1

Passage au <u>80286</u> :: Registres 'd'@' : <u>classification</u>

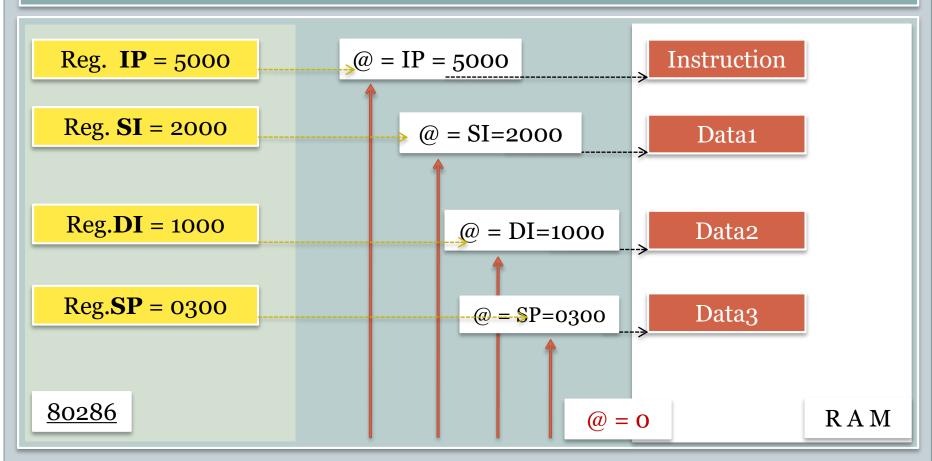


Accessibilité # PARITE : « Association '@' <-> Registres 'd'@'»



page :: 13

Association « @ <-> Registres 'd'@'» : Exemple numérique



NB:

- (1): Registres d'@ = Outil de CONTROL des @ des infos ciblées
- (2): Registres d'@ = <u>IMAGE</u> de la mémoire contenant les infos ciblées

Association « @ <-> Registres 'd'@'»

Conséquence:

- 4 types d'<u>informations</u> (*Instr*, *Data_1* à *Data_3*)
- Association: 4 adresses différentes (IP, SI, DI, SP)
- Utilisation: 4 Registres d'adresses différents (Reg_IP, Reg_SI, Reg_DI, Reg_SP) internes au CPU pour l'accessibilité des @ des informations

REGISTRE & SEGMENTATION

Question:

Que se passe-t-il si (IP = SI = DI = SP)?

<u>Problème</u>:: même @ pour '2 infos' (ou +) différentes ??

REGISTRE & SEGMENTATION

Question:

Que se passe-t-il si (IP = SI = DI = SP)?

<u>Problème</u>:: même @ pour '2 infos' (ou +) différentes ??

Principe de « partage typologique » de l'information

REGISTRE & SEGMENTATION

Question:

Que se passe-t-il si (IP = SI = DI = SP)?

<u>Problème</u>:: même @ pour '2 infos' (ou +) différentes ??

Principe de « partage typologique » de l'information

SEGMENTATION (PAGINATION)

5)- Généralités sur le (INTEL®) iAPX 80286

REGISTRE & SEGMENTATION

Commentaire / suite ...

Nécessité de :

- (1) Partager l'espace mémoire en **segments** ...
- (2) Compléter/combiner les @ « index/pointeur » par/avec des @ « segments »

REGISTRE & SEGMENTATION

@ RELATIVE vs @ ABSOLUE

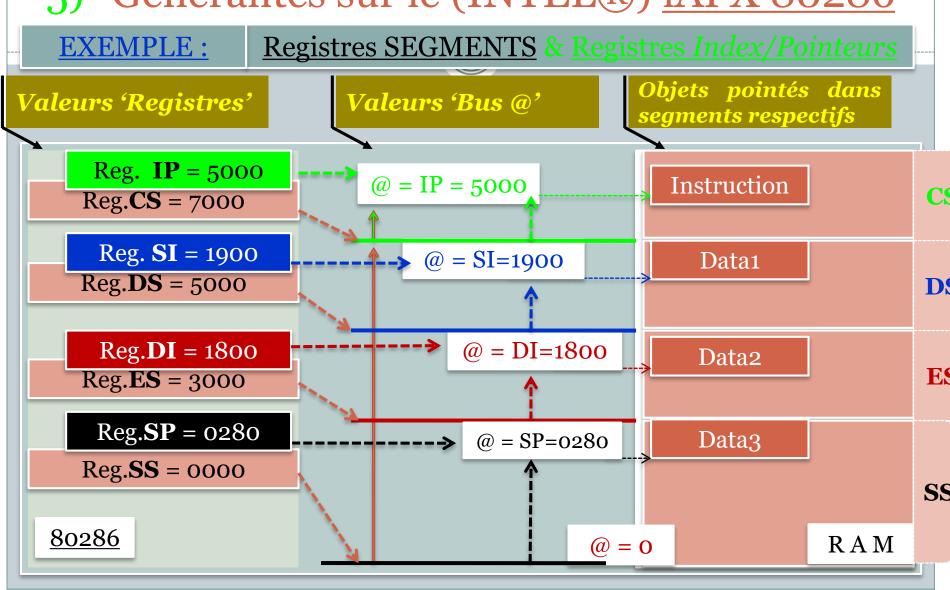
Commentaire / suite ...

Nécessité de :

- (1) Partager l'espace mémoire en segments ...
- <u>@ ABSOLUE</u>
- (2) Compléter/combiner les @ « index/pointeur » par/avec des @ « segments »
 - @ RELATIVE

5)- Généralités sur le (INTEL®) iAPX 80286

Registres SEGMENTS & Registres Index/Pointeurs **EXEMPLE:** Objets pointés dans Valeurs 'Bus @' Valeurs 'Registres' segments respectifs Reg. IP = 5000@ = IP = 5000Instruction Reg.CS = 700080286 R A M @ = 0



page :: 23

EXEMPLE...

```
MOV BX, SI;
MOV AX, [SI];
INC DI;
...
```

A RETENIR . . .

@ (info) # val_num générée / CPU pour cibler & valider l'(info)

Association/Parité : @ ←→ REGISTRE d'@

Les <u>REGISTRES d'@ sont ACCESSIBLES</u>

Les <u>@</u> sont obtenues par <u>combinaison</u> « REG_SEG : REG_INDEX » (@_ABS) : (@_REL)

Les <u>combinaisons</u> « REG_SEG : REG_INDEX » :

CS (CODE Segment) : IP (Instruction Pointer)

DS (DATA Segment) : SI (Source Index /Pointer)

ES (EXTRA Segment): DI (Destination Index /Pointer)

SS (STACK Segment): SP (Stack Pointer)