Chapitre 2 : Bascules bistables

1. Introduction

Les circuits séquentiels sont des circuits dont l'état des la sortie de dépond non seulement des variables d'entrée mais également des états passés (i.e. dépond de la condition initiale). Cela est réalisé, en général, par un bouclage (en anglais : feed-back) (permanent ou périodique) de cette sortie à l'entrée du système, la sortie dépend indirectement d'elle-même.

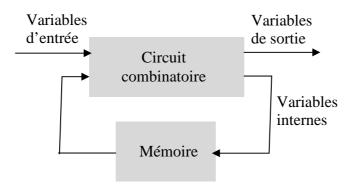


Schéma bloc d'un circuit séquentiel asynchrone

2. Définition de circuits séquentiels

Définition : un circuit séquentiel est composé d'un circuit combinatoire et d'éléments de mémoire, appelés : bascules.

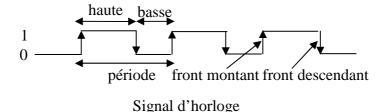
On distingue deux types de circuits séquentiels :

Les circuits séquentiels synchrones : l'état de la variable de sortie dépend des signaux appliqués en entrée à des périodes de temps régulières. Ces circuits utilisent des horloges. Dans ce cas une modification des entrées n'est répercutée sur les sorties qu'après une validation par un signal de synchronisation, le signal d'horloge

Les circuits séquentiels asynchrones: Toute modification de ses entrées a une action directe sur ses sorties, après un retard dû au temps de propagation des opérateurs utilisés. L'état de variables de sortie dépend de l'ordre d'apparition des signaux en entrée.

Dans les circuits séquentiels, le circuit mémoire le plus utilisé, capable d'emmagasiner la plus petite information binaire possible (i.e. le bit), est appelé : bascule.

Les bascules sont asynchrones, i.e. que leur sortie change rapidement après un changement des entrées. Cependant les ordinateurs sont synchrones, i.e. que les sorties de tous les circuits changent simultanément suivant le rythme d'un signal périodique global appelé horloge. Une horloge est un signal périodique. Sa fréquence est l'inverse de sa période. La période d'horloge se divise en deux parties : une période haute et une période basse



Il existe deux types de synchronisation : par niveau ou par front d'impulsion.

Dans la synchronisation par niveau, tous les changements d'état ont lieu pendant que l'horloge est à un niveau fixe (haut ou bas).

Dans la synchronisation par front d'impulsion, tous les changements d'état se font sur un front d'impulsion fixé (montant ou descendant) d'horloge.

3. Définition d'une bascule

Définition: Une bascule est un circuit électronique capable de mémoriser un 0 ou un 1 et de le restituer au temps voulu.

Les bascules sont utilisés pour réaliser des circuits de mémorisation.

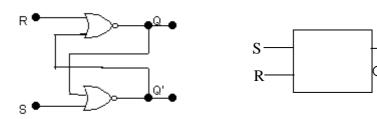
Une bascule a deux sorties compléments l'une de l'autre (ϱ et $\overline{\varrho}$).

Quand une bascule contient un 1 logique, on dit qu'elle est mise à 1 (i.e. Q = 1 et $\overline{Q} = 0$) et quand elle contient un 0 (i.e. Q = 0 et $\overline{Q} = 1$), on dit qu'elle est remise à 0.

On va présenter les bascules les plus utilisées.

La bascule RS (Reset-Set)

La bascule RS, appelée aussi multivibrateur bistable a deux entrée *S* et *R* : *S* pour Set (mise à 1) et *R* pour reset (remise à 0).



Bascule RS à portes NOR

Symbole de la bascule RS

Afin d'étudier le comportement d'un tel système, notons Q^+ , l'état suivant de la bascule donné en fonction de son état présent Q et de ses deux entrées R et S.

Supposant qu'à l'état initiale S=R=0 et Q=0 ($\overline{Q}=1$), alors $Q^+=0$. La bascule garde son état antérieur, il n'y a pas de changement d'état (état mémoire).

Si S=1 et R=0, quel que soit l'état présent Q de la bascule, la sortie Q^+ passe à 1 (mise à 1de la bascule)

Si S passe de nouveau à 0 i.e.S=0 et R=0, la sortie Q^+ reste à 1 (pas de changement d'état de la bascule), à nouveau un état mémoire.

Si R=1 et S=0, quel que soit l'état présent Q de la bascule, la sortie Q^+ passe à 0 (remise à 0 de la bascule).

Les deux entrées R et S ne doivent jamais être égales à 1au même moment sinon les sorties Q et \overline{o} prendraient toutes les deux la valeur 1.

Soit la table dite : table de caractérisation de la bascule RS :

S	R	Q	\mathbf{Q}^{+}	Observations
0	0	0	0	Point mémoire
0	0	1	1	Point mémoire
0	1	0	0	Remise à 0
0	1	1	0	Remise à 0
1	0	0	1	Mise à 1
1	0	1	1	Mise à 1
1	1	0	X	Etat interdit
1	1	1	X	Etat interdit

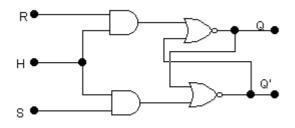
00	0 1		11	10
0	0		Х	1,
1	0		Х	(1)

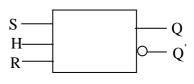
De la table de Karnaugh on a

$$Q^+ = S + \overline{R}Q$$
 (avec SR=0).

Cette équation est appelée : Equation caractéristique de la bascule RS.

Pour réaliser la synchronisation des entrées S et R par une horloge on utilise deux portes AND dont les sorties commandent les portes NOR. En l'absence de l'impulsion d'horloge, i.e., H=0, les sorties des deux portes AND sont à 0, et donc l'état de la bascule reste inchangé. En présence de l'impulsion, i.e., H=1, le fonctionnement est similaire à celui de la bascule asynchrone. Ainsi, l'horloge commande tous les changements d'état de ce circuit mémoire synchrone





Bascule RS synchrone

Symbole de la bascule RS synchrone

La bascule JK

La bascule JK fonctionne exactement comme la bascule RS ssynchrone, avec J correspondant à S et K correspondant à R, sauf que pour la combinaison J=K=1, la bascule change d'état à l'arrivée d'une impulsion d'horloge. Les bascules JK sont toujours synchrones. Soit la table de vérité de la bascule RS :

S	R	Q	\mathbf{Q}^{+}	Observations
0	0	0	0	Point mémoire
0	0	1	1	Point mémoire
0	1	0	0	Remise à 0
0	1	1	0	Remise à 0

1	0	0	1	Mise à 1
1	0	1	1	Mise à 1
1	1	0	1	Changement d'état
1	1	1	0	Changement d'état

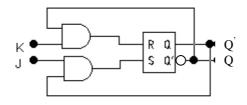
√JK	00	0 1	11	10
8	0	0	1	1
1	1	0	0	1

De la table de Karnaugh on a

$$Q^+ = J\overline{Q} + \overline{K}Q.$$

J	K	\mathbf{Q}^{+}	Observations
0	0	Q	Point mémoire
0	1	0	Remise à 0
1	0	1	Mise à 1
1	1	Q	Changement d'état

Table de fonctionnement réduite



J — Q — Q

Réalisation de la bascule JK à partir d'une Bascule RS

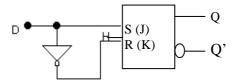
Symbole de la bascule JK

La bascule D

La sortie de la bascule D est égale à la valeur de l'entrée D au rythme du signal d'horloge (i.e., $Q^+=1$ si D=1 et $Q^+=0$ si D=0), soit l'équation logique de la bascule D :

$$Q^+ = D$$
.

La fonction de cette bascule est d'introduire un retard (correspondant au temps de réponse de la bascule) sur le signal d'entrée D, d'où le nom de bascule à retard.





Symbole de la bascule D

Réalisation de la bascule D à partir d'une Bascule RS (JK)

D	Q	Q^{+}
0	0	0
0	1	0
1	0	1
1	1	1

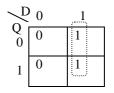


Table de fonctionnement de la bascule D

Table de Karnaugh de la bascule D

La bascule T

La bascule T change d'état chaque fois qu'une impulsion est reçue sur sa seule entrée T, soit l'expression logique

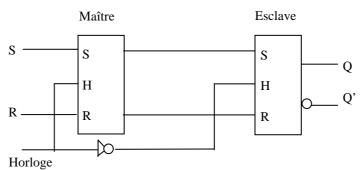
$$Q^+ = T \oplus Q$$
.

La bascule maitre esclave

La bascule maitre esclave élimine les problèmes de timing associés avec la boucle de retour en isolant les entrées de la bascule de ses sorties.

Exemple bascule RS maître esclave

L'horloge est appliquée directement à la première bascule, le maître, puis inversée, elle est envoyée sur l'entrée horloge de la deuxième bascule, l'esclave. Quand l'impulsion est au niveau haut, le maître est activé est change d'état en fonction des entrées S et R. Au même moment, l'esclave est désactivé et garde donc son état antérieur. Quand l'impulsion d'horloge passe au niveau bas, le maître est maintenu dans son état précédent pendant que l'esclave est activé et prend donc l'état du maître. Le nouvel état de l'esclave est ainsi l'état de la bascule maître esclave ; ce qui assure que le changement d'état de la bascule n'aura lieu qu'à la fin de l'impulsion d'horloge



Bascule RS maître esclave

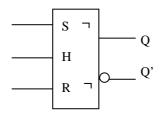


Schéma bloc de la bascule RS maître esclave