POLITECHNIKA CZĘSTOCHOWSKA Katedra Inteligentnych Systemów Informatycznych

ĆWICZENIE nr 2 **PRZERZUTNIKI**

Dokument służy wyłącznie do celów indywidualnego kształcenia. Zabrania się utrwalania, przekazywania osobom trzecim oraz rozpowszechniania.

1.1 Cel ćwiczenia:

Celem ćwiczenia jest zapoznanie się z drugą podstawową rodziną elementów techniki cyfrowej – przerzutnikami, poznanie ich rodzajów, budowy, działania oraz zastosowania.

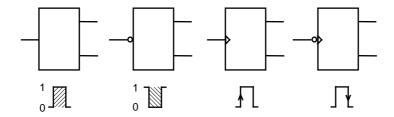
1.2 Wprowadzenie teoretyczne:

1.2.1 Wstęp.

W odróżnieniu od bramek logicznych przerzutniki są elementami, które cechuje pamięć. Doprowadzenie do przerzutnika nawet bardzo krótkiego impulsu sygnałowego powoduje zmianę stanu przerzutnika i tym samym zapamiętanie impulsu. Przerzutnik może zapamiętać jeden stan jednego sygnału (zarejestrować jedno zdarzenie). Inaczej mówiąc przerzutnik może zapamiętać jeden bit informacji.

Opis działania przerzutnika podaje się najczęściej - ze względu na krótki i przejrzysty zapis - w postaci tablic. W tablicy takiej wyszczególnione są wszystkie wejścia i wyjścia przerzutnika oraz wszystkie kombinacje stanów wejść z odpowiadającymi im stanami wyjść.

Większość przerzutników (za wyjątkiem przerzutnika prostego RS) posiada wejście zegarowe (taktujące). Rodzaj sterowania tym wejściem (zależy od konstrukcji przerzutnika) jest oznaczony na symbolu przerzutnika. Przerzutniki mogą być sterowane poziomem lub zboczem. Wejście bez oznaczeń wskazuje na przerzutnik sterowany poziomem wysokim "1", natomiast przerzutnik sterowany poziomem niskim "0" ma wejście zegarowe poprzedzone kółeczkiem (symbolem negacji). Wejścia zegarowe przerzutników sterowanych zboczem oznacza się małym trójkącikiem - sterowane zboczem narastającym, lub trójkącikiem z symbolem negacji (kółeczkiem) - sterowane zboczem opadającym.



1.2.2 Budowa przerzutników.

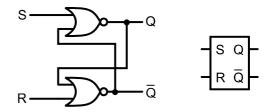
Przerzutnik prosty RS. Przerzutnik taki posiada dwa wejścia: S (Set) - ustawiające i R (Reset) - kasujące oraz dwa wyjścia komplementarne Q i \overline{Q} . Po podaniu aktywnego sygnału wejściowego na wejście S ustawiamy na wyjściu Q poziom wysoki (ustawianie przerzutnika). Po podaniu sygnału na wejście R ustawiamy na wyjściu Q poziom niski (kasowanie przerzutnika). Na wyjściu \overline{Q} panuje zawsze stan przeciwny do stanu na wyjściu Q. Przerzutnik ten można zbudować zarówno z bramek NOR jak i z bramek NAND. W zależności od rodzaju wykonania nieco różne jest jego działanie - jednak podstawowe zależności takie same.

POLITECHNIKA CZĘSTOCHOWSKA

Katedra Inteligentnych Systemów Informatycznych

Przerzutnik RS z bramek NOR.

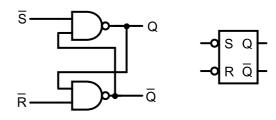
R	S	Q
0	0	Q-1
0	1	1
1	0	0
1	1	?



Podanie dwóch zer na wejścia przerzutnika pozostawia go w stanie początkowym, podanie jedynki na wejście S i zera na wejście R powoduje ustawienie przerzutnika, podanie zera na wejście S i jedynki na wejście R zeruje przerzutnik. Zabronioną kombinacją (oznacza ona nie zanegowany wzajemnie stan wyjść) dla przerzutnika RS zbudowanego z bramek NOR jest podanie dwóch jedynek na wejścia.

Przerzutnik RS z bramek NAND.

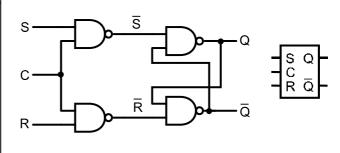
\overline{R}	\overline{S}	Q
0	0	?
0	1	0
1	0	1
1	1	Q-1



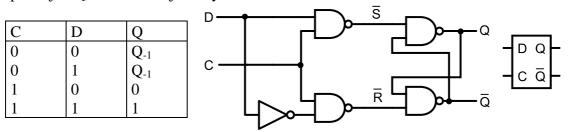
Ustawienie przerzutnika zbudowanego z bramek NAND następuje po podaniu zera na wejście \overline{S} i jedynki na wejście \overline{R} . Skasowanie natomiast przez odwrotne podanie sygnałów. Podanie dwóch jedynek pozostawia przerzutnik w stanie początkowym. Kombinacją zabronioną dla tego przerzutnika jest podanie dwóch zer na wejścia.

Przerzutnik RS z wejściem taktującym. W odróżnieniu od zwykłego przerzutnika RS, przerzutnik z wejściem taktującym ma trzy wejścia sterujące: R, S oraz C (Clock) - wejście taktujące (zegarowe). Przez doprowadzanie sygnałów do wejść R i S można dowolnie ustawiać stany wyjść, ale tylko w tych momentach czasowych, w których na wejściu C panuje stan wysoki. Dzięki takiemu rozwiązaniu w większych systemach cyfrowych możliwe jest wcześniejsze przygotowanie odpowiednich sygnałów sterujących na wejściach poszczególnych stopni układu, a ustawienie sygnałów na wyjściach następuje po pojawieniu się sygnału taktującego - równocześnie na wszystkich przerzutnikach. Wejścia R i S nazywa się wejściami przygotowującymi. Występuje tutaj również zabroniona kombinacja wejść w postaci dwóch jedynek na wejściach R i S.

C	S	R	S'	R'	Q
0	0	0	0	0	Q ₋₁
0	0	1	0	0	$\begin{array}{c} Q_{\text{-}1} \\ Q_{\text{-}1} \\ Q_{\text{-}1} \\ Q_{\text{-}1} \\ Q_{\text{-}1} \end{array}$
0	1	0	0	0	Q_{-1}
0	1	1	0	0	Q_{-1}
1	0	0	1	1	Q_{-1}
1	0	1	1	0	0
1	1	0	0	1	1
1	1	1	0	0	?



Przerzutnik D. Przerzutnik D jest rozszerzoną wersją przerzutnika RS. Występuje w nim tylko jedno wejście ustawiające (D) oraz wejście taktujące (C) (niektóre wersje posiadają dodatkowe wejścia R i S). W przerzutniku RS z wejściem taktującym może wystąpić taka kombinacja sygnałów (C=R=S=1), przy której stan wyjść jest zabroniony lub nieokreślony. Zostało to wyeliminowane w standardowym przerzutniku D (posiadającym jedynie wejścia D i C), dzięki zastosowaniu inwertera przed jedną z bramek wejściowych.



Ponadto przerzutnik D może być tak wykonywany, że tylko zbocze narastające powoduje zmianę sygnału na wyjściu przerzutnika (np. układ 7474). Unika się dzięki temu ewentualnych zakłóceń, związanych ze zmianą stanu wejścia D podczas trwania impulsu zegarowego.

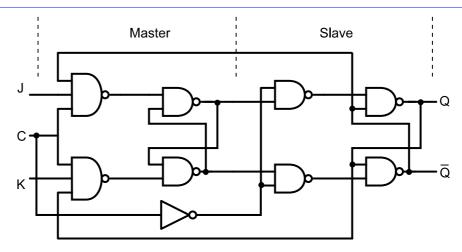


Przerzutnik JK. Przerzutnik JK jest elementem bardziej uniwersalnym niż przerzutnik D. Posiada on dwa wejścia informacyjne J i K, na których dozwolone są wszystkie kombinacje sygnałów. Wejścia te pozwalają na oddziaływanie na stan wyjść przerzutnika, wejście J służy do ustawienia przerzutnika, natomiast wejście K służy do kasowania. Ustawianie i kasowanie przerzutnika odbywa się w chwili, gdy na wejściu zegarowym pojawi się opadające zbocze sygnału .

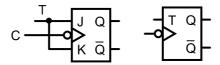
J	K	Q
0	0	Q
0	1	Q 0
1	0	1
1	1	\overline{Q}



Przerzutnik JK Master Slave (JK-MS). Przerzutnik JK-MS jest przerzutnikiem **dwutaktowym.** Oznacza to, że do ustawienia przerzutnika potrzebne są dwa kolejne zbocza impulsu zegarowego C (czyli pojedynczy impuls prostokątny). Przerzutnik ten składa się z dwóch połączonych szeregowo przerzutników RS przełączanych zboczami. Pierwszy z nich nazywa się Master, drugi Slave. Działa on w ten sposób, że w czasie pierwszego zbocza narastającego są próbkowane stany wejść J i K, drugie natomiast zbocze (opadające) powoduje zgodnie z tablicą działania zmianę stanu przerzutnika (układ 7472). Tabela stanów dla tego przerzutnika jest identyczna jak dla poprzedniego.

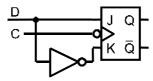


Przerzutnik T. Jeżeli połączymy wejścia J i K przerzutnika JK-MS razem w jedno wejście, to powstanie nam przerzutnik T mający wejście informacyjne T oraz taktujące C. Jeżeli na wejściu T jest przygotowany stan 1, to po każdym impulsie taktującym stan przerzutnika zmienia się na przeciwny. W takim układzie przerzutnik T pracuje jako dzielnik częstotliwości przez 2. Przy T=0 przerzutnik nie zmienia swego stanu - występuje blokada stanów wyjściowych.

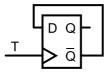


1.2.3 Modyfikowanie przerzutników.

Realizacja przerzutnika D z przerzutnika JK. W łatwy sposób można otrzymać przerzutnik D z przerzutnika JK poprzez połączenie wejścia K przez inwerter z wejściem J. Otrzymane jedno wejście odpowiadać będzie wejściu D przerzutnika D. Wejście zegarowe pozostaje wejściem zegarowym.



Przerzutnik T z przerzutnika D. Otrzymanie przerzutnika T z przerzutnika D sprowadza się praktycznie do przyłączenia wejścia D przerzutnika D do \overline{Q} i traktowania wejścia zegarowego jako wejście T.



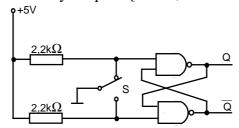
1.2.4 Zastosowania przerzutników.

Zastosowania przerzutników są bardzo szerokie. Wykorzystuje się je przede wszystkim do budowy liczników, rejestrów przesuwających, układów sterowania wskaźników alfanumerycznych i innych układów sekwencyjnych. Z takimi układami zapoznamy się podczas wykonywania kilku następnych ćwiczeń laboratoryjnych.

W podrozdziale tym przedstawiono natomiast kilka prostych i praktycznych zastosowań przerzutników.

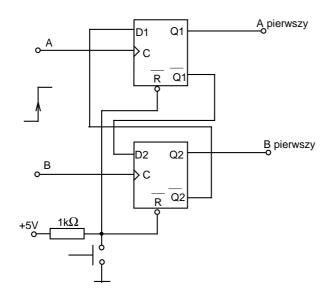
Układ formowania impulsów z zestyków.

Przełączenie przełącznika powoduje powstawanie kilku, bardzo krótkich impulsów zamiast jednego. Jest to spowodowane drganiami kontaktów dociskanych przez sprężyny. Ponieważ cyfrowe układy scalone reagują nawet na bardzo krótkie (5 ns) impulsy, drgania styków grożą zakłóceniami. Zastosowanie prostego przerzutnika RS, który ustawia się w określonym stanie już przy pierwszym impulsie doprowadzonym z przełącznika, uniemożliwia powstanie zakłóceń.



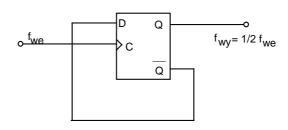
Układ wykrywający, który z dwóch impulsów A i B pojawił się pierwszy.

Przy użyciu dwóch przerzutników można zbudować układ wykrywający, który z dwóch impulsów A i B pojawia się pierwszy. Pojawienie się poziomu logicznego 1 na jednym z wyjść Q1 lub Q2 wskazuje, który impuls pojawił się pierwszy. Jednocześnie blokowany jest drugi z układów poprzez podanie na wejście D przerzutnika poziomu logicznego 0 z wyjścia Q. W przypadku jednoczesności pojawienia się impulsów A i B na obu wyjściach Q1 i Q2 ustawia się poziom 1. Klucz K służy do kasowania układu.



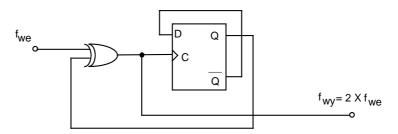
Dzielnik czestotliwości przez 2.

W układzie tym zastosowano przerzutnik D. Sterowanie wejścia D z wyjścia zanegowanego Q powoduje, że przy każdym zboczu dodatnim sygnału zegarowego przerzutnik zmienia swój stan na przeciwny. Wynika stąd, że częstotliwość sygnału wyjściowego f_{wy} jest dwa razy mniejsza niż częstotliwość sygnału wejściowego f_{we}. Łącząc kaskadowo n przerzutników otrzymuje się stosunek podziału częstotliwości równy 2^n .



Układ podwajania częstotliwości.

Przy użyciu tego samego przerzutnika D można zbudować układ pełniący funkcję odwrotną do poprzedniego. Poniżej przedstawiono schemat układu, na którego wyjściu pojawia się sygnał o częstotliwości dwa razy większej niż częstotliwość wejściowa. Układ działa w ten sposób, że generuje na wyjściu impuls prostokątny w odpowiedzi na każde (narastające i opadające) zbocze sygnału wejściowego.



1.3 Pytania sprawdzające:

- 1) Co to jest stan zabroniony wejść przerzutnika?
- 2) Podać różnice między przerzutnikami RS zbudowanymi z bramek NAND i NOR.
- 3) Omówić rodzaje sterowania wejściami zegarowymi przerzutników.
- 4) Wyjaśnić dlaczego w przerzutnikach synchronicznych RS nie występuje stan zabroniony.
- 5) Podać jak zbudować przerzutnik D z przerzutnika RS i JK.
- 6) Wyjaśnić różnicę w działaniu przerzutnika D z wejściem zegarowym sterowanym poziomem a przerzutnikiem D z wejściem zegarowym sterowanym zboczem.
- 7) Narysować układ dzielnika częstotliwości przez 2 z przerzutników D, T i JK.
- 8) Omówić różnice między działaniem przerzutników JK i JK-MS.

1.4 Przebieg ćwiczenia:

W pierwszej części ćwiczenia należy dokonać- badania przerzutników prostych RS.

Sprawdzamy kolejno <u>dwa przerzutniki RS</u> (zbudowane z bramek NAND i NOR) podając na ich wejścia możliwe kombinacje stanów logicznych i obserwując stany

wyjść. Wyniki wpisujemy do podanych poniżej tabel.

R	S	Q	$\overline{\mathbf{Q}}$
0	0		
0	1		
1	0		
1	1		

R	S	Q	$\overline{\mathbf{Q}}$
0	0		
0	1		
1	0		
1	1		

Prosty przerzutnik RS (NAND)

Prosty przerzutnik RS (NOR)

W dalszej kolejności sprawdzamy przerzutnik RS z wejściem zegarowym sterowanym poziomem. Podajemy na wejście zegarowe poziom 0, a na wejścia ustawiające możliwe kombinacje poziomów logicznych. Obserwujemy stany logiczne na wyjściach przerzutnika i zapisujemy do poniższej tabeli. Następnie na wejście zegarowe podajemy poziom 1 i obserwujemy reakcje przerzutnika dla wszystkich kombinacji wejść. Wyniki wpisujemy do tabeli.

C	S	R	Q	$\overline{\mathbf{Q}}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Przechodzimy do drugiej części ćwiczenia - badanie przerzutników D, T, JK, JK-MS. Na wejścia zegarowe wszystkich dostępnych w tej części ćwiczenia przerzutników będziemy podawali impulsy z zadajnika.

Zaczynamy od <u>przerzutnika D</u>. Na wejście ustawiające D podajemy stan 0. Podajemy dwa pełne impulsy na wejście zegarowe. Stany wyjść po każdym zboczuwpisujemy do tabeli. Na wejście ustawiającym D podajemy stan 1 i ponownie dwa pełne impulsy na wejście zegarowe wpisując wyniki do tabeli.

С	D	Q	$\overline{\mathbf{Q}}$
0->1	0		
1 → 0	0		
0 → 1	0		
1 → 0	0		
0 → 1	1		
1 → 0	1		
0 → 1	1		
1 → 0	1		

Badanie pierwszego przerzutnika T. Podobnie jak przy przerzutniku D na wejście ustawiające T podajemy stan 0. Podajemy dwa pełne impulsy na wejście zegarowe. Stany wyjść po każdym zboczu wpisujemy do tabeli. Następnie na wejście ustawiającym T podajemy stan 1 i trzy pełne impulsy na wejście zegarowe wpisując wyniki do tabeli.

С	T	Q	$\overline{\mathbf{Q}}$
0->1	0		
1 → 0	0		
0 → 1	0		
1 → 0	0		
0 → 1	1		
1 → 0	1		
0 → 1	1		
1 → 0	1		
0 → 1	1		
1 → 0	1		

Badanie przerzutnika JK. Na wejścia przerzutnika podajemy kolejno sygnały zgodnie z poniższą tabelą, natomiast na wejście zegarowe dwa kolejne zbocza pełnego impulsu zegarowego. Przy ustawieniu wejść J=1 K=1 podajemy kolejno trzy pełne impulsy na wejście zegarowe.

Wyniki badania (stany wyjść) wpisujemy do poniższej tabeli.

C	J	K	Q	$\overline{\overline{\mathbf{Q}}}$
0->1	0	0		
1 → 0	0	0		
0 → 1	0	1		
1 → 0	0	1		
0 → 1	1	0		
1 → 0	1	0		
0 → 1	1	1		
1 → 0	1	1		
0 → 1	1	1		
1 → 0	1	1		
0 → 1	1	1		
1 → 0	1	1		

Badanie <u>przerzutnika JK-MS</u>. Na wejścia przerzutnika podajemy kolejno sygnały zgodnie z poniższą tabelą, natomiast na wejście zegarowe dwa kolejne zbocza pełnego impulsu zegarowego. Przy badaniu tego przerzutnika zwracamy szczególną uwagę na stany wyjść z przerzutnika Master. Przy ustawieniu wejść J=1 K=1 podajemy kolejno trzy pełne impulsy na wejście zegarowe. Wyniki badania wpisujemy do poniższej tabeli.

POLITECHNIKA CZĘSTOCHOWSKA

Katedra Inteligentnych Systemów Informatycznych

C	J	K	Q'	$\overline{\mathbf{Q}}$,	Q	$\overline{\mathbf{Q}}$
0->1	0	0				
1 > 0	0	0				
0->1	0	1				
1 → 0	0	1				
0 → 1	1	0				
1 → 0	1	0				
0 → 1	1	1				
1 → 0	1	1				
0 → 1	1	1				
1 → 0	1	1				
0 → 1	1	1				
1 → 0	1	1				

1.5 Opracowanie ćwiczenia:

- 1) Określić który z prostych przerzutników RS zbudowany jest z bramek NAND, a który z bramek NOR wyjaśnić różnicę w tabeli przejść przerzutnika.
- 2) Wyjaśnić dlaczego w badanych przerzutnikach synchronicznych RS nie wystąpił stan zabroniony.
- 3) Na podstawie tabeli przejść wyjaśnić działanie przerzutnika JK-MS.