Laboratorio di architettura degli elaboratori

CIRCUITI SEQUENZIALI Lezione 6

STRUMENTI SOFTWARE

Logisim (https://sourceforge.net/projects/circuit)

CONTATTI

- Prof. F. Fontana (<u>federico.fontana@uniud.it</u>)
- Y. De Pra (yuri.depra@uniud.it)

Costruire un circuito sequenziale con un segnale di ingresso e un segnale di uscita che riconosca la stringa 1101; ossia l'uscita del circuito assume il valore 1 quando l'ingresso attuale assieme a quelli nei 3 cicli di clock precedenti forma, nell'ordine temporale, la sequenza 1101; l'uscita assume il valore 0 altrimenti.

Esercizio 5.2

Costruire un circuito che simuli il funzionamento di un ascensore a due piani. Il circuito ha due segnali di ingresso **IO**, **I1** che simulano i pulsanti di chiamata al piano, ha due segnali di uscita **EO**, **E1** che segnalano la presenza dell'ascensore al piano. Si supponga inoltre che l'ascensore impieghi tre cicli di clock per passare da un piano all'altro.

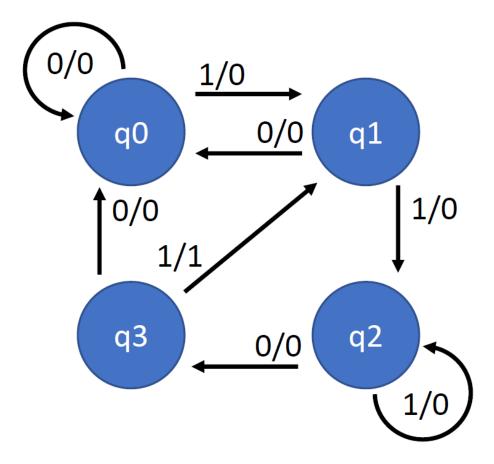
Esercizio 5.3

Usando il circuito sommatore a 4 bit dell'esercizio 3.2b, un registro e poche altre porte logiche (nonché i concetti dell'aritmetica in complemento a 2), costruire un contatore up/down a 4 bit. Il circuito possiede due ingressi \mathbf{E} ed \mathbf{U} , e quattro uscite. L'ingresso \mathbf{E} abilita il conteggio, il circuito non modifica l'uscita se l'ingresso \mathbf{E} è a 0 mentre conta se l'ingresso è a 1. L'ingresso \mathbf{U} determina il verso del conteggio: quando l'ingresso \mathbf{U} è a 1, il contatore incrementa ad ogni ciclo di clock il valore dell'uscita; quando l'ingresso \mathbf{U} è a 0, il valore dell'uscita viene decrementato.

Costruire un circuito sequenziale con un segnale di ingresso e un segnale di uscita che riconosca la stringa 1101; ossia l'uscita del circuito assume il valore 1 quando l'ingresso attuale assieme a quelli nei 3 cicli di clock precedenti forma, nell'ordine temporale, la sequenza 1101; l'uscita assume il valore 0 altrimenti.

5.1.1 Macchina a stati di Mealy

- 4 stati S: q0, q1, q2, q3
- 2 ingressi X: 0, 1
- 2 uscite Z: 0, 1



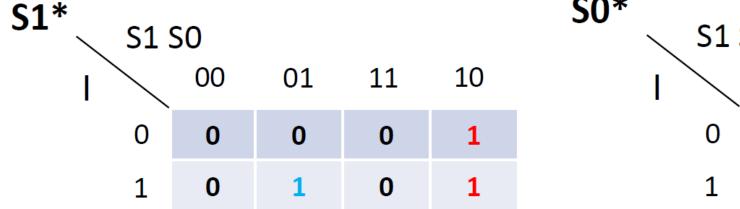
5.1.2 Tabella delle transizioni

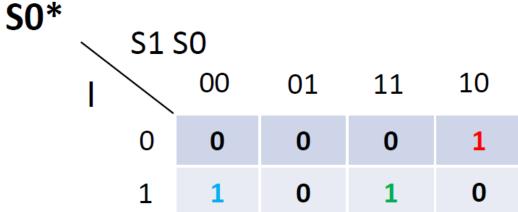
Ogni stato q può essere individuato dalla coppia S1, S0

- q0 = 0.0
- q1 = 0,1
- q2 = 1,0
- q3 = 1,1

S1	S0	1	S1 *	S0*	Е
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	1	1	0
1	0	1	1	0	0
1	1	0	0	0	0
1	1	1	0	1	1

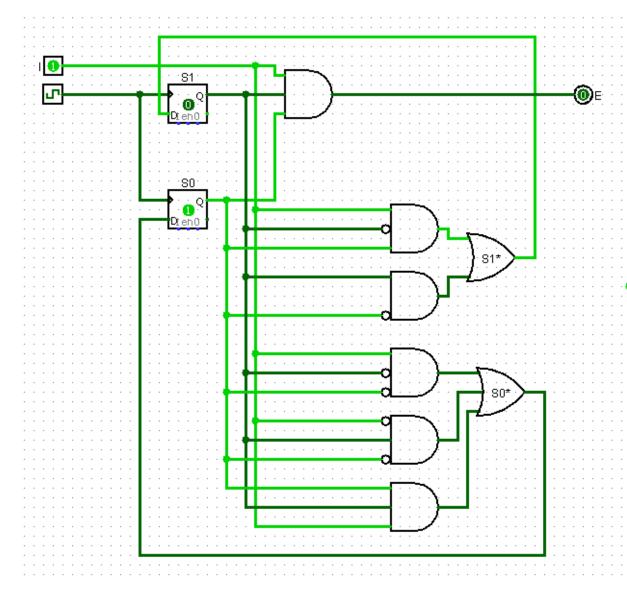
3.5.1 Equazioni Ricavo le equazioni degli stati aggiornati S0* e S1* (riducendo le mapper di Karnough) e dell'output E (forma normale)





$$S1^* = (S1' S0' I) + (S1 S0')$$

 $S0^* = (S1' S0' I) + (S1 S0' I') + (S1 S0 I)$
 $E = S1 S0 I$

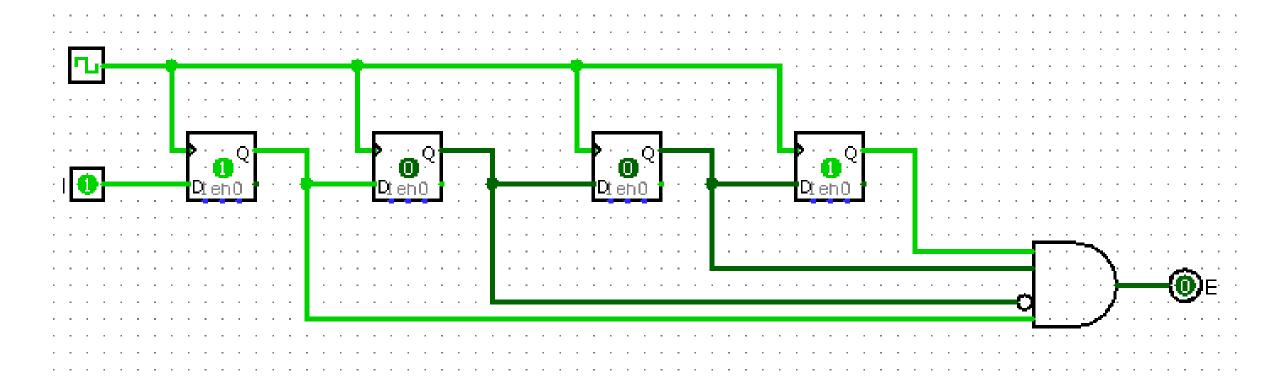


5.1.4 Circuito

Gli stati aggiornati (S0*, S1*) ovvero le uscite Q dei flip-flop S0 e S1 saranno gli ingressi D degli stessi al ciclo di clock successivo

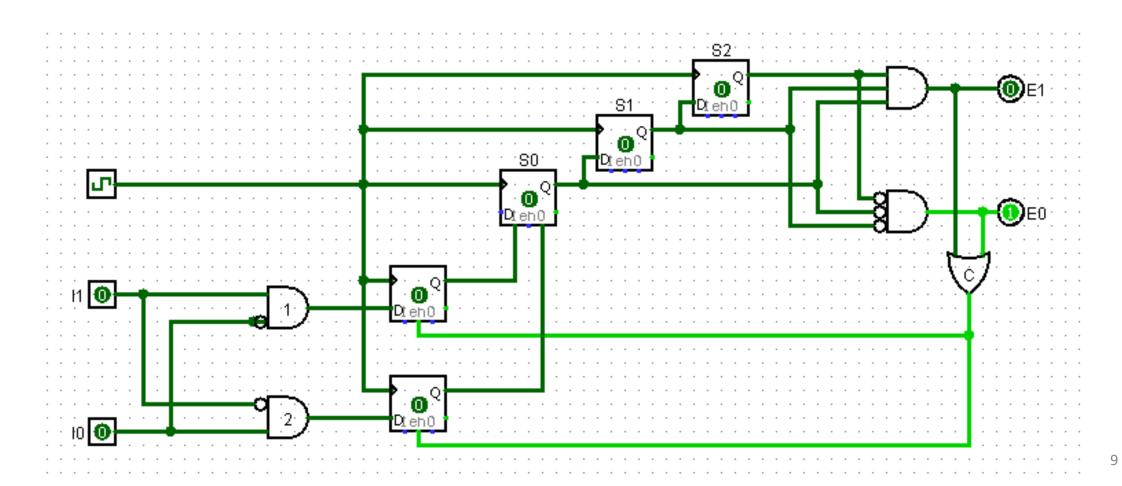
5.1.4a Circuito alternativo

Per identificare una sequenza lunga N servono N flip-flop. Ogni flip-flop ad un determinato ciclo di clock «trasmette» al flip-flop successivo il proprio valore. Una porta AND con N ingressi si attiva quando la sequenza voluta è contenuta negli elementi di memoria nell'ordine corretto



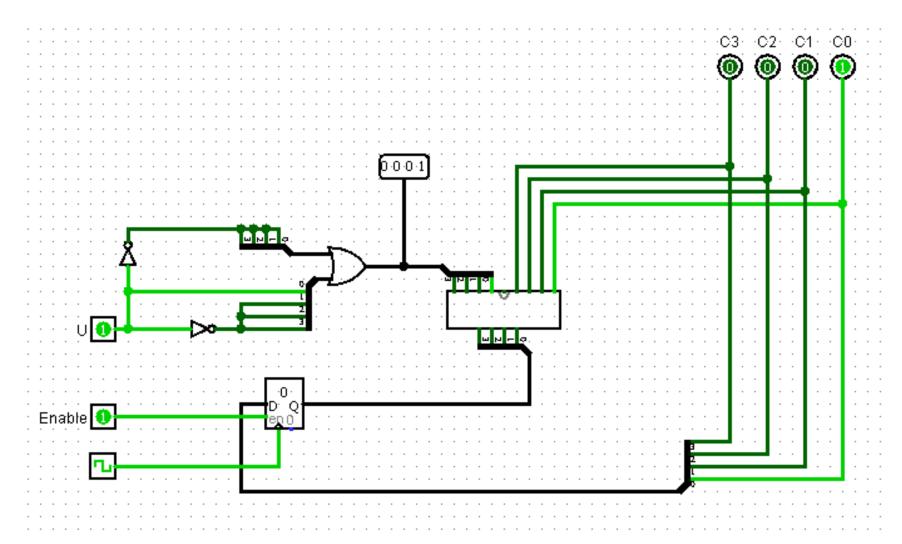
Costruire un circuito che simuli il funzionamento di un ascensore a due piani. Il circuito ha due segnali di ingresso **IO**, **I1** che simulano i pulsanti di chiamata al piano, ha due segnali di uscita **EO**, **E1** che segnalano la presenza dell'ascensore al piano. Si supponga inoltre che l'ascensore impieghi tre cicli di clock per passare da un piano all'altro.

Le porte AND 1 e 2 selezionano un solo input (o nessuno) e lo inviano ai successivi flip-flop che impostano asincronicamente lo stato di SO a 0 se la chiamata è su IO oppure a 1 se è su I1. La porta OR C disabilita gli aggiornamenti finché E0=E1=0 (ascensore in corsa) garantendo che anche variando IO, I1 l'ascensore arrivi al piano, e poi gestisca la nuova richiesta

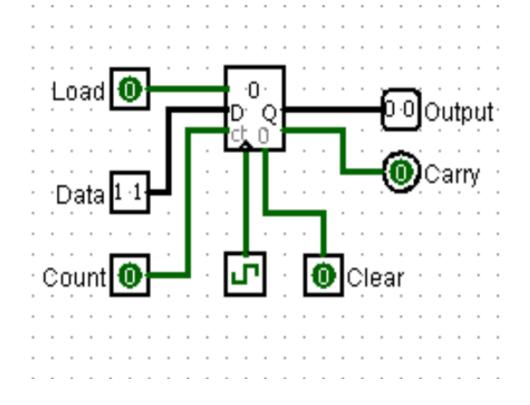


Usando il circuito sommatore a 4 bit dell'esercizio 3.2b, un registro e poche altre porte logiche (nonché i concetti dell'aritmetica in complemento a 2), costruire un contatore up/down a 4 bit. Il circuito possiede due ingressi **E** ed **U**, e quattro uscite. L'ingresso **E** abilita il conteggio, il circuito non modifica l'uscita se l'ingresso **E** è a 0 mentre conta se l'ingresso è a 1. L'ingresso **U** determina il verso del conteggio: quando l'ingresso **U** è a 1, il contatore incrementa ad ogni ciclo di clock il valore dell'uscita; quando l'ingresso **U** è a 0, il valore dell'uscita viene decrementato.

Il valore S da sommare è dato dall'OR bit a bit dell'input U: se U = 0, S = 1111 cioè il complemento a due di -1; se U = 1, S = 0001. S è uno degli input del sommatore. L'output aggiorna lo stato del registro a 4 bit e costituisce l'altro input del sommatore.



Counter a N bit



- Counter a n bits conta da 0 a 2^n 1
- Output: stato Q del contatore
- Count = 1 conta in modo sincrono: se Load = 0 incrementa di 1, se Load = 1 decrementa di 1
- Se Count = 0 e Load = 1 viene caricato il valore di input D in modo sincrono
- Clear = 1 resetta lo stato a 0 in modo asincrono
- Carry = 1 se il contatore è al massimo (se incrementiamo) o al minimo (se decrementiamo)

Costruire un dispositivo sequenziale sincrono che riceve in ingresso una linea seriale sulla quale vengono trasmessi pacchetti di 3 bit. Il dispositivo genera come uscita un bit che indica se è stato spedito un pacchetto contenente la sequenza 110. L'uscita vale 0 in corrispondenza dei primi 2 bit di ogni pacchetto, sul terzo bit l'uscita vale 1 se è stata trasmessa la sequenza 110 e 0 altrimenti.

Esercizio 6.2

Utilizzando moduli half-adder e full-adder (esercizi 3.1.a, 3.2.a), costruire un circuito moltiplicatore; il circuito riceve in ingresso due numeri binari di 3 bit e genera in uscita il prodotto a 7 bit.

Esercizio 6.3

Modificare l'esercizio 5.2 (ascensore a due piani) in modo che la chiamata si disabiliti automaticamente quando l'ascensore raggiunge il piano selezionato. Implementare la chiamata utilizzando i "button" di Logisim.