UNIVERSIDAD INDUSTRIAL DE SANTANDER

Escuela de Ingenierías Eléctrica, Electrónica y Telecomunicaciones





Sistemas Digitales I

Taller No 5:

Diseño en Verilog de Circuitos Combinacionales y Secuenciales

Profesor: Carlos A. Fajardo

Bucaramanga, Colombia

(Actualizado, Febrero 2019)

IMPORTANTE: En los siguientes ejercicios se le solicita describir en Verilog diferentes circuitos combinacionales y secuenciales. **Cada diseño debe contener**:

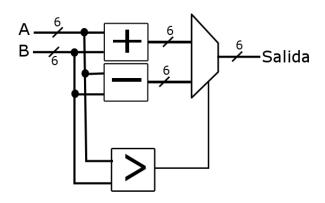
- ✓ Diagrama de bloques (Si este no se dá).
- ✓ Descripción en Verilog.
- ✓ Una simulación que evidencie el correcto funcionamiento del circuito.
- 1. Describa y simule en Verilog un multiplexor 4 a 1, en donde cada entrada es de 16 bits.
- 2. Describa y simule en Verilog un codicador de prioridad de 4 entradas, la prioridad la selecciona el diseñador.
- 3. Describa y simule en Verilog un comparador ≥ de dos entradas (A y B) de 4 bits y una salida F de un bit. Cuando se cumpla la condición que A ≥ B, la salida F debe ser un 1 lógico. El comparador se debe construir con compuestas lógicas.
- 4. Describa y simule en Verilog una ALU (Unidad Lógico Aritmética) que cumpla con la funcionalidad dada por la siguiente tabla.

Las entradas A y B, y la salida F son de 16 bits.

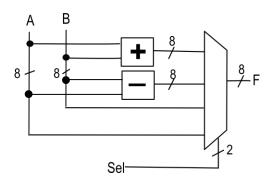
NOTA: En este ejercicio se puede usar las operaciones matemáticas propias de Verilog. Por ejemplo, en el primer caso NO tiene que construir el sumador.

Selector	F
000	A + B
001	A – B
010	A * B
011	A/B
100	A >> 1
101	B >> 1
110	А
111	В

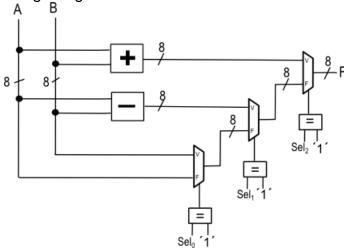
5. Describa y simule en Verilog el circuito que se muestra en la siguiente figura.



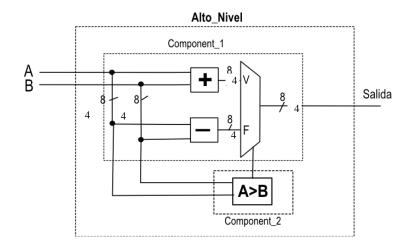
6. Describa y simule en Verilog el siguiente circuito.



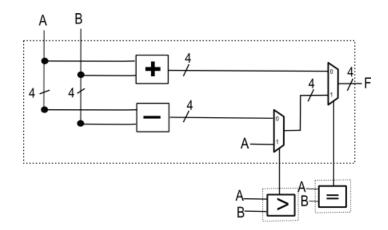
7. Describa y simule en Verilog el siguiente circuito.



8. Describa y simule en Verilog el siguiente circuito. El diseño debe incluir dos *módulos* y un archivo de *Alto Nivel*, tal como lo muestra la figura. **El Component_2 (el comparador A>B) se debe implementar utilizando compuertas lógicas.** Adicionalmente, se debe incluir una simulación que permita comprobar el correcto funcionamiento del circuito.



9. Describa y simule en Verilog el siguiente circuito. Los comparadores se deben implementar usando compuertas lógicas. Adicionalmente, se debe incluir una simulación que permita comprobar el correcto funcionamiento del circuito.



- 10. Diseñe un contador ascendente módulo 11.
- 11. Diseñe un contador ascendente de módulo variable (el módulo es una entrada). La salida del contador debe ser de 4 bits.
- 12. Diseñe un contador ascendente/descendente módulo 11. Tenga en cuenta que este contador debe tener un bit de entrada que indique si está en modo ascendente o descendente. La salida del contador debe ser de 4 bits.
- 13. Diseñe un registro de 4 bits entrada serie salida paralelo.
- 14. Diseñe un registro de 4 bits entrada paralelo salida serie.
- 15. Diseñe un registro de 4 bits entrada serie salida serie.
- 16. Diseñe un divisor de frecuencia, que divida la frecuencia en 5.
- 17. Diseñe un circuito anti-rebote que detecte rebotes de hasta 10 milisegundos de duración. Asuma que su reloj es 40KHz. Su diseño debe contener un divisor de frecuencia.
- 18. Diseñe un circuito que cuente las veces que se oprime un pulsador. Asuma que el pulsador NO tiene rebotes.
- 19. Repita el ejercicio anterior, pero asuma el pulsador tiene rebotes de hasta 10 milisegundos de duración. Asuma que su reloj es 40KHz.

20. Diseñe un circuito cuya entrada y salida sea lo más parecida a la que se muestra en la siguiente figura.

CLK											
Entrada											
Salida											

- 21. Diseñe un cronómetro de cuenta regresiva, que cuente desde 45 hasta cero. El cronómetro tendrá dos pulsadores (adicionales a la del reloj). El primer pulsador permitirá iniciar la cuenta regresiva y detenerla, el segundo pulsador permitirá llevar reiniciar el contero.
- 22. Diseñe un cronómetro de cuenta regresiva, cuya cuenta de inicio es variable, es decir, es una entrada de 8 bits. El cronómetro tendrá dos pulsadores (adicionales a la del reloj). El primer pulsador permitirá iniciar la cuenta regresiva y detenerla, el segundo pulsador permitirá llevar reiniciar el contero.